Ульрих Титце
Кристоф Шенк

Полупроводниковая схемотехника

Том I

ДМК
издательство

U. Tietze
Ch. Schenk

Halbleiter-Schaltungstechnik

12. Auflage

У. Титце
К. Шенк

Полупроводниковая схемотехника

12-е издание

Том I

УДК 621.382
ББК 32.852
Т45

Титце У., Шенк К.
Т45 Полупроводниковая схемотехника. 12-е изд. Том I: Пер. с нем. – М.: ДМК Пресс, 2008. – 832 с.: ил.

ISBN 5-94074-148-7

Книга Ульриха Титце и Кристофа Шенка «Полупроводниковая схемотехника» представляет собой фундаментальный труд, объединяющий принципы устройства полупроводниковых элементов (диоды, биполярные и полевые транзисторы, интегральные микросхемы) и основы создания из этих элементов различных функциональных узлов аналоговой техники (усилители, модуляторы, фильтры, радиоприемники) и цифровой (спусковые схемы, счетчики, регистры, шифраторы и дешифраторы, устройства памяти и т.д.).

Книга разбита на два тома: первый посвящен основам схемотехники, второй – применениям функциональных узлов при создании более сложных устройств.

При изложении материала широко используются эквивалентные схемы как полупроводниковых элементов, так и функциональных узлов, соответствующие их работе в области постоянного и переменного тока. Особое внимание уделено также переходным процессам цифровых схем. Описание каждого элемента или схемы сопровождается необходимым количеством достаточно элементарных формул, служащих для их инженерного расчета.

Энциклопедическая полнота, обилие самых разных схем и доступное математическое обоснование делают книгу полезной широкому кругу читателей: радиолюбителям, инженерам радиотехники и электроники и научным работникам.

Все права защищены. Любая часть этой книги не может быть воспроизведена в какой бы то ни было форме и какими бы то ни было средствами без письменного разрешения владельца авторских прав.

Материал, изложенный в данной книге, многократно проверен. Но, поскольку вероятность технических ошибок все равно остается, издательство не может гарантировать абсолютную точность и правильность приводимых сведений. В связи с этим издательство не несет ответственности за возможный ущерб любого вида, связанный с применением содержащихся здесь сведений.

Все торговые знаки, упомянутые в настоящем издании, зарегистрированы. Случайное неправильное использование или пропуск торгового знака или названия его законного владельца не должно рассматриваться как нарушение прав собственности.

ISBN 3-540-42849-6 (нем.)

Copyright © Springer-Verlag Berlin Heidelberg, 2002
Springer-Verlag is a company in the BertelsmannSpringer publishing group.
All Rights Reserved.

ISBN 5-94074-148-7 (рус.)

© Перевод на русский язык, оформление ДМК Пресс, 2008

Предисловие к 12-му изданию

Электроника средств связи занимает все более важное место в современном мире; в первую очередь это относится к беспроводным приемопередающим системам. Раньше приемники и передатчики для таких систем представляли собой аналоговые устройства и ориентировались на соответствующие способы модуляции сигнала. В отличие от прежних современные приемники и передатчики содержат высокочастотный аналоговый блок (Frontend), схема которого почти не зависит от способа модуляции, и цифровой блок, в состав которого входит процессор цифрового сигнала с соответствующим программным обеспечением. В этом блоке осуществляется модуляция или демодуляция методами цифровой обработки сигналов.

Высокочастотную часть составляют усилители, смесители и фильтры. Свойства этих компонентов на высокой частоте описываются особым образом: вместо полных сопротивлений используются коэффициенты отражения, а четырехполюсники характеризуются S-параметром. Сопротивления отдельных компонентов должны быть согласованы с волновым сопротивлением линий связи во избежание отражений на высоких частотах. Этим вопросам уделяется должное внимание в новом разделе, посвященном схемам, применяемым в технике связи. Рассмотрение части основной полосы частот предваряется введением в аналоговые способы модуляции, используемые в традиционных системах (например, в радиовещании с частотной модуляцией), и в цифровые способы модуляции, применяемые в современных системах (в частности, в мобильной связи).

Глава об усилителях дополнена разделом, посвященным шумам отдельных каскадов усиления и многокаскадных усилителей. Обновлено описание методики расчета параметров многокаскадных усилителей при наличии отрицательной обратной связи.

Наряду с популярным программным продуктом PSpice для анализа аналоговых схем приводится программа DesignExpert, помогающая проектировать цифровые схемы, а также дается перевод краткого руководства к ней.

Обновления и дополнения доступны на сайте авторов www.Springer.de/engine-de/tietze-schenk/. Ваши пожелания и замечания об ошибках просим высылать по адресу электронной почты tietze-schenk@springer.de.

Мы выражаем признательность издательству SpringerVerlag, отдельное спасибо д-ру Меркле (Merkle) за приятное сотрудничество и г-ну Соссна (Sossna), PTP-Berlin, за тщательный набор. Особой благодарности заслуживает г-н Эберхард Гамм (Eberhard Gamm) за его вклад в новую главу, посвященную технике связи. Мы также благодарим читателей за сведения об ошибках и советы по улучшению книги: они тщательно проверяются и учитываются.

У. Титце, К. Шенк,
Эрланген и Мюнхен, январь 2002 г.

Из предисловия к 11-му изданию

Элементы высокой степени интеграции все шире применяются в электронных устройствах. В аналоговой технике интегральные усилители почти всюду вытеснили своих предшественников, собранных из дискретных транзисторов. Подобная тенденция наблюдается также в высокочастотной и силовой полупроводниковой технике. В цифровой технике все чаще используются программируемые логические устройства (ПЛУ), заменяя логические схемы на базе вентилей и триггеров. Элементы высокой степени интеграции позволяют сэкономить место, снизить расходы на комплектующие и оснастку и повысить надежность устройств.

В связи с этим происходит разделение конструкторских разработок на две области: создание устройств с использованием стандартных ИС (конструирование на уровне монтажной платы) и разработка собственно микросхем (конструирование на уровне транзисторов). Для правильного применения стандартных микросхем важно знать их внутреннее устройство, однако подробности на уровне транзисторов явно излишни. Напротив, конструктор интегральной схемы работает только на уровне транзисторов. Поэтому в настоящее время развитие схемотехники на транзисторном уровне равнозначно проектированию ИС. Однако есть важные различия между схемотехникой с применением микросхем и дискретных транзисторов. Самыми характерными особенностями являются масштабируемость транзисторов, использование схемы токового зеркала для установки рабочей точки активных нагрузок вместо резисторов и непосредственная связь между отдельными каскадами. Названным вопросам посвящены новые главы об основах схемотехники.

Моделирование электронных схем приобретает все большее значение с развитием схемотехники. Оно жизненно важно при конструировании ИС и разработке конкретных устройств. В наши дни схему реализуют лишь тогда, когда правильность ее функционирования проверена путем компьютерного моделирования, причем центральная роль принадлежит здесь самой модели. При конструировании конкретных устройств создаются макромодели стандартных микросхем, поставляемых изготовителями в законченном виде. Макромодели должны достаточно хорошо воспроизводить поведение ИС, не касаясь их внутренней структуры.

При конструировании интегральных схем пользуются стандартными моделями диодов, биполярных и полевых транзисторов; особенности процессов изготовления учитываются параметрами модели, которые заменяют характеристики из спецификаций одиночных транзисторов. Модели диодов и транзисторов вместе с их параметрами описываются в главах, посвященных основам схемотехники, однако мы ограничимся феноменологическим описанием, не углубляясь в фундаментальные вопросы физики полупроводников.

Главы, содержащие сведения о диодах, биполярных и полевых транзисторах состоят каждая из четырех частей. В первой части вопросы излагаются столь же просто, как и в предыдущих изданиях. Вторая часть посвящена внутреннему устройству диодов и

транзисторов. Модели и их параметры обсуждаются в третьей части. Четвертая часть посвящена принципиальным схемам.

В главе об усилителях представлены важнейшие принципиальные схемы интегральной схемотехники, в том числе токовое зеркало, каскодные схемы, дифференциальные усилители, преобразователи внутреннего сопротивления и эталонные источники тока для установки рабочей точки. Главу завершает раздел об общих свойствах и параметрах усилителей.

В главе, посвященной операционным усилителям, показано, что существует не один, а четыре типа ОУ, и говорится об их наиболее эффективных применениях. При расчете схем операционные усилители описываются простой моделью.

Содержание

1. Диоды **17**

1.1 Свойства диодов ... 18
1.1.1 Характеристики ... 18
1.1.2 Описание диода с помощью уравнений ... 19
1.1.3 Режим переключения ... 22
Режим переключения при омической нагрузке ... 22
Режим переключения при омическо-индуктивной нагрузке ... 24
1.1.4 Режим малых сигналов ... 25
1.1.5 Предельные параметры и токи запирания ... 25
Предельные напряжения ... 25
Предельные токи ... 26
Ток запирания ... 26
Максимальная мощность рассеяния ... 26
1.1.6 Тепловые свойства ... 27
1.1.7 Температурная зависимость параметров диодов ... 27
1.2 Устройство диода ... 28
1.2.1 Дискретные диоды ... 28
Внутренняя структура ... 29
Корпус ... 29
1.2.2 Интегральные диоды ... 30
Внутренняя структура ... 30
Диод-подложка ... 30
Интегральный диод с p-n переходом и диод Шоттки ... 30
1.3 Модель диода ... 31
1.3.1 Статический режим ... 31
Диапазон средних значений прямых токов ... 31
Дополнительные эффекты ... 32
Эффект сильного тока ... 32
Ток утечки ... 32
Пробой ... 33
Прямое сопротивление ... 34
1.3.2 Динамическая характеристика ... 34
Барьерная емкость ... 35
Диффузионная емкость ... 36
Полная модель диода ... 36
1.3.3 Модель диода в режиме малых сигналов ... 38
Статическая модель режима малых сигналов ... 38
Динамическая модель диода в режиме малых сигналов ... 40
1.4 Специальные диоды и их применение ... 40
1.4.1 Стабилитроны ... 41
1.4.2 pin-диод ... 44
1.4.3 Варикапы ... 45
1.4.4 Мостовые выпрямители ... 48
1.4.5 Смесители ... 49
Литература ... 51

2. Биполярные транзисторы 52
2.1 Свойства биполярных транзисторов ... 53
2.1.1 Характеристики транзисторов ... 53
2.1.2 Описание транзистора с помощью уравнений ... 55
2.1.3 Зависимость усиления по току ... 56
2.1.4 Рабочая точка и характеристики транзистора в режиме малых сигналов ... 58
Уравнения и параметры режима малых сигналов ... 60
Эквивалентная схема режима малых сигналов ... 62
Матрицы, описывающие четырехполюсники ... 63
Границы применимости концепции режима малых сигналов ... 64
2.1.5 Предельные параметры и обратные токи ... 64
Пробивные напряжения ... 65
Пробой второго рода ... 66
Предельные токи ... 66
Токи отсечки ... 66
Максимальная рассеиваемая мощность ... 67
Допустимый рабочий диапазон ... 67
2.1.6 Тепловые свойства транзисторов ... 69
Тепловые характеристики в статическом режиме ... 71
Тепловые характеристики в импульсном режиме ... 71
2.1.7 Температурная зависимость параметров транзистора ... 73
2.2 Устройство биполярного транзистора ... 74
2.2.1 Дискретные транзисторы ... 74
2.2.2 Интегральные транзисторы ... 76
2.3 Модели биполярных транзисторов ... 78
2.3.1 Статические свойства ... 78
Модель Эберса–Молла ... 78
Транспортная модель ... 81
Дополнительные эффекты ... 82
Усиление по току в нормальном режиме ... 85
Диоды-подложки ... 87
Объемные сопротивления ... 87
2.3.2 Динамические характеристики ... 89
Барьерные емкости ... 89
Диффузионные емкости ... 91
Модель Гуммеля–Пуна ... 93
2.3.3 Модель транзистора для режима малых сигналов ... 96
Статическая модель транзистора для режима малых сигналов ... 96
Динамическая модель транзистора для режима малых сигналов ... 98
Граничные частоты в режиме малых сигналов ... 100
Сводка параметров для режима малых сигналов ... 104
2.3.4 Шумы ... 105
Спектральная плотность шумов ... 105
Источники шумов биполярного транзистора ... 107
Эквивалентные источники шумов ... 108
Эквивалентный источник шума и коэффициент шума ... 109
Коэффициент шума биполярного транзистора ... 111
Определение объемного сопротивления базы ... 118
2.4 Типовые схемы ... 118
2.4.1 Схема с общим эмиттером ... 119

Передаточная характеристика схемы с общим эмиттером ... 120
Характеристики режима малых сигналов схемы с общим эмиттером .. 122
Отрицательная обратная связь по току в схеме с общим эмиттером 125
Схема с общим эмиттером и ООС по напряжению ... 131
Частотная характеристика и верхняя граничная частота ... 147
Заключение ... 154
2.4.2 Схема усилителя с общим коллектором ... 156
Передаточная характеристика схемы с общим коллектором ... 156
Характеристики схемы с общим коллектором в режиме малых сигналов ... 159
Установка рабочей точки ... 163
Частотная характеристика и верхняя граничная частота ... 165
Преобразование импеданса посредством схемы с общим коллектором ... 172
2.4.3 Схема с общей базой ... 173
Передаточная характеристика схемы с общей базой ... 174
Режим малых сигналов схемы с общей базой ... 177
Установка рабочей точки ... 180
Частотная характеристика и верхняя граничная частота ... 182
2.4.4 Схема Дарлингтона ... 186
Характеристики транзистора Дарлингтона ... 187
Описание с помощью уравнений ... 189
Зависимость усиления по току от тока коллектора ... 189
Параметры режима малых сигналов ... 191
Режим коммутации ... 193
Литература ... 194

3. Полевые транзисторы 196
3.1 Свойства полевых транзисторов ... 199
3.1.1 Характеристики ... 199
3.1.2 Описание транзистора с помощью уравнений ... 202
3.1.3 Полевой транзистор в качестве управляемого резистора ... 207
3.1.4 Рабочая точка и режим малых сигналов ... 209
Рабочая точка ... 209
Уравнения и параметры режима малых сигналов ... 210
Эквивалентная схема полевого транзистора для режима малых сигналов ... 212
Матрицы, описывающие четырехполюсники ... 212
Границы применимости концепции малых сигналов ... 213
3.1.5 Граничные параметры и обратные токи ... 213
Напряжения пробоя ... 214
Граничные токи ... 215
Обратные токи ... 216
Максимальная мощность рассеяния ... 216
Область устойчивой работы ... 217
3.1.6 Тепловые свойства ... 218
3.1.7 Температурная зависимость параметров полевых транзисторов ... 218
МОП транзистор ... 218
Полевой транзистор с управляющим p-n переходом ... 220
3.2 Устройство полевого транзистора ... 221
3.2.1 Интегральные МОП транзисторы ... 221
3.2.2 Дискретные МОП транзисторы ... 223

3.2.3 Полевые транзисторы с управляющим p-n переходом ... 226
3.2.4 Корпус ... 227
3.3 Модели полевых транзисторов ... 227
3.3.1 Статические свойства ... 227
Модель МОП транзистора Уровня 1 ... 228
Объемные сопротивления ... 233
Вертикальные мощные МОП транзисторы ... 234
Полевые транзисторы с управляющим p-n переходом ... 236
3.3.2 Динамический режим ... 237
Модель МОП транзистора Уровня 1 ... 241
Модель полевого транзистора с управляющим p-n переходом ... 246
3.3.3 Модель МОП транзистора для режима малых сигналов ... 247
Статическая модель МОП транзистора для режима малых сигналов в области насыщения ... 247
Динамическая модель МОП транзистора для режима малых сигналов в области насыщения ... 249
Граничные частоты при режиме малых сигналов ... 251
Сводный перечень параметров МОП транзистора для малых сигналов ... 253
3.3.4 Шумы ... 256
Источники шумов полевого транзистора ... 256
Эквивалентные источники шумов ... 257
Коэффициент шума полевого транзистора ... 258
Упрощенное описание ... 261
Сопоставление коэффициентов шума полевых и биполярных транзисторов ... 262
3.4 Типовые схемы ... 262
3.4.1 Схема с общим истоком ... 263
Передаточные характеристики схемы с общим истоком ... 264
Режим схемы с общим истоком для малых сигналов ... 265
Схема с общим истоком и отрицательной обратной связью по току ... 268
Схема с общим истоком и обратной связью по напряжению ... 272
Установка рабочей точки ... 277
Частотная зависимость и граничная частота ... 279
Заключение ... 285
3.4.2 Схема с общим стоком ... 286
Передаточная характеристика схемы с общим стоком ... 286
Режим малых сигналов схемы с общим стоком ... 288
Установка рабочей точки ... 290
Частотная зависимость и граничная частота ... 291
3.4.3 Схема с общим затвором ... 296
Передаточная характеристика схемы с общим затвором ... 297
Режим малых сигналов схемы с общим затвором ... 299
Установка рабочей точки ... 301
Частотная характеристика и граничная частота ... 301
Литература ... 304

4. Усилители 305
4.1 Схемы ... 308
4.1.1 Источники тока и токовое зеркало ... 314
Принцип действия токового зеркала ... 314
Простые источники тока для схем на дискретных элементах ... 318

Простые схемы токового зеркала ... 319
Токовое зеркало на основе каскодной схемы ... 332
Каскодное токовое зеркало ... 335
Токовое зеркало Вильсона ... 342
Динамический режим ... 344
Токовые зеркала и источники тока других типов ... 345
4.1.2 Каскодная схема ... 353
Режим малых сигналов каскодной схемы ... 355
Частотная зависимость усиления и граничная частота каскодной схемы ... 358
4.1.3 Дифференциальный усилитель ... 368
Передаточная характеристика n-p-n дифференциального усилителя ... 372
Дифференциальный усилитель с активной нагрузкой ... 383
Напряжение смещения нуля дифференциального усилителя ... 385
Дифференциальный усилитель в режиме малых сигналов ... 387
Установка рабочей точки ... 406
Частотная характеристика и граничные частоты дифференциального усилителя ... 415
Краткие выводы ... 432
4.1.4 Преобразователь полного сопротивления ... 433
Однокаскадный преобразователь полного сопротивления ... 433
Многокаскадные преобразователи полного сопротивления ... 434
Комплементарный преобразователь полного сопротивления ... 438
4.1.5 Схемы для установки рабочей точки ... 444
Источник опорного тока, использующий напряжение UBE ... 445
Источник опорного тока, пропорционального температуре ... 450
Температурно-независимые источники опорного тока ... 455
Источники опорного тока на МОП схемах ... 456
Источники тока с насыщением ... 457
Установка рабочей точки в интегральных схемах усилителей ... 458
4.2 Свойства и параметры усилителя ... 459
4.2.1 Характеристики усилителя ... 460
4.2.2 Малосигнальные параметры ... 463
Рабочая точка ... 463
Малосигнальные переменные ... 464
Линеаризация ... 464
Малосигнальные параметры ... 464
Малосигнальная эквивалентная схема усилителя ... 465
Усилители с обратной связью ... 468
Расчет малосигнальных параметров с помощью малосигнальной эквивалентной схемы ... 470
Последовательное включение усилителей ... 473
4.2.3 Нелинейные параметры ... 478
Разложение передаточной характеристики в ряд в рабочей точке ... 479
Выходной сигнал при синусоидальном входном сигнале ... 480
Коэффициент нелинейных искажений ... 483
Точка сжатия ... 486
Интермодуляция и точки перехвата ... 486
Последовательное включение усилителей ... 491
4.2.4 Шумы ... 495

Источник и плотность шумов усилителя ... 495
Эквивалентный источник шумов и коэффициент шума ... 496
Оптимальный коэффициент шума
и оптимальное внутреннее сопротивление источника ... 500
Коэффициент шума последовательной цепочки усилителей ... 503
Оптимизация коэффициента шума ... 507
Эквивалентные источники шума типовых схем ... 516
Средний коэффициент шума и отношение сигнал-шум ... 536
Литература ... 540

5. Операционные усилители 541
5.1 Общие сведения ... 541
5.1.1 Типы операционных усилителей ... 543
5.1.2 Принцип обратной связи ... 546
Неинвертирующий усилитель ... 547
Инвертирующий усилитель ... 549
5.2 Стандартные операционные усилители ... 551
5.2.1 Принцип действия ... 552
5.2.2 Универсальный усилитель ... 554
5.2.3 Напряжения питания ... 557
5.2.4 Усилитель с одним источником питания ... 558
Инверсия фазы ... 559
5.2.5 Усилитель с размахом, равным напряжению питания ... 561
5.2.6 Широкополосные операционные усилители ... 565
5.2.7 Коррекция частотной характеристики ... 571
Основные положения ... 571
Универсальная коррекция частотной характеристики ... 574
Расщепление полюсов ... 575
Согласованная коррекция частотной характеристики ... 577
Скорость нарастания выходного напряжения ... 577
Емкостная нагрузка ... 581
Внутренняя коррекция нагрузки ... 584
Двухполюсная коррекция частотной характеристики ... 585
5.2.8 Параметры операционных усилителей ... 586
Усиление разностного и синфазного сигналов ... 589
Входное напряжение смещения нуля ... 592
Входные токи ... 594
Входные сопротивления ... 596
Выходное сопротивление ... 598
Примеры статических погрешностей ... 599
Ширина полосы пропускания ... 601
Шумы ... 603
5.3 Усилитель крутизны ... 606
5.3.1 Внутреннее устройство ... 607
5.3.2 Типовые применения ... 610
5.4 Усилитель полного сопротивления ... 611
5.4.1 Внутреннее устройство ... 611
5.4.2 Частотные характеристики ... 615
5.4.3 Типовые применения ... 618
5.5 Усилитель тока ... 619
5.5.1 Внутреннее устройство ... 620

5.5.2 Типовые применения ... 622
Использование схем с обратной связью по току ... 622
Использование обратной связи по напряжению ... 630
5.6 Сопоставления ... 633
5.6.1 Практические применения ... 639
5.6.2 Разновидности операционных усилителей ... 642
Классификация ... 657
Литература ... 659

6. Релаксационные схемы 660
6.1 Транзистор как элемент цифровой схемы ... 660
Динамические свойства ... 662
6.2 Релаксационные схемы с насыщенными транзисторами ... 663
6.2.1 Бистабильные релаксационные схемы ... 664
Триггер ... 664
Триггер Шмитта ... 666
6.2.2 Моностабильные релаксационные схемы ... 667
6.2.3 Астабильная релаксационная схема ... 668
6.3 Релаксационные схемы на транзисторах с эмиттерной связью ... 669
6.3.1 Триггер Шмитта с эмиттерной связью ... 669
6.3.2 Мультивибратор с эмиттерной связью ... 670
6.4 Релаксационные схемы на логических элементах ... 671
6.4.1 Триггеры ... 672
6.4.2 Одновибратор ... 672
6.4.3 Мультивибратор ... 673
6.5 Релаксационные схемы на компараторах ... 675
6.5.1 Компараторы ... 675
Двухпороговый компаратор ... 677
6.5.2 Триггер Шмитта ... 677
Инвертирующий триггер Шмитта ... 677
Неинвертирующий триггер Шмитта ... 678
Прецизионный триггер Шмитта ... 680
6.5.3 Мультивибраторы ... 680
Мультивибратор с прецизионным триггером Шмитта ... 682
6.5.4 Одновибраторы ... 683
Одновибратор с послезапуском ... 684
Литература ... 685

7. Основы цифровой техники 686
7.1 Основные логические функции ... 686
7.2 Составление логических функций ... 689
7.2.1 Таблица Карно ... 691
7.3 Основные производные функции ... 693
7.4 Схемотехническая реализация основных логических функций ... 694
7.4.1 Резисторно-транзисторная логика ... 696
7.4.2 Диодно-транзисторная логика ... 697
7.4.3 Медленнодействующая помехоустойчивая логика ... 697
7.4.4 Транзисторно-транзисторная логика ... 698
Выходы с открытым коллектором ... 699
Трехстабильные выходы ... 701
7.4.5 Эмиттерно-связанная логика ... 702
Функция «монтажное» ИЛИ ... 705

7.4.6 Комплементарная МОП логика ... 706
Меры предосторожности при работе с КМОП схемами ... 708
Логические КМОП элементы ... 709
Логический ключ ... 709
7.4.7 n-канальная МОП логика ... 710
7.4.8 Заключительный обзор ... 711
7.5 Межсоединения ... 713
Литература ... 715

8. Комбинационные логические схемы 716
8.1 Представление чисел ... 718
8.1.1 Положительные целые числа в двоичном коде ... 718
Восьмеричный код ... 718
Шестнадцатеричный код ... 718
8.1.2 Положительные целые числа в двоично-десятичном коде ... 719
8.1.3 Целые двоичные числа с произвольным знаком ... 719
Представление модуля и знака ... 719
Представление с поразрядным дополнением до двух ... 720
Расширение знакового разряда ... 721
Смещенный двоичный код ... 722
8.1.4 Двоичные числа с фиксированной запятой ... 722
8.1.5 Двоичные числа с плавающей запятой ... 723
8.2 Мультиплексор ... 726
8.2.1 Дешифратор «один из n» ... 726
8.2.2 Демультиплексор ... 727
8.2.3 Мультиплексоры ... 728
8.3 Приоритетный дешифратор ... 729
8.4 Регистры сдвига ... 730
8.5 Компараторы ... 732
8.6 Сумматоры ... 734
8.6.1 Полусумматоры ... 734
8.6.2 Полный сумматор ... 735
8.6.3 Логика параллельного переноса ... 736
8.6.4 Вычитание ... 738
8.6.5 Переполнение при сложении чисел в дополнительном коде ... 739
8.6.6 Сложение и вычитание чисел с плавающей запятой ... 740
8.7 Умножители ... 740
8.7.1 Умножение чисел с фиксированной запятой ... 740
8.7.2 Умножение чисел с плавающей запятой ... 743
Литература ... 743

9. Переключающие схемы 744
9.1 Интегральные триггеры ... 744
9.1.1 Статические триггеры ... 744
Синхронный RS-триггер ... 745
Синхронный D-триггер ... 746
9.1.2 Триггеры с вреЦменным запоминанием ... 746
Триггеры, срабатывающие по двум фронтам импульса ... 747
Триггеры, срабатывающие по одному фронту импульса ... 749
9.2 Двоичные счетчики ... 752
9.2.1 Асинхронный двоичный счетчик ... 753
9.2.2 Синхронный двоичный счетчик ... 754

9.2.3 Реверсивные счетчики ... 756
Счетчики с переключаемым направлением счета ... 757
Счетчики с входами прямого и обратного счета ... 758
Устранение совпадений ... 758
Метод вычитания ... 760
9.3 Двоично-десятичный счетчик в коде 8421 ... 760
9.3.1 Асинхронный двоично-десятичный счетчик ... 761
9.3.2 Синхронный двоично-десятичный счетчик ... 762
9.4 Счетчики групп ... 763
9.5 Регистры сдвига ... 765
9.5.1 Принципиальная схема ... 765
9.5.2 Регистр сдвига с параллельным вводом ... 766
9.6 Обработка асинхронных сигналов ... 766
9.6.1 Устранение вибраций механических контактов ... 767
9.6.2 RS-триггер с запуском по фронту импульса ... 768
9.6.3 Синхронизация импульсов ... 768
9.6.4 Синхронный одновибратор ... 769
9.6.5 Синхронный детектор изменений ... 771
9.6.6 Синхронный тактовый переключатель ... 771
9.7 Системное проектирование последовательностных схем ... 772
9.7.1 Диаграмма состояний ... 772
9.7.2 Пример проектирования счетчика групп ... 774
9.7.3 Сокращение потребности в объеме памяти ... 777
Входной мультиплексор ... 778
9.8 Обозначения зависимостей ... 780
Литература ... 783

10. Полупроводниковые запоминающие устройства 784
10.1 Оперативные запоминающие устройства ... 786
10.1.1 Статические ОЗУ ... 786
ВременныЦе условия ... 789
10.1.2 Динамические ОЗУ ... 792
Контроллер динамического ОЗУ ... 792
10.2 Расширение возможностей ОЗУ ... 796
10.2.1 Двухпортовые ОЗУ ... 796
10.2.2 ОЗУ в качестве регистра сдвига ... 797
10.2.3 Память FIFO ... 798
Реализация памяти FIFO на стандартных ОЗУ ... 800
10.2.4 Распознавание и коррекция ошибок ... 802
Бит четности ... 802
Код Хэмминга ... 804
10.3 Постоянные ЗУ ... 806
10.3.1 ПЗУ, программируемое фотошаблоном ... 807
10.3.2 Программируемое ПЗУ ... 807
10.3.3 Постоянное ЗУ с УФ стиранием ... 809
10.3.4 Электрически стираемое программируемое ПЗУ ... 812
10.4 Программируемые логические устройства ... 814
10.4.1 Программируемая матричная логика ... 818
10.4.2 Компьютерное проектирование ПЛУ ... 819
10.4.3 Обзор типов ПЛУ ... 821
10.4.4 Матрицы логических элементов, программируемые пользователем ... 825
Литература ... 827

Глава 1
Диоды

Диод представляет собой полупроводниковый элемент с двумя выводами, один из которых называют *анодом* (А), а другой – *катодом* (К). Различают *дискретные диоды* в виде отдельного элемента, предназначенного для монтажа на плате и заключенного в собственный корпус, и *интегральные диоды*, которые вместе с другими элементами схемы изготавливаются на общей полупроводниковой подложке. У интегральных диодов имеется третий вывод, необходимый для соединения с общей подложкой. Иногда его называют *субстратом* (S), но он играет второстепенную роль в функционировании самого диода.

Устройство. Диоды представляют собой электронно-дырочный переход p-n или переход металл–полупроводник и называются соответственно диодами с p-n переходом или диодами Шоттки. Зона *p* обогащена дырками, а зона *n* – электронами. Условное графическое обозначение и структура диода показаны на рис. 1.1. Обычно зоны *p* и *n* диода с p-n переходом изготавливаются из кремния. Кроме этого существуют дискретные диоды на основе германия. Им свойственно низкое прямое падение напряжения, однако они устарели. В диодах Шоттки зона *p* заменена слоем металла, что также приводит к низкому прямому падению напряжения, поэтому они часто используются вместо германиевых диодов с p-n переходом.

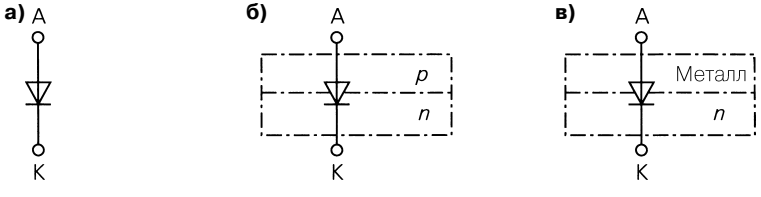


Рис. 1.1. Условное графическое обозначение и устройство диода: а – графический символ; б – диод с p-n переходом; в – диод Шоттки

На практике кремниевые диоды с p-n переходом называют просто диодами. За исключением ряда диодов особого типа, все они изображаются на схемах одним и тем же графическим символом. Диоды разного типа различают лишь по маркировке на корпусе и техническим данным.

Режимы работы. В процессе работы диод может находиться в областях проводимости, запирания и пробоя, подробное описание которых дается в следующем разделе.

Диоды, предназначенные для выпрямления переменного тока, называются *выпрямительными*; они попеременно работают в областях проводимости и запирания. Диоды, сконструированные для работы в области пробоя – *стабилитроны* (диоды Зенера) применяют для стабилизации напряжения. Еще один важный класс диодов составля-

ют *варикапы*. Они функционируют в режиме запирания и благодаря зависимости емкости запорного слоя (барьерной емкости) от приложенного напряжения могут использоваться для настройки колебательных контуров на нужную частоту. Существует также множество специальных диодов, которые здесь не рассматриваются.

1.1 Свойства диодов

Поведение диода проще всего представить с помощью его вольт-амперной характеристики, описывающей зависимость тока, протекающего через диод от приложенного к нему напряжения в случае, когда все величины постоянны или медленно меняются во времени. Для расчетов необходимы уравнения, строго описывающие поведение прибора. Чаще всего достаточно простых соотношений. Кроме того, имеется модель, хорошо воспроизводящая динамическое поведение диода под воздействием синусоидальных или импульсных сигналов. Эта модель рассматривается в разделе 1.3 и не требуется для изучения основных понятий. А теперь обратимся к поведению кремниевого диода с p-n переходом.

1.1.1 Характеристики

Если к диоду приложить напряжение $U_D = U_{AK}$ и измерить ток I_D, полагая, что на анод относительно катода поступает напряжение, мы получим характеристики, представленные на рис. 1.2. Обратите внимание на гораздо более крупный масштаб в области положительных напряжений. При $U_D > 0$ В диод работает в области проводимости. Здесь ток растет экспоненциально с напряжением. У диодов с p-n переходом заметный ток течет при $U_D > 0{,}4$ В. При $-U_{BR} < U_D < 0$ В диод заперт, и ток становится пренебрежимо малым. Этот участок называют *областью запирания*. Напряжение пробоя U_{BR} зависит от типа

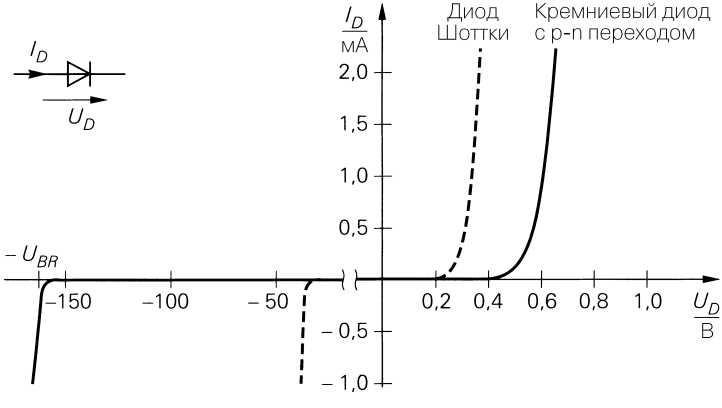


Рис. 1.2. Характеристики маломощных диодов

элемента и у выпрямительных диодов составляет от –50 до –1000 В. При $U_D < -U_{BR}$ наступает пробой диода и возникает обратный ток. В этой области способны работать длительное время только стабилитроны и варикапы. Для диодов других типов наличие обратного тока при отрицательном напряжении нежелательно. В случае германиевых диодов или диодов Шоттки заметный ток в области проводимости возникает уже при $U_D > 0{,}2$ В, а напряжение пробоя U_{BR} составляет от –10 до –200 В.

В области проводимости диода при средних токах напряжение оказывается почти постоянным благодаря крутому подъему характеристики. Это напряжение U_F называется *прямым*. Для германиевых диодов и диодов Шоттки оно имеет величину $U_{F,Ge} \approx U_{F,Шотки} \approx 0{,}3...0{,}4$ В, а у кремниевых диодов $U_{F,Si} \approx 0{,}6...0{,}7$ В. У силовых диодов при токах в несколько ампер оно бывает существенно выше, так как в дополнение к внутреннему прямому напряжению появляется заметное падение напряжения на прямом сопротивлении и сопротивлении вводов диода: $U_F = U_{F,I} + +I_D R_B$. В предельном случае $I_D \to \infty$ диод ведет себя, как очень малое сопротивление $R_B \approx 0{,}01...10$ Ом.

Область запирания в увеличенном масштабе представлена на рис. 1.3. Ток в запирающем направлении (обратный ток) $I_R = -I_D$ весьма мал при запирающем напряжении $U_R = -U_D$ и с приближением к напряжению пробоя сначала медленно увеличивается, а затем резко возрастает.

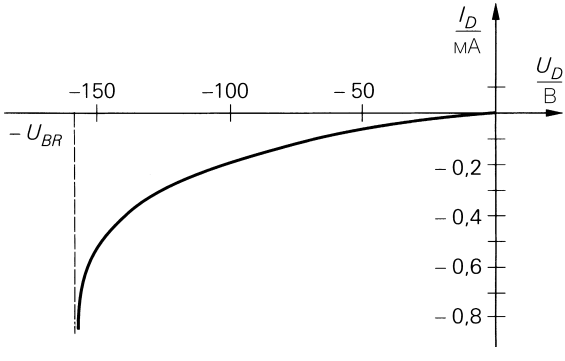


Рис. 1.3. Характеристика маломощного диода в области запирания

1.1.2 Описание диода с помощью уравнений

Характеристика диода в области $U_D > 0$ в полулогарифмическом масштабе почти линейна (рис. 1.4). Следовательно, в силу $ln\, I_D \sim U_D$ (пропорционально) между I_D и U_D действует экспоненциальная зависимость. Исходя из закономерностей физики полупроводников [1.1], имеем:

$$I_D(U_D) = I_S\left(e^{\frac{U_D}{U_T}} - 1\right) \text{ для } U_D \geq 0.$$

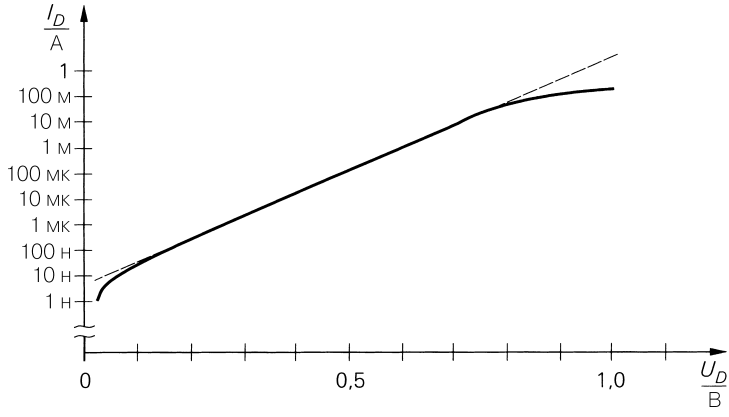


Рис. 1.4. Характеристика диода в полулогарифмическом масштабе при $U_D > 0$

Для правильного описания реальных диодов требуется поправочный коэффициент, который позволил бы привести наклон прямой в соответствие с ее представлением в полулогарифмическом масштабе [1.1]:

$$I_D = I_S\left(e^{\frac{U_D}{nU_T}} - 1\right). \qquad (1.1)$$

Здесь обратный *ток* насыщения I_S $I_S \approx 10^{-12}...10^{-6}$ А, коэффициент эмиссии $n \approx 1...2$ и температурное напряжение $U_T = kT/q \approx 26$ мВ при комнатной температуре.

Строго говоря, уравнение (1.1) выполняется только при $U_D \geq 0$, однако иногда его применяют и при $U_D < 0$. При $U_D << -nU_T$ получим постоянный ток $I_D = -I_S$, как правило, значительно меньший, нежели фактически текущий. Поэтому справедливо лишь качественное утверждение о том, что в области запирания через диод протекает малый отрицательный ток; для описания его зависимости согласно рис. 1.3 необходимы дополнительные уравнения (см. раздел 1.3).

В области проводимости соблюдается условие $U_D >> nU_T \approx 26...52$ мВ, следовательно, можно воспользоваться приближением

$$I_D = I_S\, e^{\frac{U_D}{nU_T}}; \qquad (1.2)$$

отсюда для напряжения получим

$$U_D = nU_T \ln\frac{I_D}{I_S} = nU_T \ln 10\, \lg\frac{I_D}{I_S} \approx 60...120 \text{ мВ} \times \lg\frac{I_D}{I_S}.$$

Таким образом, при десятикратном увеличении тока напряжение возрастает на 60...120 мВ. При больших токах следует учитывать падение напряжения $I_D R_B$ на прямом сопротивлении R_B, складывающемся с падением напряжения на p-n переходе:

$$U_D = nU_T \ln\frac{I_D}{I_S} + I_D R_B.$$

В данном случае представить ток в виде функции $I_D = I_D(U_D)$ нельзя.

При несложных вычислениях диод можно рассматривать в виде ключа, разомкнутого в области запирания или замкнутого в области проводимости. Если допустить, что напряжение на диоде в области проводимости постоянно, а в области запирания ток не течет, диод легко заменить идеальным ключом, который управляется напряжением, и источником прямого напряжения U_F, как показано на рис. 1.5а. Характеристика, соответствующая эквивалентной схеме, приведена на рис. 1.5б. Она состоит из двух полупрямых:

$$I_D = 0 \quad \text{для } U_D < U_F \quad \rightarrow \text{ключ разомкнут (а)}$$
$$U_D = U_F \quad \text{для } I_D > 0 \quad \rightarrow \text{ключ замкнут (б)}$$

С учетом прямого сопротивления R_B получим:

$$I_D = \begin{cases} 0 & U_D < U_F \quad \rightarrow \text{ключ разомкнут (а)} \\ \dfrac{U_D - U_F}{R_B} & U_D \geq U_F \quad \rightarrow \text{ключ замкнут (б)} \end{cases}$$

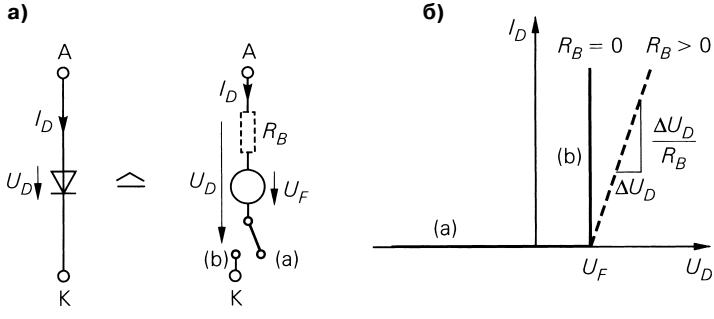


Рис. 1.5. Простая эквивалентная схема диода с прямым сопротивлением (пунктир) и без него (сплошная линия)

У кремниевых диодов с p-n переходом $U_F \approx 0{,}6$ В, а у диодов Шоттки $U_F \approx 0{,}3$ В. Соответствующая схема и характеристика выделены на рис. 1.5 пунктиром.

В обоих вариантах необходимо учитывать различия ситуаций, то есть принимать во внимание как разомкнутое, так и замкнутое состояние ключа, и находить непротиворечивое решение. Достоинство подхода в том, что оба случая описываются линейными уравнениями, которые легко решаются. Напротив, при использовании экспоненциальной зависимости согласно (1.1) появляются неявные нелинейные уравнения, поддающиеся только численному решению.

Пример. На рис. 1.6 показан диод, включенный в мостовую схему. Рассчитывая напряжения U_1 и U_2 и напряжение на диоде $U_D = U_1 - U_2$, исходят прежде всего из его способности запирать цепь. Иначе говоря, справедливо неравенство $U_D < U_F = 0{,}6$ В, и ключ в эквивалентной схеме разомкнут. В этом случае U_1 и U_2 определяются по формуле делителя напряжения:

$$U_1 = \frac{U_b R_2}{R_1 + R_2} = 3{,}75 \text{ В и } U_2 = \frac{U_b R_4}{R_3 + R_4} = 2{,}5 \text{ В.}$$

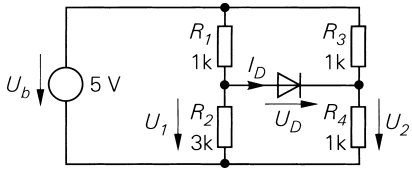


Рис. 1.6. Пример применения простой эквивалентной схемы

В результате U_D = 1,25 В, что противоречит исходному допущению. Затем диод считаем проводящим, а ключ в эквивалентной схеме – замкнутым. Тогда $U_D = U_F$ = 0,6 В и $I_D > 0$. Используя узловые уравнения

$$\frac{U_1}{R_2} + I_D = \frac{U_b - U_1}{R_1}, \qquad \frac{U_2}{R_4} = I_D + \frac{U_b - U_2}{R_3}$$

и заменяя $U_1 = U_2 + U_F$, исключаем неизвестные I_D и U_1 и получаем

$$U_2\left(\frac{1}{R_1}+\frac{1}{R_2}+\frac{1}{R_3}+\frac{1}{R_4}\right) = U_b\left(\frac{1}{R_1}+\frac{1}{R_3}\right) - U_F\left(\frac{1}{R_1}+\frac{1}{R_2}\right).$$

Отсюда U_2 = 2,76 В и $U_1 = U_2 + U_F$ = 3,36 В. После подстановки в одно из узловых уравнений находим I_D = 0,52 мА. Теперь условие $I_D > 0$ соблюдается, противоречие устранено и решение найдено.

1.1.3 Режим переключения

Во многих устройствах диоды работают попеременно в областях проводимости и запирания, примером чему служит выпрямление переменного тока. Процесс переключения не соответствует статической характеристике из-за накопления нарастающего и убывающего (при включении и выключении соответственно) заряда паразитной емкостью диода. На рис. 1.7 представлена схема, с помощью которой можно найти характеристику процесса переключения при омической ($L = 0$) и омически-индуктивной ($L > 0$) нагрузке. Питая схему напряжением прямоугольной формы, получим изменение во времени напряжения на диоде и протекающего через него тока (рис. 1.8) при U = 10 В, f = 10 МГц, R = 1 кОм и L = 0 или L = 5 мкГн.

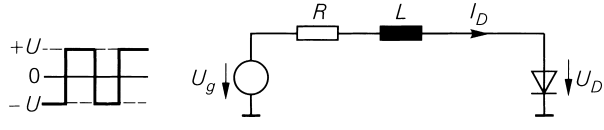


Рис. 1.7. Схема для измерения характеристики процесса переключения

Режим переключения при омической нагрузке

В случае омической нагрузки при включении питания заряжается емкость диода и, как следствие, наблюдается скачок тока. Одновременно напряжение нарастает от начального уровня, соответствующего напряжению запирания, до прямого напря-

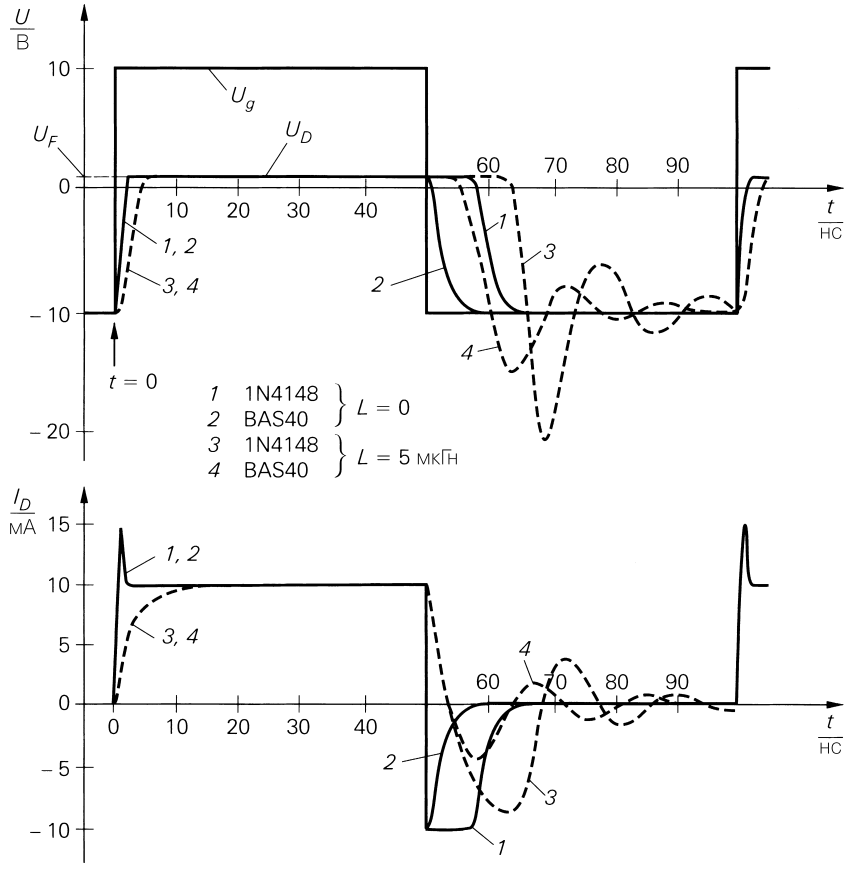


Рис. 1.8. Характеристика процесса переключения кремниевого диода 1N4148 и диода Шоттки BAS40 в схеме измерений на рис. 1.7

жения U_F, чем и завершается процесс включения. У pin-диодов имеется беспримесный или слабопримесный слой между слоями p и n, обеспечивающий более высокое напряжение пробоя. При сильных токах pin-диоды характеризуются избыточным прямым напряжением (рис. 1.9), так как им свойственно высокое прямое сопротивление R_B сразу после включения. Вслед за тем оно убывает, и напряжение уменьшается до своей статической величины. При выключении ток течет в обратном направлении, пока емкость не разрядится. В конечном счете ток прекращается и напряжение на диоде падает до отрицательного уровня. Поскольку емкость диодов Шоттки существенно меньше емкости кремниевых диодов, имеющих сравнимые размеры, их отличает заметно меньшее время выключения (рис. 1.8). Поэтому диоды Шоттки используются как выпрямители в высокочастотных цепях ($f > 20$ кГц), тогда как более дешевые кремниевые диоды служат выпрямителями в сетях промышленной частоты $f = 50$ Гц. Если частота настолько высока, что емкость не успевает разрядиться до следующего включения, эффект выпрямления исчезает.

Режим переключения при омическо-индуктивной нагрузке

При омическо-индуктивной нагрузке ($L > 0$) процесс включения становится более длительным, так как нарастание тока ограничивается индуктивностью; при этом скачок тока отсутствует. В то время как напряжение сравнительно быстро достигает уровня прямого напряжения, ток нарастает с постоянной времени $t = L/R$, где R – сопротивление нагрузки. При выключении диода ток убывает с постоянной времени, зависящей от нагрузки, вплоть до момента запирания диода. Вслед за тем индуктивность нагрузки и емкость диода образуют последовательный колебательный контур, и возникают затухающие колебания тока и напряжения. В такой ситуации может появиться запирающее напряжение, намного превышающее статическое запирающее напряжение (рис. 1.8), поэтому диод должен обладать высоким напряжением пробоя.

На рис. 1.9 представлены типичные характеристики процессов выключения (обратного восстановления) и включения (прямого восстановления). Время обратного восстановления t_{RR} определяется временным интервалом между прохождением тока через нулевой уровень и моментом, когда обратный ток упадет до 10% от своего максимального значения I_R (иногда до 25% у выпрямительных диодов).

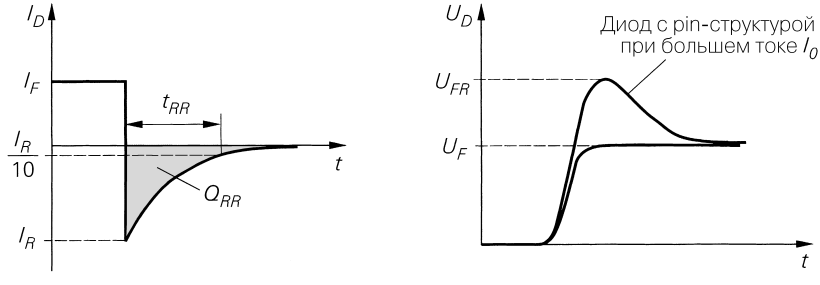


Рис. 1.9. Характеристики процессов переключения

Типичные значения составляют $t_{RR} < 100$ пс у маломощных кремниевых диодов, $t_{RR} = 1...20$ пс у диодов Шоттки и $t_{RR} > 1$ мкс у выпрямительных диодов. Заряд отключения Q_{RR}, переносимый при разряде емкости, соответствует плоскости под осью X (рис. 1.9). Обе величины зависят от ранее протекавшего прямого тока I_F и скорости выключения, поэтому в спецификациях приводятся данные об условиях измерений или соответствующая схема. Ориентировочно $Q_{RR} \sim I_F$ и $Q_{RR} \sim |I_R| t_{RR}$ [1.2]; отсюда следует, что в первом приближении время обратного восстановления пропорционально отношению прямого и обратного токов: $t_{RR} \sim I_F / |I_R|$. Однако это приближение справедливо только при $|I_R| < 3...5 I_F$, так что t_{RR} нельзя сделать сколь угодно малым. В случае pin-диодов с повышенным напряжением пробоя слишком быстрое выключение, сопровождающееся заметным ростом запирающего напряжения на диоде, способно привести к пробою на уровне, много меньшем статического пробойного напряжения U_{BR}, прежде чем слаболегированный слой i освободится от носителей зарядов. При включении возникает напряжение включения U_{FR}, которое также зависит от условий описанного процесса [1.3]. В спецификациях указывается максимальная величина, как правило, $U_{FR} = 1...2{,}5$ В.

1.1.4 Режим малых сигналов

Режим, при котором внешние сигналы приводят к малым изменениям положения рабочей точки, заданной величинами $U_{D,A}$ и $I_{D,A}$, называют *режимом малых сигналов*. В таком случае нелинейную характеристику (1.1) допустимо заменить касательной к ней в рабочей точке; при малых сигналах

$$i_D = I_D - I_{D,A},\quad u_D = U_D - U_{D,A},\ \text{откуда получаем}$$

$$i_D = \left.\frac{dI_D}{dU_D}\right|_A ;\quad u_D = \frac{1}{r_D} u_D.$$

Для дифференциального сопротивления диода r_D находим:

$$r_D = \left.\frac{dU_D}{dI_D}\right|_A = \frac{nU_T}{I_{D,A} + I_S} \overset{I_{D,A} >> I_S}{\approx} \frac{nU_T}{I_{D,A}}. \qquad (1.3)$$

Таким образом, эквивалентная схема диода в режиме малых сигналов состоит из одного сопротивления r_D; при больших токах r_D крайне мало, поэтому приходится учитывать прямое сопротивление R_B.

Эквивалентная схема диода, показанная на рис. 1.10, применима только для расчета в режиме малых сигналов на низких частотах (0...10 кГц) и потому называется *низкочастотной эквивалентной схемой для малых сигналов*. На более высоких частотах следует пользоваться высокочастотной эквивалентной схемой для малых сигналов из раздела 1.3.3.

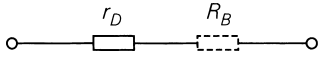


Рис. 1.10. Низкочастотная эквивалентная схема для диода в режиме малых сигналов

1.1.5 Предельные параметры и токи запирания

В спецификациях диодов указываются различные предельные параметры, превышение которых недопустимо. Они подразделяются на *предельные напряжения*, *предельные токи* и *максимальную мощность рассеяния*. Чтобы величину предельных параметров отображать положительными значениями, в области запирания используются противоположные отсчетные направления тока и напряжения, а к соответствующим величинам добавляется индекс R (reverse, обратный); соответственно в области проводимости применяется индекс F (forward, прямой).

Предельные напряжения

При напряжении пробоя U_{BR} или $U_{(BR)}$ диод в области запирания пробивается и обратный ток резко возрастает. Поскольку ток заметно усиливается уже с приближением к напряжению пробоя (см. раздел 1.3), обычно приводится максимальное напряжение запирания $U_{R,\max}$, до достижения которого обратный ток остается меньше не-

которой предельной величины в диапазоне микроампер. При импульсной модуляции или под воздействием одиночных импульсов допустимы более высокие запирающие напряжения. Их называют *периодическим максимальным обратным напряжением* U_{RRM} и *пиковым обратным перенапряжением* U_{RSM} и выбирают такими, чтобы диод не выходил из строя. За частоту следования импульсов принимается f = 50 Гц. В силу противоположности отсчетных направлений все напряжения считаются положительными, причем

$$U_{R,\max} < U_{RRM} < U_{RSM} < U_{(BR)}.$$

Предельные токи

Для области проводимости указывается максимальный прямой постоянный ток $I_{F,\max}$. Он соответствует условиям, при которых температура корпуса диода составляет t = 25 °C. При более высоких температурах выбирают максимальный постоянный ток меньшей величины. В случае импульсной модуляции или одиночных импульсов допустимы более высокие прямые токи. Они называются *периодическим максимальным прямым током* I_{RRM} и *пиковым прямым током* I_{RSM} и зависят от длительности импульсов, причем

$$I_{F,\max} < I_{FRM} < I_{FSM}.$$

При очень коротких одиночных импульсах $I_{FSM} \approx 4...20\ I_{F,\max}$. Величина I_{FRM} особенно важна для выпрямительных диодов, так как здесь течет пульсирующий переменный ток (см. раздел 16.2, том 2) и максимальное значение существенно превышает средний ток.

Для области пробоя приводится величина I^2t, используемая в случае пробоя за счет импульса:

$$I^2t = \int I_R^2 dt.$$

Она имеет размерность A^2c, и потому ее часто называют *максимальной импульсной энергией*.

Ток запирания

Ток запирания I_R измеряется при напряжении запирания, меньшем напряжения пробоя, и сильно зависит от первого из них и температуры диода. При комнатной температуре у кремниевых диодов в режиме малых сигналов I_R = 0,01...1 мкА; у диодов Шоттки и у кремниевых выпрямительных диодов, которые рассчитаны на прямые токи, измеряемые амперами, I_R = 1...10 мкА; у выпрямительных диодов Шоттки $I_R >$ 10 мкА; эти значения возрастают в 20...200 раз при температуре t = 150 °C.

Максимальная мощность рассеяния

Мощностью, рассеиваемой в диоде считается мощность, которая превращается в тепло: $P_V = U_D I_D$. Она возникает в запорном слое, а при сильных токах и на прямом сопротивлении R_B. Диод нагревается до состояния, при котором тепло благодаря температурному перепаду переходит из запорного слоя через корпус диода в окружаю-

щую среду (рассеивается). Этот процесс подробно рассматривается в разделе 2.1.6 на примере биполярного транзистора. Изложенное там справедливо и по отношению к диоду, если P_V равна мощности рассеяния. В спецификациях приводится максимальная мощность рассеяния P_{tot} для случая, когда температура корпуса диода составляет 25 °C; при более высоких температурах P_{tot} понижается.

1.1.6 Тепловые свойства

Тепловые свойства схемных элементов рассматриваются в разделе 2.1.6 на примере биполярных транзисторов. Представленные там значения и зависимости применимы и к диоду, если P_V равна мощности, рассеиваемой в нем.

1.1.7 Температурная зависимость параметров диодов

Характеристики диода во многом определяются температурой. В явном виде температурная зависимость для кремниевого диода с p-n переходом [1.1] выражается соотношением

$$I_D(U_D,T) = I_S(T)\left(e^{\frac{U_D}{nU_T(T)}} - 1\right)$$

при

$$U_T(T) = \frac{kT}{q} = 86{,}142\frac{\text{мкВ}}{\text{К}}T \overset{T=300\text{ К}}{\approx} 26\text{ мВ},$$

$$I_S(T) = I_S(T_0)e^{\left(\frac{T}{T_0}-1\right)\frac{U_G(T)}{nU_T(T)}}\left(\frac{T}{T_0}\right)^{\frac{x_{T,I}}{n}} \text{ при } x_{T,I} \approx 3. \qquad (1.4)$$

Здесь $k = 1{,}38\times10^{-23}$ ВАс/К – постоянная Больцмана; $q = 1{,}602\times10^{-19}$ Ас – элементарный заряд и $U_G = 1{,}12$ В – разность потенциалов между зонами проводимости кремния. Слабой температурной зависимостью U_G можно пренебречь. Температура T_0 и связанный с ней ток $I_S(T_0)$ служат опорными величинами, обычно T_0 принимается равной 300 К.

В области запирания течет обратный ток $I_R = -I_D \approx I_S$; при $x_{T,I} = 3$ температурный коэффициент обратного тока описывается выражением

$$\frac{1}{I_R}\frac{dI_R}{dT} \approx \frac{1}{I_S}\frac{dI_S}{dT} = \frac{1}{nT}\left(3 + \frac{U_G}{U_T}\right).$$

В этой области у большинства диодов $n \approx 2$, так что

$$\frac{1}{I_R}\frac{dI_R}{dT} \approx \frac{1}{2T}\left(3 + \frac{U_G}{U_T}\right) \overset{T=300\text{ К}}{\approx} 0{,}08\,\text{К}^{-1}.$$

Следовательно, обратный ток удваивается при повышении температуры на 9 К и возрастает вдесятеро с повышением температуры на 30 К. На практике обычно встречаются меньшие температурные коэффициенты. Причина кроется в поверхностных токах и утечках, которые часто превышают обратный ток p-n перехода и характеризуются иной температурной зависимостью.

Дифференцируя $I_D(U_D,T)$, получим температурный коэффициент тока при постоянном напряжении в области проводимости:

$$\frac{1}{I_D}\frac{dI_D}{dT}\bigg|_{U_D=\text{const}} = \frac{1}{nT}\left(3+\frac{U_G-U_D}{U_T}\right) \overset{T=300\text{ K}}{\approx} 0{,}04...0{,}08\text{ K}^{-1}.$$

Используя полный дифференциал

$$dI_D = \frac{\partial I_D}{\partial U_D}dU_D + \frac{\partial I_D}{\partial T}dT = 0$$

можно определить температурную зависимость U_D при постоянном токе:

$$\frac{dU_D}{dT}\bigg|_{I_D=\text{const}} = \frac{U_D-U_G-3U_T}{T} \overset{\substack{T=300\text{ K}\\ U_D=0{,}7\text{ В}}}{\approx} -1{,}7\frac{\text{мВ}}{\text{К}}. \qquad (1.5)$$

Следовательно, с нагревом прямое напряжение убывает. Рост температуры на 60 К сопровождается падением U_D приблизительно на 100 мВ. Этот эффект используется в интегральных схемах для измерений температуры.

Такие результаты справедливы также для диодов Шоттки, если задать $x_{T,I} \approx 2$ и заменить разность потенциалов между зонами U_G напряжением $U_{Mn} = (W_{Металл} - W_{n\text{-Si}})/q$, которое соответствует разности энергий, теряемых зоной n и зоной металла [1.1].

1.2 Устройство диода

Диоды изготавливаются в ходе многоступенчатой обработки полупроводниковой пластины, которую по завершении процесса разрезают на множество мелких пластинок. На каждой из них находится либо дискретный диод, либо интегральная схема (ИС), состоящая из множества элементов.

1.2.1 Дискретные диоды

Дискретные диоды обычно изготавливают по эпитаксиальнопланарной технологии.

Внутренняя структура

Устройство диода с p-n переходом и диода Шоттки с выделенными активными зонами показано на рис. 1.11. Области n^+, p и n^- являются сильно-, средне- и слаболегированными соответственно. Создание по-разному легированных слоев снижает прямое сопротивление диода и повышает напряжение пробоя. Почти все диоды с p-n переходом строятся как pin-диоды: у них имеется слаболегированная или нелегированная средняя зона, толщина которой приблизительно пропорциональна напряжению пробоя – зона n^- на рис. 1.11а. На практике диоду присваивают обозначение pin лишь в том случае, если время жизни носителей заряда в средней зоне очень велико, что придает прибору особые свойства (см. раздел 1.4.2). В диодах Шоттки слаболегированная зона n^- используется для образования контакта Шоттки (рис. 1.11б). Переход от металла к средне- или сильнолегированной зоне частично или полностью ликвидирует свойства диода, который начинает вести себя как резистор (омический контакт).

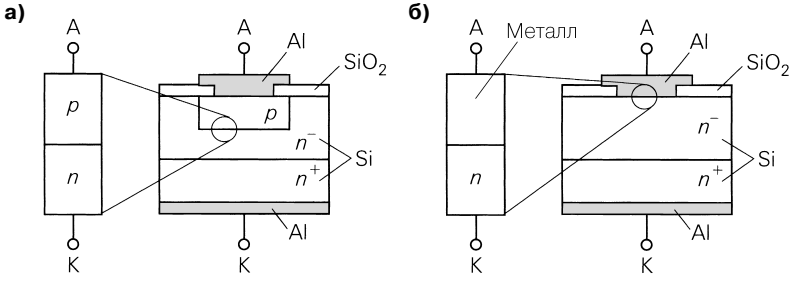


Рис. 1.11. Структура полупроводниковой пластинки с диодом: а – pin-диод; б – диод Шоттки

Корпус

При монтаже диода в корпус его нижняя часть припаивается к контактной ножке, служащей катодом, или к металлической части корпуса. Анодный вывод соединяется тонкой золотой или алюминиевой проволокой (контактным проводом) с соответствующей контактной ножкой. На заключительной стадии диод заливают синтетическим компаундом или заключают в металлический корпус с резьбовым контактом.

Для диодов разных размеров и назначений существует множество типов корпусов, различающихся максимально допустимой рассеиваемой мощностью или имеющих особую форму для специальных применений. Наиболее распространенные типы корпусов показаны на рис. 1.12. Корпуса мощных диодов приспособлены для монтажа на радиаторах и отличаются значительной контактной поверхностью для улучшения теплоотвода. Выпрямительные диоды часто выполняют в виде мостовых схем, состоящих из четырех диодов, обеспечивающих двухполупериодное выпрямление в блоках электропитания (см. раздел 1.4.4). Смеситель, описанный в разделе 1.4.5, также изготавливается в виде комплекта из четырех диодов. Высокочастотные дио-

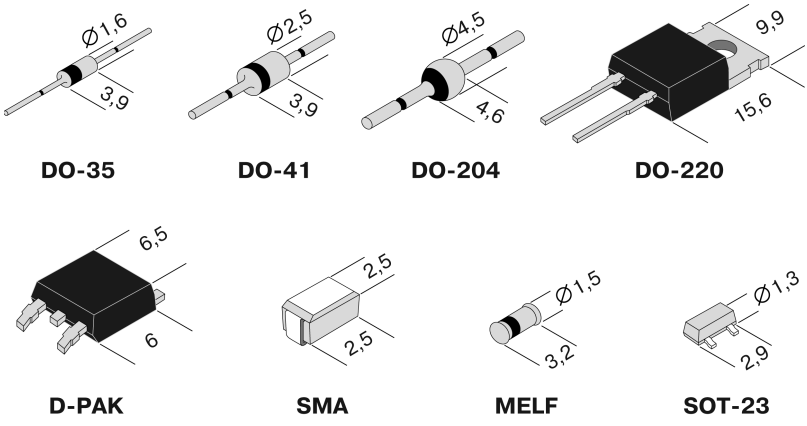


Рис. 1.12. Распространенные типы корпусов дискретных диодов

ды снабжаются особыми корпусами, так как электрические характеристики в гигагерцевой области зависят от геометрии элемента. Нередко корпус вообще не используется, и пластинка с диодом впаивается в электрическую цепь.

1.2.2 Интегральные диоды

Интегральные диоды также изготавливают по эпитаксиальнопланарной технологии. В этом случае все выводы размещаются на верхней стороне пластинки, а каждый диод электрически отделяется от остальных элементов посредством запертых p-n переходов. Активная область находится в очень тонком поверхностном слое. Толща пластинки называется *подложкой* и представляет собой общий вывод для всех элементов ИС.

Внутренняя структура

Строение интегрального диода с p-n переходом показано на рис. 1.13. Ток течет от зоны p через p-n переход в зону n^-, а оттуда через зону n^+ к катоду; сильное легирование зоны n^+ обеспечивает малое прямое сопротивление.

Диод-подложка

На эквивалентной схеме (рис. 1.13) между катодом (K) и подложкой (S) имеется диод-подложка. Подложка подключается к источнику отрицательного напряжения, так что этот диод всегда заперт, изолируя рабочий диод от подложки и других элементов ИС.

Интегральный диод с p-n переходом и диод Шоттки

В принципе интегральный диод Шоттки может быть образован аналогично диоду с p-n переходом, если удалить зону p у анодного вывода. На практике сделать это не-

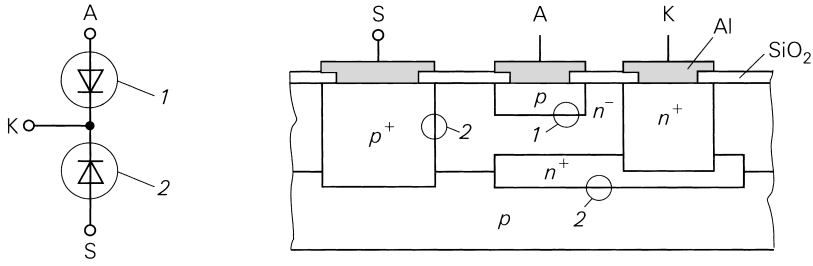


Рис. 1.13. Эквивалентная схема и устройство интегрального диода с p-n переходом: 1 – рабочий диод; 2 – вспомогательный диод-подложка

просто: для контакта Шоттки нужен металл, отличный от материала проводника, который связывает элементы ИС, а в большинстве технологий изготовления ИС соответствующие этапы не предусмотрены.

1.3 Модель диода

В разделе 1.1.2 статические свойства диода описывались экспоненциальной функцией, а вторичные эффекты в области проводимости и при пробое игнорировались. Для компьютерного проектирования ИС необходима модель, которая учитывает все эффекты и правильно воспроизводит динамическое поведение прибора. Динамическую модель для режима малых сигналов получают из модели режима больших сигналов путем ее линеаризации.

1.3.1 Статический режим

Описание режима основано на уравнении идеального диода (1.1) и учитывает дополнительные эффекты. Стандартной модели диода, соответствующей модели Гуммеля–Пуна для биполярного транзистора, не существует. Поэтому в некоторых пакетах компьютерного моделирования для описания реального диода со всеми составляющими тока используется несколько моделей. Модель диода практически не применяется при конструировании ИС, так как его функции обычно выполняет диод, образованный базой и эмиттером биполярного транзистора.

Диапазон средних значений прямых токов

Диффузионный ток I_{DD} вносит основной вклад в прямой ток средней силы, что следует из теории идеального диода и, в соответствии с (1.1), описывается выражением

$$I_{DD} = I_S \left(e^{\frac{U_D}{nU_T}} - 1 \right). \qquad (1.6)$$

Параметрами модели служат обратный ток насыщения I_S и коэффициент эмиссии n. У идеального диода $n = 1$, а для реального $n \approx 1...2$. Далее этот диапазон будет называться *областью диффузии*.

В диодах Шоттки основным компонентом прямого тока является ток эмиссии, а не диффузионный. Однако оба механизма проводимости дают одинаковые вольт-амперные характеристики, поэтому уравнение (1.6) справедливо также и в случае диодов Шоттки [1.1, 1.3].

Дополнительные эффекты

При очень малых и очень больших прямых токах, а также в области запирания наблюдаются нижеперечисленные отступления от идеальной характеристики (1.6):

- значительные прямые токи вызывают эффект сильного тока, причиной которого служит резкое увеличение концентрации носителей зарядов на границе запорного слоя [1.1]; это явление называют также *сильной инжекцией*, оно влияет на диффузионный ток и описывается дополнительным членом в формуле (1.6);
- вследствие рекомбинации носителей зарядов в запорном слое в дополнение к диффузионному току появляется ток утечки (или рекомбинации) I_{DR}, которому соответствует дополнительное уравнение [1.1];
- при большом обратном напряжении наступает пробой диода; пробивной ток I_{DBR} также описывается дополнительным соотношением.

Таким образом, ток I_D складывается из следующих компонент:

$$I_D = I_{DD} + I_{DR} + I_{DBR}. \tag{1.7}$$

Эффект сильного тока

Эффект сильного тока вызывает увеличение коэффициента эмиссии n, определенного в области средних токов до $2n$ для $I_D \to \infty$, и описывается добавочными членами выражения (1.6) [1.4]:

$$I_{DD} = \frac{I_S\left(e^{\frac{U_D}{nU_T}} - 1\right)}{\sqrt{1 + \frac{I_S}{I_K}\left(e^{\frac{U_D}{nU_T}} - 1\right)}} \approx \begin{cases} I_S e^{\frac{U_D}{nU_T}} & \text{для} \quad I_S e^{\frac{U_D}{nU_T}} < I_K \\ \sqrt{I_S I_K}\, e^{\frac{U_D}{2nU_T}} & \text{для} \quad I_S e^{\frac{U_D}{nU_T}} > I_K \end{cases} \tag{1.8}$$

Дополнительным параметром служит ток I_K, соответствующий изгибу характеристики и ограничивающий область сильных токов.

Ток утечки

Согласно теории идеального диода [1.1] для тока утечки справедливо выражение

$$I_{DR} = I_{S,R}\left(e^{\frac{U_D}{n_R U_T}} - 1\right).$$

Оно достаточно строго описывает ток рекомбинации только в области проводимости. Путем подстановки $U_D \to -\infty$ получим в области запирания постоянный ток $I_{DR} = -I_{S,R}$, тогда как у реального диода ток рекомбинации растет с обратным напряжением. Выражение, учитывающее зависимость ширины запорного слоя от напряжения [1.4], более точно:

$$I_{DR} = I_{S,R}\left(e^{\frac{U_D}{n_R U_T}} - 1\right)\left(\left(1 - \frac{U_D}{U_{Diff}}\right)^2 + 0{,}005\right)^{\frac{m_S}{2}}. \qquad (1.9)$$

Дополнительными параметрами служат обратный ток насыщения утечки $I_{S,R}$, коэффициент эмиссии $n_R \geq 2$, диффузионное напряжение $U_{diff} \approx 0{,}5...1$ В и емкостный коэффициент $m_s \approx 1/3...1/2$. Первоначально U_{diff} и m_s использовались для описания емкости запорного слоя диода (см. раздел 1.3.2). Из уравнения (1.9) следует:

$$I_{DR} \approx -I_{S,R}\left(\frac{|U_D|}{U_{Diff}}\right)^{m_S} \text{ при } U_D < -U_{Diff}.$$

Ток растет с ростом обратного напряжения, а ход этого процесса определяется емкостным коэффициентом m_s. В области запирания дополнительный фактор в (1.9) практически не оказывает влияния, поскольку там доминирует экспоненциальная зависимость от U_D.

В силу $I_{S,R} >> I_S$ при малых положительных напряжениях ток рекомбинации больше диффузионного тока; эту область называют *областью рекомбинации*. В случае

$$U_{D,RD} = U_T \frac{n n_R}{n_R - n} ln \frac{I_{S,R}}{I_S}$$

эти токи равны. При более высоком напряжении преобладает диффузионный ток, и диод работает в диффузионной области.

Влияние параметров I_S, $I_{S,R}$ и I_K на ход I_D иллюстрируется графиком, приведенным на рис. 1.14 в полулогарифмическом масштабе. У некоторых диодов диффузионные коэффициенты n и n_R почти идентичны. В таком случае характеристики, представленные в полулогарифмическом масштабе, имеют одинаковый наклон в рекомбинационной и диффузионной областях, что позволяет описывать обе области единственной экспоненциальной функцией. На рис. 1.4 показана характеристика аналогичного диода.

Пробой

Пробой диода происходит при $U_D < -U_{BR}$, а протекающий при этом ток приближенно описывается экспоненциальной функцией [1.5]:

$$I_{DBR} = -I_{BR} e^{-\frac{U_D + U_{BR}}{n_{BR} U_T}}. \qquad (1.10)$$

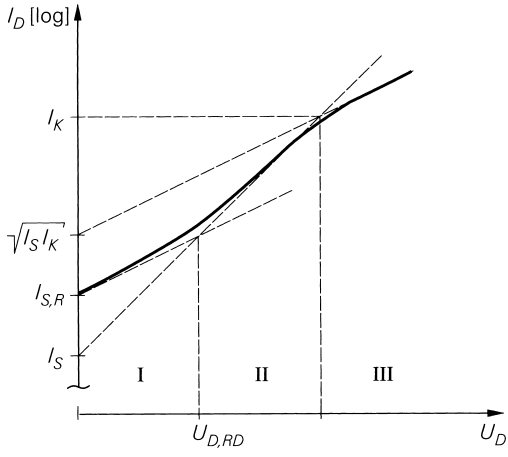


Рис. 1.14. Полулогарифмический график I_D в областях рекомбинации (I), проводимости (II) и сильного тока (III)

Здесь требуются напряжение пробоя $U_{BR} \approx 50...1000$ В, ток пробоя в изгибе характеристики I_{BR} и коэффициент пробоя эмиссии $n_{BR} \approx 1$. При $n_{BR} = 1$ и $U_T \approx 26$ мВ имеем ($10U_T \ln 10 = 0{,}6$ В):

$$I_D \approx I_{DBR} = \begin{cases} -I_{BR} & \text{для} \quad U_D = -U_{BR} \\ -10^{10} I_{BR} & \text{для} \quad U_D = -U_{BR} - 0{,}6 \text{ В} \end{cases}$$

Задание I_{BR} и U_{BR} не приводит к однозначному результату, поскольку одни и те же кривые часто описываются разными парами значений (U_{BR}, I_{BR}). Следовательно, модель определенного диода может иметь разные параметры.

Прямое сопротивление

Для полного описания статичного режима надо знать величину прямого сопротивления R_B. Как видно из рис. 1.15, оно складывается из сопротивлений отдельных слоев и фигурирует в модели в виде их последовательного соединения. Необходимо лишь различать внутреннее напряжение диода U'_D и его внешнее напряжение

$$U_D = U'_D + I_D R_B; \tag{1.11}$$

в формулы для I_{DD}, I_{DR} и I_{DBR} можно подставлять U'_D вместо U_D. Прямое сопротивление составляет от 0,01 Ом у мощных диодов до 10 Ом у диодов, работающих со слабыми сигналами.

1.3.2 Динамическая характеристика

Поведение диода при изменении положения рабочей точки импульсным или синусоидальным сигналами описывается динамической характеристикой и не может быть определено статическими параметрами. Дело в том, что и емкость запорного слоя пере-

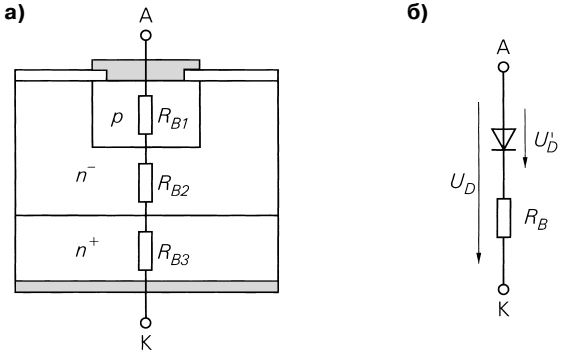


Рис. 1.15. Прямое сопротивление диода: а – структура; б – модель

ходов p-n или металл–полупроводник, и диффузионный заряд, накапливаемый в переходе p-n, нелинейны и соответствуют нелинейной диффузионной емкости.

Барьерная емкость

Переходы p-n или металл–полупроводник характеризуются барьерной емкостью C_S, зависящей от степени легирования граничащих областей, профиля легирования, площади переходов и приложенного напряжения U'_D. Переход представим в виде плоского конденсатора емкостью $C = EA/d$, где A – площадь перехода, d – толщина запорного слоя. При упрощенном рассмотрении p-n перехода можно записать [1.1]:

$$d(U) \sim \left(1 - \frac{U}{U_{Diff}}\right)^{m_S}.$$

Тогда

$$C_S\left(U_D^{'}\right) = \frac{C_{S0}}{\left(1 - \frac{U_D^{'}}{U_{Diff}}\right)^{m_S}} \quad \text{для} \quad U_D^{'} < U_{Diff}. \tag{1.12}$$

Параметрами служат начальная емкость $C_{S0} = C_S(U'_D = 0)$, диффузионное напряжение $U_{diff} \approx 0{,}5...1$ В и емкостный коэффициент $m_s \approx 1/3...1/2$ [1.2].

Допущения, приводящие к (1.12), неверны при $U'_D \to U_{diff}$. Поэтому ход характеристики для $U'_D > f_S U_{diff}$ становится прямолинейным [1.5]:

$$C_S\left(U_D^{'}\right) = C_{S0}\begin{cases} \dfrac{1}{\left(1 - \dfrac{U_D^{'}}{U_{Diff}}\right)^{m_S}} & \text{для} \quad U_D^{'} \le f_S U_{Diff} \\ \dfrac{1 - f_S(1 + m_S) + \dfrac{m_S U_D^{'}}{U_{Diff}}}{(1 - f_S)^{(1+m_S)}} & \text{для} \quad U_D^{'} > f_S U_{Diff} \end{cases} \tag{1.13}$$

При этом $f_S \approx 0{,}4...0{,}7$. Ход C_S при $m_s = 1/2$ и $m_s = 1/3$ представлен на рис. 2.32.

Диффузионная емкость

В области проводимости p-n перехода накапливается диффузионный заряд Q_D, пропорциональный диффузионному току через этот переход [1.2]:

$$Q_D = \tau_T I_{DD}.$$

Параметр τ_T называется *постоянной времени p-n перехода*. Дифференцируя (1.8), получим диффузионную емкость:

$$C_{D,D}\left(U_D^{'}\right) = \frac{dQ_D}{dU_D^{'}} = \frac{\tau_T I_{DD}}{nU_T} \frac{1 + \frac{I_S}{2I_K} e^{\frac{U_D^{'}}{nU_T}}}{1 + \frac{I_S}{I_K} e^{\frac{U_D^{'}}{nU_T}}}. \qquad (1.14)$$

В диффузионной области выполняется $I_{DD} >> I_{DR}$, поэтому $I_D \approx I_{DD}$; отсюда следует приближенное выражение для диффузионной емкости:

$$C_{D,D} \approx \frac{\tau_T I_D}{nU_T} \frac{1 + \frac{I_D}{2I_K}}{1 + \frac{I_D}{I_K}} \overset{I_D << I_K}{\approx} \frac{\tau_T I_D}{nU_T}. \qquad (1.15)$$

У кремниевых диодов с p-n переходом $\tau_T \approx 1...100$ нс; у диодов Шоттки $\tau_T \approx 10...100$ пс, в силу чего диффузионный заряд пренебрежимо мал.

Полная модель диода

На рис. 1.16 показана полная модель диода, используемая в программах для компьютерного моделирования схем. Символы диода здесь отображают диффузионный ток I_{DD} и ток рекомбинации I_{DR}; ток пробоя I_{DBR} представлен управляемым источником тока. Сводка величин и уравнений приведена в табл. 1.1. Параметры модели перечислены в табл. 1.2 [1.4]; там же даны обозначения параметров, применяемые программой PSpice (продукт фирмы MicroSim, предназначенный для моделирования электронных схем).

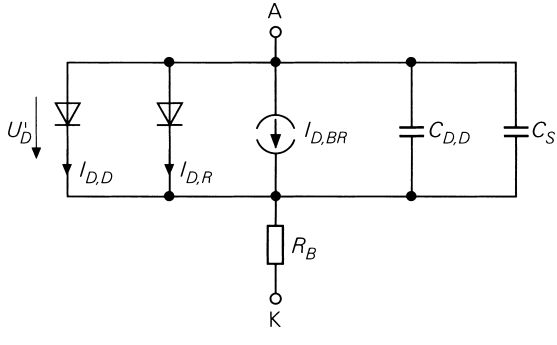


Рис. 1.16. Полная модель диода

Таблица 1.1. Величины, входящие в модель диода

Величина	Обозначение	Уравнение
I_{DD}	Ток диффузии	(1.8)
I_{DR}	Рекомбинационный ток	(1.9)
I_{DBR}	Ток пробоя	(1.10)
R_B	Прямое сопротивление	
C_S	Барьерная емкость	(1.13)
$C_{D,D}$	Диффузионная емкость	(1.14)

Таблица 1.2. Параметры модели диода

Параметр	PSpice	Обозначение
Статические характеристики		
I_S	IS	Обратный ток насыщения
n	N	Коэффициент эмиссии
$I_{S,R}$	ISR	Обратный ток насыщения утечки
n_R	NR	Коэффициент эмиссии
I_K	IK	Ток в точке изгиба при сильной инжекции
I_{BR}	IBV	Ток пробоя в точке изгиба
n_{BR}	NBV	Коэффициент эмиссии
U_{BR}	BV	Напряжение пробоя
R_B	RS	Прямое сопротивление
Динамические характеристики		
C_{S0}	CJO	Начальная барьерная емкость
U_{Diff}	VJ	Диффузионное напряжение
m_S	M	Емкостный коэффициент
f_S	FC	Коэффициент емкостной зависимости
τ_T	TT	Постоянная времени p-n перехода
Тепловые характеристики		
$x_{T,I}$	XTI	Температурный коэффициент обратных токов по (1.4)

В табл. 1.3 приводятся значения параметров некоторых диодов, взятые из библиотеки схемных элементов программы PSpice. С параметрами, отсутствующими в библиотеке, программа обращается по-разному:

- используются стандартные значения $I_S = 10^{-14}$ А, $n = 1$, $n_R = 2$, $I_{BR} = 10^{-10}$ А, $n_{BR} = 1$, $x_{T,I} = 3$, $f_s = 0{,}5$, $U_{diff} = 1$ В, $m_s = 0{,}5$;
- параметр приравнивается к нулю: $I_{S,R}$, R_B, C_{S0}, τ_T;
- параметр принимается равным бесконечности: I_K, U_{BR}.

Таблица 1.3. Параметры некоторых диодов

Параметр	PSpice	1N4148	1N4001	BAS40	Размерность
I_S	IS	2,68	14,1	0	нА
n	N	1,84	1,98	1	
$I_{S,R}$	ISR	1,57	0	254	фА
n_R	NR	2	2	2	
I_K	IK	0,041	94,8	0,01	А
I_{BR}	IBV	100	10	10	мкА
n_{BR}	NBV	1	1	1	
U_{BR}	BV	100	75	40	В
R_B	RS	0,6	0,034	0,1	Ом
C_{S0}	CJO	4	25,9	4	пФ
U_{Diff}	VJ	0,5	0,325	0,5	В
m_S	M	0,333	0,44	0,333	
f_S	FC	0,5	0,5	0,5	
τ_T	TT	11,5	5700	0,025	нс
$x_{T,I}$	XTI	3	3	2	

1N4148: маломощный диод; 1N4001: выпрямительный диод; BAS40: диод Шоттки

Если величинам присваиваются нулевые или бесконечно большие значения, соответствующие эффекты не моделируются [1.4].

1.3.3 Модель диода в режиме малых сигналов

Линейная модель режима малых сигналов получается из нелинейной путем ее линеаризации в рабочей точке. *Статическая модель режима малых сигналов* описывает поведение характеристик этого режима на низкой частоте и потому называется также *низкочастотной эквивалентной схемой диода в режиме малых сигналов*. *Динамическая модель режима малых сигналов*, или *высокочастотная эквивалентная схема диода в режиме малых сигналов*, показывает динамические параметры и необходима для расчета частотных зависимостей схем.

Статическая модель режима малых сигналов

Сопротивление при малых сигналах получается посредством линеаризации статической характеристики (1.11):

$$\left.\frac{dU_D}{dI_D}\right|_A = \left.\frac{dU_D'}{I_D}\right|_A + R_B = r_D + R_B.$$

В него входят прямое сопротивление R_B и дифференциальное сопротивление внутреннего диода r_D (см. рис. 1.10). Величина r_D складывается из трех частей соответственно трем составляющим тока I_{DD}, I_{DR} и I_{DBR}:

$$\frac{1}{r_D} = \left.\frac{dI_D}{dU_D'}\right|_A = \left.\frac{dI_{DD}}{dU_D'}\right|_A + \left.\frac{dI_{DR}}{dU_D'}\right|_A + \left.\frac{dI_{DBR}}{dU_D'}\right|_A .$$

Дифференцирование уравнений (1.6), (1.9) и (1.10) дает исчерпывающий результат, но на практике достаточно пользоваться следующими приближениями:

$$\frac{1}{r_{DD}} = \left.\frac{dI_{DD}}{dU_D'}\right|_A \approx \frac{I_{DD,A} + I_S}{nU_T} \cdot \frac{1 + \dfrac{I_{DD,A}}{2I_K}}{1 + \dfrac{I_{DD,A}}{I_K}} \overset{I_S \ll I_{DD,A} \ll I_K}{\approx} \frac{I_{DD,A}}{nU_T},$$

$$\frac{1}{r_{DR}} = \left.\frac{dI_{DR}}{dU_D'}\right|_A \approx \begin{cases} \dfrac{I_{DR,A} + I_{S,R}}{n_R U_T} & \text{при} \quad I_{DR,A} > 0 \\ \dfrac{I_{S,R}}{m_S U_{Diff}^{m_S} \left|U_{D,A}'\right|^{1-m_S}} & \text{при} \quad I_{DR,A} < 0 \end{cases}$$

$$\frac{1}{r_{DBR}} = \left.\frac{dI_{DBR}}{dU_D'}\right|_A = -\frac{I_{DBR,A}}{n_{BR} U_T}.$$

В таком случае для дифференциального сопротивления r_D получаем:

$$r_D = r_{DD} || r_{DR} || r_{DBR}.$$

Когда рабочая точка находится в диффузионной области и ниже области сильных токов (эта область иногда называется областью средних прямых токов), $I_{D,A} \approx I_{DD,A}$ и $I_{D,A} < I_K$. Следовательно, можно воспользоваться приближением

$$r_D = r_{DD} \approx \frac{nU_T}{I_{D,A}}. \qquad (1.16)$$

Приведенное уравнение соответствует выражению (1.3) из раздела 1.1.4. Его допустимо применять для всех рабочих точек в области проводимости; оно занижает расчетные значения в областях сильного тока и диффузии до 2 раз. При n = 1...2 находим

$$I_{D,A} = 1 \begin{Bmatrix} \text{мкА} \\ \text{мА} \\ \text{А} \end{Bmatrix} \overset{U_T = 26\ \text{мВ}}{\Rightarrow} \quad r_D = 26 \ldots 52 \begin{Bmatrix} \text{кОм} \\ \text{Ом} \\ \text{мОм} \end{Bmatrix}.$$

В области запирания для диода в режиме малых сигналов соблюдается условие $r_D \approx 10^6 \ldots 10^9$ Ом; в случае выпрямительных диодов при токах, измеряемых амперами, этот параметр уменьшается в 10...100 раз.

Сопротивление диода в режиме малых сигналов в области пробоя важно знать только для стабилитронов: лишь у них рабочая точка может находиться в области пробоя. Такое сопротивление обозначается символом r_Z. При $I_{D,A} \approx I_{DBR,A}$ имеем:

$$r_Z = r_{DBR} = \frac{n_{BR} U_T}{\left| I_{D,A} \right|}. \tag{1.17}$$

Динамическая модель диода в режиме малых сигналов

Полная модель. Добавив барьерную и диффузионную емкости к статической малосигнальной модели (см. рис. 1.10), получим малосигнальную динамическую модель, представленную на рис. 1.17а; с учетом изложенного в разделе 1.3.2 имеем:

$$C_D = C_S(U'_D) + C_{D,D}(U'_D).$$

У высокочастотных диодов необходимо также учитывать паразитное влияние их корпуса. На рис. 1.17 представлена расширенная модель для случая, когда индуктивность и емкость корпуса составляют $L_G \approx 1...10$ нГн и $C_G \approx 0{,}1...1$ пФ соответственно [1.6].

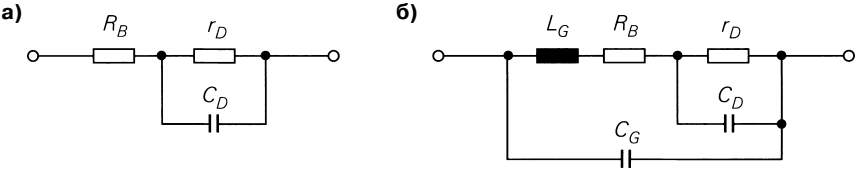


Рис. 1.17. Динамическая малосигнальная модель: а – низкочастотного диода; б – высокочастотного диода

Упрощенная модель. При практических расчетах пренебрегают прямым сопротивлением R_B, пользуясь приближениями для r_D и C_D. В области проводимости с учетом уравнений (1.15), (1.16) и оценки $C_S(U'_D) \approx 2C_{S0}$ получим:

$$r_D \approx \frac{nU_T}{I_{D,A}}, \tag{1.18}$$

$$C_D \approx \frac{\tau_T I_{D,A}}{nU_T} + 2C_{S0} = \frac{\tau_T}{r_D} + 2C_{S0}. \tag{1.19}$$

В области запирания пренебрегают параметром r_D, полагая $r_D \to \infty$ и $C_D \approx C_{S0}$.

1.4 Специальные диоды и их применение

Из числа специальных диодов ниже будут рассмотрены стабилитроны и варикапы, выпрямительные, смесительные, мостовые и pin-диоды.

1.4.1 Стабилитроны

Стабилитрон – это диод с точно заданным напряжением пробоя, рассчитанный на непрерывную работу в области пробоя и предназначенный для стабилизации или ограничения напряжения. Напряжение пробоя U_{BR} стабилитронов обозначается символом U_Z и у стандартных образцов составляет $U_Z \approx 3...300$ В. Условное графическое обозначение и вольт-амперная характеристика стабилитрона представлены на рис. 1.18. В области пробоя имеет место соотношение (1.10):

$$I_D \approx I_{DBR} = -I_{BR}\ e^{-\frac{U_D+U_Z}{n_{BR}U_T}}.$$

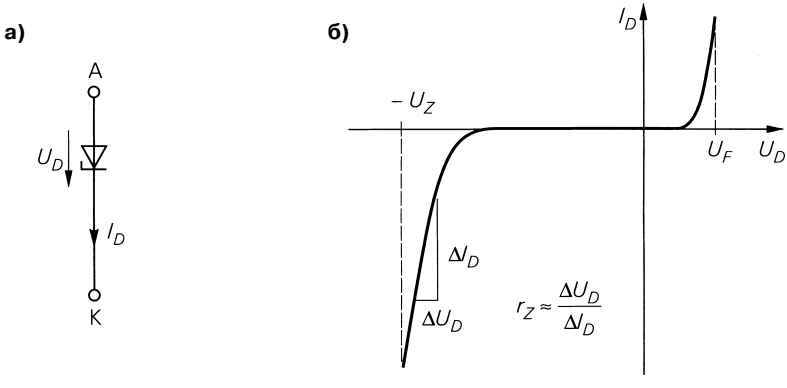


Рис. 1.18. Стабилитрон: а – условное обозначение; б – характеристика

Напряжение зенеровского пробоя U_Z зависит от температуры. Температурный коэффициент

$$TC = \left.\frac{dU_Z}{dT}\right|_{T=300\ K,\ I_D=\text{const}}$$

описывает относительное изменение напряжения пробоя при постоянном токе:

$$U_Z(T) = U_{Z(T0)} \times TC\ (T - T_0)], \text{ где } T_0 = 300 \text{ K}.$$

При напряжении зенеровского пробоя до 5 В преобладает эффект Зенера с отрицательным температурным коэффициентом, а выше – лавинный эффект с положительным температурным коэффициентом. Типичные значения параметров составляют $TC \approx -6\times10^{-4}\text{K}^{-1}$ для $U_Z = 3{,}3$ В; $TC \approx 0$ для $U_Z = 5{,}1$ В; $TC \approx 10^{-3}\text{K}^{-1}$ для $U_Z = 47$ В.

Дифференциальное сопротивление в области пробоя r_Z соответствует обратной величине наклона вольт-амперной характеристики. Из (1.17) следует:

$$r_Z = \frac{dU_D}{dI_D} = \frac{n_{BR}U_T}{|I_D|} = -\frac{n_{BR}U_T}{I_D} \approx \frac{\Delta U_D}{\Delta I_D}.$$

Сопротивление r_Z сильно зависит от коэффициента эмиссии n_{BR}, который при $U_Z \approx 8$ В достигает минимума $n_{BR} \approx 1...2$ и нарастает при меньших и больших U_Z. Обычно $n_{BR} \approx 10...20$ при $U_Z \approx 3{,}3$ В и $n_{BR} \approx 4...8$ при $U_Z \approx 47$ В. Стабилитрон поддерживает постоянное напряжение в силу большой крутизны характеристики в области пробоя и, как следствие, малого дифференциального сопротивления r_Z; для стабилизации напряжения лучше всего подходят стабилитроны с $U_Z \approx 8$ В, отличающиеся наибольшей крутизной характеристики благодаря минимуму n_{BR}. Для $|I_D| = 5$ мА получаем значения между $r_Z \approx 5...10$ Ом при $U_Z \approx 8{,}2$ В и $r_Z \approx 50...100$ Ом при $U_Z \approx 3{,}3$ В.

Типичная схема стабилизации напряжения показана на рис. 1.19. Если $0 \le U_a < U_Z$, стабилитрон заперт, а выходное напряжение поделено между сопротивлениями резисторов R_V и R_L:

$$U_a = U_e \frac{R_L}{R_V + R_L}.$$

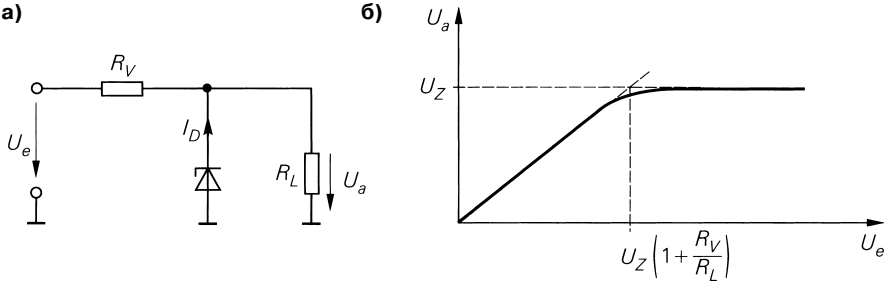


Рис. 1.19. Стабилизация напряжения с помощью стабилитрона: а – схема; б – характеристика

Когда диод проводит ток, имеет место $U_a \approx U_Z$. Отсюда следует характеристика, показанная на рис. 1.19б:

$$U_a \approx \begin{cases} U_e \dfrac{R_L}{R_V - R_L} & \text{при} \quad U_e < U_Z\left(1+\dfrac{R_V}{R_L}\right) \\ U_Z & \text{при} \quad U_e > U_Z\left(1+\dfrac{R_V}{R_L}\right) \end{cases}$$

Наибольшая эффективность стабилизации обеспечивается в случае, когда рабочая точка принадлежит области с почти горизонтальной характеристикой. Из уравнения контурных токов

$$\frac{U_e - U_a}{R_V} = I_D + \frac{U_a}{R_L} \quad \text{или} \quad \frac{U_e - U_a}{R_v} = \frac{U_a}{r_z} + \frac{U_a}{R_L}$$

путем дифференцирования по U_a находим коэффициент сглаживания

$$G = \frac{dU_e}{dU_a} = 1 + \frac{R_V}{r_Z} + \frac{R_V}{R_L} \overset{r_Z \ll R_V, R_L}{\approx} \frac{R_V}{r_Z} \qquad (1.20)$$

и коэффициент стабилизации [1.7]:

$$S = \frac{\dfrac{dU_e}{U_e}}{\dfrac{dU_a}{U_a}} = \frac{U_a}{U_e}\frac{dU_e}{dU_a} = \frac{U_a}{U_e}G \approx \frac{U_a R_V}{U_e r_Z}.$$

Пример. В схеме с напряжением питания U_b = 12 ± 1 В требуется подать на участок А напряжение U_A = 5,1 В ± 10 мВ при токе I_A = 1 мА. Этот участок можно рассматривать как сопротивление $R_L = U_A/I_A$ = 5,1 кОм и применить цепочку со стабилитроном с U_Z = 5,1 В (рис. 1.19), если задать $U_e = U_b$ и $U_a = U_A$. Гасящий резистор R_V надо выбрать так, чтобы выполнялось соотношение $G = dU_e/dU_a$ > 1 В / 10 мВ = 100. Тогда, согласно (1.20), $R_V \approx Gr_Z \geq 100r_Z$. Опираясь на узловое уравнение, получаем соотношение

$$I_D = \frac{U_e - U_a}{R_V} - \frac{U_a}{R_L} = \frac{U_b - U_A}{R_V} - I_A,$$

а из (1.17) найдем $I_D = n_{BR}U_T/r_Z$; и при $R_V = Gr_Z$, G = 100, U_T = 26 мВ, n_{BR} = 2 получим:

$$R_V = \frac{U_b - U_A - Gn_{BR}U_T}{I_A} = 1{,}7 \text{ кОм}.$$

Для токов имеем $I_V = (U_b - U_a) / R_V$ = 4,06 мА и $|I_D| = I_V - I_A$ = 3,06 мА.

Очевидно, через стабилитрон течет гораздо больший ток, чем I_A, который течет через стабилизируемую часть схемы. Поэтому данный способ стабилизации напряжения пригоден лишь для цепей с малым потреблением тока. Если потребляемый ток велик, необходим более дорогостоящий регулятор напряжения, обеспечивающий не только малые потери мощности, но и жесткую стабилизацию.

Схему на рис. 1.19а можно настроить на ограничение напряжения. Если удалить резистор R_L, то есть положить $R_L \to \infty$, получится схема на рис. 1.20а, характеристика которой показана на рис. 1.20б:

$$U_a = \begin{cases} -U_F & \text{при} \quad U_e \leq -U_F \\ U_e & \text{при} \quad -U_F < U_e < U_Z \\ U_Z & \text{при} \quad U_e \geq U_Z \end{cases}$$

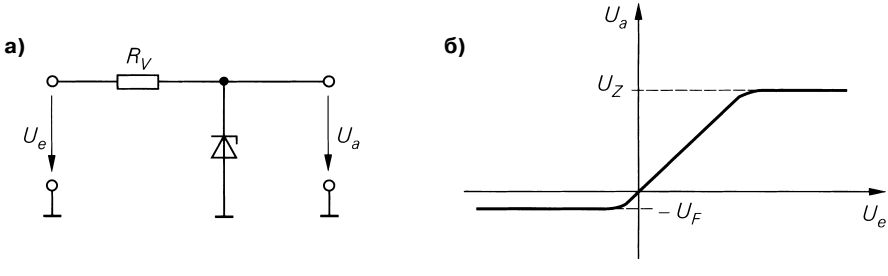


Рис. 1.20. Ограничение напряжения с помощью стабилитрона: а – схема; б – характеристика

Существует интервал напряжений, где диод заперт и соблюдается равенство $U_a = U_e$. При $U_e \geq U_Z$ диод находится в состоянии пробоя и ограничивает выходное напряжением на уровне U_Z. При $U_e \leq -U_F \approx -0{,}6$ В диод работает в области проводимости и ограничивает отрицательное напряжение уровнем прямого напряжения U_F. Схема на рис. 1.21а осуществляет симметричное ограничение при $|U_a| \leq U_Z + U_F$. Здесь один из диодов работает в области проводимости, а другой – в области пробоя.

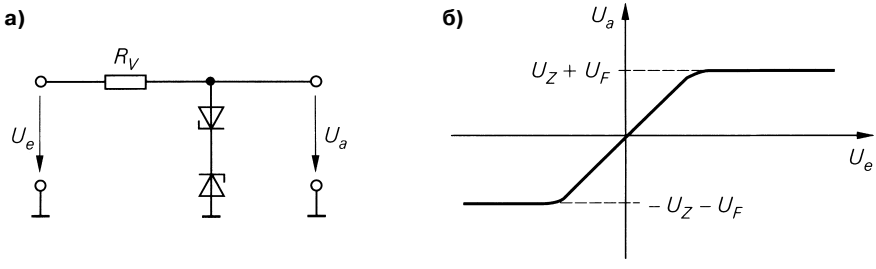


Рис. 1.21. Симметричное ограничение напряжения с помощью пары диодов: а – схема; б – характеристика

1.4.2 pin-диод

У pin-диодов (большинство диодов с p-n переходом строятся как pin-диоды, чем поддерживается высокое обратное напряжение; термин «pin-диод» применяется для обозначения схемного элемента с малой концентрацией примеси и соответственно большим временем жизни носителей зарядов в слое *i*) особенно велико время жизни τ носителей зарядов в нелегированном слое *i*. Поскольку переход между режимами проводимости и запирания возможен только после рекомбинации почти всех носителей зарядов в слое *i*, открытый pin-диод продолжает проводить ток, если на него подать отрицательный импульс напряжения длительностью $t_p << \tau$. В этом случае диод действует как резистор, сопротивление которого пропорционально заряду в слое *i* и, следовательно, среднему току $\bar{I}_{D,pin}$ [1.8]:

$$r_{D,\,pin} = \frac{nU_T}{\bar{I}_{D,\,pin}} \quad \text{при} \quad n \approx 1\ldots2.$$

Указанное свойство позволяет применять pin-диод на частотах $f >> 1/\tau$ в качестве сопротивления переменному току, управляемого постоянным током. На рис. 1.22 представлены принципиальная и эквивалентная схемы простого переменного делителя напряжения на pin-диоде для режима малых сигналов. В высокочастотных цепях часто используются π-образные аттенюаторы с тремя pin-диодами (рис. 1.23). Соответствующее управление ими обеспечивает переменное ослабление при двустороннем согласовании с заданным волновым сопротивлением, как правило величиной 50 Ом. Емкости и индуктивность на рис. 1.23 позволяют разделять в схеме цепи постоянного и переменного токов. У типичных pin-диодов $\tau \approx 0{,}1\ldots5$ мкс, так что схема пригодна для работы на частотах $f > 2\ldots100$ МГц $>> 1/\tau$.

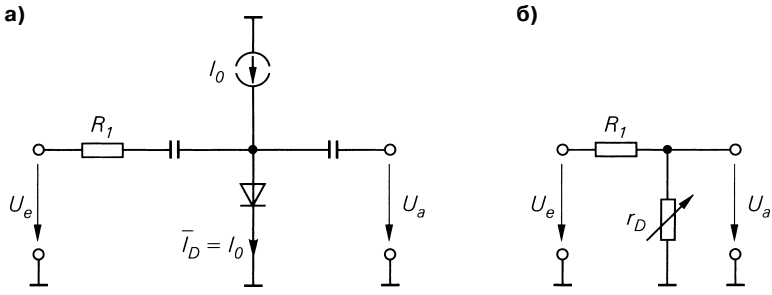


Рис. 1.22. Делитель напряжения переменного тока на pin-диоде:
а – принципиальная схема; б – эквивалентная схема

Другая важная особенность pin-диода заключается в малой барьерной емкости, обусловленной сравнительно большой толщиной слоя *i*. Именно поэтому pin-диоды применяются в качестве высокочастотных ключей, обеспечивающих надежное запирание при открытом ключе ($\bar{I}_{D,pin} = 0$). Типичная схема высокочастотного ключа во многом соответствует аттенюатору на рис. 1.23, который в этом случае действует как короткозамкнутый переключатель на несколько направлений с особенно эффективным запиранием.

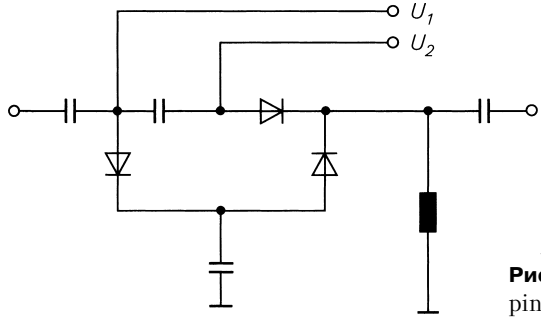


Рис. 1.23. π-образный аттенюатор с тремя pin-диодами для высокочастотных цепей

1.4.3 Варикапы

Благодаря зависимости барьерной емкости от напряжения диод может служить переменной емкостью. Такой диод работает в области запирания, а его барьерная емкость задается обратным напряжением. Из уравнения (1.12) следует, что область возможных изменений емкости определяется емкостным коэффициентом m_s и растет вслед за ним. Диоды со сверхрезким скачком легирования ($m_s \approx 0{,}5...1$) обладают особенно широкой областью вплоть до 1 : 3...10. В таких диодах легированность резко возрастает вблизи p-n границы, но до перехода в другую область [1.8]. Диоды с подобным профилем легирования называют *варикапами* и широко используют для изменения частоты колебатель-

ных LC-контуров. На рис. 1.24 показаны условное графическое обозначение варикапа и зависимость барьерной емкости C_S от напряжения для нескольких типовых диодов. Кривые подобны друг другу, за исключением кривой диода BB512 с резким падением барьерной емкости. Емкостный коэффициент m_s можно рассчитать по наклону кривой, представленной в логарифмическом масштабе. Ход наклона для $m_s = 0{,}5$ и $m_s = 1$ также приведен на рис. 1.24.

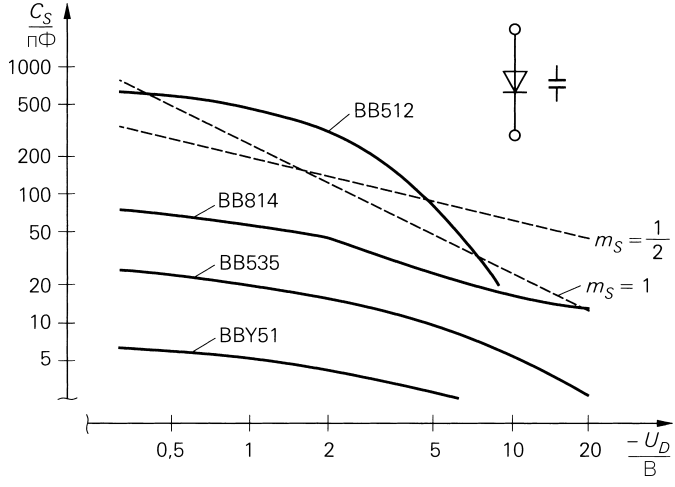


Рис. 1.24. Условное обозначение и зависимость емкости варикапа от напряжения

Важной характеристикой варикапа, наряду с зависимостью барьерной емкости C_S от напряжения, является добротность варикапа Q. Из определения добротности, которое применимо к любым реактивным элементам схем

$$Q = \frac{\left|\mathrm{Im}\{Z\}\right|}{\mathrm{Re}\{Z\}}$$

и импеданса диода

$$Z(s) = R_B + \frac{1}{sC_S} \overset{s=j\omega}{=} R_B + \frac{1}{j\omega C_S}$$

следует [1.8]:

$$Q = \frac{1}{\omega C_S R_B}.$$

При заданной частоте добротность Q обратно пропорциональна прямому сопротивлению R_B. Поэтому высокая добротность равнозначна низкому прямому сопротивлению и, следовательно, малым потерям или слабому затуханию, если диод ис-

пользуется в колебательном контуре. Добротность типовых диодов составляет $Q \approx 50...500$. Поскольку в простых расчетах и при моделировании схем требуется прежде всего прямое сопротивление, в спецификациях некоторых новых диодов дополнительно указывается величина R_B.

Для изменения частоты колебательных LC-контуров часто применяются схемы на основе варикапов. В схеме, приведенной на рис. 1.25а, последовательная цепочка из барьерной емкости C_S диода и емкости конденсатора связи C_K включена параллельно колебательному контуру из индуктивности L и емкости C. Напряжение настройки $U_A > 0$ подается через индуктивность L_B, благодаря чему колебательный контур и источник напряжения U_A развязаны по переменному напряжению и предотвращается короткое замыкание контура этим источником.

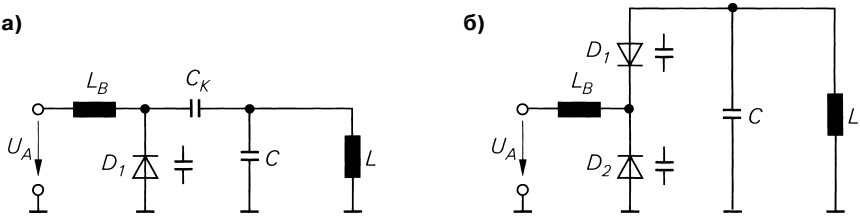


Рис. 1.25. Настройка частоты LC-контуров с помощью варикапов: а – с единственным диодом; б – с парой диодов

Для того, чтобы L_B не влияла на резонансную частоту необходимо выбрать $L_B >> L$. Управляющее напряжение можно подавать и через резистор, однако его сопротивление нагружает колебательный контур и приводит к снижению добротности. Емкость конденсатора связи C_K предотвращает короткое замыкание источника напряжения U_A индуктивностью колебательного контура. При соблюдении условия $L_B >> L$ резонансная частота составляет

$$\omega_R = 2\pi f_R = \frac{1}{\sqrt{L\left(C + \dfrac{C_{S(Ua)} C_K}{C_{S(Ua)} + C_K}\right)}} \overset{C_K >> C_S(U_A)}{\approx} \frac{1}{\sqrt{L(C + C_{S(Ua)})}}.$$

Диапазон перестройки изменяется соответственно функциональной зависимости барьерной емкости от напряжения и ее соотношению с емкостью C колебательного контура. Наибольший диапазон перестройки достигается при $C = 0$ и $C_K >> C_S$.

В схеме на рис. 1.25б две последовательно соединенные барьерные емкости включены параллельно колебательному контуру. Здесь также индуктивность $L_B >> L$ предотвращает короткое замыкание колебательного контура по высокой частоте источником напряжения U_A. Емкость связи не требуется, так как оба диода заперты и постоянный ток не подается на колебательный контур. В таком случае резонансная частота составляет

$$\omega_R = 2\pi f_R = \frac{1}{\sqrt{L\left(C + \dfrac{C_{S(Ua)}}{2}\right)}}.$$

Как и ранее, диапазон перестройки максимален при $C = 0$, но здесь действует только половина барьерной емкости, следовательно, при той же резонансной частоте, что и у схемы на рис. 1.25а, необходимо удваивать либо барьерную емкость, либо индуктивность. Существенное преимущество симметричного включения диодов состоит в улучшении линейности при больших амплитудах колебаний в контуре, благодаря чему снижение резонансной частоты с ростом амплитуды, обусловленное нелинейностью барьерной емкости, становится гораздо менее заметным [1.3].

1.4.4 Мостовые выпрямители

Схему с четырьмя диодами, показанную на рис. 1.26, называют *мостовым выпрямителем* и применяют в качестве двухполупериодного выпрямителя в сетевых блоках питания и в приборах для измерений переменного тока. Мостовые выпрямители для блоков питания подразделяются на высоко- и низковольтные. Высоковольтные схемы используются для непосредственного выпрямления сетевого напряжения и должны обладать высоким напряжением пробоя ($U_{BR} \geq 350$ В); низковольтные применяются во вторичных цепях сетевых трансформаторов (см. раздел 16.5, том 2). Из четырех выводов таких выпрямителей два маркируются знаком «~»,остальные – знаками «+» и «–».

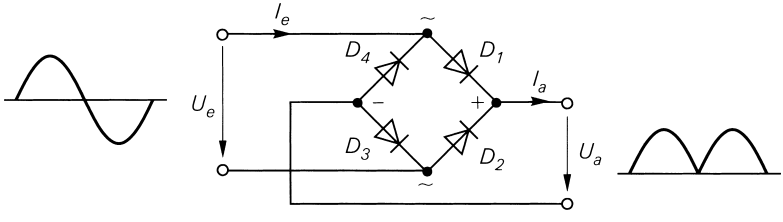


Рис. 1.26. Мостовой выпрямитель

Диоды D_1 и D_3 проводят ток при положительном входном напряжении, когда D_2 и D_4 заперты, а D_2 и D_4 – при отрицательном, когда D_1 и D_3 закрыты. Поскольку ток всегда течет через пару проводящих диодов, выпрямленное выходное напряжение меньше величины входного на $2U_F \approx 1{,}2...2$ В:

$$U_a = \begin{cases} 0 & \text{при } |U_e| \leq 2U_F \\ |U_e| - 2U_F & \text{при } |U_e| > 2U_F \end{cases}$$

Взаимосвязь напряжений приведена на рис. 1.27а. К запирающим диодам прикладывается максимальное обратное напряжение $|U_D|_{\max} = |U_e|_{\max}$, которое должно быть меньше напряжения пробоя диода.

Токи, в отличие от напряжений, связаны линейной зависимостью (рис. 1.27б):

$$I_a = |I_e|.$$

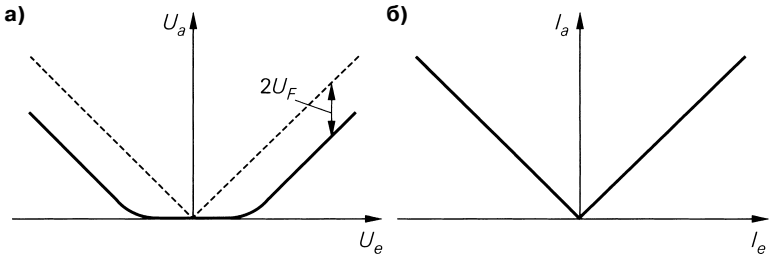


Рис. 1.27. Характеристики мостового выпрямителя: а – зависимость напряжений; б – зависимость токов

Эта зависимость используется в измерительных выпрямителях, для чего измеряемое переменное напряжение преобразуется в ток с помощью соответствующего устройства и выпрямляется.

1.4.5 Смесители

Смесители применяются в системах передачи данных для преобразования частоты. Различают пассивные смесители на основе диодов или иных пассивных элементов и активные смесители на транзисторах. В качестве пассивного смесителя чаще всего выступает кольцевой модулятор, состоящий из четырех диодов и двух трансформаторов с отводом от средней точки. На рис. 1.28 показан кольцевой модулятор, состоящий из диодов $D_1...D_4$ и трансформаторов $L_1...L_2$ и $L_3...L_4$ и включенный как смеситель с понижением частоты [1.9].

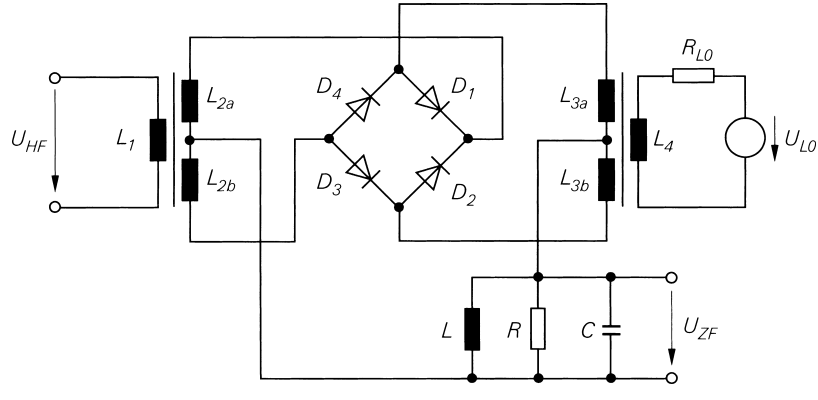


Рис. 1.28. Кольцевой модулятор в качестве смесителя с понижением частоты

Благодаря напряжению гетеродина U_{L0} частотой f_{L0} схема преобразует входной сигнал U_{HF} частотой f_{HF} в промежуточную частоту $f_{ZF} = |f_{HF} - f_{L0}|$. Выходной сигнал U_{ZF}

очищается от комбинационных частот, возникающих при преобразовании, с помощью колебательного контура, настроенного на промежуточную частоту. Гетеродин выдает напряжение синусоидальной или прямоугольной формы с амплитудой $\hat{u}_{L0}$, а синусоидальные напряжения U_{HF} и U_{ZF} характеризуются амплитудой $\hat{u}_{HF}$ и $\hat{u}_{ZF}$ соответственно. В нормальном режиме $\hat{u}_{L0} >> \hat{u}_{HF} > \hat{u}_{ZF}$, то есть проводимость диодов определяется напряжением гетеродина; если используется трансформатор с коэффициентом преобразования 1:1, то при $L_4 = L_{3a} + L_{3b}$ справедливы соотношения:

$$\left.\begin{array}{r} U_{L0} \geq 2U_F \\ -2U_F < U_{L0} < 2U_F \\ U_{L0} < -2U_F \end{array}\right\} \Rightarrow \begin{cases} \text{Проводят ток } D_1 \text{ и } D_2 \\ \text{Все диоды заперты} \\ \text{Проводят ток } D_3 \text{ и } D_4 \end{cases}$$

Здесь U_F – прямое падение напряжения на диоде. Применение диодов Шоттки с $U_F \approx 0{,}3$ В позволяет улучшить характеристики коммутирования. Ток через диоды ограничивается внутренним сопротивлением гетеродина R_{L0}.

Если диоды D_1 и D_2 открыты, в контуре промежуточной частоты через L_{2a} и D_1–L_{3a} или D_2–L_{3b} течет ток, обусловленный напряжением U_{HF}. При этом полярность U_{ZF} относительно U_{HF} может быть различной, а благодаря сигналу гетеродина и диодам она изменяется с частотой f_{L0} (рис. 1.29). Если в качестве U_{L0} используется сигнал прямоугольной формы с $\hat{u}_{L0} > 2U_F$, полярность инвертируется мгновенно. Иными словами, кольцевой модулятор перемножает входной сигнал с прямоугольным. При этом возникают частотные составляющие типа $|mf_{L0} + nf_{HF}|$ с произвольными целочисленными значениями m и $n = \pm 1$, из которых фильтр промежуточной частоты выделяет требуемые компоненты с $m = 1$ и $n = -1$ или $m = -1$ и $n = 1$.

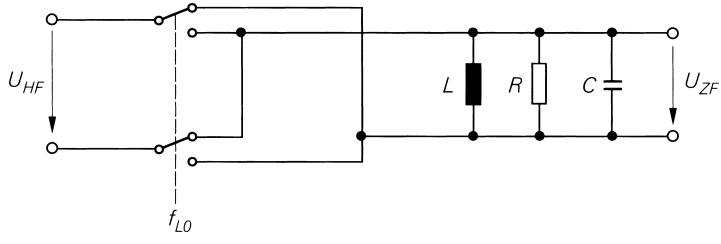


Рис. 1.29. Функциональная схема кольцевого модулятора

Кольцевой модулятор доступен в виде схемного элемента с шестью контактами, по два на цепи высокой, низкой и промежуточной частоты [1.9]. Кроме того, существуют интегральные схемы, состоящие только из диодов и потому имеющие лишь четыре контакта. Следует помнить, что смеситель и мостовой выпрямитель при очевидном внешнем сходстве различаются способом подключения диодов к схеме (см. рис. 1.26 и 1.28).

Литература

[1.1] Sze, S. M.: Physics of Semiconductor Devices, 2nd Edition. New York: John Wiley & Sons, 1981.

[1.2] Hoffmann, K.: VLSI-Entwurf. München: R. Oldenbourg, 1990.

[1.3] Löcherer, K.-H.: Halbleiterbauelemente. Stuttgart: B. G. Teubner, 1992.

[1.4] MicroSim: PSpice A/D Reference Manual.

[1.5] Antognetti, P.; Massobrio, G.: Semiconductor Device Modeling with SPICE. New York: McGraw-Hill, 1988.

[1.6] Zinke, O.; Brunswig, H.; Hartnagel, H. L: Lehrbuch der Hochfrequenztechnik, Band 2, 3.Auflage. Berlin: Springer, 1987.

[1.7] Bauer, W.: Bauelemente und Grundschaltungen der Elektronik, 3.Auflage. München: Carl Hanser, 1989.

[1.8] Kesel, K.; Hammerschmitt, J.; Lange, E.: Signalverarbeitende Dioden. Halbleiter-Elektronik Band 8. Berlin: Springer, 1982.

[1.9] Mini-Circuits: Datenblatt SMD-Mischer.

Глава 2
Биполярные транзисторы

Биполярный транзистор – это полупроводниковый элемент с тремя выводами, которые называют *базой* (B), *эмиттером* (E) и *коллектором* (C). Различают дискретные транзисторы, предназначенные для монтажа на платах и заключенные в собственный корпус, и интегральные транзисторы, которые изготавливаются совместно с другими полупроводниковыми элементами на общей полупроводниковой подложке. Интегральные транзисторы снабжаются четвертым выводом. Он называется *подложкой* (S) и играет второстепенную роль в функционировании транзистора.

Диодные эквивалентные схемы. Биполярные транзисторы эквивалентны паре диодов с p-n переходами, включенными последовательно навстречу один другому. На рис. 2.1 показаны условные графические обозначения и диодные эквивалентные схемы n-p-n транзистора с общей *p* областью и p-n-p транзистора с общей *n* областью. Хотя диодные эквивалентные схемы транзисторов не способны отражать их функционирование, они дают представление о режиме работы транзистора и показывают, что его тип (n-p-n или p-n-p) и вывод базы можно определить с помощью пробника; гораздо труднее различать коллектор и эмиттер из-за симметричности структуры.

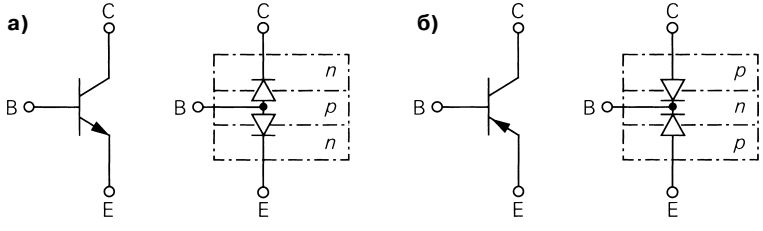


Рис. 2.1. Условные графические обозначения и диодные эквивалентные схемы: а – n-p-n транзистор; б – p-n-p транзистор

Режимы работы. Биполярные транзисторы используются для усиления и коммутации сигналов и обычно работают в активном режиме, когда на переход база–эмиттер (BE) подается прямое напряжение, а на переход база–коллектор (BC) – обратное. В некоторых типах схем переход BC в течение определенного времени может иметь прямое смещение; в таком случае говорят о режиме (или области) насыщения. Инверсный режим реализуется при взаимной замене эмиттера и коллектора, но его достоинства проявляются лишь в исключительных ситуациях. В режиме отсечки оба перехода заперты. Полярность напряжений и токов транзисторов n-p-n и p-n-p в активном режиме показана на рис. 2.2.

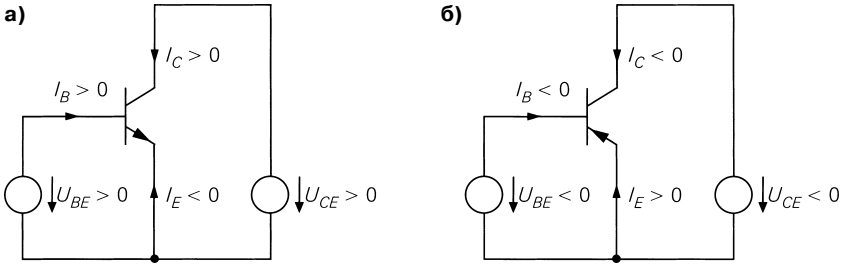


Рис. 2.2. Напряжения и токи в активном режиме: а – n-p-n транзистор; б – p-n-p транзистор

2.1 Свойства биполярных транзисторов

Свойства биполярного транзистора наглядно представлются в виде графиков функций (характеристик), показывающих взаимозависимость токов и напряжений транзистора в статике, когда все величины медленно меняются или постоянны во времени. Для расчетов свойств биполярных транзисторов требуются дополнительные уравнения, достаточно строго описывающие их поведение. Уравнения значительно упрощаются, если ограничиться практически важным активным режимом и пренебречь вторичными эффектами. Напротив, их необходимо учитывать при проверке функциональных возможностей какой-либо схемы путем компьютерного моделирования. Существуют также сложные модели, способные строго описывать динамические свойства транзистора, когда на него действует синусоидальный или импульсный сигнал. Эти модели анализируются в разделе 2.3 и не нужны для понимания основных закономерностей. Далее речь пойдет главным образом о n-p-n транзисторе; напряжения и токи p-n-p транзистора имеют противоположные знаки.

2.1.1 Характеристики транзисторов

Семейство выходных характеристик. Если в цепи, представленной на рис. 2.2, прикладывать различные напряжения U_{BE} к переходу база–эмиттер и измерять ток коллектора I_C как функцию напряжения U_{CE} между коллектором и эмиттером, получим семейство выходных характеристик, представленное на рис. 2.3. За исключением короткого отрезка вблизи оси I_C, характеристики слабо зависят от U_{CE}, и транзистор работает в активном режиме, то есть переход BE проводит ток, а переход BC заперт. Около оси I_C напряжение U_{CE} настолько мало, что переход BC тоже открыт и транзистор пребывает в состоянии насыщения. На границе начального отрезка с напряжением насыщения $U_{CE,sat}$ характеристика испытывает резкий излом и проходит почти через начало координат.

Передаточная характеристика. В активном режиме ток коллектора I_C зависит главным образом от U_{BE}. Если при различных значениях напряжения коллектор–эмиттер U_{CE}, свойственных активному режиму, нанести на график значения I_C как

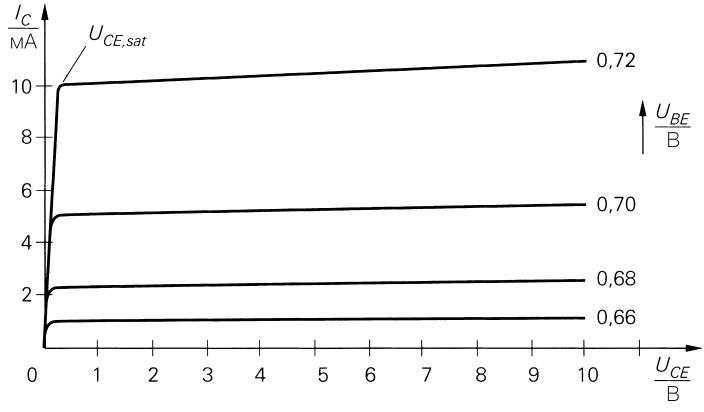


Рис. 2.3. Семейство выходных характеристик n-p-n транзистора

функцию U_{BE}, получим передаточную характеристику, приведенную на рис. 2.4а. Эти характеристики почти сливаются, потому что ток коллектора I_C слабо зависит от U_{CE}.

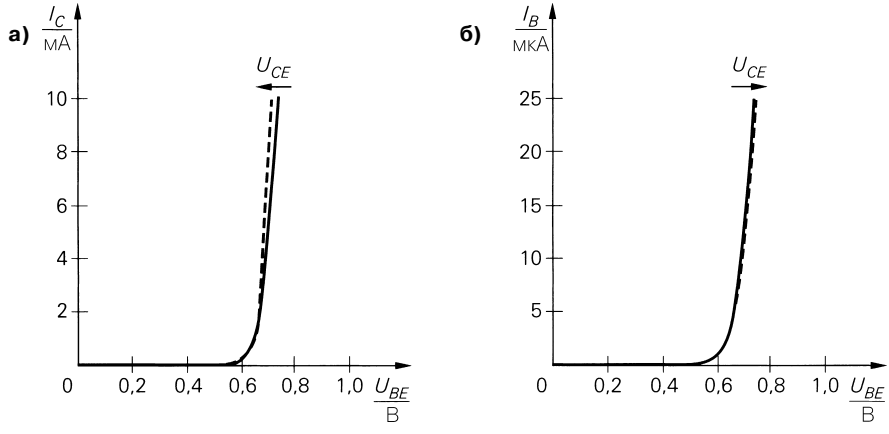


Рис. 2.4. Характеристики в активном режиме: а — семейство передаточных характеристик; б — семейство входных характеристик

Входные характеристики. Для полного описания поведения транзистора требуется знать входные характеристики (рис. 2.4б). Их образуют значения тока базы I_B от напряжения U_{BE} при различных U_{CE}, присущих активному режиму. Такие характеристики также почти не зависят от U_{CE}.

Усиление по току. Сходство характеристик передачи, приведенных на рис. 2.4а, с входными характеристиками рис. 2.4б очевидно. Отсюда следует, что в активном режиме ток коллектора I_C приблизительно пропорционален току базы I_B. Коэффициент пропорциональности B называется усилением по току:

$$B = \frac{I_C}{I_B}. \qquad (2.1)$$

2.1.2
Описание транзистора с помощью уравнений

Уравнения для расчетов основаны на том, что поведение транзистора в основном сводится к поведению диода, эквивалентного переходу BE. Присущая диоду экспоненциальная зависимость между током и напряжением проявляется в том, что в семействе передаточных характеристик и семействе входных характеристик токи I_B и I_C экспоненциально зависят от напряжения U_{BE}. Исходя из общих выражений $I_C = I_C\,(U_{BE}, U_{CE})$ и $I_B = I_B\,(U_{BE}, U_{CE})$, для активного режима получим [2.1]:

$$I_C = I_S e^{\frac{U_{BE}}{U_T}}\left(1+\frac{U_{CE}}{U_A}\right), \tag{2.2}$$

$$I_B = \frac{I_C}{B} \quad \text{при} \quad B = B\left(U_{BE}, U_{CE}\right), \tag{2.3}$$

где $I_S \approx 10^{-16}...10^{-12}$ А – ток насыщения транзистора и U_T – температурный потенциал; при комнатной температуре $U_T \approx 26$ мВ.

Эффект Эрли. Зависимость тока коллектора от U_{CE} обусловлена эффектом Эрли и эмпирически описывается отношением U_{CE}/U_A в (2.2). Подобное влияние обусловлено тем, что при экстраполяции кривых семейства выходных характеристик они пересекаются приблизительно в одной точке [2.2] (рис. 2.5). Постоянная U_A называется *потенциалом Эрли* и составляет $U_{A,npn} \approx 30...150$ В у транзисторов n-p-n и $U_{A,\ pnp} \approx$ $\approx 30...75$ В у транзисторов p-n-p. Эффект Эрли будет подробно рассмотрен в разделе 2.3.1, а для активного режима вполне достаточно его эмпирического описания.

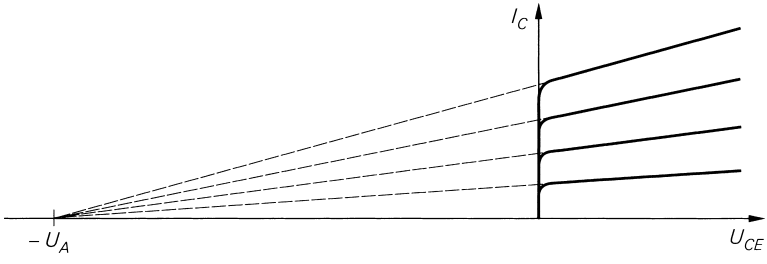


Рис. 2.5. Эффект Эрли и напряжение Эрли U_A при продолжении семейства выходных характеристик

Ток базы и усиление по току. Ток базы I_B воздействует на ток коллектора I_C, при этом усиление по току B является коэффициентом пропорциональности между ними.

Такое представление выбирается потому, что во многих простых расчетах можно пренебрегать зависимостью усиления по току от U_{BE} и U_{CE} и B оказывается независимой константой. Однако в большинстве случаев зависимость от U_{CE} учитывается, так как она порождается эффектом Эрли [2.2], то есть имеет место соотношение

$$B\left(U_{BE}, U_{CE}\right) = B_0\left(U_{BE}\right)\left(1+\frac{U_{CE}}{U_A}\right), \tag{2.4}$$

где B_0 (U_{BE}) – экстраполированное усиление по току при U_{CE} = 0 В. Экстраполяция необходима в связи с тем, что при U_{CE} = 0 В активный режим неосуществим.

Уравнения для режима большого сигнала. Подставив (2.4) в (2.3), получим *уравнения для режима большого сигнала* биполярного транзистора:

$$I_C = I_S e^{\frac{U_{BE}}{U_T}} \left(1 + \frac{U_{CE}}{U_A}\right), \tag{2.5}$$

$$I_B = \frac{I_S}{B_0} e^{\frac{U_{BE}}{U_T}}. \tag{2.6}$$

2.1.3 Зависимость усиления по току

График Гуммеля. Далее подробно рассматривается усиление по току B (U_{BE},U_{CE}). Поскольку токи I_B и I_C экспоненциально зависят от U_{BE}, эту зависимость можно представить на полулогарифмическом графике с U_{CE} в качестве параметра. Такой график, известный как график Гуммеля (рис. 2.6), замечателен тем, что экспоненциальные зависимости (2.5) и (2.6) становятся прямолинейными, если полагать B_0 константой:

$$\ln\left(\frac{I_C}{I_S}\right) = \frac{U_{BE}}{U_T} + \ln\left(1 + \frac{U_{CE}}{U_A}\right),$$

$$\ln\left(\frac{I_B}{I_S}\right) = \frac{U_{BE}}{U_T} - \ln(B_0).$$

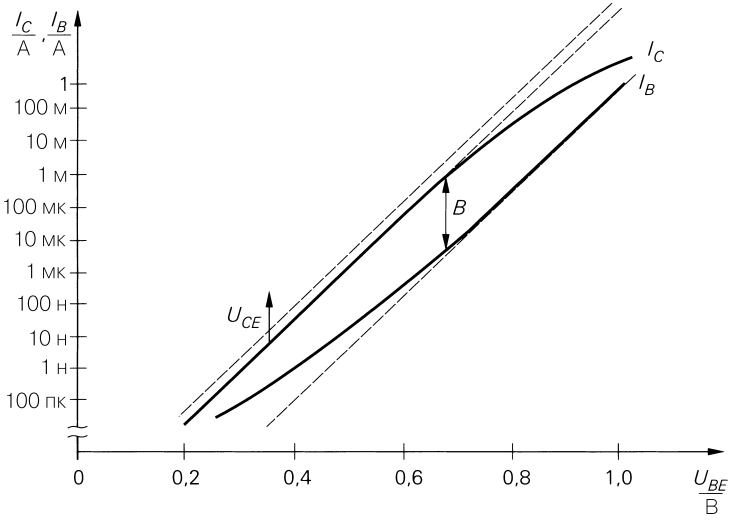


Рис. 2.6. Зависимость токов I_B и I_C в полулогарифмическом масштабе для активного режима (график Гуммеля)

На рис. 2.6 указанные прямые представлены пунктирными линиями. При этом усиление по току B представляет собой сдвиг прямых вдоль оси ординат:

$$\ln(B) = \ln\left(\frac{I_C}{I_B}\right) = \ln(B_0) + \ln\left(1 + \frac{U_{CE}}{U_A}\right).$$

На рис. 2.6 также показаны реальные зависимости. Они соответствуют прямым в широком интервале напряжений, где B_0 можно считать константой. Однако в двух областях наблюдаются отклонения от прямых [2.2]:

- при очень малом токе коллектора ток базы завышается относительно величины, получаемой из (2.6) при неизменном B_0; это отклонение обусловлено дополнительными составляющими тока базы и приводит к уменьшению B и B_0; уравнения для режима большого сигнала (2.5) и (2.6) в этой области выполняются;
- при очень больших токах коллектора ток базы снижается относительно величины, получаемой из (2.6); такое отклонение обусловлено эффектом сильного тока и также приводит к уменьшению B и B_0; в данном интервале уже не выполняются уравнения режима большого сигнала (2.5) и (2.6), потому что с уменьшением B_0 они дают приращение I_B, а не убыль I_C, как должно быть; однако этот диапазон токов используется только в мощных транзисторах.

Представление зависимостей. На практике усиление по току B представляют в виде функции I_C от U_{CE}, то есть вместо $B\,(U_{BE},U_{CE})$ применяют $B\,(I_C,U_{CE})$, пользуясь соотношением между I_C и U_{BE} при постоянном U_{CE} для замены переменных. Аналогично $B_0\,(U_{BE})$ меняют на $B_0\,(I_C)$. Трансформированное таким путем представление облегчает выбор параметров схем, поскольку при установке рабочей точки вначале задают I_C и U_{CE}, а затем определяют соответствующий ток базы, пользуясь соотношением $B\,(I_C,U_{CE})$; именно таким способом выбирается рабочая точка для принципиальных схем в разделе 2.4.

На рис. 2.7 показаны зависимости усиления по току B и дифференциального усиления по току

$$\beta = \left.\frac{dI_C}{dI_B}\right|_{U_{CE}=\text{const}} \qquad (2.7)$$

от I_C для двух разных значений U_{CE}. Величину B называют усилением по току для режима большого сигнала, а β – усилением по току для малосигнального режима.

Представленные зависимости типичны для маломощных транзисторов, у которых максимальное усиление по току приходится на диапазон $I_C \approx 1...10$ мА. У мощных транзисторов максимум смещается в область, измеряемую амперами. Фактически транзисторы работают в области максимума усиления или слева от него, то есть при малых токах коллектора. Областей справа от максимума стараются избегать, так как из-за эффекта сильного тока снижается не только B, но и быстродействие и граничная частота транзистора (см. разделы 2.3.2 и 2.3.3).

Усиление по току для малосигнального режима β понадобится в следующем разделе для описания свойств этого режима. Исходя из (2.7) и пользуясь

$$\frac{1}{\beta} = \left.\frac{dI_B}{dI_C}\right|_{U_{CE}=const} = \frac{\partial\left(\dfrac{I_C}{B(I_C,U_{CE})}\right)}{\partial I_C},$$

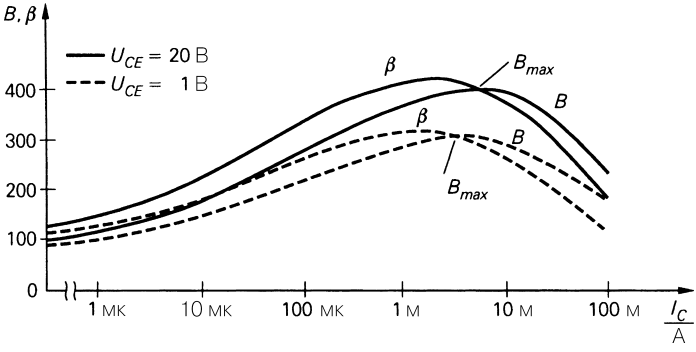


Рис. 2.7. Изменение усиления по току B в режиме большого сигнала и усиления по току β в режиме малых сигналов в нормальном режиме

находим зависимость между β и B [2.3]:

$$\beta = \frac{B}{1 - \frac{I_C}{B}\frac{\partial B}{\partial I_C}}.$$

В области слева от максимума B величина $(\partial B/\partial I_C)$ положительна и потому $\beta > B$. В максимуме $(\partial B/\partial I_C) = 0$ и $\beta = B$. Справа от максимума $(\partial B/\partial I_C)$ отрицательна и $\beta < B$.

Определение величин. Если в рабочем режиме транзистора ток коллектора лежит в области максимума усиления по току B, можно воспользоваться следующим приближением:

$$\beta\left(I_C, U_{CE}\right) \approx B\left(I_C, U_{CE}\right) \approx B_{max}\left(U_{CE}\right); \qquad (2.8)$$

здесь $B_{\max}$ (U_{CE}) обозначает максимальное значение B, зависящее от U_{CE} (см. рис. 2.7).

Если в спецификации транзистора величина B представлена в виде графика, аналогичного рис. 2.7, значение B (I_C, U_{CE}) определяется по этому графику, а если не приводятся кривые для β, пользуются приближением (2.8). Если спецификация содержит только значение B, его допустимо применять и вместо β. Обычно $B \approx$ $\approx$ 100...500 для маломощных транзисторов и $B \approx$ 10...100 – для мощных. У составных транзисторов (схема Дарлингтона) в зависимости от типа транзистора и мощности $B \approx$ 500...10000. Такие транзисторы рассматриваются в разделе 2.4.4.

2.1.4
Рабочая точка и характеристики транзистора в режиме малых сигналов

Биполярные транзисторы применяются для линейного усиления сигналов в режиме малых сигналов. При этом режим транзистора определяется рабочей точкой А и управляется малыми сигналами в окрестностях рабочей точки. Здесь нелинейные характеристики заменяются касательными к рабочей точке, и получаемые параметры оказываются приблизительно линейными.

Определение рабочей точки. Рабочая точка характеризуется напряжениями $U_{CE,A}$ и $U_{BE,A}$ и токами $I_{C,A}$ и $I_{B,A}$ и задается параметрами схемы, в которую включен транзистор. Такой выбор называют *установкой рабочей точки*. В качестве примера на рис. 2.8а приведена схема простого усилителя, где положение рабочей точки определяется заданными сопротивлениями резисторов R_1 и R_2.

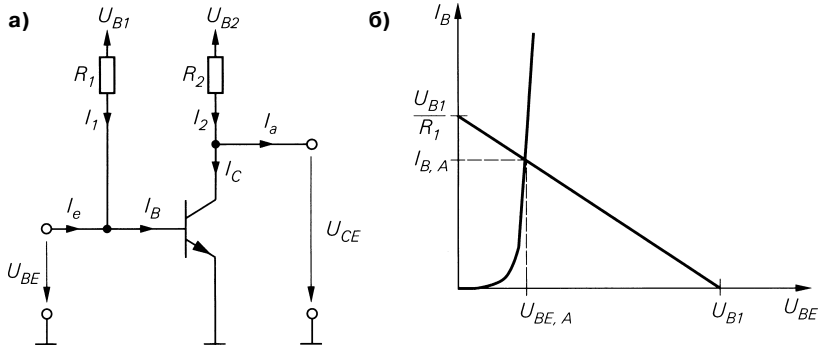


Рис. 2.8. Пример определения рабочей точки: а – схема; б – система входных характеристик

Численное решение. Исходя из уравнений режима большого сигнала транзистора и узловых уравнений для выводов базы и коллектора при $I_e = I_a = 0$, получим систему из четырех уравнений с четырьмя неизвестными:

$$\left.\begin{aligned} I_C &= I_C\left(U_{BE}, U_{CE}\right) \\ I_B &= I_B\left(U_{BE}, U_{CE}\right) \end{aligned}\right\} \text{ характеристики транзистора}$$

$$\left.\begin{aligned} I_B &= I_1 = \frac{U_{B1} - U_{BE}}{R_1} \\ I_C &= I_2 = \frac{U_{B2} - U_{BE}}{R_2} \end{aligned}\right\} \text{ линия нагрузки}$$

Величины $U_{CE,A}$, $U_{BE,A}$, $I_{C,A}$ и $I_{B,A}$, характеризующие рабочую точку, находят путем решения данной системы уравнений.

Графическое решение. Наряду с численным возможно также графическое решение. Для этого необходимо построить линии нагрузки в соответствующем семействе характеристик и найти точки пересечения. Благодаря пренебрежимо малому влиянию U_{CE} семейство входных характеристик фактически состоит из единственной кривой, поэтому на графике (рис. 2.8б) есть лишь одна точка пересечения, так что $U_{BE,A}$ и $I_{B,A}$ считываются прямо с графика. Теперь по семейству выходных характеристик можно найти $U_{CE,A}$ и $I_{C,A}$ в точках пересечения линии нагрузки с характеристикой, соответствующей $U_{BE,A}$ (рис. 2.9).

Установка рабочей точки. Численное и графическое определения рабочей точки являются аналитическими процедурами, следовательно, положение рабочей точки можно определить по фактической схеме включения транзистора. С другой

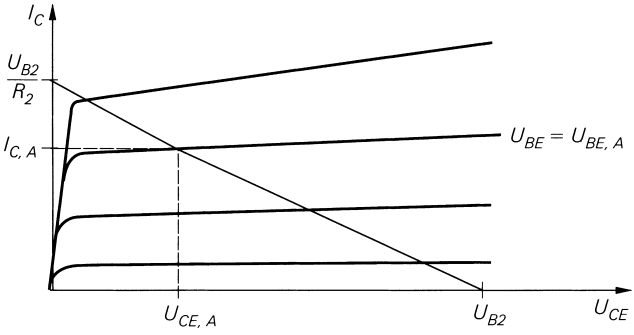


Рис. 2.9. Определение рабочей точки по семейству выходных характеристик

стороны, проектируются схемы путем синтеза, при этом находят схемные решения, отвечающие требуемой рабочей точке. Методы синтеза рассматриваются в разделе 2.4 при описании принципиальных схем.

Уравнения и параметры режима малых сигналов

Величины, характеризующие режим малых сигналов. Отклонения токов и напряжений от их значений в рабочей точке, возникающие при изменении входных величин в ее окрестностях, называют *токами и напряжениями режима малых сигналов*. По определению:

$$u_{BE} = U_{BE} - U_{BE,A}, \qquad i_B = I_B - I_{B,A},$$
$$u_{CE} = U_{CE} - U_{CE,A}, \qquad i_C = I_C - I_{C,A}.$$

Линеаризация. Характеристики заменяются касательными к ним в рабочей точке, иными словами, они линеаризуются. Для этого пользуются разложением в ряд Тэйлора в рабочей точке, ограничивая ряд линейным членом:

$$i_B = I_B\left(U_{BE,A} + u_{BE}, U_{CE,A} + u_{CE}\right) - I_{B,A}$$
$$= \left.\frac{\partial I_B}{\partial U_{BE}}\right|_A u_{BE} + \left.\frac{\partial I_B}{\partial U_{CE}}\right|_A u_{CE} + \ldots$$
$$i_C = I_C\left(U_{BE,A} + u_{BE}, U_{CE,A} + u_{CE}\right) - I_{C,A}$$
$$= \left.\frac{\partial I_C}{\partial U_{BE}}\right|_A u_{BE} + \left.\frac{\partial I_C}{\partial U_{CE}}\right|_A u_{CE} + \ldots$$

Рисунок 2.10 поясняет линеаризацию передаточной характеристики, отображая область близ рабочей точки в сильно увеличенном виде. Изменение тока i_C определяется с помощью характеристики по отклонению напряжения u_{BE}, а изменение тока $i_{C,lin}$ – по касательной к ней. При малых изменениях управления можно положить $i_C = i_{C,lin}$.

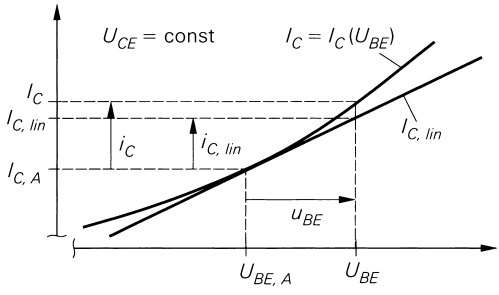


Рис. 2.10. Линеаризация передаточной характеристики

Уравнения режима малых сигналов. Значения частных производных в рабочей точке называют *параметрами транзистора в режиме малых сигналов*. Пользуясь специальными обозначениями, запишем уравнения, описывающие свойства биполярного транзистора в режиме малых сигналов:

$$i_B = \frac{1}{r_{BE}} u_{BE} + S_r u_{CE}, \tag{2.9}$$

$$i_C = S u_{BE} + \frac{1}{r_{CE}} u_{CE}. \tag{2.10}$$

Параметры транзистора в режиме малых сигналов. Крутизна S описывает изменение тока коллектора I_C при изменении напряжения база–эмиттер U_{BE} в рабочей точке. Ее определяют по наклону касательной в семействе передаточных характеристик на рис. 2.4а, и, следовательно, она указывает, насколько круто меняется ток коллектора в рабочей точке. Дифференцируя уравнение режима большого сигнала (2.5), получим:

$$S = \left.\frac{\partial I_C}{\partial U_{BE}}\right|_A = \frac{I_{C,A}}{U_T}. \tag{2.11}$$

Входное сопротивление малосигнального режима r_{BE} показывает зависимость отклонений напряжения на участке база–эмиттер U_{BE} от изменений тока базы I_B в рабочей точке и определяется величиной, обратной наклону касательной в семействе входных характеристик на рис. 2.4б. Воспользовавшись соотношением

$$r_{BE} = \left.\frac{\partial U_{BE}}{\partial I_B}\right|_A = \left.\frac{\partial U_{BE}}{\partial I_C}\right|_A \left.\frac{\partial I_C}{\partial I_B}\right|_A,$$

можно обойтись без дифференцирования уравнения режима большого сигнала (2.6) и найти r_{BE} по крутизне S согласно (2.11) и усилению по току в малосигнальном режиме β (2.7):

$$r_{BE} = \left.\frac{\partial U_{BE}}{\partial I_B}\right|_A = \frac{\beta}{S}. \tag{2.12}$$

Выходное сопротивление малосигнального режима r_{CE} описывает отклонение напряжения на участке коллектор–эмиттер U_{CE} от изменения тока коллектора I_C в рабочей точке. Оно определяется обратной величиной наклона касательной

в семействе выходных характеристик (см. рис. 2.3). Дифференцируя уравнение режима большого сигнала (2.5), получим:

$$r_{CE} = \left.\frac{\partial U_{CE}}{\partial I_C}\right|_A = \frac{U_A + U_{CE,A}}{I_{C,A}} \overset{U_{CE,A} \ll U_A}{\approx} \frac{U_A}{I_{C,A}}. \qquad (2.13)$$

На практике пользуются приближением, показанным в выражении (2.13).

Обратная крутизна S_r представляет зависимость изменения тока базы I_B от отклонения напряжения на участке коллектор–эмиттер U_{CE} в рабочей точке и является пренебрежимо малой величиной. В уравнении режима большого сигнала (2.6) это значение уже опущено, то есть I_B не зависит от U_{CE}:

$$S_r = \left.\frac{\partial I_B}{\partial U_{CE}}\right|_A \approx 0. \qquad (2.14)$$

Параметры малосигнального режима находят также по семействам характеристик, для чего строят касательные в рабочей точке и определяют их наклоны (рис. 2.11). На практике этим приемом почти не пользуются из-за ограниченной точности отсчетов; к тому же в спецификациях транзисторов, как правило, не приводятся семейства характеристик.

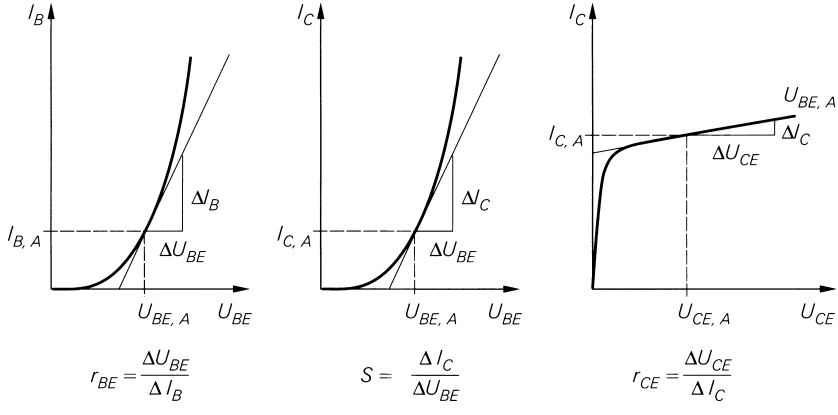


Рис. 2.11. Определение параметров режима малых сигналов по семействам характеристик

Эквивалентная схема режима малых сигналов

Эквивалентная схема режима малых сигналов биполярного транзистора строится на основе уравнений режима малых сигналов (2.9) и (2.10) при $S_r = 0$ (рис. 2.12). Зная координаты рабочей точки $I_{C,A}$, $U_{CE,A}$ и β транзистора, параметры схемы находят с помощью (2.11), (2.12) и (2.13).

Данная схема пригодна для расчета характеристик транзисторных схем в режиме малых сигналов на низких частотах (0...10 кГц), поэтому ее называют также

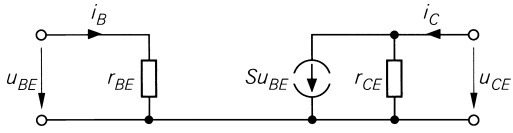


Рис. 2.12. Эквивалентная схема режима малых сигналов биполярного транзистора

низкочастотной эквивалентной схемой для режима малых сигналов. Чтобы получить представление о характеристиках на более высоких частотах, частотной зависимости и граничной частоте транзисторных схем, необходимо воспользоваться высокочастотной эквивалентной схемой для режима малых сигналов (см. раздел 2.3.3).

Матрицы, описывающие четырехполюсники

Уравнения, описывающие биполярный транзистор для режима малых сигналов, можно представить в матричной форме:

$$\begin{bmatrix} i_B \\ i_C \end{bmatrix} = \begin{bmatrix} \dfrac{1}{r_{BE}} & S_r \\ S & \dfrac{1}{r_{CE}} \end{bmatrix} \begin{bmatrix} u_{BE} \\ u_{CE} \end{bmatrix}.$$

Она соответствует представлению четырехполюсника в терминах проводимости и связывается с теорией четырехполюсника. В этом представлении четырехполюсник описывается с помощью Y-матрицы $\boldsymbol{Y}_e$:

$$\begin{bmatrix} i_B \\ i_C \end{bmatrix} = \boldsymbol{Y}_e \begin{bmatrix} u_{BE} \\ u_{CE} \end{bmatrix} = \begin{bmatrix} y_{11,e} & y_{12,e} \\ y_{21,e} & y_{22,e} \end{bmatrix} \begin{bmatrix} u_{BE} \\ u_{CE} \end{bmatrix}.$$

Индекс *e* указывает на включение транзистора по схеме с общим эмиттером, когда вывод эмиттера в соответствии с эквивалентной схемой на рис. 2.12 применяется во входном и выходном портах (см. раздел 2.4).

Столь же часто пользуются гибридным представлением с помощью H-матрицы $\boldsymbol{H}_e$:

$$\begin{bmatrix} u_{BE} \\ i_C \end{bmatrix} = H_e \begin{bmatrix} i_B \\ u_{CE} \end{bmatrix} = \begin{bmatrix} h_{11,e} & h_{12,e} \\ h_{21,e} & h_{22,e} \end{bmatrix} \begin{bmatrix} i_B \\ u_{CE} \end{bmatrix}.$$

Сопоставляя матрицы, находим следующие соотношения:

$$r_{BE} = h_{11,e} = \frac{1}{y_{11,e}}, \quad \beta = h_{21,e} = \frac{y_{21,e}}{y_{11,e}},$$

$$S = \frac{h_{21,e}}{h_{11,e}} = y_{21,e}, \quad S_r = -\frac{h_{12,e}}{h_{11,e}} = y_{12,e},$$

$$r_{CE} = \frac{h_{11,e}}{h_{11,e}h_{22,e} - h_{12,e}h_{21,e}} = \frac{1}{y_{22,e}}.$$

Границы применимости концепции режима малых сигналов

Обсуждая эквивалентную схему режима малых сигналов, уместно задаться вопросом, насколько при данном режиме могут быть велики управляющие сигналы в рабочей точке. Универсального ответа на этот вопрос не существует. С математической точки зрения эквивалентная схема применима только в случае бесконечно малых сигналов. На практике все определяют нелинейные искажения, возникающие в случае сигналов конечной амплитуды, они не должны выходить за пределы, указанные для конкретного применения. Такие предельные значения часто задают в виде максимально допустимого коэффициента нелинейных искажений – *клир-фактора* (см. раздел 4.2.3). Эквивалентная схема режима малых сигналов получается на основе разложения в ряд Тейлора, ограниченного линейным членом. Если учесть остальные члены ряда Тейлора, для тока коллектора в режиме малых сигналов при постоянном U_{CE} получим [2.1]:

$$i_C = \frac{\partial I_C}{\partial U_{BE}}\bigg|_A u_{BE} + \frac{1}{2}\frac{\partial^2 I_C}{\partial U_{BE}^2}\bigg|_A u_{BE}^2 + \frac{1}{6}\frac{\partial^3 I_C}{\partial U_{BE}^3}\bigg|_A u_{BE}^3 + \ldots$$
$$= \frac{I_{C,A}}{U_T} u_{BE} + \frac{I_{C,A}}{2U_T^2} u_{BE}^2 + \frac{I_{C,A}}{6U_T^3} u_{BE}^3 + \ldots$$

При гармоническом сигнале и $u_{BE} = \text{ы}_{BE}\cos\omega t$ отсюда следует:

$$\frac{i_C}{I_{C,A}} = \left[\frac{1}{4}\left(\frac{\hat{u}_{BE}}{U_T}\right)^2 + \ldots\right] + \left[\frac{\hat{u}_{BE}}{U_T} + \frac{1}{8}\left(\frac{\hat{u}_{BE}}{U_T}\right)^3 + \ldots\right]\cos\omega$$
$$+ \left[\frac{1}{4}\left(\frac{\hat{u}_{BE}}{U_T}\right)^2 + \ldots\right]\cos 2\omega t + \left[\frac{1}{24}\left(\frac{\hat{u}_{BE}}{U_T}\right)^3 + \ldots\right]\cos 3\omega\, t + \ldots$$

В квадратных скобках фигурируют полиномы с четными или нечетными степенями. Из отношения второй гармоники с частотой 2ω к основному колебанию с частотой ω при малом сигнале, то есть пренебрегая более высокими гармониками, получим приближенную оценку коэффициента нелинейных искажений k [2.1]:

$$k \approx \frac{i_{C,2\omega t}}{i_{C,\omega t}} \approx \frac{\hat{u}_{BE}}{4U_T}. \qquad (2.15)$$

Если, например, требуется $k < 1\%$, необходимо соблюдать $\hat{u}_{BE} < 0{,}04\ U_T \approx 1$ мВ. Следовательно, в этом случае допустим лишь весьма малый входной сигнал.

2.1.5
Предельные параметры и обратные токи

Транзисторы характеризуются различными предельными параметрами, которые нельзя превышать. Они подразделяются на максимальные напряжения, максимальные токи и максимальную мощность рассеяния. Ниже мы рассмотрим n-p-n транзистор; все напряжения и токи p-n-p транзисторов имеют противоположные знаки.

Пробивные напряжения

Переход база–эмиттер. Напряжение пробоя перехода база–эмиттер $U_{(BR)EBO}$ повреждает эмиттерный переход в области запирания. Индекс (*BR*) означает пробой (breakdown); индекс *O* показывает, что третий электрод (здесь – коллектор) открыт (open). Почти у всех транзисторов $U_{(BR)EBO} \approx 5...7$ В, при этом $U_{(BR)EBO}$ является минимальным предельным напряжением. Транзисторы редко используются при отрицательном напряжении перехода база–эмиттер, и потому названный параметр имеет второстепенное значение.

Переход база–коллектор. Напряжение пробоя перехода база–коллектор $U_{(BR)CBO}$ повреждает коллекторный переход в области запирания. Поскольку в активном режиме коллекторный переход закрыт, $U_{(BR)CBO}$ определяет важное для практики максимальное напряжение между коллектором и базой. У низковольтных транзисторов $U_{(BR)CBO} \approx 20...80$ В, а у высоковольтных доходит до 1300 В. $U_{(BR)CBO}$ является самым высоким максимальным напряжением транзистора.

Участок коллектор–эмиттер. Максимально допустимое напряжение на участке коллектор–эмиттер U_{CE} особенно важно для практической работы. Это хорошо видно на примере семейства выходных характеристик (рис. 2.13), где область напряжений U_{CE} представлена гораздо подробнее, чем на рис. 2.3. При определенном напряжении между коллектором и эмиттером возникает пробой, вследствие чего ток коллектора резко возрастает и, как правило, транзистор разрушается.

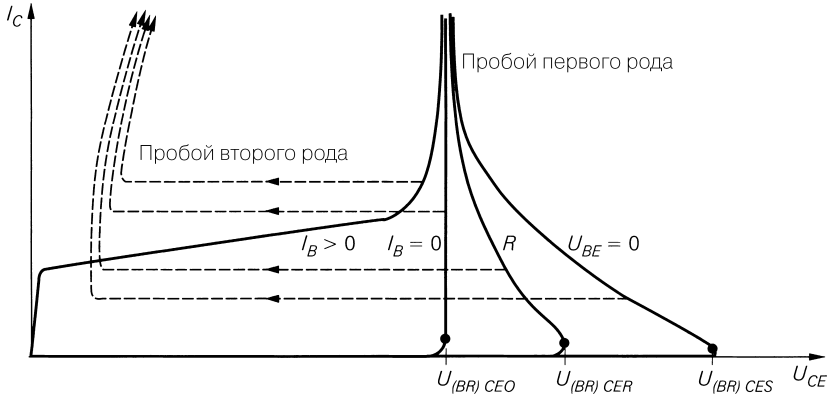


Рис. 2.13. Семейство выходных характеристик с параметрами пробоя n-p-n транзистора

Свойства транзистора в режиме пробоя, показанные на рис. 2.13, служат основой различных транзисторных схем. Характеристика «$I_B > 0$» отвечает случаю, когда от источника течет положительный ток базы. В области пробивного напряжения промежутка коллектор–эмиттер $U_{(BR)CBO}$ ток резко возрастает и характеристика становится почти вертикальной. $U_{(BR)CBO}$ является тем напряжением на участке коллектор–эмиттер, при котором, вопреки закрытому эмиттерному переходу при $I_B = 0$, ток коллектора вследствие пробоя превышает предельное значение. Чтобы определить $U_{(BR)CBO}$, пользуются характеристикой «$I_B = 0$», которая прибли-

жается к вертикали при $U_{(BR)CBO}$. Характеристика «R» описывает ситуацию, когда между базой и эмиттером включено сопротивление R, поэтому пробивное напряжение возрастает до $U_{(BR)CER}$. В таком случае в результате возрастания тока из-за пробоя напряжение между коллектором и эмиттером убывает с $U_{(BR)CER}$ до $U_{(BR)CEO}$, порождая отрезок характеристики с отрицательным наклоном. При этом ток базы I_B отрицателен. Аналогично ведет себя характеристика «$U_{BE} = 0$», которую находят при замкнутом переходе база–эмиттер. Здесь мы имеем дело с пробивным напряжением $U_{(BR)CES}$, наибольшим среди приведенных пробивных напряжений между коллектором и эмиттером.

Индекс S указывает на то, что база замкнута с эмиттером (shorted). Обычно

$$U_{(BR)CEO} < U_{(BR)CER} < U_{(BR)CES} < U_{(BR)CBO}.$$

Пробой второго рода

Наряду с описанным нормальным пробоем, или пробоем первого рода, существует другая разновидность пробоя – пробой второго рода, при котором из-за неоднородного распределения тока (шнурования) возникает локальный перегрев и, как следствие, локальное оплавление и разрушение транзистора. Характеристики пробоя второго рода показаны на рис. 2.13 штриховой линией. Вначале происходит нормальный пробой, в ходе которого возникают неоднородности тока. Пробой второго рода проявляется в резком провале напряжения на участке коллектор–эмиттер, за которым следует быстрое нарастание тока. Пробой такого типа наблюдается у мощных и высоковольтных транзисторов с высоким напряжением между коллектором и эмиттером, но он редко возникает у маломощных транзисторов в низковольтных цепях; обычно у них происходит нормальный пробой, который при наличии соответствующих ограничителей тока не приводит к разрушению транзистора.

Характеристики пробоя второго рода не поддаются измерениям в статическом режиме, поскольку здесь речь идет о необратимом динамичном процессе. Напротив, при наличии ограничителя тока характеристики нормального пробоя могут измеряться в статике, например с помощью самописца. Поскольку этот процесс длится недолго, транзистор не успевает перегреться и пробой второго рода не возникает.

Предельные токи

Различают максимальный постоянный и максимальный импульсный токи. Первый из них в спецификациях транзисторов обозначают как $I_{C,\max}$, $I_{B,\max}$ или $I_{E,\max}$. Максимальный импульсный ток имеет смысл лишь вместе с сопутствующими сведениями о длительности и частоте повторения импульсов и в спецификациях обозначается как I_{CM}, I_{BM} или I_{EM}. Предельные импульсные токи в 1,2...2 раза выше постоянных токов.

Токи отсечки

В спецификациях транзисторов наряду с пробивными напряжениями $U_{(BR)EBO}$, $U_{(BR)CBO}$ для эмиттерного и коллекторного переходов указываются токи отсечки I_{EBO} и I_{CBO}, которые текут при напряжении ниже указанного пробивного. Аналогично для участка эмиттер–коллектор приводятся токи I_{CEO} и I_{CES}, текущие соответственно

при разомкнутой и замкнутой на эмиттер базе при напряжении, меньшем $U_{(BR)CEO}$ и $I_{(BR)CES}$. Имеет место неравенство

$$I_{CES} < I_{CEO}.$$

Максимальная рассеиваемая мощность

Особенно важна максимальная рассеиваемая мощность, представляющая собой мощность, которая в транзисторе превращается в тепло:

$$P_V = U_{CE}I_C + U_{BE}I_B \approx U_{CE}I_C.$$

Мощность рассеивается главным образом в запорном слое коллекторного перехода. Температура здесь поднимается и в силу температурного перепада тепло переходит из запорного слоя через корпус в окружающую среду (см. раздел 2.1.6).

Температура запорного слоя не должна превышать предельное значение, характерное для конкретного материала, например 175 °C для кремния, но на практике ради безопасности указывают более низкое значение – 150 °C. Максимальная рассеиваемая мощность, при которой достигается такая температура, зависит от устройства и способа монтажа транзистора. Она обозначается в спецификации символами P_{tot} и приводится для двух случаев:

- эксплуатация на печатной плате при вертикальном монтаже без дополнительных радиаторов при температуре окружающей среды T_A = 25 °C;
- эксплуатация при температуре корпуса T_C = 25 °C, причем без ссылок на меры, которыми достигается охлаждение корпуса.

Эти максимальные величины обозначаются как $P_{V,25(A)}$ и $P_{V,25(C)}$. Для маломощных транзисторов, монтируемых вертикально и без радиатора, приводится только $P_{tot} = P_{V,25(A)}$, иногда – вместе с температурой корпуса T_C. Для мощных транзисторов с обязательным использованием радиатора задают только $P_{tot} = P_{V,25(C)}$. На практике T_A = 25 °C или T_C = 25 °C могут не соблюдаться. Поскольку P_{tot} убывает с ростом температуры, в спецификации часто указывают также кривую снижения допустимой мощности, связывающую P_{tot} с T_A или с T_C, как на рис. 2.15а. Термические характеристики подробно рассматриваются в разделе 2.1.6.

Допустимый рабочий диапазон

По предельным величинам с помощью семейства выходных характеристик определяют допустимый рабочий диапазон (Safe Operating Area – SOA). Он ограничивается максимальным током коллектора $I_{C,\max}$, пробивным напряжением коллектор–эмиттер $U_{(BR)CEO}$, максимальной мощностью потерь P_{tot} и границей пробоя второго рода. На рис. 2.14 показан SOA в линейном и логарифмическом масштабах.

В первом случае максимальная рассеиваемая мощность и пробой второго рода описываются гиперболами [2.2]:

рассеиваемая мощность: $$I_{C,\max} = \frac{P_{tot}}{U_{CE}}$$

пробой второго рода: $$I_{C,\max} = \frac{\text{const}}{U_{CE}^{x}} \text{ при } x \approx 2.$$

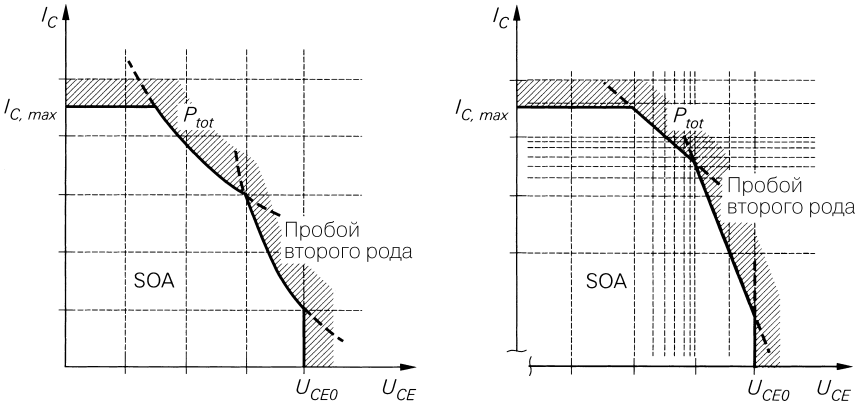


Рис. 2.14. Допустимый рабочий диапазон

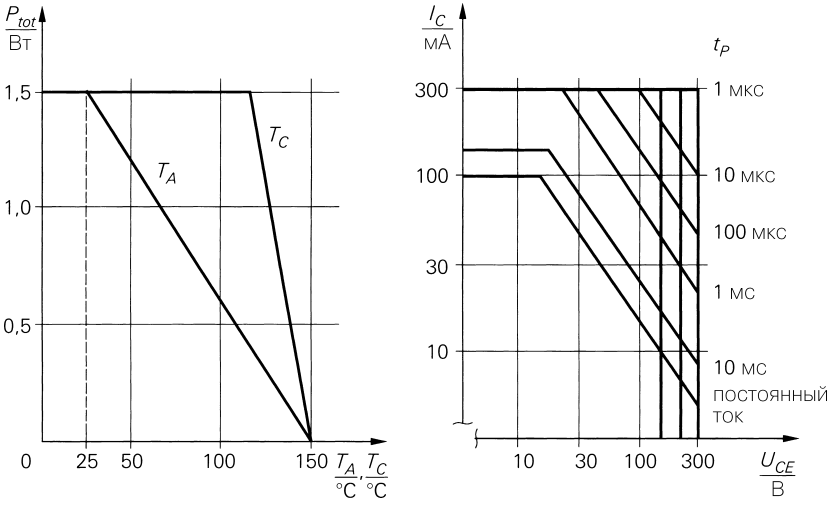


Рис. 2.15. Предельные характеристики высоковольтного переключающего транзистора

В логарифмическом масштабе гиперболы переходят в прямые с наклоном -1 и $-x$.

У маломощных транзисторов кривая пробоя второго рода проходит над кривой максимально допустимых потерь даже при высоких напряжениях и потому не является границей SOA. Для мощных транзисторов дополнительно приводятся предельные зависимости в импульсном режиме при разных длительностях импульсов. Если импульсы достаточно коротки, а их скважность велика, транзистор может эксплуатироваться одновременно при максимальных значениях напряжения $U_{(BR)CEO}$ и тока коллектора I_{CM}. В этом случае кривая SOA принимает прямоугольную форму. Следовательно, к транзистору допустимо подключать нагрузку, потребляемая мощность которой превосходит максимально допустимую рассеиваемую мощность (см. раздел 2.1.6).

На рис. 2.15б показан SOA высоковольтного переключающего транзистора, поставляемого в трех модификациях с $U_{(BR)CEO}$ = 160/250/300 В. Максимальный постоянный ток составляет $I_{C,\max}$ = 100 мА, максимально допустимый пиковый ток в импульсе длительностью 1 мс равен I_{CM} = 300 мА. При длительностях менее 1 мкс диаграмма SOA становится прямоугольной. В такой ситуации можно подключать нагрузку вплоть до $P = U_{(BR)CEO}\, I_{C,\max}$ = 30 Вт >> P_{tot} = 1,5 Вт, не выходя за пределы максимальной рассеиваемой мощности.

2.1.6 Тепловые свойства транзисторов

Схема на рис. 2.16 поясняет термические свойства транзистора. Температура тел с изоляцией от внешней среды составляет T_1, T_2 и T_3; $C_{th,2}$ представляет собой теплоемкость среднего тела. Вследствие различий температуры появляются потоки тепла P_{12} и P_{23}. В теплофизике тепловой поток обозначается символом F, однако здесь использована буква P, так как тепловые потоки в элементах электрических схем порождаются рассеянием мощности P_V. Потоки тепла определяются тепловыми сопротивлениями переходов $R_{th,12}$ и $R_{th,23}$:

$$P_{12} = \frac{T_1 - T_2}{R_{th,12}};\ P_{23} = \frac{T_2 - T_3}{R_{th,23}}.$$

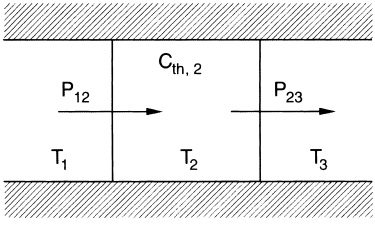


Рис. 2.16. Схема, поясняющая тепловые свойства транзистора

Количество тепла $Q_{th,2}$, накопленного в среднем теле, и его температуру T_2 находят по балансу потоков тепла:

$$Q_{th,2} = C_{th,2} T_2,$$

$$\frac{dQ_{th,2}}{dt} = P_{12} - P_{23} \Rightarrow \frac{dT_2}{dt} = \frac{P_{12} - P_{23}}{C_{th,2}}.$$

При постоянных T_1 и T_3 температура T_2 меняется до тех пор, пока не наступит равенство $P_{12} = P_{23}$; тогда приток тепла в точности сравняется с его убылью и T_2 останется неизменной. Если поток поступающего тепла P_{12} постоянен, а тело справа представляет собой окружающую среду с температурой $T_3 = T_A$, среднее тело нагреется до температуры $T_2 = T_3 + R_{th,23} P_{23}$, и в итоге установится $P_{12} = P_{23}$.

Тепловая эквивалентная схема. Электрическая эквивалентная схема позволяет проанализировать тепловые свойства. Такие характеристики, как поток тепла, тепловое сопротивление, теплоемкость и температура, имеют электрические аналоги в виде тока, сопротивления, емкости и напряжения. У транзистора рассматриваются следующие компоненты: запорный слой, корпус, окружающая среда и, если

имеется, радиатор. В запорном слое рассеиваемая мощность P_V проявляется в форме теплового потока; температура T_A окружающей среды предполагается постоянной. Этим условиям отвечает тепловая эквивалентная схема на рис. 2.17. Она позволяет определять временной ход температур T_J, T_C и T_H по известным временным изменениям P_V.

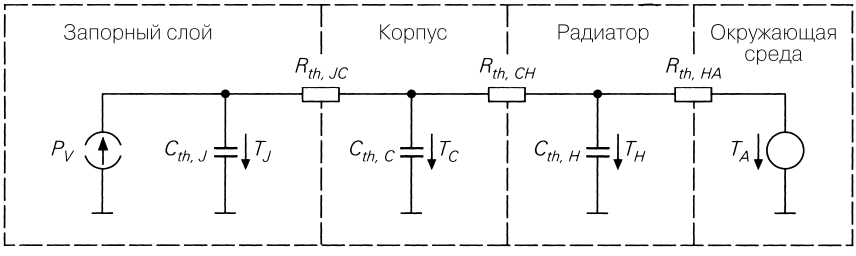


Рис. 2.17. Тепловая эквивалентная схема транзистора с радиатором

Рабочий режим без радиатора. Если радиатор отсутствует, значения $R_{th,CH}$, $R_{th,HA}$ и $C_{th,H}$ заменяются тепловым сопротивлением $R_{th,CA}$ между корпусом и окружающей средой. Нередко в спецификациях к транзистору приводится общее тепловое сопротивление $R_{th,CA}$ между корпусом и окружающей средой при вертикальном монтаже на плате и эксплуатации без радиатора:

$$R_{th,JA} = R_{th,JC} + R_{th,CA}.$$

Рабочий режим с радиатором. Тепловое сопротивление радиатора $R_{th,HA}$ указывается в его спецификации и зависит от размеров поверхности, формы и исполнения. Тепловое сопротивление $R_{th,CH}$ определяется креплением транзистора на радиаторе, которое осуществляется с помощью специальных теплопроводящих паст, не допускающих ухудшения эффективности радиатора.

Применение электроизоляционных прокладок между транзистором и радиатором способно настолько увеличить $R_{th,CH}$, что эффективность крупного радиатора с малым $R_{th,HA}$ заметно снизится. В любом случае необходимо соблюдать условие $R_{th,CH} < R_{th,HA}$. Следовательно,

$$R_{th,JA} = R_{th,JC} + R_{th,CH} + R_{th,HA}.$$

При монтаже нескольких транзисторов на общем радиаторе имеют дело с эквивалентной схемой, содержащей множество запорных слоев и корпусов, подключенных к радиатору.

Транзисторы для монтажа на поверхности плат. У таких транзисторов тепло отводится через контакты с платой. Тепловое сопротивление между запорным слоем и точкой пайки указывается в спецификации символом $R_{th,JS}$, где S обозначает точку пайки (soldering point):

$$R_{th,JA} = R_{th,JS} + R_{th,SA}.$$

Тепловые характеристики в статическом режиме

В статическом режиме рассеиваемая мощность постоянна и определяется только рабочей точкой. Это справедливо и при работе в режиме слабых сигналов из-за малого уровня сигнала:

$$P_V = U_{CE,A} I_{C,A}. \tag{2.16}$$

Для температуры запорного слоя получим:

$$T_J = T_A + P_V R_{th,JA}. \tag{2.17}$$

Отсюда находим максимально допустимую статическую рассеиваемую мощность:

$$P_{V,\max(stat)} = \frac{T_{J,grenz} - T_{A,\max}}{R_{th,JA}}. \tag{2.18}$$

У кремниевых транзисторов $T_{J,grenz}$ = 150 °C. Величина $T_{A,\max}$ должна выбираться с учетом условий применения схемы и задавать максимальную температуру окружающей среды, при которой допускается эксплуатация устройства.

В спецификации транзистора величина $P_{V,\max(stat)}$ приводится в виде функции T_A и/или T_C. Зависимость снижения допустимой мощности показана на рис. 2.15а. Наклонный участок этих графиков описывается выражением (2.18), если вместо T и R_{th} подставить соответствующие величины:

$$P_{V,\max(stat)}(T_A) = \frac{T_{J,grenz} - T_A}{R_{th,JA}},$$

$$P_{V,\max(stat)}(T_C) = \frac{T_{J,grenz} - T_C}{R_{th,JC}}.$$

Тепловые сопротивления $R_{th,JA}$ и $R_{th,JC}$ можно найти также по наклону соответствующих участков характеристик.

Тепловые характеристики в импульсном режиме

В импульсном режиме максимальная рассеиваемая мощность $P_{V,\max(puls)}$ часто превышает максимальную статическую рассеиваемую мощность $P_{V,\max(stat)}$, определяемую соотношением (2.18). При длительности импульса t_p, частоте следования импульсов $f_W = 1/T_W$ и коэффициенте заполнения $D = t_p f_W$ (скважность $S = T_W/t_p$) по рассеиваемой мощности $P_{V(puls)}$ находим среднюю рассеиваемую мощность $\overline{P}_V = DP_{V(plus)}$; при этом можно пренебречь рассеиваемой мощностью в выключенном состоянии. Во включенном состоянии T_J растет, а в выключенном – убывает; в результате временной ход T_J становится пилообразным. Среднее значение $\overline{T}_J$ находят из $\overline{P}_V$ согласно (2.17). Важнее максимальная величина $T_{J,\max}$, зависящая от соотношения параметров t_p и D и тепловой постоянной времени; последнюю определяют по теплоемкостям и тепловым сопротивлениям. Максимальная рассеиваемая мощность $P_{V,\max(puls)}$ находится из условия $T_{J,\max} < T_{J,grenz}$.

Определение максимальной рассеиваемой мощности в импульсном режиме. На практике используются два способа определения $P_{V,\max(puls)}$:

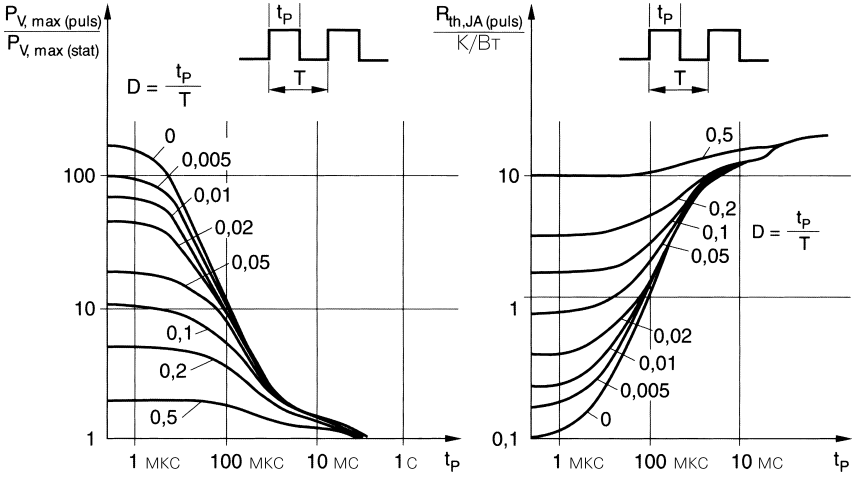
- сначала определяют максимальную статическую мощность $P_{V,\max(stat)}$, пользуясь выражением (2.18), а затем находят $P_{V,\max(puls)}$; для этого в спецификации приводится отношение $P_{V,\max(puls)}/P_{V,\max(stat)}$ как функция t_p при различных D (рис. 2.18); амплитуда пульсаций T_J убывает с уменьшением длительности импульса t_p; при $t_p \to 0$ имеет место $\overline{T}_J = T_{J,\max}$, поэтому

$$\lim_{t_p \to 0} \frac{P_{V,\max(puls)}}{P_{\max(stat)}} = \frac{1}{D};$$

  предельное значение находится из графика на рис. 2.18а: для D = 0,5 и очень коротких импульсов получаем $P_{V,\max(puls)} = 2P_{V,\max(stat)}$ и т.д.;
- в спецификации приводится тепловое сопротивление как функция t_p при различных D для импульсного режима, что позволяет находить $P_{V,\max(puls)}$ непосредственно по формуле

$$P_{V,\max(puls)}\left(t_p, D\right) = \frac{T_{J,grenz} - T_{A,\max}}{R_{th,JA(puls)}\left(t_p D\right)}. \qquad (2.19)$$

  В спецификации зависимость $R_{th,JA(puls)}$ от t_p дается при разных D (рис. 2.18б).



а) отношение $P_{V,max(puls)}/P_{V,max(stat)}$ **б)** тепловое сопротивление $R_{th,JA\ (\text{puls})}$

Рис. 2.18. Определение максимальной рассеиваемой мощности $P_{V,max(puls)}$

Эти способы равноценны. Отношение $P_{V,\max(puls)}/P_{V,\max(stat)}$ с точностью до постоянной равно величине, обратной $R_{th,JA(puls)}$:

$$\frac{P_{V,\max(puls)}}{P_{V,\max(stat)}} = \frac{T_{J,grenz} - T_{A,\max}}{R_{th,JA(puls)}} \frac{1}{P_{V,\max(stat)}} \sim \frac{1}{R_{th,JA(puls)}}.$$

2.1.7 Температурная зависимость параметров транзистора

На характеристики биполярного транзистора сильно влияет температура. Особенно важна температурно-зависимая связь между I_C и U_{BE}. Зависимость I_C от температуры T записывается в явном виде как

$$I_C(U_{BE},T) = I_S(T)e^{\frac{U_{BE}}{U_T(T)}}\left(1+\frac{U_{CE}}{U_A}\right).$$

Причиной температурного хода I_C является влияние температуры на обратный ток I_S и температурный потенциал U_T [2.2, 2.4]:

$$I_C(U_{BE},T) = I_S(T)e^{\frac{U_{BE}}{U_T(T)}}\left(1+\frac{U_{CE}}{U_A}\right).$$

$$U_T(T) = \frac{kT}{q} = 86{,}142\,\frac{\text{мВ}}{\text{К}}\text{T}, \quad \text{где } x_{T,I} \approx 3. \tag{2.20}$$

Здесь постоянная Больцмана k = 1,38×10^{-23} ВАс/К, элементарный заряд q = = 1,602×10^{-19} Ас и разность потенциалов между зонами в кремнии U_G = 1,12 В; слабой температурной зависимостью U_G можно пренебречь. Дифференцируя I_S (T), находим относительное изменение I_S:

$$\frac{1}{I_S}\frac{dI_S}{dT} = \frac{1}{T}\left(3+\frac{U_G}{U_T}\right)^{T=300K} \approx 0{,}15\,K^{-1}.$$

С ростом температуры на 1 К величина I_S увеличивается на 15%. Соответственно относительное изменение I_C составляет

$$\left.\frac{1}{I_C}\frac{dI_C}{dT}\right|_{U_{BE}=\text{const}} = \frac{1}{T}\left(3+\frac{U_G-U_{BE}}{U_T}\right)^{T=300K}_{U_{BE}=0{,}7\text{В}} \approx 0{,}065\,K^{-1}.$$

Величина I_C удваивается с повышением температуры на 11 К. Поэтому невозможно задавать температурно стабильную рабочую точку А в режиме малых сигналов, выбирая значение $U_{BE,A}$. Скорее, уровень $I_{C,A}$ должен оставаться почти постоянным с изменением температуры, так как параметры транзистора в режиме малых сигналов зависят от $I_{C,A}$, а не от $U_{BE,A}$ (см. раздел 2.1.4). Для случая, когда $I_{C,A}$ практически не зависит от температуры, из

$$dI_C = \frac{\partial I_C}{\partial T}dT + \frac{\partial I_C}{\partial U_{BE}}dU_{BE} \equiv 0$$

определим температурную зависимость U_{BE}:

$$\left.\frac{dU_{BE}}{dT}\right|_{I_C=\text{const}} = \frac{U_{BE}-U_G-3U_T}{T}^{T=300K}_{U_{BE}=0{,}7\text{В}} \approx -1{,}7\,\frac{\text{мВ}}{\text{К}}. \tag{2.21}$$

Усиление по току B также зависит от температуры [2.2]:

$$B(T) = B(T_0) e^{\left(\frac{T}{T_0} - 1\right)\frac{\Delta U_{dot}}{U_T(T)}}.$$

Потенциал ΔU_{dot} является константой, характеризующей материал транзистора, и в кремниевых n-p-n транзисторах составляет около 44 мВ. Дифференцируя, находим:

$$\frac{1}{B}\frac{dB}{dT} = \frac{\Delta U_{dot}}{U_T T} \overset{T=300K}{\approx} 5{,}6 \times 10^{-3}\, K^{-1}.$$

На практике часто пользуются упрощенным соотношением [2.4]:

$$B(T) = B(T_0) \left(\frac{T}{T_0}\right)^{x_{T,B}} \text{ при } x_{T,B} \approx 1{,}5. \qquad (2.22)$$

В практически используемом диапазоне температур получается аналогичная температурная зависимость:

$$\frac{1}{B}\frac{dB}{dT} = \frac{x_{T,B}}{T} \overset{T=300K}{\approx} 5 \times 10^{-3}\, K^{-1}. \qquad (2.23)$$

Таким образом, с повышением температуры на 1 K усиление по току увеличивается на 0,5%. Приведенная зависимость не представляет практического интереса, поскольку это усиление характеризуется более существенным разбросом, обусловленным особенностями производства транзисторов. Ее следует учитывать лишь при дифференциальном подходе, например в расчетах температурных коэффициентов схемы.

2.2 Устройство биполярного транзистора

Как правило, биполярный транзистор устроен несимметрично. Поэтому коллектор и эмиттер всегда подключаются каждый в свое место и, как будет показано далее, характеризуются различными свойствами в нормальном и инверсном режимах. Дискретные и интегральные транзисторы состоят не из трех, а из большего количества областей; в частности, коллекторная зона состоит по крайней мере из двух подобластей. Поэтому подразделение элементов по типам на n-p-n и p-n-p отражает лишь чередование зон во внутренней активной области. Изготовление транзисторов представляет собой многоступенчатый процесс обработки полупроводниковой пластины, завершающийся разрезанием ее на мелкие пластинки, на каждой из которых находится либо дискретный транзистор, либо множество интегральных транзисторов вместе с другими элементами ИС.

2.2.1 Дискретные транзисторы

Внутреннее строение. Как правило, дискретные транзисторы изготавливаются по эпитаксиально-планарной технологии. Устройство транзисторов типа n-p-n и p-n-p демонстрируется на рис. 2.19, где выделены активные зоны. Области n^+ и p^+ сильно легируются, n и p – средне, n^- и p^- – слабо. Особое чередование по-разному ле-

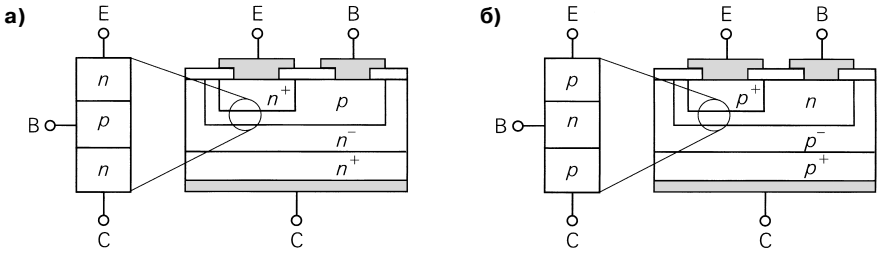
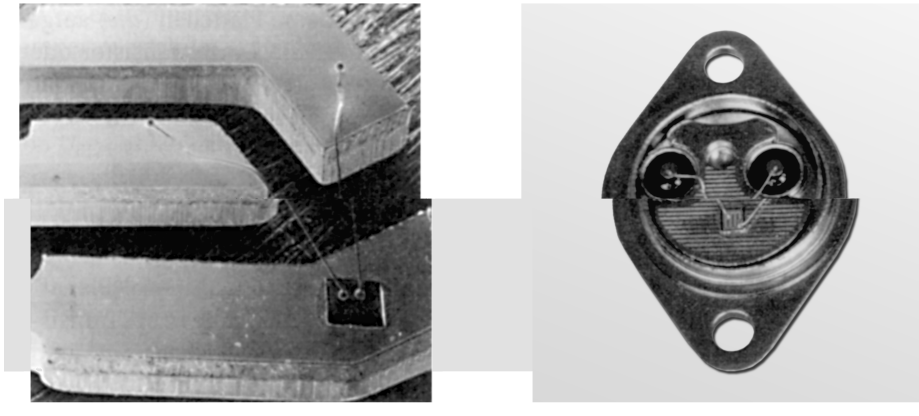


Рис. 2.19. Структура полупроводниковой пластинки с дискретным эпитаксиально-планарным транзистором: а – n-p-n транзистор; б – p-n-p транзистор

гированных областей улучшает электрические свойства транзисторов. Коллектор занимает нижнюю часть пластинки, а база и эмиттер – верхнюю.

Корпус. Транзистор заключается в корпус после того, как к его нижней стороне будет припаян штырек вывода или металлическая часть корпуса. Остальные выводы соединяются со своими штырьками тонкими золотыми или алюминиевыми проводами. На рис. 2.20 показаны маломощный и мощный транзисторы с припаянными выводами. После паек маломощный транзистор заливается синтетическим компаундом, а корпус мощного транзистора закрывается крышкой.

Существует множество типов корпусов для транзисторов разных габаритов и назначений, различающиеся максимальной отводимой рассеиваемой мощностью



TO-92 **TO-3**

Рис. 2.20. Устройство корпуса

или формой, которая отвечает особым требованиям. На рис. 2.21 демонстрируются наиболее распространенные типы корпусов. Корпуса мощных транзисторов удобны для монтажа на радиаторах. Большая площадь контакта между корпусом и радиатором способствует хорошему отводу тепла. Транзисторы большой мощнос-

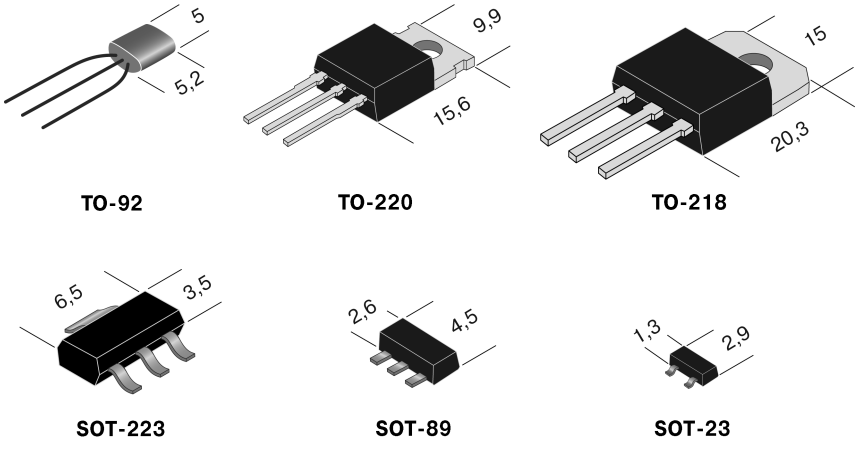


Рис. 2.21. Распространенные типы корпусов одиночных транзисторов

ти для монтажа на платах снабжаются двумя выводами от коллектора ради улучшения теплоотвода. Транзисторы СВЧ помещаются в корпуса специальной формы, так как на частотах, измеряемых гигагерцами, электрические свойства элемента сильно зависят от его геометрии; чтобы повысить надежность заземления, некоторые корпуса содержат два эмиттерных вывода.

Комплементарные транзисторы. Поскольку n-p-n и p-n-p транзисторы изготавливаются в ходе раздельных оптимизированных процессов, нетрудно сделать комплементарные транзисторы. Два транзистора противоположных структур – n-p-n и p-n-p – называются комплементарными (дополнительными), если их электрические характеристики совпадают с точностью до знака токов и напряжений.

2.2.2 Интегральные транзисторы

Интегральные транзисторы также изготавливаются по эпитаксиальнопланарной технологии. В этом случае вывод коллектора размещается на верхней стороне пластинки, а транзисторы отделяются друг от друга запертыми p-n переходами. Активная область транзисторов находится в очень тонком слое на поверхности. Толщу пластинки называют *подложкой* (S). Она служит четвертым выводом, общим для всех транзисторов, который также выводится на верхнюю сторону. Поскольку n-p-n и p-n-p транзисторы должны производиться в едином технологическом цикле, они существенно различаются по своей структуре и электрическим параметрам.

Внутреннее строение. Транзисторы n-p-n выполняются в виде вертикальной конструкции (рис. 2.22), когда ток от коллектора к эмиттеру течет по вертикали перпендикулярно верхней поверхности пластинки. Напротив, p-n-p транзисторы выполняют горизонтальными (рис. 2.23), и ток в них течет параллельно верхней поверхности.

Диоды-подложки. На эквивалентных схемах (см. рис. 2.22 и 2.23) имеются дополнительные диоды-подложки. В случае вертикальных n-p-n транзисторов они

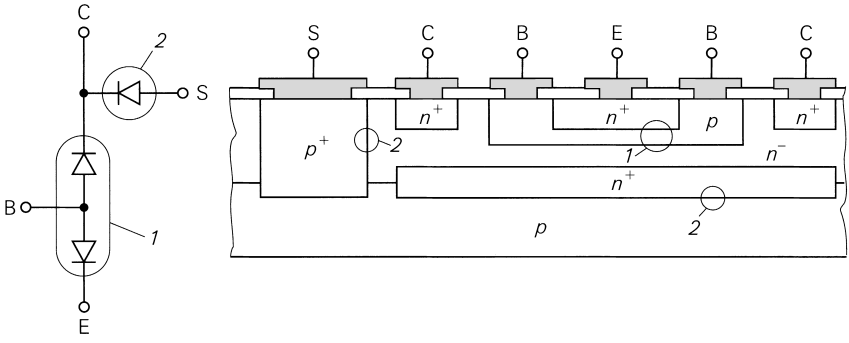


Рис. 2.22. Эквивалентная схема и устройство вертикального интегрального n-p-n транзистора

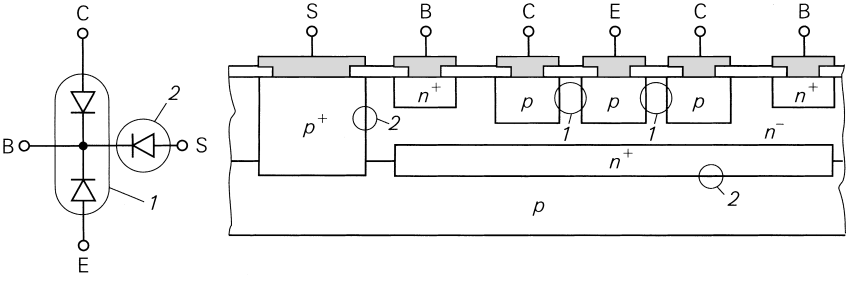


Рис. 2.23. Эквивалентная схема и устройство горизонтального интегрального p-n-p транзистора

находятся между коллектором и подложкой, а у горизонтальных p-n-p транзисторов – между базой и подложкой, которая подключена к «минусу» напряжения питания, так что эти диоды всегда заперты, изолируя транзисторы один от другого и от подложки.

Отличия между вертикальными и горизонтальными транзисторами. У вертикальных транзисторов область базы может быть тоньше, поэтому их усиление в 3...10 раз больше по сравнению с горизонтальными. Кроме того, у вертикальных транзисторов существенно выше скорость переключения и граничная частота, поэтому их выпускают больше. Структура p-n-p транзисторов подобна строению n-p-n транзисторов, если во всех зонах поменять местами примеси, отвечающие за проводимости *n* и *p*. Изоляция от подложки обеспечивается, когда транзисторы помещают в ванну с легирующей примесью для n-проводимости, подключив к ванне «плюс» источника питания. В этом случае n-p-n и p-n-p транзисторы называют комплементарными, даже если их электрические параметры плохо согласованы по сравнению с комплементарными дискретными транзисторами.

2.3 Модели биполярных транзисторов

В разделе 2.1.2 статические характеристики биполярных транзисторов в нормальном режиме были описаны с помощью уравнений для режима большого сигнала (2.5) и (2.6); при этом вторичные эффекты игнорировались или, как при описании свойств усиления по току в разделе 2.1.3, рассматривались лишь качественно. Для компьютерного проектирования схем нужна модель, учитывающая все эффекты, применимая к любым режимам работы и способная правильно воспроизводить динамическое поведение транзистора. Линеаризуя модель транзистора в режиме большого сигнала в рабочей точке, получают динамическую малосигнальную модель, необходимую для расчета частотных характеристик цепей.

2.3.1 Статические свойства

Обратимся к статическим свойствам n-p-n транзистора; p-n-p транзистор отличается лишь противоположными знаками всех напряжений и токов. Простейшей моделью биполярного транзистора является модель Эберса–Молла, в основу которой положена диодная эквивалентная схема. Модель имеет три параметра и описывает все первичные эффекты. Ради большей точности моделирования выполняется преобразование, которое сначала приводит к транспортной модели, а после ввода дополнительных характеристик для описания вторичных эффектов дает модель Гуммеля–Пуна; последняя позволяет весьма точно описывать статические свойства и применяется в программах компьютерного проектирования.

Модель Эберса–Молла

Эквивалент транзистора структуры n-p-n состоит из двух диодов с p-n переходом, включенных навстречу друг другу и обладающих общей зоной *p*. Один из диодов называется *эмиттерным* (диод BE), а другой – *коллекторным* (диод BC). Действие биполярного транзистора основано на том, что значительная часть токов диодов благодаря весьма малой толщине общей области базы может стекать к соответствующему третьему выводу. Поэтому модель Эберса–Молла (рис. 2.24) состоит из двух диодов и двух управляемых источников тока, которые описывают протекающий через базу ток. Коэффициенты пропорциональности данных источников обозначаются как A_N в нормальном режиме и A_I – в инверсном. Обычно $A_N \approx 0{,}98...0{,}998$ и $A_I \approx 0{,}5...0{,}9$. Различия в значениях A_N и A_I обусловлены несимметричным строением, описанным в разделе 2.2.

Общие уравнения. При диодных токах эмиттера и коллектора

$$I_{D,N} = I_{S,N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right),$$

$$I_{D,I} = I_{S,I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right)$$

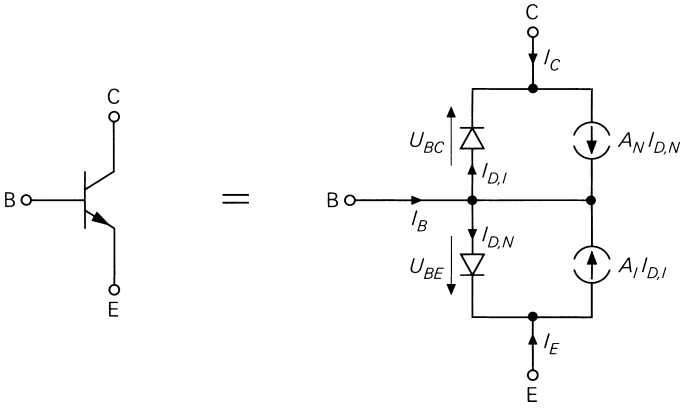


Рис. 2.24. Модель Эберса–Молла для n-p-n транзистора

в соответствии с рис. 2.24 для токов в выводах находим [2.5]:

$$I_C = A_N I_{S,N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right) - I_{S,I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right),$$

$$I_E = -I_{S,N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right) - A_I I_{S,I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right),$$

$$I_B = (1 - A_N) I_{S,N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right) + (1 - A_I) I_{S,I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right).$$

На основании теоремы об обратимости цепей вычисляем связь между параметрами:

$$A_N I_{S,N} = A_I I_{S,I} = I_S.$$

Таким образом, модель полностью описывается параметрами A_N, A_I и I_S.

Нормальный режим. В нормальном режиме диод BC заперт, так как $U_{BC} < 0$. Этим диодом и его управляемым источником тока можно пренебречь, поскольку $I_{D,I} \approx -I_{S,I} \approx 0$. Кроме того, при $U_{BE} >> U_T$ первый член уравнений для I_C и I_E становится малым по сравнению с экспонентой; пренебрегая им, находим:

$$I_C = I_S e^{\frac{U_{BE}}{U_T}},$$

$$I_E = -\frac{1}{A_N} I_S e^{\frac{U_{BE}}{U_T}},$$

$$I_B = \frac{1 - A_N}{A_N} I_S e^{\frac{U_{BE}}{U_T}} = \frac{1}{B_N} I_S e^{\frac{U_{BE}}{U_T}}.$$

Упрощенная модель с важнейшими зависимостями представлена на рис. 2.25а. A_N представляет собой усиление по току в схеме с общей базой, а B_N – усиление по току в схеме с общим эмиттером. Говоря об усилении по току, следует различать параметры модели и измеряемые величины. В модели Эберса–Молла характеристики A_N и B_N для нормального режима и A_I и B_I для инверсного идентичны внешним измеряемым значениям усиления по току, поэтому их можно задавать внешними токами:

$$A_N = -\frac{I_C}{I_E},$$

$$B_N = \frac{A_N}{1 - A_N} = \frac{I_C}{I_B}.$$

Типичные значения $A_N \approx 0{,}98...0{,}998$ и $B_N \approx 50...500$.

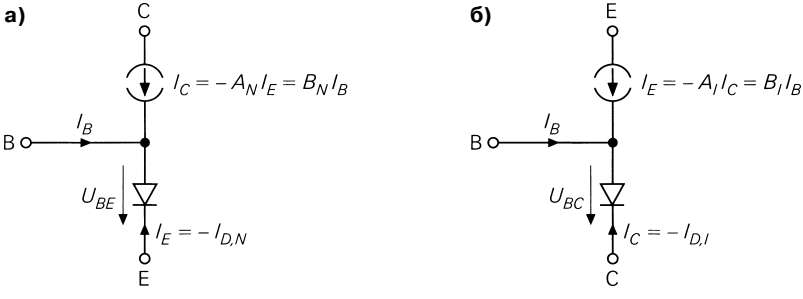


Рис. 2.25. Упрощенная модель Эберса–Молла для n-p-n транзистора: а – нормальный режим; б – инверсный режим

Инверсный режим. Упрощенная модель инверсного режима, показанная на рис. 2.25б, получается аналогичным образом; коэффициенты усиления по току записываются в виде:

$$A_I = -\frac{I_E}{I_C},$$

$$B_I = \frac{A_I}{1 - A_I} = \frac{I_E}{I_B}.$$

Типичные значения $A_I \approx 0{,}5...0{,}9$ и $B_I \approx 1...10$.

Напряжение насыщения. При использовании в качестве переключателя транзистор попадает из нормального режима в состояние насыщения; здесь важно знать минимальное достижимое напряжение на переходе коллектор–эмиттер $U_{CE,sat}$ (I_B, I_C). Имеем:

$$U_{CE,sat} = U_T \ln \frac{B_N(1 + B_I)(B_I I_B + I_C)}{B_I^2(B_N I_B - I_C)}.$$

При $0 < I_C < B_N I_B$ получаем $U_{CE,sat} \approx 20...200$ мВ.

Величина $U_{CE,sat}$ достигает минимума при $I_C = 0$:

$$U_{CE,sat}(I_C = 0) = U_T \ln\left(1 + \frac{1}{B_I}\right) = -U_T \ln A_I.$$

Если поменять местами эмиттер и коллектор, в случае перехода к насыщению в инверсном режиме при $I_E = 0$ получаем:

$$U_{EC,sat}(I_E = 0) = U_T \ln\left(1 + \frac{1}{B_N}\right) = -U_T \ln A_N.$$

В силу $A_I < A_N < 1$ выполняется $U_{EC,sat}$ ($I_E = 0$) < $U_{CE,sat}$ ($I_C = 0$). Типичные значения $U_{CE,sat}$ ($I_C = 0$) ≈ 2...20 мВ и $U_{EC,sat}$ ($I_E = 0$) ≈ 0,05...0,5 мВ.

Транспортная модель

Транспортная модель ([2.5], рис. 2.26) получается из модели Эберса–Молла путем эквивалентного преобразования. Она содержит единственный управляемый источник тока и служит основой моделирования многих эффектов (см. следующий раздел).

Общие уравнения. При токах

$$I_{B,N} = \frac{I_S}{B_N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right), \tag{2.24}$$

$$I_{B,I} = \frac{I_S}{B_I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right), \tag{2.25}$$

$$I_T = B_N I_{B,N} - B_I I_{B,I} = I_S\left(e^{\frac{U_{BE}}{U_T}} - e^{\frac{U_{BC}}{U_T}}\right) \tag{2.26}$$

по рис. 2.26 находим:

$$I_B = \frac{I_S}{B_N}\left(e^{\frac{U_{BE}}{U_T}} - 1\right) + \frac{I_S}{B_I}\left(e^{\frac{U_{BC}}{U_T}} - 1\right),$$

$$I_C = I_S\left(e^{\frac{U_{BE}}{U_T}} - \left(1 + \frac{1}{B_I}\right)e^{\frac{U_{BC}}{U_T}} + \frac{1}{B_I}\right),$$

$$I_E = I_S\left(-\left(1 + \frac{1}{B_N}\right)e^{\frac{U_{BE}}{U_T}} + e^{\frac{U_{BC}}{U_T}} + \frac{1}{B_N}\right).$$

Нормальный режим. Пренебрегая обратными токами, для нормального режима имеем:

$$I_B = \frac{I_S}{B_N}e^{\frac{U_{BE}}{U_T}},$$

$$I_C = I_S e^{\frac{U_{BE}}{U_T}}.$$

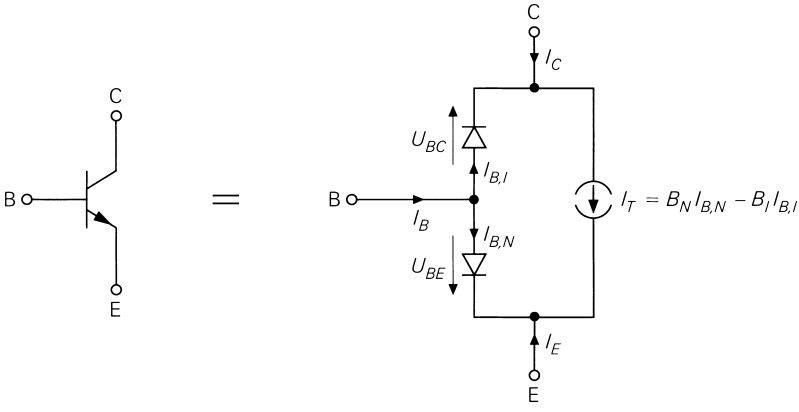


Рис. 2.26. Транспортная модель n-p-n транзистора

С учетом зависимости между A_N и B_N эти уравнения тождественны уравнениям модели Эберса–Молла. На рис. 2.27 показана упрощенная транспортная модель для нормального режима.

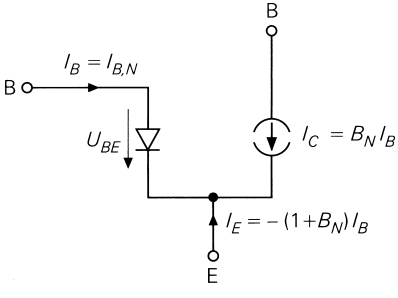


Рис. 2.27. Упрощенная транспортная модель для нормального режима

Свойства. Транспортная модель описывает первичные характеристики биполярного транзистора по постоянному току для случая идеальных эмиттерного и коллекторного диодов. В отличие от модели Эберса–Молла ток переноса зарядов I_T через область базы здесь рассматривается отдельно. Для описания поведения транзистора также достаточно трех параметров: I_S, B_N и B_I.

Дополнительные эффекты

Транспортная модель уточняется для более адекватного описания статических свойств транзистора. Подлежащие моделированию эффекты уже рассматривались в разделах 2.1.2 и 2.1.3 на качественном уровне:

- в эмиттерном и коллекторном переходах возникают дополнительные токи утечки вследствие рекомбинации носителей зарядов в p-n переходах; эти токи складываются с током базы и слабо влияют на ток переноса I_T;

- при сильных токах ток переноса I_T меньше величины, получаемой из выражения (2.6); причина данного эффекта состоит в значительном повышении концентрации носителей зарядов в области базы; в связи с этим говорят также о сильной инжекции;
- напряжения U_{BE} и U_{BC} влияют на эффективную толщину области базы и, как следствие, на ток переноса I_T; описанное явление называют эффектом Эрли.

Токи утечки. Чтобы учесть токи утечки, в транспортную модель вводят два дополнительных диода [2.5] с токами

$$I_{B,E} = I_{S,E}\left(e^{\frac{U_{BE}}{n_E U_T}} - 1\right), \tag{2.27}$$

$$I_{B,C} = I_{S,C}\left(e^{\frac{U_{BC}}{n_C U_T}} - 1\right). \tag{2.28}$$

Здесь требуются еще четыре параметра модели: обратные токи насыщения для утечки $I_{S,E}$ и $I_{S,C}$ и коэффициент эмиссии $n_E \approx 1{,}5$ и $n_C \approx 2$.

Эффект сильного тока и эффект Эрли. Влияние этих эффектов на ток переноса I_T описывается безразмерной величиной q_B [2.5]:

$$I_T = \frac{B_N I_{B,N} - B_I I_{B,I}}{q_B} = \frac{I_S}{q_B}\left(e^{\frac{U_{BE}}{U_T}} - e^{\frac{U_{BC}}{U_T}}\right). \tag{2.29}$$

Общие уравнения. Токи $I_{B,N}$ и $I_{B,I}$ характеризуются выражениями (2.24) и (2.25). Уточненная модель представлена на рис. 2.28. Находим:

$$I_B = I_{B,N} + I_{B,I} + I_{B,E} + I_{B,C},$$

$$I_C = \frac{B_N}{q_B} I_{B,N} - \left(\frac{B_I}{q_B} + 1\right) I_{B,I} - I_{B,C},$$

$$I_E = -\left(\frac{B_N}{q_B} + 1\right) I_{B,N} + \frac{B_I}{q_B} I_{B,I} - I_{B,E}.$$

Определение q_B. Величина q_B служит мерой относительного заряда основных носителей в базе и складывается из значений q_1 и q_2, описывающих эффекты Эрли и сильного тока соответственно:

$$q_B = \frac{q_1}{2}\left(1 + \sqrt{1 + 4q_2}\right), \tag{2.30}$$

$$q_1 = \frac{1}{1 - \frac{U_{BE}}{U_{A,I}} - \frac{U_{BC}}{U_{A,N}}},$$

$$q_2 = \frac{I_S}{I_{K,N}}\left(e^{\frac{U_{BE}}{U_T}} - 1\right) + \frac{I_S}{I_{K,I}}\left(e^{\frac{U_{BC}}{U_T}} - 1\right).$$

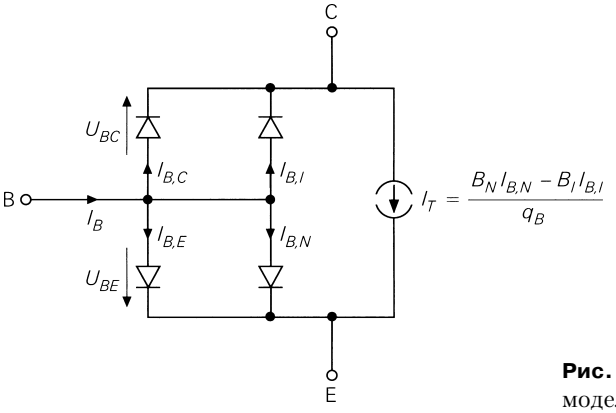


Рис. 2.28. Уточненная транспортная модель для n-p-n транзистора

В литературе, например в [2.5], часто приводится иное выражение для q_B: здесь используется выражение из программы Spice [2.4, 2.6]. Дополнительными параметрами модели служат напряжения Эрли $U_{A,N}$ и $U_{A,I}$ и токи в точке изгиба характеристики при сильной инжекции $I_{K,N}$ и $I_{K,I}$. Напряжения Эрли составляют от 30 до 150 В, но могут быть меньше у интегральных и высокочастотных транзисторов. Токи в точке изгиба зависят от габаритов транзистора и лежат в диапазоне, измеряемом миллиамперами у маломощных транзисторов и амперами – у мощных.

Влияние q_B в нормальном режиме. Влияние q_B проще всего выразить, рассматривая ток коллектора в нормальном режиме. Пренебрегая обратными токами, имеем:

$$I_C = \frac{B_N}{q_B} I_{B,N} = \frac{I_S}{q_B} e^{\frac{U_{BE}}{U_T}}. \qquad (2.31)$$

При слабых и средних токах $q_2 << 1$, поэтому $q_B \approx q_1$. В связи с тем что $U_{BE} \approx$ $\approx$ 0,6...0,8 В, имеет место $U_{BE} << U_{A,I}$ и $U_{BC} = U_{BE} - U_{CE} \approx - U_{CE}$; отсюда следует приближение для q_1:

$$q_1 \approx \frac{1}{1 + \frac{U_{CE}}{U_{A,N}}}.$$

Подстановка в (2.31) дает

$$I_C \approx I_S e^{\frac{U_{BE}}{U_T}} \left(1 + \frac{U_{CE}}{U_{A,N}}\right) \quad \text{при } I_C < I_{K,N};$$

это уравнение соответствует уравнению режима большого сигнала (2.5) из раздела 2.1.2, если учитывать, что $U_A = U_{A,N}$; уравнение (2.5) справедливо только для нормального режима и потому не нуждается в дополнительном обозначении индексом *N*.

При больших токах $q_2 >> 1$, поэтому $q_b \approx q_1\sqrt{q_2}$; воспользовавшись вышеуказанным приближением для q_1, получим

$$I_C \approx \sqrt{I_S I_{K,N}}\, e^{\frac{U_{BE}}{2U_T}}\left(1+\frac{U_{CE}}{U_{A,N}}\right) \text{ при } I_C \to \infty.$$

Ход функций I_C и I_B, представленный на рис. 2.29 в полулогарифмическом масштабе, поясняет значение параметров $I_{K,N}$ и $I_{S,E}$. Игнорируя обратные токи, для I_B получим

$$I_B = \frac{I_S}{B_N} e^{\frac{U_{BE}}{U_T}} + I_{S,E}\, e^{\frac{U_{BE}}{n_E U_T}}. \qquad (2.32)$$

Сопоставление кривых на рис. 2.29 с измеренными зависимостями (рис. 2.6) показывает, что параметры $I_{K,N}$, $I_{S,E}$ и n_E весьма точно описывают реальное поведение транзисторов в нормальном режиме. Это утверждение справедливо и относительно параметров $I_{K,I}$, $I_{B,C}$ и n_C в инверсном режиме.

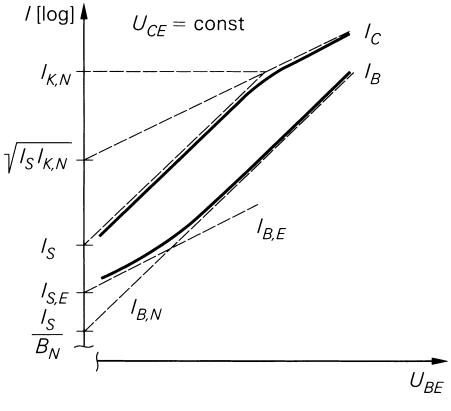


Рис. 2.29. Полулогарифмический график токов I_B и I_C в нормальном режиме (график Гуммеля)

Усиление по току в нормальном режиме

Понятие усиления по току качественно уже рассматривалось в разделе 2.1.3, а на рис. 2.7 показана зависимость коэффициента усиления по току от I_C. Воспользовавшись уравнениями (2.31) для I_C и (2.32) для I_B, усиление по току можно представить в следующем виде:

$$B = \frac{I_C}{I_B} = \frac{B_N}{q_B + B_N\left(\frac{q_B}{I_S}\right)^{\frac{1}{n_E}} I_{S,E} I_C^{\left(\frac{1}{n_E}-1\right)}}.$$

Имеет место $B = B\,(U_{BE}, U_{CE})$, так как I_C и q_B зависят от U_{BE} и U_{CE}. Теперь зависимость, качественно представленная в разделе 2.1.2, нашла свое количественное выражение.

Коэффициент усиления по току. Представление $B = B(U_{BE}, U_{CE})$, более приспособленное для практических целей, нельзя записать в едином виде; здесь приходится различать три диапазона:

- при слабых токах коллектора ток утечки $I_{B,E}$ является главной составляющей тока базы, так как $I_B \approx I_{B,E}$; при $q_B \approx q_1$ отсюда следует:

$$B \approx \frac{I_C^{\left(1-\frac{1}{n_E}\right)}}{I_{S,E}\left(\frac{q_1}{I_S}\right)^{\frac{1}{n_E}}} \sim I_C^{\left(1-\frac{1}{n_E}\right)}\left(1+\frac{U_{CE}}{U_{A,N}}\right)^{\frac{1}{n_E}};$$

  при $n_E \approx 1{,}5$ справедливо $B \sim I_C^{1/3}$. В этом диапазоне B меньше, чем при средних токах коллектора, и растет вслед за ним. Данный диапазон называют областью токов утечки;
- при средних токах коллектора имеет место $I_B \approx I_{B,N}$, поэтому

$$B \approx B_N\left(1+\frac{U_{CE}}{U_{A,N}}\right). \qquad (2.33)$$

  Здесь B достигает максимума и слабо зависит от I_C, а сам диапазон называют нормальным;
- при больших токах коллектора возникает эффект сильного тока; при $I_B \approx I_{B,N}$ получим:

$$B \approx \frac{B_N}{q_B} \approx B_N \frac{I_{K,N}}{I_C}\left(1+\frac{U_{CE}}{U_{A,N}}\right)^2.$$

  В данном диапазоне B пропорционально обратной величине I_C, то есть быстро убывает с ростом тока коллектора, а сам диапазон именуется областью сильных токов.

Ход усиления B показан на рис. 2.30 в логарифмическом масштабе; приближениями для трех областей служат прямые с наклонами 1/3, 0 и –1. Здесь же указаны границы областей:

$$\text{Нормальная область} \Leftrightarrow \text{Область утечек: } \left(B_N I_{S,E}\right)^{\frac{n_E}{n_E-1}} I_S^{\frac{-1}{n_E-1}}.$$

$$\text{Нормальная область} \Leftrightarrow \text{Область сильных токов: } I_{K,N}.$$

Максимум усиления по току. Максимальная величина B при постоянном напряжении U_{CE} обозначается как $B_{\max}(U_{CE})$ – см. рис. 2.7 и выражение (2.8). У транзисторов с малым током утечки $I_{S,E}$ и большим током в изломе характеристики $I_{K,N}$ нормальная область настолько широка, что зависимость усиления от тока коллектора фактически совпадает с горизонтальной аппроксимирующей прямой (2.33). В этом случае $B_{\max}(U_{CE})$ задается выражением (2.33), а максимальное значение $B_{0,\max}$, экстраполированное на $U_{CE} = 0$, – величиной B_N. Напротив, у транзисторов с большими токами утечки и низким значением тока излома нормальная область оказывается суженной или вовсе отсутствует. Тогда B проходит ниже прямой (2.33), не достигая ее значений. В такой ситуации $B_{0,\max} < B_N$.

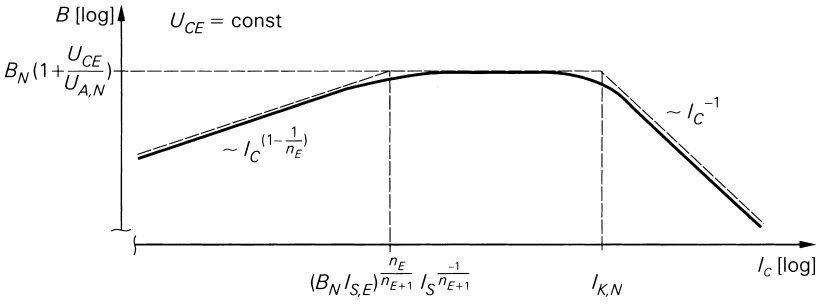


Рис. 2.30. Зависимость усиления по току в режиме большого сигнала B от тока коллектора

Диоды-подложки

У интегральных транзисторов имеется диод-подложка, который находится между подложкой и коллектором в случае вертикальных n-p-n транзисторов или между подложкой и базой – в случае горизонтальных p-n-p транзисторов (см. рис. 2.22 и 2.23). Ток, текущий через такие диоды, описывается простым уравнением диода, которое для n-p-n транзисторов имеет вид:

$$I_{D,S} = I_{S,S}\left(e^{\frac{U_{SC}}{U_T}} - 1\right). \qquad (2.34)$$

Еще одним параметром является обратный ток насыщения для подложки $I_{S,S}$. В нормальных условиях эти диоды заперты и более строгая модель для них не нужна; важно лишь, чтобы при соответствующем, то есть неправильном, включении подложки или окружающей ее зоны мог протекать ток. В случае горизонтальных p-n-p транзисторов надо заменить U_{SC} на U_{SB}.

Объемные сопротивления

Для более полного описания статических свойств надо учитывать объемные сопротивления. Они показаны на рис. 2.31 на примере дискретного транзистора:

- эмиттерное объемное сопротивление R_E мало из-за сильного легирования (n^+) и малого отношения длины к площади сечения эмиттерной зоны; обычно $R_E \approx 0{,}1...1$ Ом у маломощных транзисторов и $R_E \approx 0{,}01...0{,}1$ Ом у мощных;
- объемное коллекторное сопротивление R_C определяется в основном слаболегированной частью (n^-) зоны коллектора; типичные значения $R_E \approx 1...10$ Ом у маломощных транзисторов и $R_E \approx 0{,}1...1$ Ом у мощных;
- объемное сопротивление базы R_B складывается из внешнего объемного сопротивления базы R_{Be} (между контактом базы и активной областью базы) и внутреннего объемного сопротивления базы R_{Bi} (в сечении активной области базы). R_{Bi} лишь частично проявляется при сильных токах из-за оттеснения эмиттерного тока к зоне, находящейся рядом с контактом базы; дополнительно сказывается эффект Эрли, влияющий на толщину области базы;

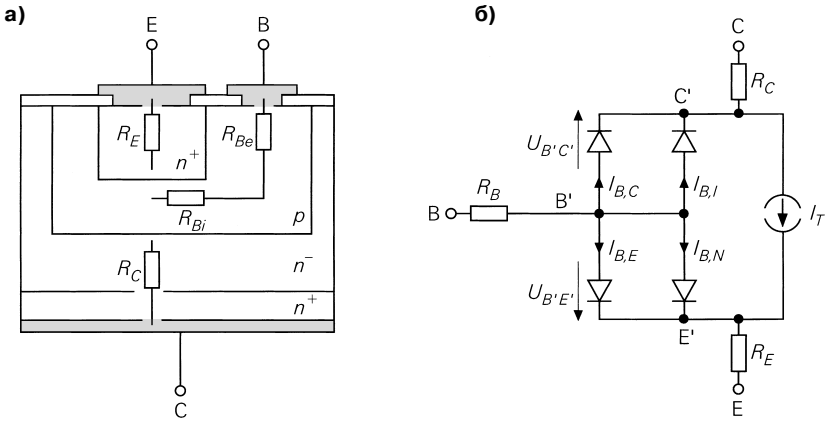


Рис. 2.31. Объемные сопротивления в дискретном транзисторе: а – в транзисторе; б – учет в модели

константа q_B, определяемая согласно (2.30), позволяет описывать такие эффекты:

$$R_B = R_{Be} + \frac{R_{Bi}}{q_B}. \tag{2.35}$$

Это уравнение применяется как стандартное в программе PSpice [2.6], однако для R_B существует и альтернативное выражение, которое здесь не рассматривается [2.4], [2.6]. Для работы в нормальном режиме следует:

$$R_B = \begin{cases} R_{Be} + R_{Bi}\left(1 + \dfrac{U_{CE}}{U_{A,N}}\right) & \text{при} \quad I_C < I_{K,N} \\ R_{Be} & \text{при} \quad I_C \to \infty \end{cases}$$

- типичные значения $R_{Be} \approx 1...10$ Ом у маломощных транзисторов и $R_{Be} \approx 0{,}1...1$ Ом у мощных. Значения R_{Bi} в 3...10 раз выше.

Расширенная таким образом модель представлена на рис. 2.31б. Необходимо отличать внешние контакты B, C и E от внутренних B', C' и E'. Иными словами, токи диодов и ток переноса I_T зависят теперь не от U_{BE}, U_{BC} и U_{SC}, а от $U_{B'E'}$, $U_{B'C'}$ и $U_{S'C'}$.

Влияние объемных сопротивлений. Падение напряжения на объемных сопротивлениях маломощных транзисторов крайне низко, поэтому эмиттерным и коллекторным объемными сопротивлениями обычно пренебрегают. Применительно к объемному сопротивлению базы это недопустимо, так как оно влияет на скорость переключения и граничную частоту, даже если его величина совсем мала. При значениях R_B = 100 Ом и I_B = 10 мкА, характерных для маломощных транзисторов, падение напряжения на R_B составит лишь 1 мВ, однако при этом заметно снижается граничная частота большинства схем. Поэтому зависимость рабочей точки от R_B в (2.35) надо учитывать только ради правильного воспроизведения поведения транзистора в динамике.

В случае мощных транзисторов при сильных токах существенны все объемные сопротивления; при $I_B = I_C/B$ и $I_E \approx -I_C$ имеет место:

$$U_{BE} \approx U_{B'E'} + I_C\left(\frac{R_B}{B} + R_E\right),$$
$$U_{CE} \approx U_{C'E'} + I_C\,(R_C + R_E).$$

При этом внешние напряжения U_{BE} и U_{CE} могут существенно отличаться от внутренних $U_{B'E'}$ и $U_{C'E'}$. Если мощный транзистор работает в качестве ключа в режиме насыщения при I_C = 5 А и B = 10, то внешние напряжения составят U_{BE} = 1,5 В и $U_{CE,sat}$ = 1,85 В при $U_{B'E'}$ = 0,75 В, $U_{C'E'sat}$ = 0,1 В, R_B = 1 Ом, R_E = 0,05 Ом и R_C = 0,3 Ом. Таким образом, из-за объемных сопротивлений можно получить сравнительно высокие значения U_{BE} и $U_{CE,sat}$.

2.3.2 Динамические характеристики

Свойства транзистора, проявляющиеся под воздействием импульсных или синусоидальных сигналов, описываются *динамическими характеристиками*. Они не поддаются определению по вольт-амперным характеристикам в силу нелинейности барьерных емкостей эмиттерного и коллекторного переходов, а также наличия диода-подложки в случае интегральных транзисторов. Еще одна причина кроется в накоплении в области базы диффузионного заряда, значение которого описывается с помощью нелинейной диффузионной емкости.

Барьерные емкости

p-n переход обладает барьерной емкостью C_S, зависящей от степени легирования граничных областей, профиля легирования, площади перехода и приложенного напряжения; простые соображения позволяют записать [2.2]:

$$C_S(U) = \frac{C_{S0}}{\left(1 - \dfrac{U}{U_{Diff}}\right)^{m_S}} \text{ при } U<U_{Diff} \qquad (2.36)$$

Нулевая емкость $C_{S0} = C_S$ (U = 0 В) пропорциональна площади перехода и растет вместе со степенью легирования. Диффузионное напряжение U_{diff} также зависит от легирования и увеличивается вслед за ним; обычно $U_{diff} \approx$ 0,5...1 В. Емкостный коэффициент m_S учитывает профиль легирования перехода; в случае резкого перехода при скачкообразном изменении легирования $m_S \approx 1/2$, а для плавных переходов $m_S \approx$ $\approx 1/3$.

Упрощающие допущения, позволившие вывести (2.36), при $U \to U_{Diff}$ уже не выполняются. Более строгие расчеты показывают, что эта формула соблюдается только до значения $U = 0{,}5\ U_{Diff}$; в случае более высоких U рост C_S замедляется по сравнению с (2.36). Для более точного описания ход C_S при $U > f_S U_{Diff}$ заменяют касательной в точке $f_S U_{Diff}$:

$$C_S(U > f_S\,U_{Diff}) = C_S\,(f_S\,U_{Diff}) + \left.\frac{dC_S}{dU}\right|_{U=f_S U_{Diff}} (U - f_S\,U_{Diff}).$$

Путем подстановки получим [2.4]:

$$C_S(U) = C_{S0}\begin{cases} \dfrac{1}{\left(1-\dfrac{U}{U_{Diff}}\right)^{m_S}} & \text{при} \quad U \le f_S U_{Diff} \\ \dfrac{1-f_S(1+m_S)+\dfrac{m_S U}{U_{Diff}}}{(1-f_S)^{(1+m_S)}} & \text{при} \quad U > f_S U_{Diff} \end{cases} \tag{2.37}$$

При этом $f_S \approx 0{,}4...0{,}7$. Изменение C_S в соответствии с выражениями (2.36) и (2.37) при m_S =1/2 и m_S = 1/3 показано на рис. 2.32.

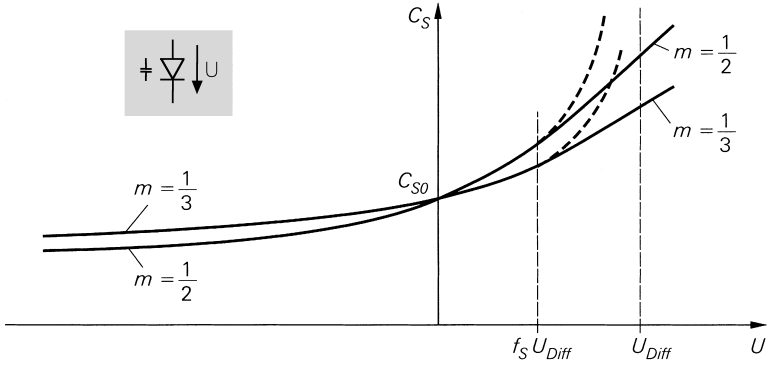


Рис. 2.32. Изменение барьерной емкости C_S при m_S = 1/2 и m_S = 1/3 согласно (2.36) (пунктир) и (2.37)

Барьерные емкости биполярных транзисторов. В соответствии с количеством p-n переходов у дискретных транзисторов имеется две барьерные емкости, а у интегральных – три:

- барьерная емкость эмиттерного перехода $C_{S,E}$ ($U_{B'E'}$) с параметрами $C_{S0,E}$, $m_{S,E}$ и $U_{Diff,E}$;
- барьерная емкость коллекторного перехода $C_{S,C}$ с параметрами $C_{S0,C}$, $m_{S,C}$ и $U_{Diff,C}$; она складывается из внутренней барьерной емкости $C_{S,Ci}$ активной зоны и внешней барьерной емкости $C_{S,Ce}$ вблизи контактов. $C_{S,Ci}$ влияет на внутреннюю базу B', а $C_{S,Ce}$ – на внешнюю B; параметр x_{CSC} указывает долю $C_{S,C}$, действующую во внутренней базе:

$$C_{S,Ci}\,(U_{B'C'}) = x_{CSC} C_{S,C}\,(U_{B'C'}) \tag{2.38}$$

$$C_{S,Ce}\,(U_{BC'}) = (1 - x_{CSC})\,C_{S,C}\,(U_{BC'}); \tag{2.39};$$

- у дискретных транзисторов обычно $C_{S,Ce} < C_{S,Ci}$, то есть $x_{CSC} \approx 0{,}5...1$; у интегральных транзисторов $x_{CSC} < 0{,}5$;

- у интегральных транзисторов имеется еще барьерная емкость диода-подложки $C_{S,S}$ с параметрами $C_{S0,S}$, $m_{S,S}$ и $U_{Diff,S}$; в случае вертикальных n-p-n транзисторов она связана с внутренним коллектором C', то есть $C_{S,S} = C_{S,S}(U_{SC'})$, а у горизонтальных p-n-p транзисторов с внутренней базой B', то есть $C_{S,S} = C_{S,S}(U_{SB'})$.

Расширение модели. На рис. 2.33 показана версия статической модели n-p-n транзистора, расширенная путем включения в нее барьерных емкостей $C_{S,E}$, $C_{S,Ci}$, $C_{S,CE}$ и $C_{S,S}$; там же представлены диффузионные емкости $C_{D,N}$ и $C_{D,I}$, описываемые в следующем разделе.

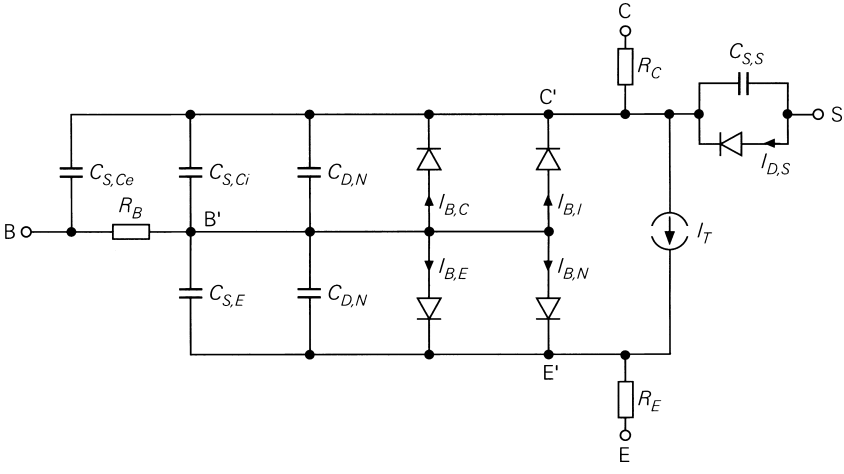


Рис. 2.33. Полная модель Гуммеля–Пуна для n-p-n транзистора

Диффузионные емкости

В p-n переходе накапливается диффузионный заряд Q_D, в первом приближении пропорциональный идеальному току через этот переход. У транзистора диффузионным зарядом эмиттерного перехода является $Q_{D,N}$, а зарядом коллекторного перехода – $Q_{D,I}$; оба они относятся к соответствующей доле тока переноса I_T согласно (2.26), то есть к $B_N I_{B,N}$ или $B_I I_{B,I}$ [2.5]:

$$Q_{D,N} = \tau_N B_N I_{B,N} = \tau_N I_S \left(e^{\frac{U_{B'E'}}{U_T}} - 1 \right),$$

$$Q_{D,I} = \tau_I B_I I_{B,I} = \tau_I I_S \left(e^{\frac{U_{B'C'}}{U_T}} - 1 \right).$$

Параметры τ_N и τ_I называются *временами переноса заряда через барьер*. Дифференцируя, находим диффузионные емкости $C_{D,N}$ и $C_{D,I}$ [2.5]:

$$C_{D,N}(U_{B'E'}) = \frac{dQ_{D,N}}{dU_{B'E'}} = \frac{\tau_N I_S}{U_T} e^{\frac{U_{B'E'}}{U_T}}, \qquad (2.40)$$

$$C_{D,I}(U_{B'C'}) = \frac{dQ_{D,I}}{dU_{B'C'}} = \frac{\tau_I I_S}{U_T} e^{\frac{U_{B'C'}}{U_T}}. \qquad (2.41)$$

На рис. 2.33 представлена модель с емкостями $C_{D,N}$ и $C_{D,I}$.

Нормальный режим. Диффузионные емкости $C_{D,N}$ и $C_{D,I}$ включены параллельно барьерным емкостям $C_{S,E}$ и $C_{S,Ci}$ (см. рис. 2.33). В нормальном режиме коллекторная диффузионная емкость $C_{D,I}$ ничтожна в силу того, что $U_{B'C'} < 0$, и ею можно пренебречь по сравнению с коллекторной барьерной емкостью $C_{S,Ci}$; поэтому $C_{D,I}$ описывается постоянной времени перехода $\tau_I = \tau_{0,I}$. При слабых токах эмиттерная диффузионная емкость $C_{D,N}$ меньше эмиттерной барьерной емкости $C_{S,E}$, а при сильных – превосходит ее. Таким образом, в случае сильных токов для правильного воспроизведения динамических свойств транзистора нужна более строгая модель для τ_N.

Зависимость времени переноса заряда через базу от тока. При больших токах происходит ускоренный рост диффузионного заряда вследствие эффекта сильного тока. В этом диапазоне время переноса заряда через базу τ_N не остается постоянным, а увеличивается вслед за током. Сказывается также эффект Эрли, влияющий на эффективную толщину области базы и накопление заряда. Однако ранее рассмотренные параметры $I_{K,N}$ для эффекта сильного тока и $U_{A,N}$ для эффекта Эрли не позволяют удовлетворительно описывать поведение транзистора, поэтому принято пользоваться эмпирическим уравнением [2.6]:

$$\tau_N = \tau_{0,N}\left(1 + x_{\tau,N}(3x^2 - 2x^3)2^{\frac{U_{B'C'}}{U_{\tau,N}}}\right)$$

при

$$x = \frac{B_N I_{B,N}}{B_N I_{B,N} + I_{\tau,N}} = \frac{I_S\left(e^{\frac{U_{B'E'}}{U_T}} - 1\right)}{I_S\left(e^{\frac{U_{B'E'}}{U_T}} - 1\right) + I_{\tau,N}}. \qquad (2.42)$$

Здесь фигурируют новые параметры модели: идеальное время переноса заряда через базу $\tau_{0,N}$, коэффициент для времени переноса заряда через базу $x_{\tau,N}$, ток в изломе характеристики для времени переноса заряда через базу $I_{\tau,N}$ и напряжение для времени переноса заряда через базу $U_{\tau,N}$. Коэффициент $x_{\tau,N}$ показывает, каков максимальный рост τ_N при $U_{B'C'} = 0$:

$$\lim_{I_{B,N} \to \infty} \tau_N \Big|_{U_{B'C'}=0} = \tau_{0,N}(1 + x_{\tau,N}).$$

При $B_N I_{B,N} = I_{\tau,N}$ достигается половина максимально возможного прироста:

$$\tau_N \big|_{B_N I_{B,N} = I_{\tau,N}, U_{B'C'}=0} = \tau_{0,N}\left(1 + \frac{x_{\tau,N}}{2}\right).$$

Если из $U_{B'C'}$ вычесть напряжение $U_{\tau,N}$, прирост окажется вдвое меньшим; при $U_{B'C'} = -nU_{\tau,N}$ прирост снизится в 2^n раз. Названные зависимости поясняются графиками на рис. 2.34, где показаны изменения $\tau_N/\tau_{0,N}$ при $x_{\tau,N} = 40$ и $U_{\tau,N} = 10$ В.

В результате нарастания τ_N при сильных токах снижается граничная частота и скорость переключения транзистора (см. раздел 2.3.3).

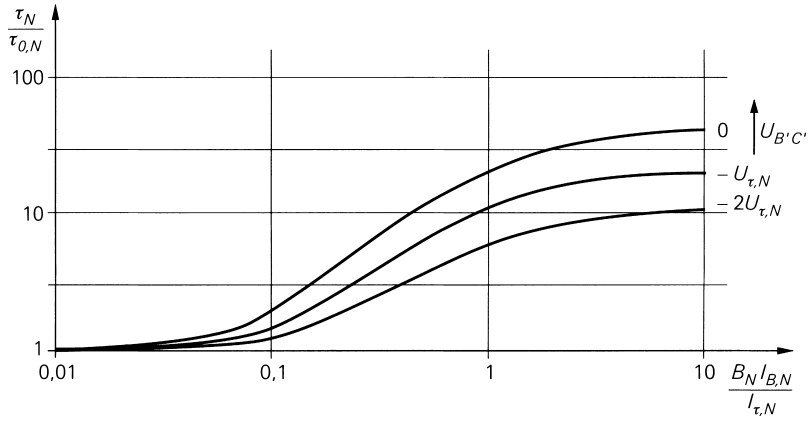


Рис. 2.34. Изменение $\tau_N/\tau_{0,N}$ при $x_{t,N} = 40$ и $U_{t,N} = 10$ В

Модель Гуммеля–Пуна

Полная модель для n-p-n транзистора представлена на рис. 2.33. Ее называют моделью Гуммеля–Пуна и применяют при компьютерном моделировании электронных схем. В табл. 2.1 приведена сводка величин и уравнений этой модели, а ее параметры перечислены в табл. 2.2 вместе с параметрами, принятыми в программе PSpice для моделирования схем. Их обозначения (за исключением объемных сопротивлений базы) совпадают, если произвести следующие замены: U → V, N → F, I → R и S → J.

Таблица 2.1. Переменные модели Гуммеля–Пуна

Параметр	Обозначение	Уравнение
$I_{B,N}$	Идеальный ток базы эмиттерного диода	(2.24)
$I_{B,I}$	Идеальный ток базы коллекторного диода	(2.25)
$I_{B,E}$	Ток утечки базы эмиттерного диода	(2.27)
$I_{B,C}$	Ток утечки базы коллекторного диода	(2.28)
I_T	Ток переноса через переход коллектор–эмиттер	(2.29), (2.30)
$I_{D,S}$	Ток диода-подложки	(2.34)
R_B	Объемное сопротивление базы	(2.35)
R_C	Объемное сопротивление коллектора	
R_E	Объемное сопротивление эмиттера	
$C_{S,E}$	Барьерная емкость эмиттерного диода	(2.37)
$C_{S,Ci}$	Внутренняя барьерная емкость коллекторного диода	(2.37), (2.38)
$C_{S,Ce}$	Внешняя барьерная емкость коллекторного диода	(2.37), (2.39)
$C_{S,S}$	Барьерная емкость диода-подложки	(2.37)
$C_{D,N}$	Диффузионная емкость эмиттерного диода	(2.40), (2.42)
$C_{D,I}$	Диффузионная емкость коллекторного диода	(2.41)

Таблица 2.2. Параметры модели Гуммеля–Пуна

Параметр	PSpice	Наименование
Статические характеристики		
I_S	IS	Ток насыщения
$I_{S,S}$	ISS	Обратный ток насыщения диода-подложки
B_N	BF	Идеальное усиление по току в нормальном режиме
B_I	BR	Идеальное усиление по току в инверсном режиме
$I_{S,E}$	ISE	Обратный ток насыщения утечки эмиттерного диода
n_E	NE	Коэффициент эмиссии эмиттерного диода
$I_{S,C}$	ISC	Обратный ток насыщения утечки коллекторного диода
n_C	NC	Коэффициент эмиссии коллекторного диода
$I_{K,N}$	IKF	Ток излома при сильной инжекции в нормальном режиме
$I_{K,I}$	IKR	Ток излома при сильной инжекции в инверсном режиме
$U_{A,N}$	VAF	Напряжение Эрли в нормальном режиме
$U_{A,I}$	VAR	Напряжение Эрли в инверсном режиме
R_{Be}	RBM	Внешнее объемное сопротивление базы
R_{Bi}	–	Внутреннее объемное сопротивление базы ($R_{Bi} = RB - RBM$)
–	RB	Объемное сопротивление базы ($RB = R_{Be} + R_{Bi}$)
R_C	RC	Объемное сопротивление коллектора
R_E	RE	Объемное сопротивление эмиттера
Динамические характеристики		
$C_{S0,E}$	CJE	Начальная емкость эмиттерного диода
$U_{Diff,E}$	VJE	Диффузионное напряжение эмиттерного диода
$m_{S,E}$	MJE	Емкостный коэффициент эмиттерного диода
$C_{S0,C}$	CJC	Начальная емкость коллекторного диода
$U_{Diff,C}$	VJC	Диффузионное напряжение коллекторного диода
$m_{S,C}$	MJC	Емкостный коэффициент коллекторного диода
x_{CSC}	XCJC	Распределение емкости коллекторного диода
$C_{S0,S}$	CJS	Начальная емкость диода-подложки
$U_{Diff,S}$	VJS	Диффузионный потенциал диода-подложки
$m_{S,S}$	MJS	Емкостный коэффициент диода-подложки
f_S	FC	Коэффициент изменения емкостей
$\tau_{0,N}$	TF	Идеальное время переноса заряда через базу в нормальном режиме
$x_{\tau,N}$	XTF	Коэффициент времени переноса заряда через базу в нормальном режиме
$U_{\tau,N}$	VTF	Потенциал времени переноса заряда через базу в нормальном режиме
$I_{\tau,N}$	ITF	Ток времени переноса заряда через базу в нормальном режиме
$\tau_{0,I}$	TR	Время переноса заряда через базу в инверсном режиме
Тепловые характеристики		
$x_{T,I}$	XTI	Температурный коэффициент обратных токов (2.20)
$x_{T,B}$	XTB	Температурный коэффициент усиления по току (2.22)

В табл. 2.3 показаны параметры ряда транзисторов, заимствованные из библиотеки схемных элементов программы PSpice и относящиеся только к нормальному режиму. За исключением транзистора BFR92P объемные сопротивления базы приведены в целом; их внутренние составляющие, зависящие от тока, не указываются, поэтому на высоких частотах возникают некоторые неопределенности. Более строгие данные имеются в разделе 2.3.4.

Таблица 2.3. Параметры некоторых дискретных транзисторов

Параметр	PSpice	BC547B	BC557B	BUV47	BFR92P	Размерность
I_S	IS	7	1	974	0,12	фА
B_N	BF	375	307	95	95	
B_I	BR	l	6,5	20,9	10,7	
$I_{S,E}$	ISE	68	10,7	2570	130	фА
n_E	NE	1,58	1,76	1,2	1,9	
$I_{K,N}$	IKF	0,082	0,092	15,7	0,46	А
$U_{A,N}$	VAF	63	52	100	30	В
R_{Be} [7]	RBM	10	10	0,1	6,2	Ом
R_{Bi} [7]	–	0	0	0	7,8	Ом
– [7]	RB	10	10	0,1	15	Ом
R_C	RC	1	1,1	0,035	0,14	Ом
$C_{S0,E}$	CJE	11,5	30	1093	0,01	пФ
$U_{Diff,E}$	VJE	0,5	0,5	0,5	0,71	В
$m_{S,E}$	MJE	0,672	0,333	0,333	0,347	
$C_{S0,C}$	CJC	5,25	9,8	364	0,946	пФ
$U_{Diff,C}$	VJC	0,57	0,49	0,5	0,85	В
$m_{S,C}$	MJC	0,315	0,332	0,333	0,401	
x_{CSC}	XCJC	1	1	1	0,13	
f_S	FC	0,5	0,5	0,5	0,5	
$\tau_{0,N}$	TF	0,41	0,612	21,5	0,027	нс
$x_{\tau,N}$	XTF	40	26	205	0,38	
$U_{\tau,N}$	VTF	10	10	10	0,33	В
$I_{\tau,N}$	ITF	1,49	1,37	100	0,004	А
$\tau_{0,I}$	TR	10	10	988	1,27	нс
$x_{T,I}$	XTI	3	3	3	3	
$x_{T,B}$	XTB	1,5	1,5	1,5	1,5	

BC547B: маломощный n-p-n транзистор
BC557B: маломощный p-n-p транзистор
BUV47: мощный n-p-n транзистор
BFR92P: высокочастотный n-p-n транзистор

Отсутствующие параметры обрабатываются программой PSpice по-разному:

- присваиваются стандартные значения:

$$I_S = 10^{-16}\ \text{А},\ B_N = 100,\ B_I = 1,\ n_E = 1{,}5,\ n_C = 2,\ x_{T,I} = 3,\ f_S = 0{,}5,$$
$$U_{Diff,E} = U_{Diff,C} = U_{Diff,S} = 0{,}75\ \text{В},\ m_{S,E} = m_{S,C} = 0{,}333,\ x_{CSC} = 1;$$

- присваиваются нулевые значения:

$$I_{S,S},\ I_{S,E},\ I_{S,C},\ R_B,\ R_C,\ R_E,\ C_{S0,E},\ C_{S0,C},\ C_{S0,S},\ m_{S,S},\ t_{0,N},\ x_{tN},\ I_{t,N},\ t_{0,I},\ x_{T,B};$$

- присваиваются бесконечно большие значения:

$$I_{K,N},\ I_{K,I},\ U_{A,N},\ U_{A,I},\ U_{t,N}.$$

Нулевые и бесконечно большие значения присваиваются параметрам немоделируемых эффектов [2.6].

В программе PSpice применена расширенная версия модели Гуммеля–Пуна, позволяющая моделировать другие эффекты (см. [2.6]), однако они здесь не рассматриваются.

2.3.3 Модель транзистора для режима малых сигналов

Линейную малосигнальную модель получают из нелинейной модели Гуммеля–Пуна путем линеаризации в рабочей точке. На практике ее выбирают так, чтобы транзистор работал в нормальном режиме; поэтому обсуждаемая здесь модель режима малых сигналов применима только к нормальному режиму. Данную модель допустимо приспособить и для других режимов, однако они имеют второстепенное значение.

Статическая модель режима малых сигналов описывает характеристики данного режима на низких частотах, поэтому ее также называют *низкочастотной эквивалентной схемой транзистора для режима малых сигналов*. Динамическая модель режима малых сигналов дополнительно определяет динамические характеристики режима и используется в расчетах частотных зависимостей параметров электронных схем; ее называют также *высокочатотной эквивалентной схемой транзистора для режима малых сигналов*.

Статическая модель транзистора для режима малых сигналов

Линеаризация и параметры транзистора для режима малых сигналов в модели Гуммеля–Пуна. Строгую модель транзистора для режима малых сигналов получают путем линеаризации модели Гуммеля–Пуна. Статическая модель Гуммеля–Пуна для нормального режима, приведенная на рис. 2.35а, получается из модели, показанной на рис. 2.33, если отбросить емкости и пренебречь обратными токами ($I_{B,I} = I_{B,C} = I_{D,S} = 0$). Нелинейные величины $I_B = I_{B,N}(U_{B'E'}) + I_{B,E}(U_{B'E'})$ и $I_C = I_T(U_{B'E'}, U_{C'E'})$ линеаризуются в рабочей точке A:

$$S = \left.\frac{\partial I_C}{\partial U_{B'E'}}\right|_A = \frac{I_{C,A}}{U_T}\left(1 - \frac{U_T}{q_B}\left.\frac{\partial q_B}{\partial U_{B'E'}}\right|_A\right),$$

$$\frac{1}{r_{BE}} = \left.\frac{\partial I_B}{\partial U_{B'E'}}\right|_A = \frac{I_S}{B_N U_T} e^{\frac{U_{B'E',A}}{U_T}} + \frac{I_{S,E}}{n_E U_T} e^{\frac{U_{B'E',A}}{n_E U_T}},$$

$$\frac{1}{r_{CE}} = \left.\frac{\partial I_C}{\partial U_{C'E'}}\right|_A = \frac{I_{C,A}}{U_{A,N} + U_{C'E',A} - U_{B'E',A}\left(1 + \frac{U_{A,N}}{U_{A,I}}\right)}.$$

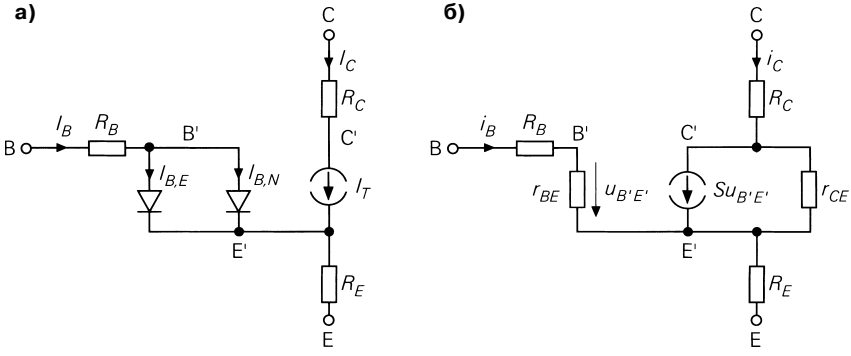


Рис. 2.35. Построение статической модели транзистора для режима малых сигналов путем линеаризации статической модели Гуммеля–Пуна: а – до линеаризации; б – после линеаризации

Приближения для параметров транзистора в режиме малых сигналов. Параметры режима малых сигналов S, r_{BE} и r_{CE} определяют только при компьютерном проектировании с помощью вышеприведенных уравнений; в практических целях пользуются следующими приближениями или иными зависимостями:

$$S = \left.\frac{\partial I_C}{\partial U_{B'E'}}\right|_A \approx \frac{I_{C,A}}{U_T}\frac{I_{K,N} + I_{C,A}}{I_{K,N} + 2I_{C,A}} \overset{I_{C,A} \ll I_{K,N}}{\approx} \frac{I_{C,A}}{U_T},$$

$$r_{BE} = \left.\frac{\partial U_{B'E'}}{\partial I_B}\right|_A = \left.\frac{\partial U_{B'E'}}{\partial I_C}\right|_A \left.\frac{\partial I_C}{\partial I_B}\right|_A = \frac{\beta}{S},$$

$$r_{CE} = \left.\frac{\partial U_{C'E'}}{\partial I_C}\right|_A \approx \frac{U_{A,N} + U_{C'E',A}}{I_{C,A}} \overset{U_{C'E',A} \ll U_{A,N}}{\approx} \frac{U_{A,N}}{I_{C,A}}.$$

Приближения для r_{BE} и r_{CE} соответствуют уравнениям (2.12) и (2.13) из раздела 2.1.4. Для определения r_{BE} необходимо знать усиление по току в режиме малых сигналов β или присвоить ему какое-то реальное значение.

Уравнение для крутизны S получают путем приближенной оценки полного выражения; в отличие от (2.11), сюда добавлен член, описывающий эффект сильного

тока. Он вызывает относительное уменьшение S при больших токах коллектора: на 2/3 при $I_{C,A} = I_{K,N}$ и на половину значения $I_{C,A}/U_T$ при $I_{C,A} \to \infty$. Чтобы уменьшение оказалось не более 10%, необходимо выбрать $I_{C,A} < I_{K,N}/8$.

Низкочастотная эквивалентная схема транзистора для режима малых сигналов. Полученная таким образом статическая модель режима малых сигналов представлена на рис. 2.35б. Почти во всех практических расчетах пренебрегают объемными сопротивлениями R_B, R_C и R_E и получают эквивалентную схему транзистора для режима малых сигналов, уже рассмотренную в разделе 2.1.4 и вновь представленную на рис. 2.36а.

Если пренебречь еще и эффектом Эрли ($r_{CE} \to \infty$), наряду с упрощенной эквивалентной схемой на рис. 2.36а можно будет воспользоваться альтернативной схемой на 2.36б; при этом выполняется равенство

$$r_E = \frac{1}{S + \dfrac{1}{r_{BE}}} \approx \frac{1}{S}; \alpha = \frac{\beta}{1+\beta} = r_E.$$

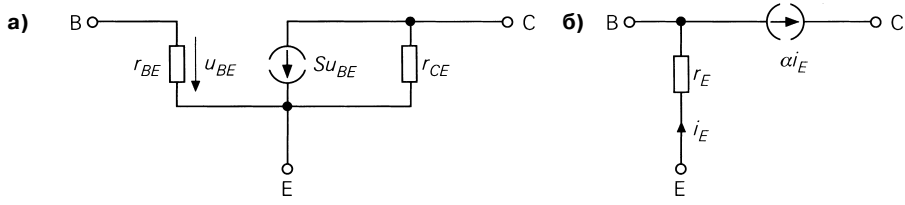


Рис. 2.36. Упрощенная статическая модель режима малых сигналов: а – после пренебрежения объемными сопротивлениями; б – альтернативное представление после пренебрежения эффектом Эрли ($r_{CE} \to \infty$)

Альтернативная схема получается путем линеаризации упрощенной модели Эберса–Молла (см. рис. 2.25а). Она рассматривается здесь только ради полноты изложения, поскольку ее преимущества сказываются лишь в исключительных случаях, а пренебрежение эффектом Эрли нередко приводит к неудовлетворительным результатам. Иногда в литературе встречаются варианты с дополнительным сопротивлением r_C между базой и коллектором. Оно появляется при линеаризации диода коллектор–база, который в этом случае учитывается моделью Эберса–Молла, и вовсе не предназначено, как часто думают, для моделирования эффекта Эрли. Иными словами, такие варианты не эквивалентны упрощенной модели на рис. 2.36а.

Динамическая модель транзистора для режима малых сигналов

Полная модель. Добавив барьерную и диффузионную емкости к статической модели режима малых сигналов (см. рис. 2.35б), получим динамическую модель транзистора для этого режима (рис. 2.37). С учетом результатов раздела 2.3.2 можно записать:

$$C_E = C_{S,E}(U_{B'E',A}) + C_{D,N}(U_{B'E',A}),$$

$$C_{Ci} = C_{S,Ci}(U_{B'C',A}) + C_{D,I}(U_{B'C',A}) \approx C_{S,Ci}(U_{B'C',A}),$$

$$C_{Ce} = C_{S,Ce}\,(U_{BC',A}),$$

$$C_S = C_{S,S}\,(U_{SC',A}).$$

Эмиттерная емкость C_E складывается из эмиттерной барьерной емкости $C_{S,E}$ и диффузионной емкости $C_{D,N}$ для нормального режима. Внутренняя коллекторная емкость C_{Ci} соответствует внутренней коллекторной барьерной емкости; параллельная ей диффузионная емкость $C_{D,I}$ пренебрежимо мала в силу того, что $U_{BC} < 0$. Внешняя коллекторная емкость C_{Ce} и емкость подложки C_S равны соответствующим барьерным емкостям; последняя имеет место только в случае интегральных транзисторов.

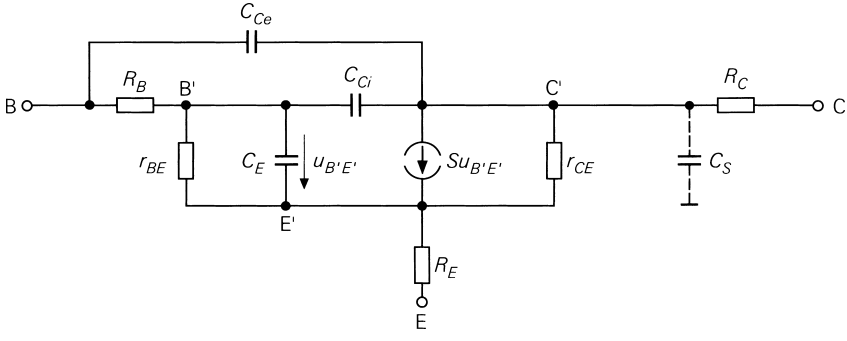


Рис. 2.37. Динамическая модель транзистора для режима малых сигналов

Упрощенная модель. При практических расчетах объемные сопротивления R_E и R_C обычно игнорируют, но объемным сопротивлением R_B пренебрегают лишь в исключительных случаях, так как оно влияет на динамические характеристики. Кроме того, к единственной внутренней коллекторной емкости C_C сводят внутреннюю и внешнюю коллекторные емкости; они включаются как внешние емкости только у интегральных транзисторов с преимущественно внешней составляющей. Таким образом, получается упрощенная динамическая модель транзистора для режима малых сигналов (рис. 2.38), которая и будет использоваться при дальнейших расчетах. Практическое определение емкостей C_E и C_C представлено в следующем разделе.

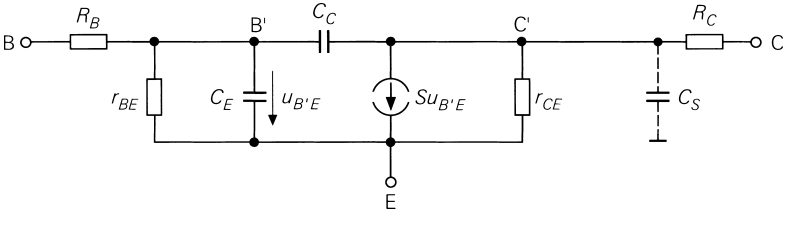


Рис. 2.38. Упрощенная динамическая модель транзистора для режима малых сигналов

Граничные частоты в режиме малых сигналов

Модель транзистора для режима малых сигналов, показанная на рис. 2.38, позволяет рассчитывать частотную зависимость усиления по току α и β в режиме малых сигналов и полную междуэлектродную проводимость $y_{21,e}$; получаемые при этом граничные частоты f_α, f_β и f_{Y21e} и f_T служат мерой широкополосности и скорости переключения транзистора.

Частотная зависимость усиления по току β в режиме малых сигналов. Отношение токов i_C и i_B, подвергнутых преобразованию Лапласа в режиме малых сигналов для схемы с общим эмиттером при работе в нормальном режиме с постоянным напряжением $U_{CE} = U_{CE,A}$, называется *коэффициентом усиления по току в режиме малых сигналов* β и обозначается как $\underline{\beta}\,(s)$:

$$\underline{\beta}(s) = \frac{\underline{i}_C}{\underline{i}_B} = \frac{L(i_C)}{L(i_B)}.$$

Путем подстановки $s = j\omega$ в $\underline{\beta}\,(s)$ получаем частотную зависимость $\underline{\beta}\,(j\omega)$, а затем находим модуль частотной зависимости усиления $|\underline{\beta}\,(j\omega)|$.

Чтобы найти $\underline{\beta}\,(s)$, к базе подключают источник тока i_B, удовлетворяющий режиму малых сигналов и определяют i_C. Соответствующая эквивалентная схема показана на рис. 2.39; коллектор заземлен поскольку $u_{CE} = U_{CE} - U_{CE,A} = 0$. Исходя из узловых уравнений

$$\underline{i}_B = \left(\frac{1}{r_{BE}} + s(C_E + C_C)\right)\underline{u}_{B'E},\ \ \underline{i}_C = \left(S - sC_C\right)\underline{u}_{B'E}$$

при $\beta_0 = Sr_{BE}$ получаем

$$\underline{\beta}(s) = \frac{r_{BE}\left(S - sC_C\right)}{1 + sr_{BE}\left(C_E + C_C\right)} \approx \frac{\beta_0}{1 + sr_{BE}\left(C_E + C_C\right)}.$$

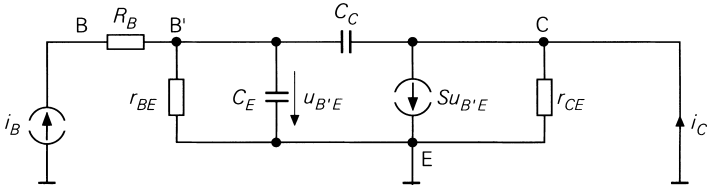


Рис. 2.39. Эквивалентная схема транзистора в режиме малых сигналов для расчета $\underline{\beta}\,(s)$

Статическое усиление по току в режиме малых сигналов в схеме с общим эмиттером, которое до сих пор обозначалось символом β, обозначено здесь как β_0, чтобы отличать его от результата обратного преобразования Лапласа $\beta = L^{-1}\{\underline{\beta}\,(s)\}$; индекс 0 соответствует нулевой частоте, то есть $\beta_0 = |\underline{\beta}\,(j0)|$. Передаточная функция характеризуется единственным полюсом и одним нулем, причем последним можно пренебречь благодаря малой постоянной времени $C_C S^{-1}$. На рис. 2.40 представлен модуль частотной зависимости усиления $|\underline{\beta}\,(j\omega)|$ при $\beta_0 = 100$ с учетом нуля; на граничной частоте по усилению β

$$\omega_\beta = 2\pi f_\beta \approx \frac{1}{r_{BE}(C_E + C_C)}, \qquad (2.43)$$

$|\underline{\beta}\,(j\omega_\beta)|$ на 3 дБ меньше β_0 [2.7].

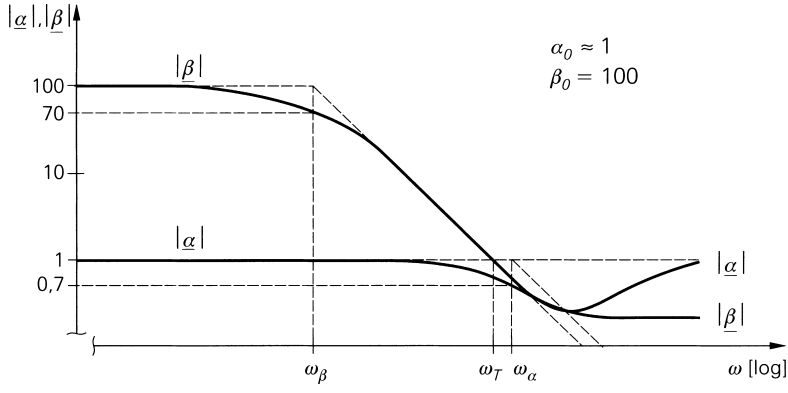


Рис. 2.40. Частотная зависимость модулей |α (*j*ω)| и |β (*j*ω)|

Граничная частота f_T. Частота, при которой |β (*j*ω)| убывает до 1, называется граничной частотой f_T и находится по формуле [2.7]:

$$\omega_T = 2\pi f_T = \beta_0\omega_\beta \approx \frac{S}{C_E + C_C}. \qquad (2.44)$$

В модели транзистора для режима малого сигнала и при расчетах β (*s*) использовались приближения, из-за чего пропускаемая частота транзистора, вычисленная по соотношению (2.44), не совпадает с реальной. Реальную частоту получают путем экстраполяции нисходящей ветви |β (*j*ω)|, соответствующей ФНЧ первого порядка, и называют *экстраполированной граничной частотой*. В спецификациях транзисторов приводится именно экстраполированная пропускаемая частота, которая зависит от рабочей точки. Вне диапазона сильных токов выполняются соотношения:

$$S = \frac{I_{C,A}}{U_T}, C_E = \frac{\tau_N I_{C,A}}{U_T} + C_{S,E}, C_C = C_{S,C}.$$

Отсюда следует [2.7]:

$$\omega_T \approx \frac{1}{\tau_N + \frac{I_{C,A}}{U_T}\left(C_{S,E} + C_{S,C}\right)}.$$

Зависимость граничной частоты f_T от тока коллектора $I_{C,A}$ характеризуется тремя участками (рис. 2.41):

- при малом токе коллектора

$$\omega_T \approx \frac{I_{C,A}}{U_T\left(C_{S,E} + C_{S,C}\right)} \sim I_{C,A} \text{ при } I_{C,A} < \frac{U_T}{\tau_{0,N}}\left(C_{S,E} + C_{S,C}\right),$$

в этом диапазоне f_T приблизительно пропорциональна току $I_{C,A}$;

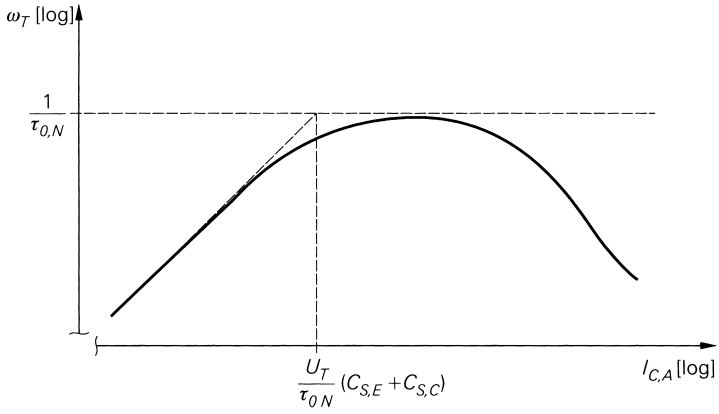


Рис. 2.41. Зависимость граничной частоты ω_T от тока коллектора $I_{C,A}$

- при среднем токе коллектора ниже области сильных токов получаем

$$\omega_T \approx \frac{1}{\tau_N} \approx \frac{1}{\tau_{0,N}} \quad \text{при} \quad \frac{U_T}{\tau_{0,N}}\left(C_{S,E}+C_{S,C}\right) < I_{C,A} << I_{\tau,N}.$$

  Здесь f_T достигает максимума и лишь слабо зависит от $I_{C,A}$;
- в области сильных токов также справедливо $\omega_T \approx 1/\tau_N$, однако там τ_N растет в соответствии с (2.42), так что f_T убывает с увеличением $I_{C,A}$.

Частотная характеристика усиления по току α в режиме малых сигналов. Отношение токов i_C и i_B, подвергнутых преобразованию Лапласа и отвечающих режиму малых сигналов в схеме с общей базой при работе в нормальном режиме с постоянным напряжением $U_{BE} = U_{BC,A}$, называется *коэффициентом усиления по току α для режима малых сигналов* и обозначается как $\underline{\alpha}(s)$. Чтобы найти $\underline{\alpha}(s)$, к эмиттеру подключают малосигнальный источник тока i_E и определяют i_C при заземленных базе и коллекторе (последний заземлен поскольку $u_{BC} = U_{BC} - U_{BC,A} = 0$). Статическое усиление по току режима малых сигналов в схеме с общей базой, которое до сих пор обозначалось символом α, представлено здесь как α_0, чтобы отличать его от результата обратного преобразования Лапласа $\alpha = L^{-1}\{\underline{\alpha}(s)\}$; индекс 0 означает при этом нулевую частоту, то есть $\alpha_0 = |\underline{\alpha}(j0)|$. При $r_{CE} \to \infty$ и $\alpha_0 = Sr_E$ находим:

$$\underline{\alpha}(s) = -\frac{\underline{i}_C}{\underline{i}_E} = \alpha_0 \frac{1 + s\frac{R_B C_C}{\alpha_0} + s^2 \frac{r_E C_E R_B C_C}{\alpha_0}}{\left(1+sr_E C_E\right)\left(1+sR_B C_C\right)}.$$

Передаточная функция характеризуется двумя полюсами и двумя нулями; модуль частотной зависимости усиления $|\underline{\alpha}(j\omega)|$ представлен на рис. 2.40 [2.8]. Обычно $R_B C_C << r_E C_E$, что позволяет воспользоваться приближением

$$\underline{\alpha}(s) \approx \frac{\alpha_0}{1+sr_E C_E};$$

отсюда следует, что граничная частота коэффициента усиления равна α

$$\omega_\alpha = 2\pi f_\alpha \approx \frac{1}{r_E C_E}. \qquad (2.45)$$

Частотная характеристика полной межэлектродной проводимости $y_{21,e}$. Если на схеме рис. 2.39 заменить источник малого тока i_B источником малого напряжения u_{BE} и найти преобразование Лапласа отношения i_C к U_{BE}, получим функцию передачи полной межэлектродной проводимости $y_{21,e}$

$$\underline{y}_{21,e}(s) = \frac{\underline{i}_C}{\underline{u}_{BE}} = \frac{S - sC_C}{1 + \dfrac{R_B}{r_{BE}} + sR_B(C_E + C_C)} \approx \frac{S}{1 + sR_B(C_E + C_C)}$$

с граничной частотой усиления по току:

$$\omega_{Y21e} = 2\pi f_{Y21e} \approx \frac{1}{R_B(C_E + C_C)}. \qquad (2.46)$$

Граничная частота усиления по току определяется рабочей точкой, однако выявить ее зависимость от $I_{C,A}$ нелегко, поскольку здесь присутствует также зависимость рабочей точки от R_B. Обычно наблюдается рост этой частоты с ростом тока коллектора $I_{C,A}$.

Соотношение и роль граничных частот. Сравнение граничных частот приводит к следующему соотношению:

$$f_\beta < f_{y21e} < f_T \le f_a.$$

Управление транзистором в схеме с общим эмиттером посредством источника тока или источника с внутренним сопротивлением $R_i >> r_{BE}$ называют *управлением по току*. В таком случае граничная частота схемы не превышает граничной частоты f_b. При управлении транзистором посредством источника напряжения или источника с внутренним сопротивлением $R_i << r_{BE}$ говорят об *управлении по напряжению*. В этом случае граничная частота схемы верхним пределом имеет граничную частоту усиления по току f_{y21e}. Следовательно, при управлении по напряжению полоса частот схемы характеризуется несколько большей шириной (см. раздел 2.4.1); в равной степени данный вывод применим и к схеме с общим коллектором (см. раздел 2.4.2).

Наибольшая ширина полосы частот свойственна схеме с общей базой; как правило, здесь $R_i > r_E$, так что присутствует управление по току, а ширина полосы схемы обусловлена граничной частотой f_a (см. раздел 2.4.3).

Выбор рабочей точки. Ширина полосы частот схемы зависит также от рабочей точки транзистора. Наибольшая ширина полосы схем с общим эмиттером и управлением по току и схем с общей базой наблюдается при выборе тока коллектора $I_{C,A}$ таким, чтобы граничная частота f_T была максимальной. В случае схемы с общим эмиттером и управлением по напряжению ситуация усложняется; хотя граничная частота усиления по току f_{y21e} убывает с ростом $I_{C,A}$, при том же усилении коллекторная цепь может оказаться низкоомной и ширина полосы усилителя возрастет (см. раздел 2.4.1).

Определение емкостей в режиме малых сигналов. В спецификациях транзисторов указываются граничная частота f_T и выходная емкость схемы с общей базой C_{obo} (output, grounded base, open emitter), которой соответствует емкость перехода коллектор–база. Применяя соотношение (2.44), по этим данным найдем:

$$C_C \approx C_{obo},$$
$$C_E \approx \frac{S}{\omega_T} - C_{obo}.$$

Сводка параметров для режима малых сигналов

Выбрав ток коллектора в рабочей точке $I_{C,A}$ и располагая данными из спецификации, можно воспользоваться сведениями из табл. 2.4, чтобы рассчитать параметры модели транзистора для режима малых сигналов (см. рис. 2.38).

Таблица 2.4. Параметры транзистора для режима малых сигналов (в скобках приведены вспомогательные величины)

Параметр	Обозначение	Определение
S	Крутизна	$S = \frac{I_{C,A}}{U_T}$ при $U_T \approx 26$ мВ, $T = 300$ К
(β)	Усиление по току в режиме малых сигналов	Прямо или косвенно по спецификации с использованием $\beta \approx B$ или путем разумного выбора ($\beta \approx 50...500$)
r_{BE}	Входное сопротивление в режиме малых сигналов	$r_{BE} = \frac{\beta}{S}$
R_B	Объемное сопротивление базы	Разумный выбор ($R_B \approx 10...1000$ Ом) или по оптимальному коэффициенту шума согласно (2.58)
(U_A)	Напряжение Эрли	По наклону характеристики в семействе характеристик (рис. 2.5) или разумный выбор ($U_A \approx 30...150$ В)
r_{CE}	Выходное сопротивление в режиме малых сигналов	$r_{CE} = \frac{U_A}{I_{C,A}}$
(f_T)	Граничная частота	По спецификации
C_C	Коллекторная емкость	По спецификации (например, по C_{obo})
C_E	Эмиттерная емкость	$C_E = \frac{S}{2\pi f_T} - C_C$

2.3.4 Шумы

В резисторах и на p-n переходах возникают напряжения и токи шумов. В первом случае они обусловлены тепловым движением носителей зарядов, а во втором – флуктуациями электрического тока при прохождении дискретных носителей зарядов.

Спектральная плотность шумов

Шумы представляют собой стохастический процесс, поэтому здесь неприменимы привычные понятия тока и напряжения. Напряжение шумов u_r описывается плотностью напряжения шумов $|\underline{u}_r(f)|^2$, а ток шумов i_r характеризуется плотностью тока шумов $|\underline{i}_r(f)|^2$. Плотности шумов позволяют определять спектральное распределение эффективных значений u_{reff} и i_{reff}, где вместо односторонней частоты f, соответствующей $0 < f < \infty$, выступает двусторонняя круговая частота w или jw при $-\infty < w < \infty$. Имеет место $|\underline{u}_r(f)|^2 = 4\pi\,|\underline{u}_r(jw)|^2$; множитель 4π появляется за счет множителя 2π, так как $w = 2\pi f$, и множителя 2 для перехода к односторонней частотной переменной:

$$\left|\underline{u}_r(f)\right|^2 = \frac{d\left(u_{reff}^2\right)}{df},$$

$$\left|\underline{i}_r(f)\right|^2 = \frac{d\left(i_{reff}^2\right)}{df}.$$

Эффективные значения находят по плотности шумов путем интегрирования [2.9]:

$$u_{reff} = \sqrt{\int_0^\infty \left|\underline{u}_r(f)\right|^2 df},$$

$$i_{reff} = \sqrt{\int_0^\infty \left|\underline{i}_r(f)\right|^2 df}.$$

Если плотность шумового сигнала постоянна (не зависит от частоты), такой шум называют *белым*. Шумовой сигнал бывает белым только в определенном интервале частот; ради конечности интеграла такой шум при $f \to \infty$ должен стремиться к нулю.

Изменение спектральной плотности шумов в схемах. Если в точке e приложено шумовое напряжение $u_{r,e}$ с плотностью шумов $|\underline{u}_{r,e}(f)|^2$, то с помощью передаточной функции

$$\underline{H}(s) = \frac{\underline{u}_{r,a}(s)}{\underline{u}_{r,e}(s)}$$

можно рассчитать напряжение шумов $u_{r,a}$ с плотностью шумового напряжения $|\underline{u}_{r,a}(f)|^2$, возникающее в точке a [2.9]:

$$\left|\underline{u}_{r,a}(f)\right|^2 = \left|\underline{H}(j2\pi f)\right|^2 \left|\underline{u}_{r,e}(f)\right|^2.$$

В случае нескольких некоррелированных (то есть действующих независимо один от другого) источников шума плотности шумов в каждой точке суммируются. Если, например, имеется один источник шума с плотностью $|\underline{u}_r\ (f)|^2$, а другой – с плотностью $|\underline{i}_r\ (f)|^2$, то в точке a при

$$H_a(s)=\frac{\underline{u}_{r,a}(s)}{\underline{u}_r(s)} \text{ и } \underline{Z}_a(s)=\frac{\underline{u}_{r,a}(s)}{\underline{i}_r(s)}$$

получим:

$$\left|\underline{u}_{r,a}(f)\right|^2=\left|\underline{H}_a(j2\pi f)\right|^2\left|\underline{u}_r(f)\right|^2+\left|\underline{Z}_a(j2\pi f)\right|^2\left|\ \underline{i}_r(f)\right|^2.$$

Шумы резистора. Резистор R генерирует напряжение шумов $u_{R,r}$ с плотностью шумового напряжения [2.9]:

$$|u_{R,r}|(f)|^2 = 4kTR,$$

где k = 1,38×10^{-23} ВАс/К – постоянная Больцмана и T – температура резистора в кельвинах. Такой шум называется *тепловым*, поскольку он обусловлен тепловым движением носителей зарядов; плотность шумового напряжения здесь пропорциональна температуре. При R = 1 Ом и T = 300 К плотность шумов $|\underline{u}_{R,r}\ (f)|^2 \approx$ $\approx$ 1,66×10^{-20} В^{2}Гц$^{-1}$ или $|\underline{u}_{R,r}\ (f)| \approx$ 0,13 нВГц$^{-1/2}$.

Моделирование шумов с помощью источника шумового напряжения показано на рис. 2.42а; двойная стрелка символизирует шумовую природу источника. Плотность напряжения шумов постоянна, следовательно, шум белый, и при вычислении эффективное значение получается равным ∞.

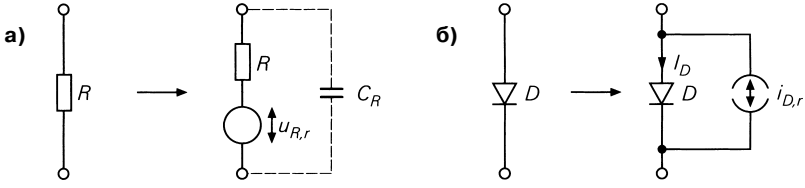


Рис. 2.42. Моделирование шумов посредством источников шума: а – резистор; б – p-n переход

Однако такой результат неверен, так как при $f \to \infty$ необходимо учитывать паразитную емкость C_R сопротивления (см. рис. 2.42а). Для напряжения шумов $\underline{u}'_{R,r}$ на зажимах резистора при

$$\underline{u}'_{R,r}(s)=\frac{\underline{u}_{R,r}(s)}{1+sRC_R}$$

выводим выражение

$$\left|\underline{u}'_{R,r}(f)\right|^2=\frac{|\underline{u}_{R,r}(f)|^2}{1+(2\pi fRC_R)^2}.$$

Теперь при интегрировании получается эффективное напряжение шумов [2.10]:

$$u'_{R,reff}=\sqrt{\frac{kT}{C_R}}.$$

Шумы p-n перехода. p-n переход, то есть идеальный диод, генерирует шумовой ток $i_{D,r}$ с плотностью шумового тока [2.9]:

$$|\underline{i}_{D,r}(f)|^2 = 2qI_D,$$

где $q = 1{,}602\times10^{-19}$ Ас – заряд электрона. Плотность шумового тока пропорциональна току I_D через p-n переход. Такой шум называют *дробовым*. При $I_D = 1$ мА плотность шума $|\underline{i}_{D,r}(f)|^2 \approx 3{,}2\times10^{-22}$ А^{2}Гц$^{-1}$ или $|\underline{i}_{D,r}(f)| \approx 18$ пАГц$^{-1/2}$.

Моделирование шумов с помощью источника шумового тока приведено на рис. 2.42б; здесь также двойная стрелка символизирует шумовую природу источника. Как и в случае резистора, шум является белым; относительно эффективных значений справедливы ранее сделанные замечания, в силу которых необходимо учитывать емкость p-n перехода при $f \to \infty$.

Фликкер-шум. Этот шум наблюдается у резисторов и p-n переходов и отличается тем, что его плотность обратно пропорциональна частоте.

Обычно у резисторов фликкер-шум пренебрежимо мал, а для p-n перехода его плотность описывается выражением

$$|\underline{i}_{D,r(1/f)}(f)|^2 = \frac{k_{(1/f)}I_D^{\gamma(1/f)}}{f}$$

с экспериментально полученными константами $k_{(1/f)}$ и $g_{(1/f)} \approx 1...2$ [2.10].

Расчет эффективного значения шумов приводит к результату, равному ∞, если при интегрировании в качестве нижней частотной границы используется $f = 0$. Однако фактически наблюдение любого процесса занимает конечный отрезок времени, так что обратная величина этого отрезка служит нижней границей частотного интервала. В технике измерений составляющую сигнала на частотах, меньших указанной обратной величины, называют уже не шумом, а *дрейфом*.

Источники шумов биполярного транзистора

Биполярному транзистору в рабочей точке, характеризуемой токами $I_{B,A}$ и $I_{C,A,}$ присущи три источника шумов [2.10]:

- тепловые шумы объемного сопротивления базы с плотностью $|\underline{u}_{RB,r}(f)|^2 = 4kTR_B$, тепловыми шумами остальных объемных сопротивлений обычно можно пренебречь;
- дробовый шум тока базы

$$|\underline{i}_{B,r}(f)|^2 = 2qI_{B,A} + \frac{k_{(1/f)}I_{B,A}^{\gamma(1/f)}}{f};$$

- дробовый шум тока коллектора

$$|\underline{i}_{C,r}(f)|^2 = 2qI_{C,A} + \frac{k_{(1/f)}I_{C,A}^{\gamma(1/f)}}{f}.$$

В верхней части рис. 2.43 представлена модель транзистора для режима малых сигналов с источниками шумового напряжения $u_{RB,r}$ и шумовых токов $i_{B,r}$ и $i_{C,r}$.

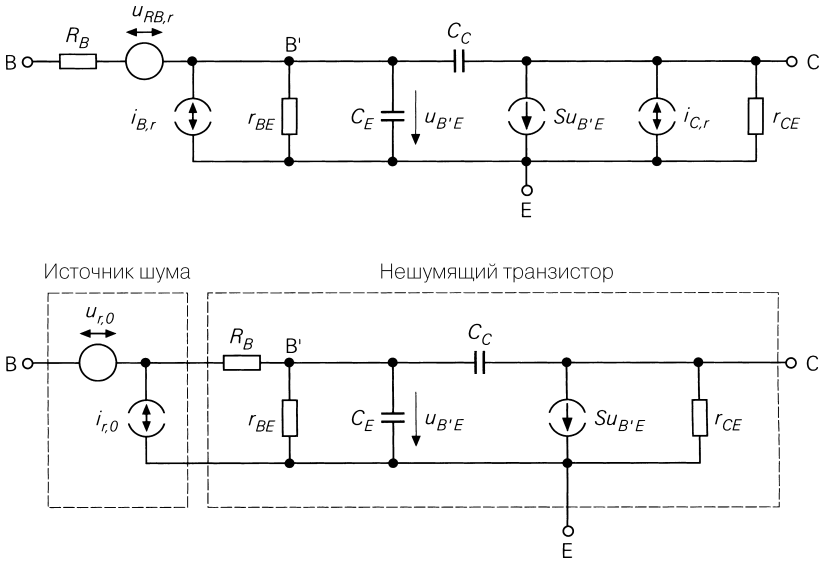


Рис. 2.43. Модель биполярного транзистора для малосигнального режима

В дробовом шуме на низких частотах преобладает фликкер-шум, на средних и высоких – составляющие белого шума. Частоту, на которой эти составляющие равновелики, называют *граничной частотой* $f_{g(1/f)}$ *токового шума*:

$$f_{g(1/f)} = \frac{k_{(1/f)} I_{C,A}^{(\gamma_{(1/f)}-1)} \gamma_{(1/f)=1}}{2q} = \frac{k_{(1/f)}}{2q}.$$

При $\gamma_{(1/f)} = 1$ эта граничная частота f зависит от выбора рабочей точки. У малошумящих транзисторов $\gamma_{(1/f)} \approx 1{,}2$, и $f_{g(1/f)}$ повышается с ростом тока в рабочей точке. Типичные значения граничной частоты $f_{g(1/f)}$ лежат в диапазоне 10 Гц...10 кГц.

Эквивалентные источники шумов

Ради упрощения вычислений источники шумов в схемах пересчитываются к переходу эмиттер–база так, как это показано в нижней части рис. 2.43 на модели транзистора для режима малых сигналов. Изначальные источники шумов представлены эквивалентными источниками шумового напряжения $u_{r,0}$ и шумового тока $i_{r,0}$, тогда как собственно транзистор оказывается свободным от шумов. Справедливы следующие соотношения:

$$|\underline{u}_{r,0}(f)|^2 = |\underline{u}_{RB,r}(f)|^2 + R_B^2 |\underline{i}_{B,r}(f)|^2 + \frac{|\underline{i}_{C,r}(f)|^2}{|\underline{y}_{21,e}(j2\pi f)|^2},$$

$$|\underline{i}_{r,0}(f)|^2 = |\underline{i}_{B,r}(f)|^2 + \frac{|\underline{i}_{C,r}(f)|^2}{|\underline{\beta}(j2\pi f)|^2}.$$

При $\beta/S = r_{BE} > R_B$, $B \approx \beta >> 1$ и $\gamma_{(1/f)} = 1$ получаем [2.10]:

$$\left|\underline{u}_{r,0}(f)\right|^2 = 2qI_{C,A}\left(\left(\frac{1}{S^2}+\frac{R_B^2}{\beta}\right)\left(1+\frac{f_{g(1/f)}}{f}\right)+R_B^2\left(\frac{f}{f_T}\right)^2\right)+4kTR_B, \qquad (2.47)$$

$$\left|\underline{i}_{r,0}(f)\right|^2 = 2qI_{C,A}\left(\frac{1}{\beta}\left(1+\frac{f_{g(1/f)}}{f}\right)+\left(\frac{f}{f_T}\right)^2\right). \qquad (2.48)$$

В диапазоне частот $f_{g(1/f)} < f < f_T\beta^{-1/2}$ эквивалентные плотности шумов постоянны, то есть шум является белым; при $S = I_{C,A}/U_T$ находим:

$$\left|\underline{u}_{r,0}(f)\right|^2 = \frac{2kTU_T}{I_{C,A}} + 4kTR_B + \frac{2qR_B^2I_{C,A}}{\beta}, \qquad (2.49)$$

$$\left|\underline{i}_{r,0}(f)\right|^2 = \frac{2qI_{C,A}}{\beta}. \qquad (2.50)$$

При $f < f_{g(1/f)}$ и $f > f_T\,\beta^{-1/2}$ плотность шумов растет. У маломощных малошумящих транзисторов $f_{g(1/f)} \approx 100$ Гц и $f_T\beta^{-1/2} \approx 10$ МГц.

Влияние рабочей точки. Зависимость эквивалентной плотности шумов от тока в рабочей точке $I_{C,A}$ для диапазона $f_{g(1/f)} < f < f_T\beta^{-1/2}$ представлена на рис. 2.44. Плотность шумов тока $\left|\underline{i}_{r,0}(f)\right|^2$ при β = const пропорциональна $I_{C,A}$. Эта зависимость показана на рисунке в виде штриховой асимптоты. При слабых и сильных токах коллектора реальная зависимость идет над асимптотой вследствие уменьшения β. В изменениях плотности шумов напряжения $\left|\underline{u}_{r,0}(f)\right|^2$ выделяют три участка:

$$\left|\underline{u}_{r,0}(f)\right|^2 \approx \begin{cases} \dfrac{2kTU_T}{I_{C,A}} & \text{при} \quad I_{C,A} < \dfrac{U_T}{2R_B} = I_1 \\ 4kTR_B & \text{при} \quad \dfrac{U_T}{2R_B} < I_{C,A} < \dfrac{2\beta U_T}{R_B} \\ \dfrac{2qR_B^2I_{C,A}}{\beta} & \text{при} \quad I_{C,A} > \dfrac{2\beta U_T}{R_B} = I_2 \end{cases}$$

На рис. 2.44 эти зависимости представлены тремя штриховыми асимптотами при β = const. В случае сильных токов коллектора реальная зависимость проходит над асимптотой вследствие уменьшения β; приведенные асимптоты вычислены для $\beta = 100$ (штриховая линия), а реальные учитывают зависимость β от рабочей точки, и $\beta_{макс} = 100$.

Эквивалентный источник шума и коэффициент шума

Эквивалентная схема (рис. 2.45) с условным изображением транзистора в условном виде соответствует ситуации, когда генератор сигналов, управляющий транзистором, создает напряжение сигнала u_g и напряжение шумов $u_{r,g}$. Источник шума генератора

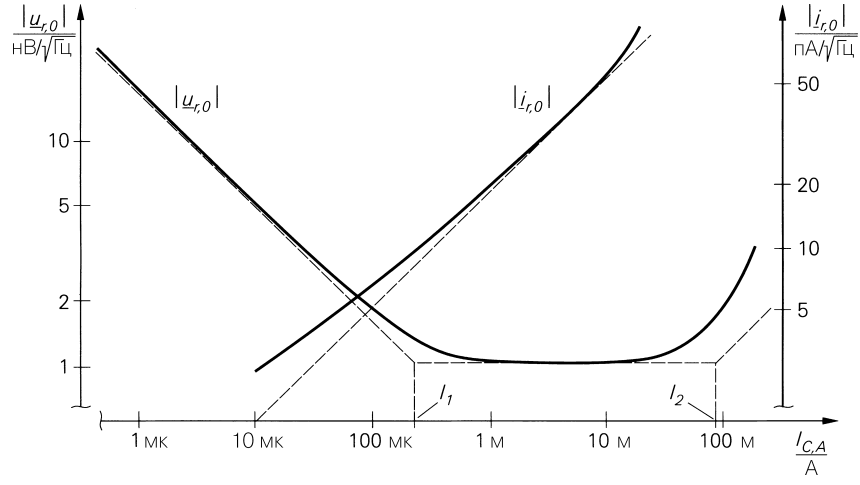


Рис. 2.44. Влияние рабочей точки на эквивалентную плотность шумов при R_B = 60 Ом

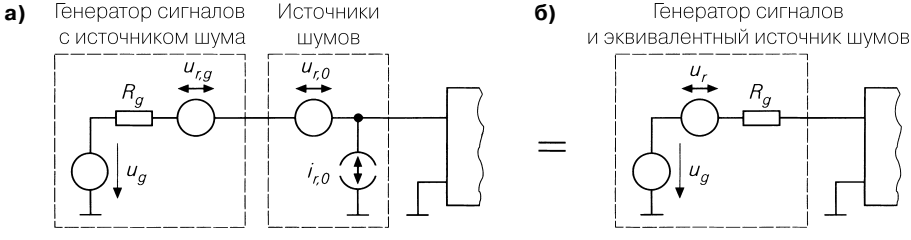


Рис. 2.45. Работа с генератором сигналов: а – с источником шума генератора сигналов и эквивалентным источником шума транзистора; б – с эквивалентным источником шумов

сигналов можно сложить с эквивалентным источником шумов транзистора, чтобы получить эквивалентный источник шума u_r (рис. 2.45б); в этом случае:

$$|\underline{u}_r(f)|^2 = |\underline{u}_{r,g}(f)|^2 + |\underline{u}_{r,0}(f)|^2 + R_g^2 |\underline{i}_{r,0}(f)|^2 . \qquad (2.51)$$

Полагая, что шум транзистора порождается в генераторе сигналов, вводят понятие *спектрального коэффициента шума* [2.10], равного отношению плотности шумов эквивалентного источника к плотности шумов генератора сигналов:

$$F(f) = \frac{|\underline{u}_r(f)|^2}{|\underline{u}_{r,g}(f)|^2} = 1 + \frac{|\underline{u}_{r,0}(f)|^2 + R_g^2 |\underline{i}_{r,0}(f)|^2}{|\underline{u}_{r,g}(f)|^2}. \qquad (2.52)$$

Средний коэффициент шума F показывает, насколько понизится отношение сигнал/шум SNR (signal-to-noise-ratio) при прохождении сигнала через транзисторный усилитель в частотном диапазоне $f_U < f < f_0$. Здесь отношение сигнал/шум

соответствует отношению мощностей полезного сигнала и шумов. Поскольку мощность сигнала пропорциональна квадрату эффективного значения напряжения или тока, для отношения сигнал/шум генератора сигналов имеем:

$$SNR_g = \frac{u_{geff}^2}{u_{r,geff}^2} = \frac{u_{geff}^2}{\int_{f_U}^{f_0} |\underline{u}_{r,g}(f)|^2 \, df}.$$

Наличие транзистора приводит к повышению плотности шумов на величину спектрального коэффициента шума $F(f)$, и отношение сигнал/шум становится равным

$$SNR = \frac{u_{geff}^2}{\int_{f_U}^{f_0} |\underline{u}_r(f)|^2 \, df} = \frac{u_{geff}^2}{\int_{f_U}^{f_0} F(f)\,|\underline{u}_{r,g}(f)|^2 \, df}.$$

Для среднего коэффициента шумов имеем [2.9]:

$$F = \frac{SNR_g}{SNR} = \frac{\int_{f_U}^{f_0} F(f)\,|\underline{u}_{r,g}(f)|^2 \, df}{\int_{f_U}^{f_0} |\underline{u}_{r,g}(f)|^2 \, df}.$$

Если принять, что шум генератора сигналов обусловлен тепловыми шумами его внутреннего сопротивления R_g, то есть $|u_{r,g}(f)|^2 = 4kTR_g$, то это выражение можно вынести за знак интеграла и найти

$$F = \frac{1}{f_0 - f_U} \int_{f_U}^{f_0} F(f) df.$$

В описанном случае получаем средний коэффициент шума F путем усреднения спектрального коэффициента шумов $F(f)$. В данном частотном диапазоне $F(f)$ обычно постоянен; тогда выполняется равенство $F = F(f)$, и коэффициент шума можно обозначить как F.

Коэффициент шума биполярного транзистора

Спектральный коэффициент шумов $F(f)$ биполярного транзистора находят, подставляя в (2.52) эквивалентные плотности шумов $|\underline{u}_{r,0}(f)|^2$ согласно (2.47) и $|\underline{i}_{r,0}(f)|^2$ согласно (2.48). Численный пример изменений $F(f)$ показан на рис. 2.46. При $f < f_1 < f_{g(1/f)}$ преобладает фликкер-шум, и $F(f)$ меняется обратно пропорционально частоте. При $f > f_2 > f_T\beta^{-1/2}$ величина $F(f)$ пропорциональна f^2.

Подставив (2.49) и (2.50) в (2.52), получаем коэффициент шума для $f_{g(1/f)} < f < f_T\beta^{-1/2}$; в этом частотном диапазоне все плотности шумов постоянны, то есть не зависят от частоты:

$$F = F(f) = 1 + \frac{1}{R_g}\left(R_B + \frac{U_T}{2I_{C,A}} + \frac{R_B^2 I_{C,A}}{2\beta U_T}\right) + \frac{I_{C,A} R_g}{2\beta U_T}. \qquad (2.53)$$

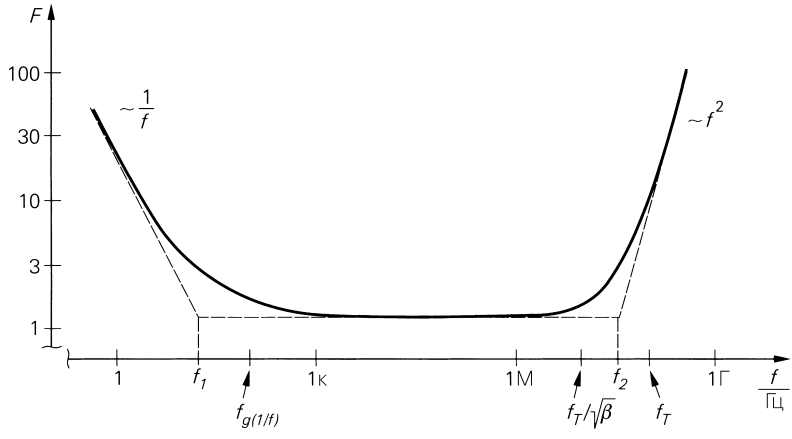


Рис. 2.46. Изменение спектрального коэффициента шума $F(f)$ биполярного транзистора при $I_{C,A}$ = 1 мА, β = 100, R_B = 60 Ом, R_g = 1 кОм, $f_{g(1/f)}$ = 100 Гц и f_T = 100 МГц

Вместо коэффициента шума F часто пользуются логарифмическим коэффициентом шумов $F_{dB} = 10\ lg\ F$. На рис. 2.47 показаны зависимости F_{dB} маломощного транзистора от тока рабочей точки $I_{C,A}$ при различных внутренних сопротивлениях R_g генератора сигналов. Эти зависимости для частот, превышающих граничную частоту $f_{g(1/f)}$ избыточного токового шума, представлены на рис. 2.47а. Здесь справедливо выражение (2.53), то есть логарифмический коэффициент шума не зависит от частоты. Те же зависимости для частот ниже $f_{g(1/f)}$ показаны на рис. 2.47б. В этом случае F_{dB} изменяется, будучи жестко связанным с частотой.

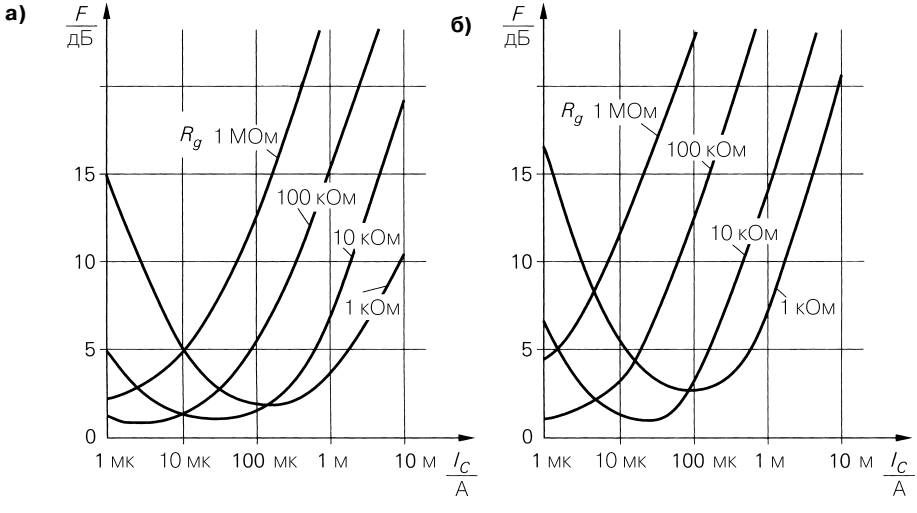


Рис. 2.47. Коэффициент шума маломощного транзистора: а – при $f_{g(1/f)} < f = 100$ кГц $< f_T\beta^{-1/2}$; б – при $f = 1$ Гц $< f_{g(1/f)}$

Минимизация коэффициента шума. Как видно из рис. 2.47а, при определенных условиях коэффициент шума становится минимальным, и для указанных R_g по графикам можно определить значения оптимального тока рабочей точки $I_{C,Aopt}$. Рис. 2.48 облегчает данный процесс благодаря использованию кривых равных коэффициентов шума, построенных в логарифмическом масштабе на плоскости $I_{C,A}$–R_g. Из (2.53), пользуясь

$$\frac{\partial F}{\partial I_{C,A}} = 0,$$

находим оптимальный ток рабочей точки $I_{C,Aopt}$ при заданном R_g:

$$I_{C,Aopt} = \frac{U_T\sqrt{\beta}}{\sqrt{R_g^2 + R_B^2}} \approx \begin{cases} \dfrac{U_T\sqrt{\beta}}{R_B} & \text{при } R_g < R_B \\ \dfrac{U_T\sqrt{\beta}}{R_g} & \text{при } R_g > R_B \end{cases} \qquad (2.54)$$

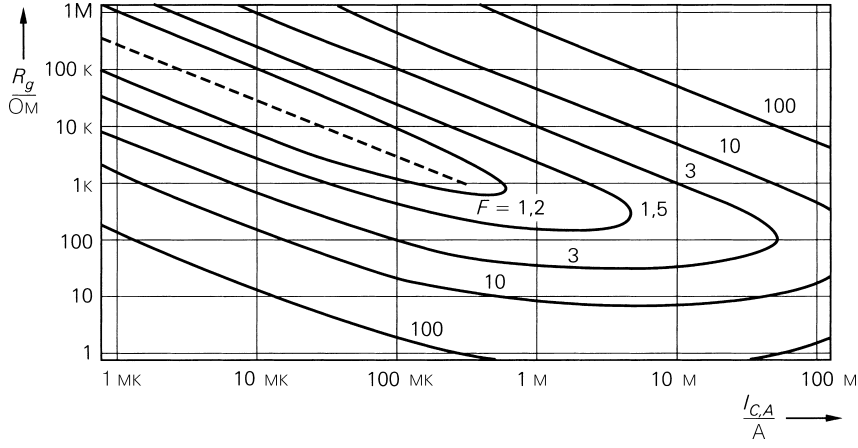


Рис. 2.48. Кривые равных коэффициентов шума на плоскости $I_{C,A}$–R_g при R_B = 60 Ом и β = 100

В случае генераторов сигналов с $R_g < R_B$ величина $I_{C,Aopt}$ определяется с учетом R_B, β и U_T и, следовательно, не зависит от R_g. При $R_B \approx 10...300$ Ом и $\beta \approx 100...400$ получаем $I_{C,Aopt} \approx 1...50$ мА. Однако на практике данная ситуация наблюдается редко. Если у генератора сигналов $R_g > R_B$, величина $I_{C,Aopt}$ обратно пропорциональна R_g, при работе с маломощными транзисторами можно пользоваться оценкой

$$I_{C,Aopt} \approx \frac{0{,}3\text{ В}}{R_g} \quad \text{при } R_g \geq 1\text{ кОм}, \qquad (2.55)$$

показанной штриховой линией на рис. 2.48.

Аналогично несложно найти оптимальное сопротивление источника R_{gopt} при заданном токе $I_{C,A}$:

$$R_{gopt} = \sqrt{R_B^2 + \frac{\beta\ U_T}{I_{C,A}}\left(\frac{U_T}{I_{C,A}} + 2R_B\right)}. \qquad (2.56)$$

Здесь различают три интервала:

$$R_{gopt} \approx \begin{cases} \dfrac{U_T\sqrt{\beta}}{I_{C,A}} & \text{при} \quad I_{C,A} < \dfrac{U_T}{2R_B} = I_1 \\ \sqrt{\dfrac{2\beta\ U_T R_B}{I_{C,A}}} & \text{при} \quad \dfrac{U_T}{2R_B} < I_{C,A} < \dfrac{2\beta\ U_T}{R_B} \\ R_B & \text{при} \quad I_{C,A} > \dfrac{2\beta U_T}{R_b} = I_2 \end{cases}$$

Эти участки обусловлены частотной зависимостью $|\underline{i}_{r,0}\ (f)|^2$ – см. рис. 2.44 – и потому имеют те же границы. Зависимость между $I_{C,A}$ и R_{gopt} показана на рис. 2.49, где представлены асимптотический ход при β = 100 (штриховая линия) и реальные изменения при β, зависящем от рабочей точки, и $\beta_{\max}$ = 100. При малом токе рабочей точки имеет место $R_{gopt} \sim (I_{C,A})^{-1}$, а при среднем – $R_{gopt} \sim (I_{C,A})^{-1/2}$.

Подставив в (2.53) оптимальный ток рабочей точки $I_{C,Aopt}$ согласно (2.54), найдем выражение для оптимального коэффициента шума:

$$F_{opt} = 1 + \frac{R_B}{R_g} + \frac{1}{\sqrt{\beta}}\sqrt{1 + \left(\frac{R_B}{R_g}\right)^2} \overset{R_g > R_B}{\approx} 1 + \frac{R_B}{R_g} + \frac{1}{\sqrt{\beta}}. \qquad (2.57)$$

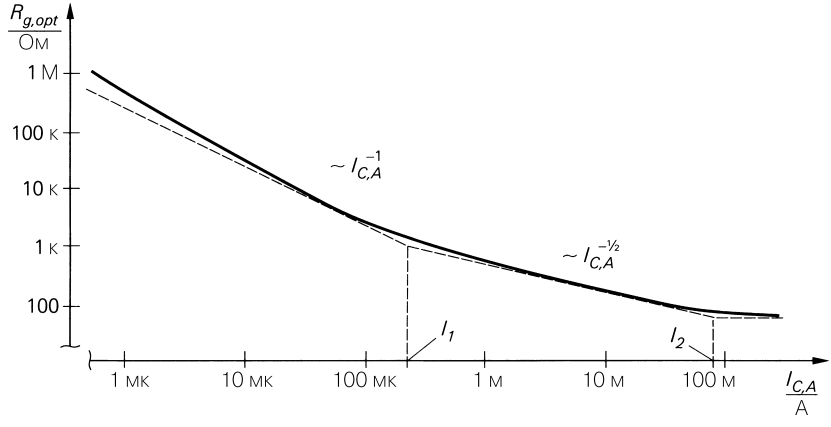


Рис. 2.49. Оптимальное внутреннее сопротивление генератора R_{gopt} в зависимости от рабочей точки транзистора при R_B = 60;

Отсюда ясно, что оптимальный коэффициент шума транзистора определяется объемным сопротивлением базы R_B и усилением по току β в режиме малых сигналов. В цепях с малым уровнем шумов необходимо применять транзисторы с низким объемным сопротивлением базы и высоким усилением по току в режиме малых сигналов; при большом внутреннем сопротивлении R_g важно иметь высокое усиление по току β, а при низком – малое объемное сопротивление базы R_B. Поскольку β зависит от параметров рабочей точки, абсолютный минимум F_{opt} достигается не при $R_g \to \infty$, как следует из (2.57), а при конечном значении $R_g \approx 100$ кОм...1 МОм и $I_{C,Aopt} \approx 1$ мкА.

Коэффициент шума в области избыточного фликкер-шума. Подставляя соотношения (2.47) и (2.48) в (2.52) при $f < f_{g(1/f)}$, получим:

$$F(f) = 1 + \frac{1}{R_g}\left(R_B + \frac{f_{g(1/f)}}{2f}\left(\frac{U_T}{I_{C,A}} + \frac{R_B^2 I_{C,A}}{\beta\ U_T}\right)\right) + \frac{I_{C,A} R_g f_{g(1/f)}}{2\beta\ U_T f}.$$

Следовательно, при $f \to 0$ коэффициент шума растет. Оптимальный ток рабочей точки $I_{C,Aopt}$ в области избыточного фликкер-шума также определяется выражением (2.54), то есть не зависит от частоты. Это значит, что оптимальный коэффициент шума достигается на любой частоте $f < f_T \beta^{-1/2}$ при заданном внутреннем сопротивлении R_g с $I_{C,Aopt}$ согласно (2.54).

Напротив, оптимальное внутреннее сопротивление $R_{gopt,(1/f)}$ при $I_{C,A}$ зависит от частоты:

$$R_{gopt,(1/f)} = \sqrt{R_B^2 + \frac{\beta\ U_T}{I_{C,A}}\left(\frac{U_T}{I_{C,A}} + \frac{2R_B f}{f_{g(1/f)}}\right)}.$$

Практическое значение $R_{gopt(1/f)}$ невелико, так как его частотная зависимость делает невозможной настройку в широкой полосе частот.

Для оптимального коэффициента шума находим:

$$F_{opt,(1/f)} = 1 + \frac{R_B}{R_g} + \frac{f_{g(1/f)}}{f\sqrt{\beta}}\sqrt{1 + \left(\frac{R_B}{R_g}\right)^2} \overset{R_g > R_B}{\approx} 1 + \frac{R_B}{R_g} + \frac{f_{g(1/f)}}{f\sqrt{\beta}}.$$

$F_{opt,(1/f)}$ растет при $f \to 0$; здесь особенно важно большое усиление по току β в режиме малых сигналов.

Коэффициент шума на высоких частотах. С учетом увеличения эквивалентной плотности шумов при $f > f_T\beta^{-1/2}$ получим для $f_{g(1/f)} < f < f_T$:

$$R_{gopt,HF} \approx \sqrt{R_B^2 + \frac{\dfrac{\beta\ U_T}{I_{C,A}}\left(\dfrac{U_T}{I_{C,A}} + 2R_B\right)}{1 + \beta\ \left(\dfrac{f}{f_T}\right)^2}},$$

$$F_{opt,HF} \approx 1 + \sqrt{\left(\frac{1}{\beta} + \frac{2R_B I_{C,A}}{\beta\ U_T} + \left(\frac{R_B I_{C,A}}{\beta\ U_T}\right)^2\right)\left(1 + \beta\left(\frac{f}{f_T}\right)^2\right)}.$$

Оптимальное сопротивление источника $R_{gopt,HF}$ убывает с ростом частоты при $f > f_T\beta^{-1/2}$. Поскольку высокочастотные цепи обычно являются узкополосными, задавать $R_{gopt,HF}$ бессмысленно из-за частотной зависимости. В таких цепях необходимо оптимизировать ток рабочей точки $I_{C,A}$ относительно усиления, поэтому он не может служить свободным параметром для минимизации коэффициента шума. Следовательно, $R_{gopt,HF}$ является здесь функцией $I_{C,A}$.

На очень высоких частотах источники шумов в транзисторе перестают быть взаимно независимыми и в выражениях для эквивалентных плотностей шумов появляются перекрестные члены, из-за чего определение оптимального внутреннего сопротивления генератора становится нереальным. В этом диапазоне вышеприведенные уравнения способны давать лишь приближенные оценки $R_{gopt,HF}$ и $F_{gopt,HF}$.

Советы по минимизации коэффициента шума. Для минимизации коэффициента шума следует учитывать ряд факторов:

- минимизация коэффициента шума не приводит к абсолютному исчезновению шума; скорее всего, как это прямо следует из определения коэффициента шума, меньше падает отношение сигнал/шум. Согласно (2.51), минимизация абсолютного шума, то есть наименьшая плотность шума $|\underline{u}_r(f)|^2$ эквивалентного источника, достигается при $R_g = 0$. Что именно следует минимизировать, зависит от конкретного приложения. Например, в схемах для передачи сигналов требуется снизить коэффициент шума для достижения оптимального отношения сигнал/шум на выходе; напротив, если схема не предназначена для передачи сигнала, а служит источником тока для установки рабочей точки, важно уменьшить абсолютное значение шума на выходе. Таким образом, коэффициент шума важен только для систем передачи сигналов;
- абсолютный минимум коэффициента шума достигается при высоком внутреннем сопротивлении R_g и малом токе рабочей точки $I_{C,A}$. Однако это положение справедливо только при условии $f < f_T\beta^{-1/2}$. При $I_{C,A} \approx 1$ мкА типовой маломощный транзистор с максимальной пропускаемой частотой 300 МГц и максимальным усилением по току в режиме малых сигналов 400 характеризуется предельными значениями $f_T \approx 200$ кГц и $\beta \approx 100$, так что указанное положение выполняется только при $f < 20$ кГц. Поэтому ток $I_{C,A}$ не может выбираться сколь угодно малым. Нижняя частотная граница определяется коэффициентом передачи схемы, который зависит от ширины полосы;
- в большинстве случаев приходится иметь дело с заданным внутренним сопротивлением R_g, а $I_{C,A}$ находить из (2.54) или оценивать по (2.55). Если значения, полученные этими способами, оказываются неудовлетворительными, в особо ответственных схемах можно применить трансформатор для преобразования внутреннего сопротивления (рис. 2.50). Такой способ удобен при низких внутренних сопротивлениях, когда оптимальный коэффициент шума по (2.57) сравнительно велик. Трансформатор позволяет преобразовать внутреннее сопротивление в более высокое значение n^2R_g, при котором возможен меньший оптимальный коэффициент шума. Наличие индуктивности трансформатора L_b в цепи приводит к появлению ФВЧ с граничной частотой $f_b = n^2Rg / (2\pi L_b)$; при этом f_b должна быть меньше минимальной частоты сигнала.

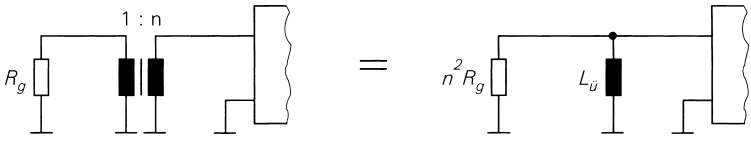


Рис. 2.50. Преобразование внутреннего сопротивления генератора сигналов с помощью трансформатора

Пример. Для транзистора с β = 100 и R_B = 60 Ом при внутреннем сопротивлении R_g = 50 Ом найдены $I_{C,Aopt}$ = 3,3 мА согласно (2.54) и F_{opt} = 2,36 = 3,7 дБ согласно (2.57). Принимая, что для обеспечения требуемой ширины полосы нужен минимальный ток рабочей точки $I_{C,A}$ = 1 мА, из (2.56) получаем R_{gopt} = 620 Ом. Воспользовавшись трансформатором с n = 4, можно получить внутреннее сопротивление n^2R_g = 800 Ом, приведя его в соответствие с R_{gopt}. При целочисленном значении n оптимум недостижим, поэтому коэффициент шума приходится определять по (2.53): F = 1,18 = 0,7 дБ. В приведенном примере отношение сигнал/шум улучшено на 3 дБ благодаря применению трансформатора;

- нельзя оптимизировать коэффициент шума путем подгонки R_g к R_{gopt} с помощью дополнительных резисторов, поскольку с ними связаны новые источники шумов, которые не учитывались при выводе выражения для коэффициента шума (2.52). К тому же дополнительные резисторы ухудшат коэффициент шума. Следовательно, согласование сопротивлений надо выполнять так, чтобы не возникали новые источники шума. Применение трансформатора для преобразования внутреннего сопротивления удовлетворяет этому требованию, если собственные шумы трансформатора пренебрежимо малы. В узкополосных устройствах высокочастотной аппаратуры согласование производится посредством LC-контуров или полосковых линий.

  Пример. Попробуем добиться согласования R_g = 50 Ом с R_{gopt} = 620 Ом с помощью последовательного резистора R = 570 Ом. В этом случае плотность шумов, согласно выражению (2.51) для эквивалентного источника шума, составит

$$|\underline{u}_r(f)|^2 = |\underline{u}_{r,g}(f)|^2 + |\underline{u}_{R,r}(f)|^2 + |\underline{u}_{r,0}(f)|^2 + R^2_{gopt}\,|\underline{i}_{r,0}(f)|^2$$

  и при $|\underline{u}_{r,g}(f)|^2 = 8{,}28\times10^{-19}$ В^2 Гц$^{-1}$, $|\underline{u}_{R,r}(f)|^2 = 9{,}44\times10^{-18}$ В^2 Гц$^{-1}$, $|\underline{u}_{r,0}(f)|^2 = 1{,}22\times$ $\times10^{-18}$ В^2 Гц$^{-1}$ согласно (2.49) и $|\underline{i}_{r,0}(f)|^2 = 3{,}2\times10^{-24}$ А^2 Гц$^{-1}$. Тогда из (2.50) получим:

$$F(f) = \frac{|\underline{u}_r(f)|^2}{|\underline{u}_{r,g}(f)|^2} = 15{,}36 = 11{,}9 \text{ дБ}.$$

  При подключении последовательного резистора коэффициент шума вырос на 8,2 дБ по сравнению со схемой без трансформатора и на 11,2 дБ – с трансформатором;
- при оптимизации коэффициента шума мы исходили из того, что шум генератора сигналов обусловлен тепловыми шумами внутреннего сопротивления, то

есть $|u_{r,g}(f)|^2 = 4kTR_g$. Вообще говоря, это не так. Однако оптимизация коэффициента шума путем частного дифференцирования выражения (2.52) не зависит от $|u_{r,g}(f)|^2$, так как константа 1 исчезает, а $|u_{r,g}(f)|^2$ служит только масштабирующим членом остающейся части выражения. Поэтому, хотя F_{opt} изменяется, соответствующие величины R_{opt} и $I_{C,Aopt}$ сохраняют свои значения.

Определение объемного сопротивления базы

Объемное сопротивление базы R_B можно найти по оптимальному коэффициенту шума F_{opt}, если из соотношения для F_{opt} вычислить R_B при $f < f_T\beta^{-1/2}$:

$$R_B \approx \frac{\beta}{I_{C,A}} \frac{U_T}{\left(\sqrt{1-\frac{1}{\beta}+\left(F_{opt}-1\right)^2}\right)-1}. \qquad (2.58)$$

Этот способ часто применяют на практике, так как прямое измерение R_B затруднительно. На примере высокочастотного транзистора типа BFR92P по F_{opt} = = 1,41 = 1,5 дБ при f = 10 МГц < $f_T\beta^{-1/2}$ = 300 МГц, $\beta \approx 100$ и $I_{C,A}$ = 5 мА находим $R_B \approx 40$ Ом.

2.4 Типовые схемы

Типовые схемы с биполярными транзисторами. Биполярный транзистор применяется в схемах трех типов: с общим эмиттером, с общим коллектором и с общей базой (рис. 2.51). Эти названия соответствуют тому выводу транзистора, который служит общей точкой входа и выхода схемы.

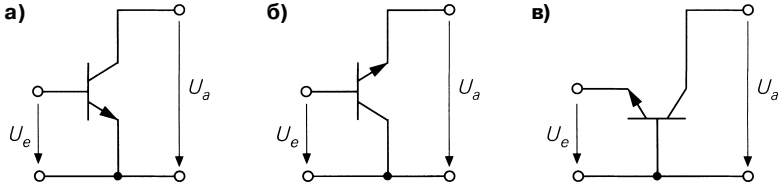


Рис. 2.51. Основные схемы включения биполярного транзистора: а – с общим эмиттером; б – с общим коллектором; в – с общей базой

Во многих схемах это соотношение выполняется не столь строго, и тогда применяется менее жесткий критерий: название соответствует выводу транзистора, служащему либо входом, либо выходом схемы.

Пример. На рис. 2.52 представлен трехкаскадный усилитель с отрицательной обратной связью. Первый каскад образован n-p-n транзистором T_1. Вывод базы служит входом каскада, на который через R_1 подается входное напряжение U_e, а через R_2 прикладывается выходное напряжение отрицательной обратной связи U_a; коллектор транзистора образует выход каскада; таким образом, T_1 используется в схеме с общим эмиттером. Отличие от схемы, соответствующей строгому критерию, в том, что, вопреки названию, общей точкой входа и выхода схемы служит

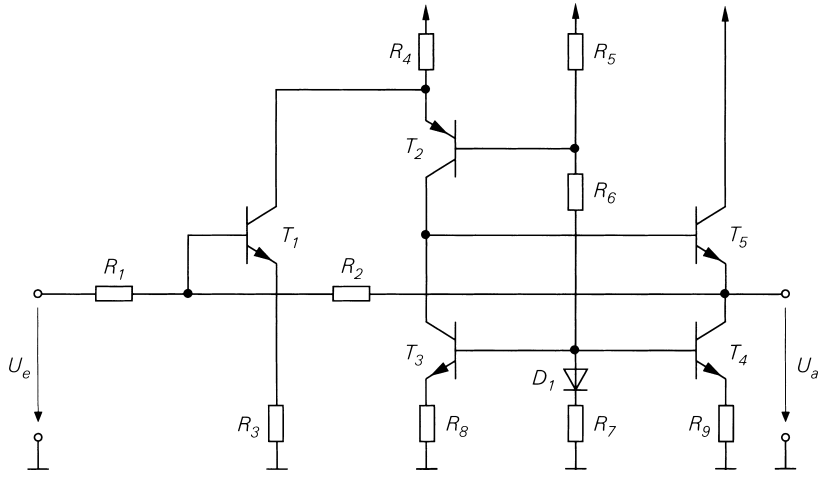


Рис. 2.52. Пример типовых схем биполярного транзистора

не эмиттер, а общий контакт (земля). Выход первого каскада подключен к входу второго, собранного на p-n-p транзисторе T_2. Здесь эмиттер служит входом, а коллектор – выходом, поэтому считается, что транзистор T_2 включен по схеме с общей базой. И в этом случае база не является общей точкой каскада. Третья ступень состоит из транзистора T_5 с базой в качестве входа и эмиттером в качестве выхода каскада и одновременно выхода всей схемы; следовательно, T_5 функционирует в схеме с общим коллектором. Транзисторы T_3 и T_4 служат источниками тока и служат для установки тока рабочей точки транзисторов T_2 и T_5.

Типовые схемы с несколькими транзисторами. Существует множество схем с двумя и более транзисторами, встречающиеся настолько часто, что их также можно причислить к типовым. Таковы, например, дифференциальный усилитель и токовое зеркало, о которых говорится в разделе 4.1. Особое место в этом ряду принадлежит схеме Дарлингтона, где два транзистора включаются так, что ведут себя как единый транзистор (см. раздел 2.4.4)

Полярность. Во всех схемах предпочитают применять n-p-n транзисторы, обладающие более приемлемыми электрическими свойствами, что особенно важно для интегральных схем. В принципе в любой схеме n-p-n и p-n-p транзисторы взаимозаменяемы, если поменять полярность источников электропитания, полярных электролитических конденсаторов и диодов.

2.4.1 Схема с общим эмиттером

На рис. 2.53а представлена схема с общим эмиттером, состоящая из транзистора, коллекторного резистора R_c, источника питающего напряжения U_b и источника напряжения сигнала U_g с внутренним сопротивлением R_g. В дальнейшем изложении мы примем U_b = 5 В и $R_c = R_g$ = 1 кОм, что позволит, занимаясь расчетами с помощью формул, пользоваться типовыми численными значениями.

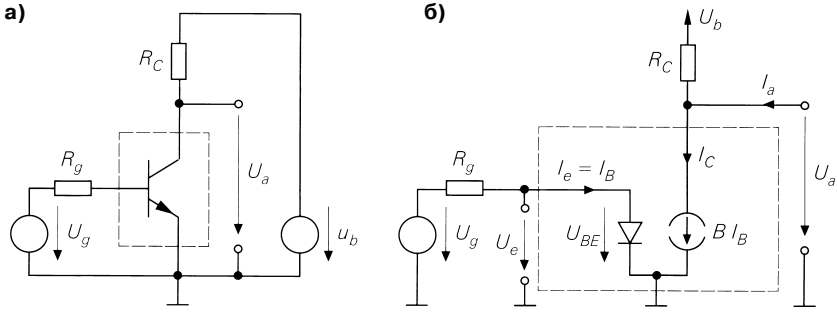


Рис. 2.53. Схема с общим эмиттером: а – принципиальная схема; б – эквивалентная схема для нормального режима

Передаточная характеристика схемы с общим эмиттером

Измеряя выходное напряжение U_a как функцию напряжения сигнала U_g, получим передаточную характеристику схемы (рис. 2.54). При $U_g < 0{,}5$ В ток коллектора пренебрежимо мал, в силу чего $U_a = U_b = 5$ В. При 0,5 В $< U_g <$ 0,72 В течет ток коллектора I_c, растущий вслед за U_g, и выходное напряжение убывает в соответствии с $U_a = U_b - I_c R_c$. В этих пределах транзистор еще работает в нормальном режиме. При $U_g > 0{,}72$ В транзистор переходит в состояние насыщения, и $U_a = U_{CE,sat}$.

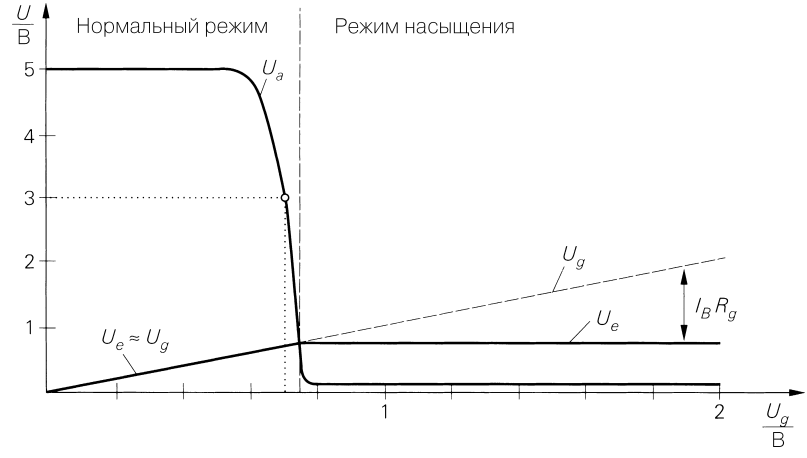


Рис. 2.54. Характеристики схемы с общим эмиттером

Нормальный режим. На рис. 2.53б приведена эквивалентная схема для нормального режима на основе упрощенной транспортной модели (см. рис. 2.27). Имеет место:

$$I_C = BI_B = I_S e^{\frac{U_{BE}}{U_T}}.$$

Это равенство вытекает из основных уравнений (2.5) и (2.6), если пренебречь эффектом Эрли и считать постоянным усиление по току B в режиме большого сигнала. Последнее приводит к тому, что $B = B_0 = \beta$.

Для напряжения находим:

$$U_a = U_{CE} = U_b + (I_a - I_C)R_C \overset{I_a=0}{=} U_b - I_C R_C, \tag{2.59}$$

$$U_e = U_{BE} = U_g - I_B R_G = U_g - \frac{I_C R_G}{B} \approx U_g. \tag{2.60}$$

В соотношении (2.60) принимается, что падением напряжения на R_g можно пренебречь, если B достаточно велико, а R_g достаточно мало.

Рабочая точка выбирается приблизительно посередине диапазона передаточной характеристики, что обеспечивает наибольшую управляемость. Положив $B = \beta = 400$ и $I_s = 7$ фА (типичное значение для маломощного n-p-n транзистора типа BC547B) при $U_b = 5$ В и $R_c = R_g = 1$ кОм из примера на рис. 2.54, получим следующие значения для рабочей точки:

$$U_a = 3\,\text{В} \Rightarrow I_C = \frac{U_b - U_a}{R_C} = 2\,\text{мА} \Rightarrow I_B = \frac{I_C}{B} = 5\,\text{мкА}$$

$$\Rightarrow U_e = U_{BE} = U_T \ln\frac{I_C}{I_S} = 685\,\text{мВ} \Rightarrow U_g = U_e + I_B R_g = 690\,\text{мВ}.$$

Падение напряжения на R_g составляет в этом случае только 5 мВ, что пренебрежимо мало; поэтому в нормальном режиме (рис. 2.54) выполняется $U_e \approx U_g$.

Расчет величин ведется в обратном порядке, то есть определяется $U_g = U_g(U_a)$; в этой ситуации все величины вычисляются в определенной последовательности без приближений. Напротив, $U_a = U_a(U_g)$ нельзя найти напрямую, так как вследствие $I_b = I_b(U_g)$ из (2.60) получается только неявное уравнение для U_{BE}, которое не разрешается относительно U_{BE}; последовательный расчет оказывается возможным только благодаря приближению $U_{BE} \approx U_g$.

Режим насыщения. Транзистор достигает границы режима, когда U_{CE} приближается к напряжению насыщения $U_{CE,sat}$; при $U_{CE,sat} \approx 0{,}1$ В получим:

$$I_C = \frac{U_b - U_{CE,sat}}{R_C} = 4{,}9\,\text{мА} \Rightarrow I_B = \frac{I_C}{B} = 12{,}25\,\text{мкА}$$

$$\Rightarrow U_e = U_{BE} = U_T \ln\frac{I_C}{I_S} = 709\,\text{мВ} \Rightarrow U_g = U_e + I_B R_g = 721\,\text{мВ}.$$

При $U_g > 0{,}72$ В транзистор переходит в состояние насыщения, то есть коллекторный переход становится проводящим. В данном диапазоне все величины почти постоянны, исключая ток базы:

$$I_C \approx 4{,}9\,\text{мА},\ U_e = U_{BE} \approx 0{,}72\,\text{В},\ U_a = U_{CE,sat} \approx 0{,}1\,\text{В}.$$

Ток базы составляет

$$I_B = \frac{U_g - U_{BE}}{R_g} \approx \frac{U_g - 0{,}72\,\text{В}}{R_g}$$

и распределяется между эмиттерным и коллекторным переходами. В описанном случае внутреннее сопротивление R_g должно ограничивать ток базы на допустимом уровне. На рис. 2.54 выбрано $U_{g,\max} = 2$ В; при $R_g = 1$ кОм отсюда следует $I_{B,\max} = 1{,}28$ мА, что вполне приемлемо для маломощного транзистора.

Характеристики режима малых сигналов схемы с общим эмиттером

Свойства схемы при управлении сигналами вблизи рабочей точки А описываются характеристиками режима малых сигналов. Рабочая точка задается значениями $U_{e,A} = U_{BE,A}$, $U_{a,A} = U_{CE,A}$, $I_{e,A} = I_{B,A}$ и $I_{C,A}$; для примера воспользуемся вышеуказанной рабочей точкой $U_{BE,A} = 685$ мВ, $U_{CE,A} = 3$ В, $I_{B,A} = 5$ мкА и $I_{C,A} = 2$ мА.

Чтобы раскрыть зависимость между нелинейными характеристиками и эквивалентной схемой транзистора для режима малых сигналов, этот режим будет рассчитан вначале по характеристикам, а затем – с помощью эквивалентной схемы.

Расчет по характеристикам. Усиление по напряжению в режиме малых сигналов соответствует наклону передаточной характеристики (рис. 2.55); дифференцируя (2.59), получим:

$$A = \left.\frac{\partial U_a}{\partial U_e}\right|_A = -\left.\frac{\partial I_C}{\partial U_{BE}}\right|_A \times R_C = -\frac{I_{C,A}R_C}{U_T} = -SR_C.$$

При $S = I_{C,A}/U_T = 77$ мА/В и $R_C = 1$ кОм имеем $A = -77$. Эта величина называется *коэффициентом усиления холостого хода*, так как характеризует работу без нагрузки ($I_a = 0$). Далее станет ясно, что усиление по напряжению в режиме малых сигналов пропорционально падению напряжения $I_{C,A}R_C$ на коллекторном резисторе R_C. В силу $I_{C,A}R_C < U_b$ максимально возможное усиление при коллекторном резисторе R_C пропорционально напряжению питания U_b.

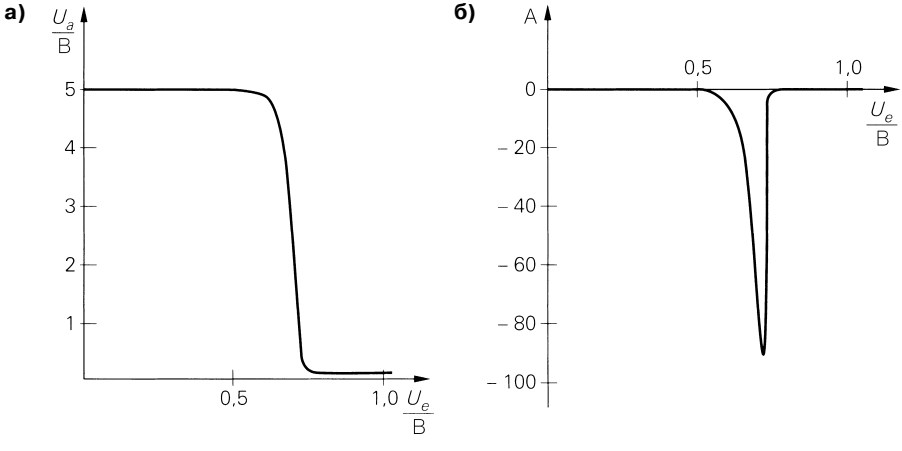


Рис. 2.55. Усиление схемы с общим эмиттером: а – передаточная характеристика; б – коэффициент усиления, равный производной крутизны наклона передаточной характеристики

Входное сопротивление схемы в малосигнальном режиме найдем по входной характеристике:

$$r_e = \left.\frac{\partial U_e}{\partial I_e}\right|_A = \left.\frac{\partial U_{BE}}{\partial I_B}\right|_A = r_{BE}.$$

При $r_{BE} = \beta/S$ и $\beta = 400$ имеем $r_e = 5{,}2$ кОм.

Выходное сопротивление схемы в малосигнальном режиме определяется по соотношению (2.59):

$$r_a = \left.\frac{\partial U_a}{\partial I_a}\right|_A = R_C,$$

где $r_a = 1$ кОм.

Расчет по характеристикам приводит к параметрам S и r_{BE} режима малых сигналов (см. раздел 2.1.4). Выходное сопротивление транзистора r_{CE} здесь не проявляется, так как при построении характеристик пренебрегают эффектом Эрли, то есть принято $r_{CE} \to \infty$. На практике сразу, без обращения к характеристикам, переходят к расчетам с помощью эквивалентной схемы режима малых сигналов.

Расчет с помощью эквивалентной схемы транзистора для режима малых сигналов. На рис. 2.56 представлена эквивалентная схема усилителя для режима малых сигналов с общим эмиттером, которая получается из эквивалентной схемы транзистора для режима малых сигналов (см. рис. 2.12 или 2.36а), если накоротко замкнуть источники постоянного напряжения, убрать источники постоянного тока и перейти к величинам, характеризующим режим малых сигналов. Переход к режиму малых сигналов путем удаления параметров рабочей точки равнозначен замыканию источников постоянного напряжения и изъятию источников постоянного тока, так как значения постоянных напряжений и токов служат параметрами рабочей точки:

$$u_e = U_e - U_{e,A},\ i_e = I_e - I_{e,A},$$
$$u_a = U_a - U_{a,A},\ i_a = I_a - I_{a,A},$$
$$u_g = U_g - U_{g,A},\ i_C = I_C - I_{C,A}.$$

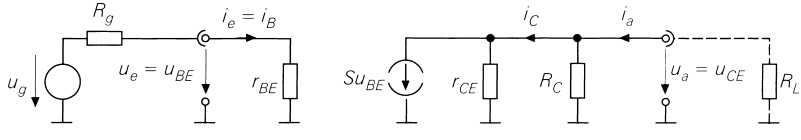


Рис. 2.56. Эквивалентная схема усилителя для режима малых сигналов с общим эмиттером

В отсутствие резистора нагрузки R_L и согласно рис. 2.56 для схемы с общим эмиттером находим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = -S\left(R_C \parallel r_{CE}\right) \overset{r_{CE} >> R_C}{\approx} -SR_C, \qquad (2.61)$$

$$r_e = \frac{u_e}{i_e} = r_{BE}, \tag{2.62}$$

$$r_a = \frac{u_a}{i_a} = R_C \parallel r_{CE} \overset{r_{CE} >> R_C}{\approx} R_C. \tag{2.63}$$

Полученные формулы аналогичны результатам расчетов по характеристикам, если учесть, что там пренебрегали эффектом Эрли, полагая $r_{CE} \to \infty$. При $r_{CE} = U_A/I_{C,A}$ и $U_A \approx 100$ В получим $A = -75$, $r_e = 5{,}2$ кОм и $r_a = 980$ Ом.

Значения A, r_e и r_a полностью описывают схему с общим эмиттером; соответствующая эквивалентная схема показана на рис. 2.57. Сопротивление нагрузки R_L может быть омическим или представлять собой эквивалентное сопротивление входной цепи, подключенной к выходу схемы с общим эмиттером. При этом важно не допускать смещения рабочей точки за счет R_L, то есть через нагрузку должен протекать только пренебрежимо малый постоянный ток. Ниже мы рассмотрим установку рабочей точки более подробно.

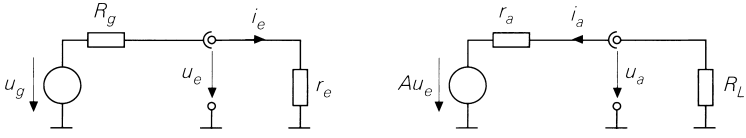


Рис. 2.57. Эквивалентная схема усилителя с эквивалентными параметрами A, r_e и r_a

Руководствуясь рис. 2.57, можно рассчитать усиление с учетом R_g и R_L в режиме малого сигнала:

$$A_B = \frac{u_a}{u_g} = \frac{r_e}{r_e + R_g} A \frac{R_L}{R_L + r_a}. \tag{2.64}$$

Оно складывается из усиления схемы A и коэффициентов деления напряжения на входе и выходе. Если допустить, что в схеме с общим эмиттером $R_L = r_e = 5{,}2$ кОм, получим $A_B \approx 0{,}7A = -53$.

Максимальное усиление μ и произведение βU_A. При $R_C \to \infty$ усиление схемы с общим эмиттером становится максимальным. Из (2.61) следует:

$$\mu = \lim_{R_C \to \infty} |A| = S r_{CE} = \frac{I_{C,A}}{U_T} \frac{U_A}{I_{C,A}} = \frac{U_A}{U_T}.$$

Этот предельный случай сложно реализовать посредством омического коллекторного резистора R_C, так как из $R_C \to \infty$ вытекает также $R_C >> r_{CE}$, поэтому падение напряжения на R_C должно быть намного больше напряжения Эрли $U_A \approx 100$ В в силу $I_{C,A} R_C >> I_{C,A} r_{CE} = U_A$. Описанная ситуация имеет место при замене коллекторного резистора источником постоянного тока $I_K = I_{C,A}$; тем самым добиваются весьма высоких сопротивлений в режиме малых сигналов при низких напряжениях.

На практике μ задают крайне редко, поскольку речь идет всего лишь об эквивалентной величине для напряжения Эрли U_A. Таким образом, можно утверждать, что максимальное усиление биполярного транзистора пропорционально U_A. У n-p-n транзисторов $U_A \approx 30...150$ В, поэтому $\mu \approx 1000...6000$, а у p-n-p транзисторов $U_A \approx 30...75$ В и $\mu \approx 1000...3000$.

Максимальное усиление μ достижимо только в режиме холостого хода, то есть без нагрузки. Во многих схемах, особенно в интегральных, нагрузкой служит входное сопротивление следующего каскада, пропорциональное усилению по току β в схемах с общим эмиттером или коллектором. Следовательно, практически достижимое усиление зависит от U_A и β, поэтому часто произведение U_A на β указывается в качестве критерия добротности биполярного транзистора. Его типичные значения лежат в пределах от 1000 до 60000.

Нелинейность. В разделе 2.1.4 установлена зависимость между амплитудой малого синусоидального входного сигнала $\hat{u}_e = \hat{u}_{BE}$ и коэффициентом нелинейных искажений k тока коллектора (2.15), который равен клирфактору выходного напряжения u_a в схеме с общим эмиттером. Имеет место $\hat{u}_e < k \times 0{,}1$ В, то есть при $k < 1\%$ должно быть $\hat{u}_e < 1$ мВ. Соответствующая амплитуда на выходе зависит от усиления A вследствие того, что $\hat{u}_a = |A|\, \hat{u}_e$; в численном примере с $A = -75$ выполняется $\hat{u}_a < k \times 7{,}5$ В.

Температурная зависимость. При обсуждении температурной зависимости удобно обратиться к уравнению (2.21), согласно которому изменение напряжения на переходе база–эмиттер U_{BE} при постоянном токе коллектора I_C составляет 1,7 мВ/К. Следовательно, чтобы поддерживать неизменность рабочей точки схемы $I_C = I_{C,A}$, надо входное напряжение уменьшать на 1,7 мВ/К. Если же стабилизировать входное напряжение, то повышение температуры вызывает приращение входного напряжения $dU_e/dT = 1{,}7$ мВ/К; это позволит рассчитывать температурный дрейф выходного напряжения, пользуясь коэффициентом усиления:

$$\left.\frac{dU_a}{dT}\right|_A = \left.\frac{\partial U_a}{\partial U_e}\right|_A \left.\frac{dU_e}{dT}\right. \approx A \times 1{,}7 \text{ мВ/К}. \qquad (2.65)$$

Для численного примера получим $(dU_a\,|dT)|_A \approx -127$ мВ/К.

Нетрудно видеть, что колебания температуры на несколько градусов по шкале Кельвина вызывают заметное смещение рабочей точки; при этом A, r_e и r_a изменяются из-за изменения положения рабочей точки, а A и r_e – еще и в силу температурной зависимости S или U_T и β. На практике приходится иметь дело с колебаниями температуры 50 К и более, что вынуждает заботиться о стабилизации рабочей точки, в частности посредством введения отрицательной обратной связи.

Отрицательная обратная связь по току в схеме с общим эмиттером

Нелинейность и температурная зависимость схемы с общим эмиттером снижаются с помощью отрицательной обратной связи (ООС) по току, для чего в цепь эмиттера вводится резистор R_E, представленный на рис. 2.58а. На рис. 2.59 показана передаточная характеристика U_a (U_g) и U_e и U_E при $R_C = R_g = 1$ кОм и $R_E = 500$ Ом.

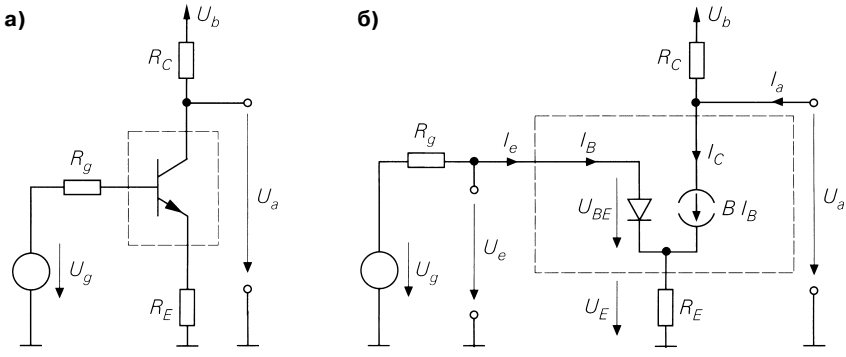


Рис. 2.58. Отрицательная обратная связь в схеме с общим эмиттером: а – принципиальная схема; б – эквивалентная схема для нормального режима

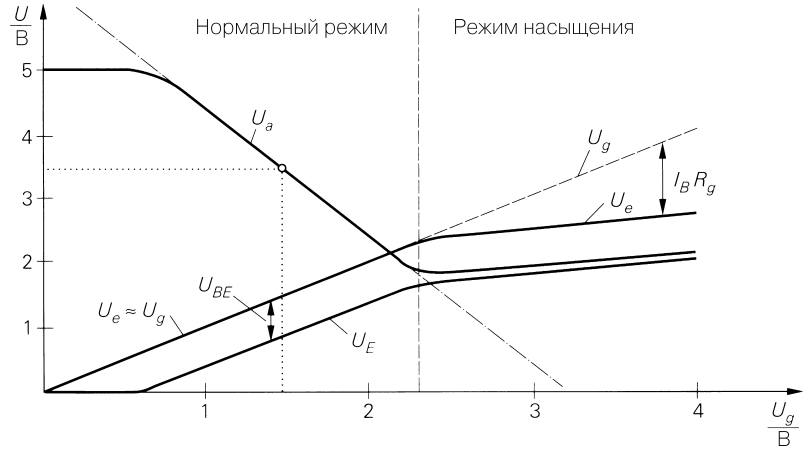


Рис. 2.59. Характеристики схемы с общим эмиттером при наличии отрицательной обратной связи по току

В случае $U_g < 0{,}5$ В ток коллектора пренебрежимо мал, так что $U_a = U_b = 5$ В. При $0{,}5\text{ В} \le U_g \le 2{,}3$ В течет коллекторный ток I_C, растущий вслед за U_g, а выходное напряжение убывает в соответствии с равенством $U_A = U_b - I_C R_C$. В описанном интервале характеристика почти линейна благодаря отрицательной обратной связи. До $U_g = 23$ В транзистор работает в нормальном режиме, а при $U_g > 2{,}3$ В переходит в режим насыщения.

Нормальный режим. Эквивалентная схема для нормального режима представлена на рис. 2.58б. Для напряжения имеем:

$$U_a = U_b + (I_a - I_C)R_C \overset{I_a=0}{=} U_b - I_C R_C, \tag{2.66}$$

$$U_e = U_{BE} + U_E = U_{BE} + (I_C + I_B)R_E \approx U_{BE} + I_C R_E, \tag{2.67}$$

$$U_e = U_g - I_B R_g \approx U_g. \tag{2.68}$$

Вследствие того что $B >> 1$, ток базы I_B в уравнении (2.67) намного меньше тока коллектора I_C. В (2.68) принимается, что падением напряжения на резисторе R_g можно пренебречь. Отрицательная обратная связь по току проявляется в (2.67) в том, что из-за тока коллектора I_C напряжение U_{BE} уменьшилось с $U_{BE} = U_e$ для схемы с общим эмиттером без обратной связи (см. уравнение (2.60)) до $U_{BE} \approx U_e - I_C R_E$ при наличии таковой.

Если 0,8 В < U_g < 2,2 В, то $U_{BE} \approx 0{,}7$ В; согласно (2.67) и (2.68) находим

$$I_C \approx \frac{U_g - 0{,}7\ \text{В}}{R_E}$$

и после подстановки в (2.66) получаем

$$U_a \approx U_b - \frac{R_C}{R_E}\left(U_g - 0{,}7\ \text{В}\right). \qquad (2.69)$$

Приведенная линейная зависимость на рис. 2.59 показана штриховой линией и в пределах 0,8 В < U_g < 2,2 В хорошо согласуется с передаточной характеристикой, так что в данном диапазоне последняя определяется лишь R_C и R_E. Действие отрицательной обратной связи проявляется в том, что в первом приближении поведение схемы задается не нелинейными свойствами транзистора, а только линейными сопротивлениями. По этой же причине работа схемы практически не зависит от разброса параметров транзисторов.

Рабочая точка устанавливается приблизительно посредине нисходящего участка передаточной характеристики, что обеспечивает наибольшую управляемость. Например, для рабочей точки, указанной на рис. 2.59, при $U_b = 5$, $I_S = 7$ фА, $B = \beta = 400$, $R_C = R_g = 1$ кОм и $R_E = 500$ Ом получим:

$$U_a = 3{,}5\ \text{В} \Rightarrow I_C \approx \frac{U_b - U_a}{R_C}\ 1{,}5\ \text{мА} \Rightarrow I_B \approx \frac{I_C}{B}\ 3{,}75\ \text{мкА}$$

$$\Rightarrow U_E = (I_C + I_B)\, R_E = 752\ \text{мВ}$$

$$\Rightarrow U_e = U_{BE} + U_E = U_T \ln\frac{I_C}{I_S} + U_e = 1430\ \text{мВ}$$

$$\Rightarrow U_g = U_e + I_B R_g = 1434\ \text{мВ}.$$

Из (2.69) при $U_a = 3{,}5$ В находим приблизительное значение $U_g \approx 1{,}45$ В.

Режим насыщения. Транзистор достигает границы режима насыщения, когда U_{CE} приближается к $U_{CE,sat}$; при $U_E \approx U_g - 0{,}7$ В из (2.69) следует:

$$U_{CE} \approx U_a - U_E = U_b - \left(1 + \frac{R_C}{R_E}\right)\left(U_g - 0{,}7\,\text{В}\right).$$

Подставив $U_{CE} = U_{CE,sat} \approx 0{,}1$ В и разрешив относительно U_g, найдем $U_g \approx 2{,}3$ В. При $U_g > 2{,}3$ В коллекторный переход открыт и течет ток базы, растущий с U_g. Он распределяется между коллекторным и эмиттерным переходами и ограничен величиной R_g (см. рис. 2.59). Поскольку ток базы течет через R_E, напряжения U_e, U_a и U_E не остаются почти постоянными, как в схеме с общим эмиттером без отрицательной обратной связи, а увеличиваются вместе с U_g.

Характеристики усилителя в режиме малых сигналов. Усиление по напряжению A соответствует наклону передаточной характеристики (рис. 2.60). Оно почти постоянно на участке, где соблюдается линейное приближение (2.69). Величина A рассчитывается с помощью малосигнальной эквивалентной схемы, показанной на рис. 2.61. Пользуясь узловыми уравнениями

$$\frac{u_e - u_E}{r_{BE}} + Su_{BE} + \frac{u_a - u_E}{r_{CE}} = \frac{u_E}{R_E},$$
$$Su_{BE} + \frac{u_a - u_E}{r_{CE}} + \frac{u_a}{R_C} = i_a,$$

при $u_{BE} = U_e - u_E$ получим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = -\frac{SR_C\left(1-\dfrac{R_E}{\beta r_{CE}}\right)}{1+R_E\left(S\left(1+\dfrac{1}{\beta}+\dfrac{R_C}{\beta r_{CE}}\right)+\dfrac{1}{r_{CE}}\right)+\dfrac{R_C}{r_{CE}}} \overset{\substack{r_{CE}>>R_C R_E \\ \beta>>1}}{\approx} -\frac{SR_C}{1+SR_E} \overset{SR_E>>1}{\approx} -\frac{R_C}{R_E}.$$

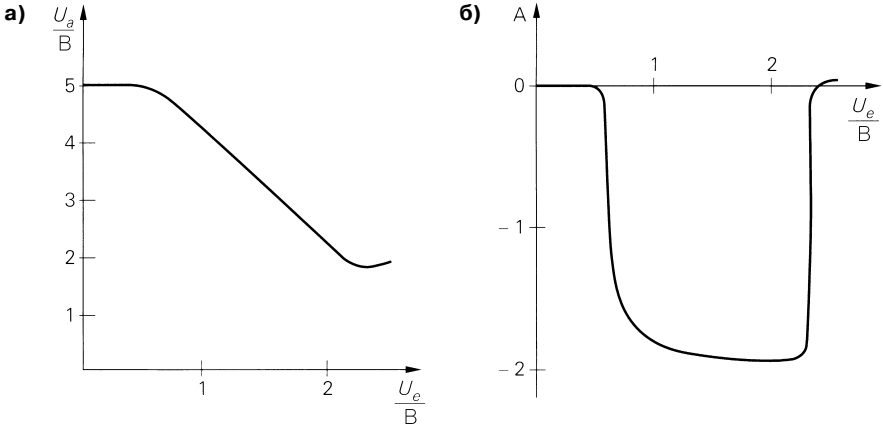


Рис. 2.60. Усиление схемы с общим эмиттером при отрицательной обратной связи по току: а – передаточная характеристика; б – коэффициент усиления, равный производной крутизны наклона передаточной характеристики

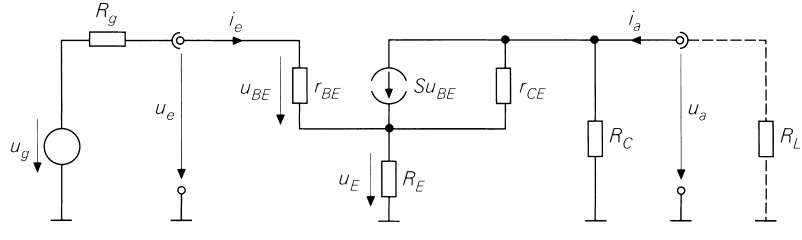


Рис. 2.61. Эквивалентная схема усилителя для режима малых сигналов для схемы с общим эмиттером при наличии отрицательной обратной связи

При $SR_E >> 1$ усиление зависит только от R_C и R_E. Работе с нагрузочным резистором R_L соответствует усиление A_B, которое можно вычислить, подставив вместо R_C параллельно соединенные R_C и R_L (см. рис. 2.61). В выбранной рабочей точке получим точное значение $A = -1{,}927$ при $S = 57{,}7$ мА/В, $r_{BE} = 6{,}9$ кОм, $r_{CE} = 67$ кОм, $R_C = R_g = 1$ кОм и $R_E = 500$ Ом. Первое приближение дает $A = -1{,}933$, второе $A = -2$. Для входного сопротивления находим:

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} = r_{BE} + \frac{(1+\beta)\ r_{CE} + R_C}{r_{CE} + R_E + R_C} R_E \overset{\substack{r_{CE} >> R_C, R_E \\ \beta >> 1}}{\approx} r_{BE} + \beta R_E.$$

Это сопротивление зависит от сопротивления нагрузки, причем здесь в силу $i_a = 0$ ($R_L \to \infty$) дается входное сопротивление холостого хода. Чтобы рассчитать входное сопротивление для других значений R_L, вместо R_C подставляют параллельно соединенные R_L и R_C; положив $R_L = R_C = 0$, находят входное сопротивление при коротком замыкании. Однако изменения r_e настолько малы, что для его оценки достаточно воспользоваться приближением. В рабочей точке, выбранной для примера, точное значение входного сопротивления холостого хода составляет $r_{e,L} = 202{,}1$ кОм, а точное входное сопротивление при коротком замыкании – $r_{e,K} = 205$ кОм, тогда как приближение дает $r_e = 206{,}9$ кОм.

Выходное сопротивление зависит от внутреннего сопротивления R_g; здесь будут рассмотрены только предельные случаи. Под выходным сопротивлением при коротком замыкании понимается величина, соответствующая короткому замыканию входа схемы, когда $u_e = 0$ или $R_g = 0$:

$$r_{a,K} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = R_C \parallel r_{CE}\left(1 + \frac{\beta + \dfrac{r_{BE}}{r_{CE}}}{1 + \dfrac{r_{BE}}{R_E}}\right) \overset{\substack{r_{CE} >> R_C \\ \beta >> 1}}{\approx} R_C \parallel r_{CE}\frac{\beta R_e + r_{BE}}{R_E + r_{BE}} \overset{r_{CE} >> R_C}{\approx} R_C.$$

При $i_e = 0$ или $R_g = \infty$ получим выходное сопротивление холостого хода:

$$r_{a,L} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = R_C \parallel (R_E + r_{CE}) \overset{r_{CE} >> R_C}{\approx} R_C.$$

Здесь также зависимость от R_g настолько слаба, что на практике ею пренебрегают. В примере $r_a = R_C = 1$ кОм.

При $r_{CE} >> R_C$, R_E; $\beta >> 1$ и без нагрузочного сопротивления R_L для схемы с общим эмиттером при наличии отрицательной обратной связи по току получим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx -\frac{SR_C}{1+SR_E} \overset{SR_E >> 1}{\approx} -\frac{R_C}{R_E}, \tag{2.70}$$

$$r_e = \frac{u_e}{i_e} \approx r_{BE} + \beta R_E = r_{BE}(1+SR_E), \tag{2.71}$$

$$r_a = \frac{u_a}{i_a} \approx R_C. \tag{2.72}$$

Сравнение со схемой без отрицательной обратной связи. Как показывает сопоставление (2.70) и (2.61), при наличии отрицательной обратной связи усиление

снижается приблизительно на величину коэффициента отрицательной обратной связи ($1 + SR_E$), но одновременно на такую же величину повышается входное сопротивление (ср. (2.71) и (2.62)).

Действие обратной связи по току нетрудно описать с помощью приведенной крутизны:

$$S_{red} = \frac{S}{1 + SR_E}. \qquad (2.73)$$

Эффективная крутизна приводится к значению S_{red} с помощью резистора R_E в цепи эмиттера. Для схемы с общим эмиттером без отрицательной обратной связи имеет место $A \approx -SR_C$ и $r_e = r_{BE} = \beta/S$, а со связью – $A \approx -S_{red}R_C$ и $r_e \approx \beta/S_{red}$.

Нелинейность. Нелинейность передаточной функции существенно снижается благодаря отрицательной обратной связи. Приближенную оценку коэффициента нелинейных искажений схемы можно получить путем разложения передаточной характеристики в ряд в рабочей точке. Из (2.67) вытекает

$$U_e = I_C R_E + U_T \ln \frac{I_C}{I_S}.$$

Задав рабочую точку, перейдя к параметрам малосигнального режима и применив разложение в ряд, находим

$$u_e = i_C r_E + U_T \ln\left(1 + \frac{i_C}{I_{C,A}}\right) = i_C R_E + U_T \frac{i_C}{I_{C,A}} - \frac{U_T}{2}\left(\frac{i_C}{I_{C,A}}\right)^2 + \frac{U_T}{3}\left(\frac{i_C}{I_{C,A}}\right)^3 - \cdots,$$

отсюда, обратив ряд, получаем

$$\frac{i_C}{I_{C,A}} = \frac{1}{1 + SR_E}\left[\frac{u_e}{U_T} + \frac{1}{2\ (1 + SR_E)^2}\left(\frac{u_e}{U_T}\right)^2 + \cdots\right].$$

При входном сигнале $u_e = \hat{u}_e \cos \omega t$ приближенную оценку коэффициента нелинейных искажений k получают из отношения первой из высших гармоник с круговой частотой 2ω к основному колебанию ω при малой амплитуде, то есть в пренебрежении гармониками более высокого порядка:

$$k \approx \frac{u_{a,2\omega t}}{u_{a,\omega t}} \approx \frac{i_{C,2\omega t}}{i_{C,\omega t}} \approx \frac{\hat{u}_e}{4U_T (1 + SR_E)^2}. \qquad (2.74)$$

При заданном максимальном k должно выполняться $\hat{u}_e < 4kTU_T\,(1 + SR_E)^2$. В случае $\hat{u}_a = |A|\hat{u}_e$ получим максимальную выходную амплитуду. Для численного примера выполняется $\hat{u}_e < k \times 93$ В и, при $A \approx -1{,}93$, $\hat{u}_a < k \times 179$ В.

Как показывает сравнение с (2.15), благодаря применению отрицательной обратной связи допустимая амплитуда входного сигнала увеличивается пропорционально квадрату коэффициента обратной связи ($1 + SR_E$). Одновременно усиление уменьшается в то же число раз, так что допустимая выходная амплитуда при неизменном коэффициенте нелинейных искажений возрастает также в ($1 + SR_E$) раз, если не наступает ограничение или насыщение. Иными словами, пока уровень выходного сигнала не выходит за пределы допустимости разложения в ряд.

При равной выходной амплитуде коэффициент нелинейных искажений меньше в $(1 + SR_E)$ раз.

Температурная зависимость. Поскольку напряжение база–эмиттер согласно (2.21) убывает со скоростью 1,7 мВ/К, повышение температуры при постоянном входном напряжении действует так же, как и рост входного напряжения с той же скоростью при постоянной температуре, что позволяет рассчитывать температурный дрейф выходного напряжения с помощью уравнения (2.65). Для численного примера получим $(dU_a/dT)|_A \approx -3{,}3$ мВ/К. В большинстве случаев это значение является пренебрежимо малым, что избавляет от дополнительных мер по стабилизации рабочей точки.

Схема с общим эмиттером и ООС по напряжению

Другим вариантом обратной связи является отрицательная обратная связь по напряжению, когда часть напряжения с выхода схемы при помощи резисторного делителя R_1 и R_2 возвращается на базу транзистора, как показано на рис. 2.62а.

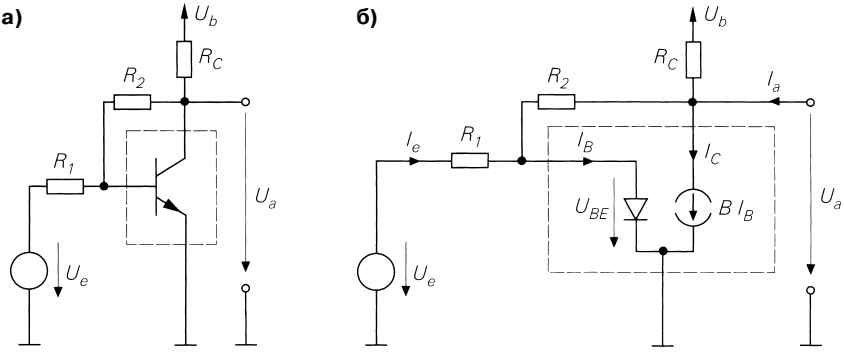


Рис. 2.62. Схема с общим эмиттером и отрицательной обратной связью по напряжению: а – принципиальная схема; б – эквивалентная схема для нормального режима

В схеме с общим эмиттером (см. рис. 2.53а) внутреннее сопротивление источника сигнала R_g необходимо для ограничения тока базы при насыщении. Здесь же ток базы ограничивается резистором R_1, что позволяет положить $R_g = 0$ и применить для управления схемой напряжение источника $U_e = U_g$. К этой мере обращаются с целью избежать зависимости характеристик нормального режима от R_g. Если схема управляется напряжением U_e при $R_C = R_1 = 1$ кОм и $R_2 = 2$ кОм, получим характеристики, представленные на рис. 2.63. При $U_e < -0{,}8$ В ток коллектора пренебрежимо мал, и U_a получают за счет распределения напряжений на резисторах. При $-0{,}8\ \text{В} \le U_e \le 1$ В ток коллектора растет, а выходное напряжение убывает по мере роста U_e. В этом интервале напряжений благодаря отрицательной обратной связи характеристика почти линейна. При $U_e \le 1$ В транзистор работает в нормальном режиме. При $U_e > 1$ В транзистор переходит в режим насыщения, и $U_a = U_{CE,sat}$.

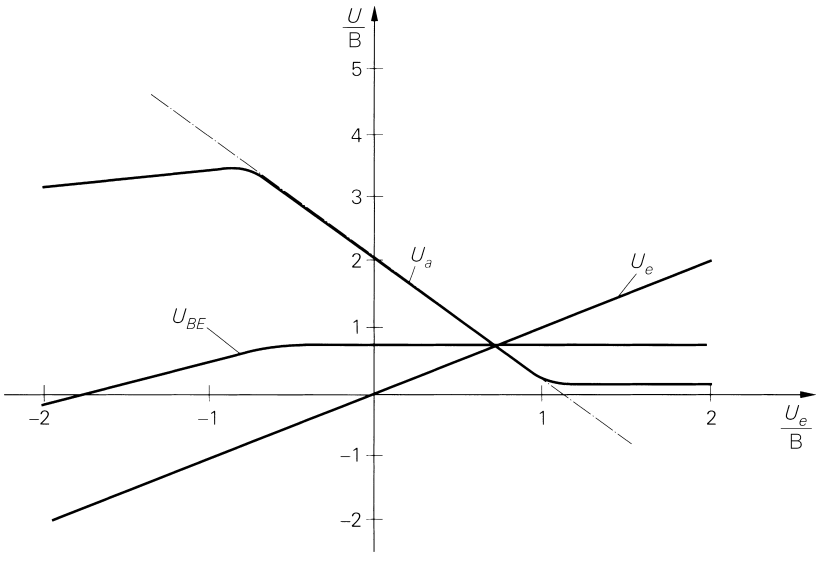


Рис. 2.63. Характеристики схемы с общим эмиттером при отрицательной обратной связи по напряжению

Нормальный режим. Эквивалентная схема для нормального режима приведена на рис. 2.62б. Из узловых уравнений

$$\frac{U_e - U_{BE}}{R_1} + \frac{U_a - U_{BE}}{R_2} = I_B = \frac{I_C}{B},$$

$$\frac{U_b - U_a}{R_C} + I_a = \frac{U_a - U_{BE}}{R_2} + I_C$$

для режима холостого хода (без нагрузки), то есть при $I_a = 0$, следует

$$U_a = \frac{U_b R_2 - I_C R_C R_2 + U_{BE} R_C}{R_2 + R_C}, \tag{2.75}$$

$$U_e = \frac{I_C R_1}{B} + U_{BE}\left(1 + \frac{R_1}{R_2}\right) - U_a \frac{R_1}{R_2}. \tag{2.76}$$

Разрешив (2.75) относительно I_C и подставив его значение в (2.76), при условии $B >> 1$ и $BR_C >> R_2$ находим:

$$U_a \approx \frac{U_b R_2}{BR_C} + \left(1 + \frac{R_2}{R_1}\right) U_{BE} - \frac{R_2}{R_1} U_e. \tag{2.77}$$

В случае $-0{,}6$ В $\le U_e \le 0{,}9$ В выполняется $U_{BE} \approx 0{,}7$ В; при этом из (2.77) вытекает линейная зависимость между U_a и U_e. Она выделена штрихпунктиром на рис. 2.63 и хорошо согласуется с передаточной характеристикой. Таким образом, в результате действия отрицательной обратной связи по напряжению передаточная характеристика на указанном интервале напряжений в первом приближении зависит только от R_1 и R_2.

В качестве рабочей точки выбрано $U_{e,A} = 0$ В, что соответствует примерно середине линейного интервала. Здесь невозможен последовательный расчет параметров рабочей точки, так как из (2.75) и (2.76) получаются лишь неявные уравнения. Однако рабочую точку удается определить с большой точностью, воспользовавшись приближениями и итерациями. При этом исходят из оценочных значений, уточняя их в ходе вычислений. При $R_1 = 1$ кОм, $R_2 = 2$ кОм, $B = \beta = 400$, $U_e = 0$ В и оценочном значении $U_{BE} = 0{,}7$ В из (2.76) следует

$$U_a = 3U_{BE} + I_C \times 5 \text{ Ом} \approx 3U_{BE} \approx 2{,}1 \text{ В}.$$

По узловому уравнению на выходе при $U_b = 5$ В и $R_C = 1$ кОм получается:

$$I_C = \frac{U_b - U_a}{R_C} - \frac{U_a - U_{BE}}{R_2} \approx 2{,}2 \text{ мА}.$$

При таком оценочном значении I_C и $I_S = 7$ фА уточним U_{BE}:

$$U_{BE} = U_T \ln \frac{I_C}{I_S} \approx 688 \text{ мВ}.$$

Повторив вычисления, получим:

$$U_{BE} \approx 688 \text{ мВ} \Rightarrow U_a \approx 2{,}07 \text{ В} \Rightarrow I_C \approx 2{,}24 \text{ мА}$$

$$\Rightarrow I_B = \frac{I_C}{B} \approx 5{,}6 \text{ мкА} \Rightarrow U_e \overset{(2.76)}{\approx} 2{,}6 \text{ мВ} \approx 0.$$

Эти значения служат весьма точным решением (2.75) и (2.76) в случае $U_e = 0$.

Режим насыщения. Транзистор выходит к границе режима насыщения, когда U_a достигает $U_{CE,sat}$; подстановка $U_a = U_{CE,sat} \approx 0{,}1$ В и $U_{BE} \approx 0{,}7$ В в (2.77) дает $U_e \approx 1$ В. При $U_e > 1$ В коллекторный переход открыт.

Характеристики режима малых сигналов. Усиление по напряжению A соответствует крутизне передаточной характеристики (рис. 2.64). Крутизна почти постоянна в интервале, где выполняется линейное приближение (2.77). Для расчетов A используется эквивалентная схема усилителя для режима малых сигналов на рис. 2.65.

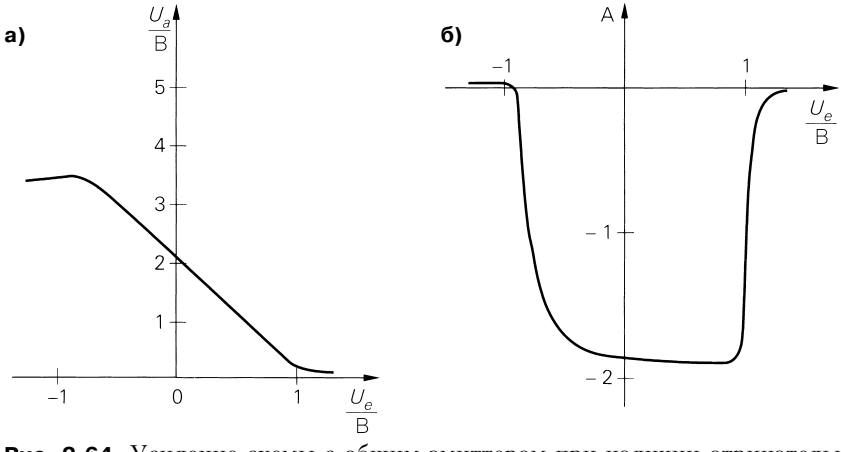


Рис. 2.64. Усиление схемы с общим эмиттером при наличии отрицательной обратной связи по напряжению: а – передаточная характеристика; б – производная крутизны передаточной характеристики

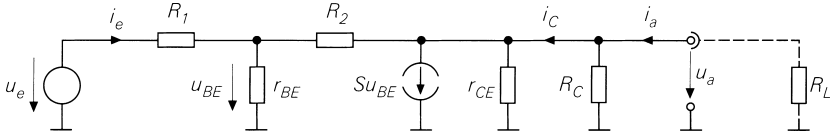


Рис. 2.65. Эквивалентная схема усилителя для режима малого сигнала для схемы с общим эмиттером при наличии отрицательной обратной связи по напряжению

Из узловых уравнений

$$\frac{u_e - u_{BE}}{R_1} + \frac{u_a - u_{BE}}{R_2} = \frac{u_{BE}}{r_{BE}},$$
$$Su_{BE} + \frac{u_a - u_{BE}}{R_2} + \frac{u_a}{r_{CE}} + \frac{u_a}{R_C} = i_a$$

при $R'_C = R_C \| r_{CE}$ получаем:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = \frac{-SR_2 + 1}{1 + R_1\left(S\left(1 + \frac{1}{\beta}\right) + \frac{1}{R'_C}\right) + \frac{R_2}{R'_C}\left(1 + \frac{R_1}{r_{BE}}\right)} \approx$$

$$\overset{\substack{r_{CE} >> R_C \\ \beta >> 1}}{\approx} \frac{-SR_2 + 1}{1 + SR_1 + \frac{R_1}{R_C} + \frac{R_2}{R_C}\left(1 + \frac{R_1}{r_{BE}}\right)} \overset{\substack{r_{BE} >> R_1 \\ R_1, R_2 >> 1/S}}{\approx} -\frac{R_2}{R_1 + \frac{R_1 + R_2}{SR_C}} \overset{SR_C >> 1 + R_2/R_1}{\approx} -\frac{R_2}{R_1}.$$

Если все условия выполнены, A зависит только от R_1 и R_2; последнее условие означает, что усиление без отрицательной обратной связи ($-SR_C$) должно быть намного выше усиления при наличии таковой ($-R_2/R_1$). Когда схема функционирует с нагрузочным резистором R_L, можно рассчитать соответствующее усиление A_B, включив вместо R_C параллельную цепочку из R_C и R_L (см. рис. 2.65). Для выбранной в качестве примера рабочей точки получим точное значение $A = -1{,}885$ при $S = 86{,}2$ мА/В, $r_{BE} = 4{,}6$ кОм, $r_{CE} = 45$ кОм, $R_C = R_1 = 1$ кОм и $R_2 = 2$ кОм; первое приближение дает $A = -1{,}912$, второе – $A = -1{,}933$ и третье – $A = -2$.

При $R'_C = R_C \| r_{CE}$ для входного сопротивления холостого хода находим:

$$r_{e,L} = \left.\frac{u_e}{i_e}\right|_{i_a=0} = R_1 + \frac{r_{BE}\left(R'_C + R_2\right)}{r_{BE} + (1+\beta)R'_C + R_2} \overset{\substack{r_{CE} >> R_C \\ \beta >> 1}}{\approx} R_1 + \frac{r_{BE}\left(R_C + R_2\right)}{r_{BE} + \beta R_C + R_2} \approx$$

$$\overset{\beta R_C >> r_{BE}, R_2}{\approx} R_1 + \frac{1}{S}\left(1 + \frac{R_2}{R_C}\right) \overset{SR_C >> R_2/R_1}{\approx} R_1 + \frac{1}{S} \overset{SR_1 >> 1}{\approx} R_1.$$

Это выражение справедливо при $i_a = 0$, то есть при $R_L \to \infty$. Входное сопротивление для других значений R_L рассчитывается путем замены R_C параллельной цепочкой из R_L и R_C. Подставляя $R_L = R_C = 0$, получим входное сопротивление при коротком замыкании на выходе:

$$r_{e,K} = \left.\frac{u_e}{i_e}\right|_{u_a=0} = R_1 + r_{BE} \,\|\, R_2.$$

Для выбранной в качестве примера рабочей точки точное значение входного сопротивления холостого хода составит $r_{e,L}$ = 1034 Ом; для первого, второго, третьего и четвертого приближений его значения равны 1034, 1035, 1012 и 1000 Ом соответственно. Входное сопротивление при коротком замыкании на выходе составит $r_{e,K}$ = 2,4 кОм.

При $R'_C = R_C \| r_{CE}$ для выходного сопротивления при коротком замыкании на входе

$$r_{a,K} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = R'_C \,\|\, \frac{r_{BE}(R_1+R_2)+R_1R_2}{r_{BE}+R_1(1+\beta)} \overset{\substack{r_{CE}>>R_C \\ \beta>>1}}{\approx} R_C \,\|\, \frac{r_{BE}(R_1+R_2)+R_1R_2}{r_{BE}+\beta R_1} \approx$$

$$\overset{\beta R_1 >> r_{BE}}{\approx} R_C \,\|\left(\frac{1}{S}\left(1+\frac{R_2}{R_1}\right)+\frac{R_2}{\beta}\right).$$

При $R_1 \to \infty$ найдем выходное сопротивление холостого хода:

$$r_{a,L} = \left.\frac{u_a}{i_a}\right|_{i_e=0} = R'_C \,\|\, \frac{r_{BE}+R_2}{1+\beta} \overset{\substack{r_{CE}>>R_C \\ \beta>>1}}{\approx} R_C \,\|\left(\frac{1}{S}+\frac{R_2}{\beta}\right).$$

Для взятой в качестве примера рабочей точки точное значение выходного сопротивления при коротком замыкании составит $r_{a,K}$ = 37,5 Ом, а первого и второго приближений – 37,5 и 38,3 Ом соответственно. Точное значение выходного сопротивления холостого хода $r_{a,L}$ = 16,2 Ом, а его первое приближение равно 16,3 Ом.

В первом приближении для схемы с общим эмиттером при наличии отрицательной обратной связи по напряжению справедливы следующие выражения:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx -\frac{R_2}{R_1+\dfrac{R_1+R_2}{SR_C}} \overset{SR_C>>1+R_2/R_1}{\approx} -\frac{R_2}{R_1}, \tag{2.78}$$

$$r_e = \frac{u_e}{i_e} \approx R_1, \tag{2.79}$$

$$r_a = \frac{u_a}{i_a} \approx R_C \,\|\left(\frac{1}{S}\left(1+\frac{R_2}{R_1}\right)+\frac{R_2}{\beta}\right). \tag{2.80}$$

Нелинейность. Нелинейность передаточной характеристики существенно снижается под воздействием отрицательной обратной связи по напряжению. Разложение этой характеристики в ряд в рабочей точке позволяет приближенно оценить коэффициент нелинейных искажений схемы.

Подстановка координат рабочей точки в (2.75) и (2.76) дает:

$$u_a = \frac{R_C}{R_2 + R_C}\left(-R_2 i_C + U_T \ln\left(1 + \frac{i_C}{I_{C,A}}\right)\right),$$

$$u_e = \frac{R_1}{b} i_C + \left(1 + \frac{R_1}{R_2}\right) U_T \ln\left(1 + \frac{i_C}{I_{C,A}}\right) - \frac{R_1}{R_2} u_a.$$

Разлагая в ряд и исключая i_C, получим при $\beta >> 1$ и $SR_2 >> 1$:

$$u_a \approx -\frac{R_2}{R_1}\left(u_e + \left(\frac{1}{R_2} + \frac{1}{R_C}\right)^2 \left(1 + \frac{R_2}{R_1}\right) \frac{U_T R_2}{2 I_{C,A}^2 R_1} u_e^2 + \cdots\right).$$

При слабом входном сигнале $u_e = \hat{u}_e \cos \omega t$ приближенную оценку коэффициента нелинейных искажений k находят из отношения первой из высших гармоник с круговой частотой 2ω к основному колебанию с частотой ω:

$$k \approx \frac{u_{a,2\omega t}}{u_{a,\omega t}} \approx \frac{\hat{u}_e}{4U_T} \frac{\frac{R_2}{R_1}\left(1 + \frac{R_2}{R_1}\right)}{S^2 \left(R_2 \| R_C\right)^2}.$$

Для максимального значения k должно выполняться условие

$$\hat{u}_e < 4kU_T \frac{S^2 \left(R_2 \| R_C\right)^2}{\frac{R_2}{R_1}\left(1 + \frac{R_2}{R_1}\right)}.$$

При $\hat{u}_a = |A|\hat{u}_e$ получим оценку максимальной амплитуды выходного сигнала. Для численного примера $\hat{u}_e < k \times 57$ В и при $A \approx -1{,}89$ она составит $\hat{u}_a < k \times$ $\times$ 108 В.

Температурная зависимость. Согласно (2.21), напряжение перехода база–эмиттер нарастает со скоростью 1,7 мВ/К. Возникающий при этом температурный дрейф выходного напряжения определяют для малых сигналов, последовательно подключая к r_{BE} фиктивный источник напряжения u_{TD} с $du_{TD}/dT = -1{,}7$ мВ/К (рис. 2.66а) и рассчитывая его влияние на выходное напряжение. Вычисления сильно упрощаются при надлежащем замещении источников напряжения: если их заменить двумя источниками, включенными последовательно с R_1 и R_2, последние преобразовать в два источника тока uT_D/R_2 в узлах базы и коллектора, а затем источник в узле базы вновь превратить в источник напряжения $u_{TD}R_1/R_2$, то получится эквивалентная схема для малых сигналов, представленная в нижней части рис. 2.66. Отсюда, воспользовавшись уже известными величинами A и $r_{a,K}$, находим:

$$\left.\frac{dU_a}{dT}\right|_A = \left(-\left(1 + \frac{R_1}{R_2}\right)A + \frac{r_{a,K}}{R_2}\right)\frac{du_{TD}}{dT} \approx \left(1 + \frac{R_1}{R_2}\right)A \times 1{,}7 \text{ мВ/К}.$$

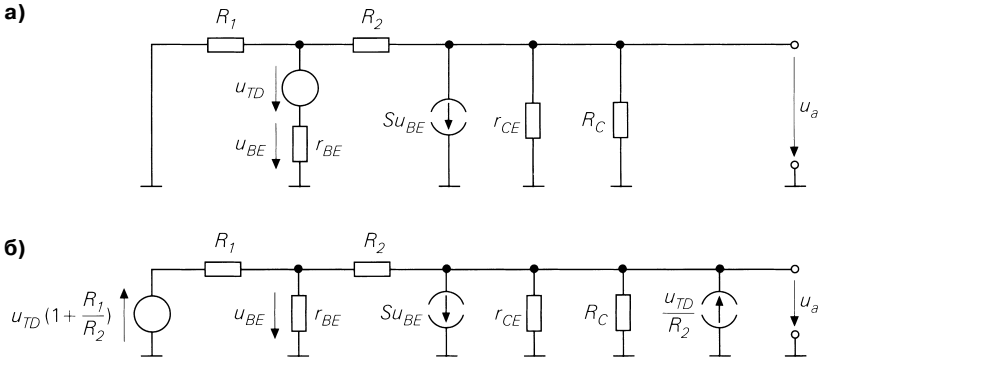


Рис. 2.66. Эквивалентная схема усилителя в режиме малых сигналов для расчета температурного дрейфа схемы с общим эмиттером и обратной связью по напряжению: а – с источником напряжения u_{TD}; б – при замещении источников

Для выбранной в качестве примера рабочей точки температурный дрейф составит $(dU_a/dT)|_A \approx -4{,}8$ мВ/К при $A = -1{,}885$ и $r_a = r_{a,K} = 37{,}5$ Ом.

Работа в режиме трансформатора тока в напряжение. Если в схеме с общим эмиттером при наличии отрицательной обратной связи замкнуть накоротко резистор R_1 и управлять работой схемы с помощью источника тока I_e, получим схему, представленную на рис. 2.67а. Она функционирует как трансформатор тока в напряжение и называется также *усилителем полного переходного сопротивления*. Операционный усилитель с токовым входом и выходом по напряжению (CV-OPV) также называется усилителем полного переходного сопротивления. Характеристики $U_a\,(I_e)$ и $U_e\,(I_e)$ при $U_b = 5$ В, $R_C = 1$ кОм и $R_2 = 2$ кОм показаны на рис. 2.67б.

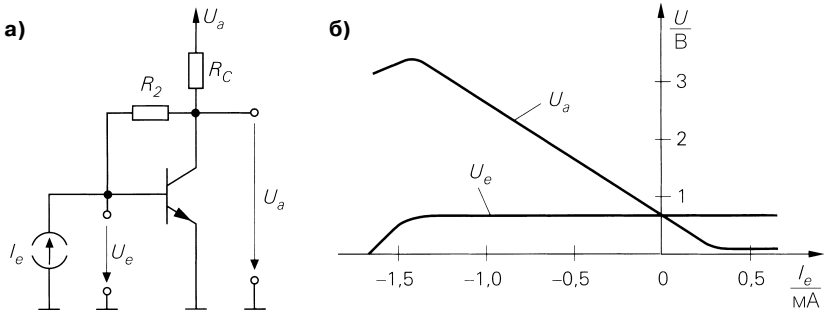


Рис. 2.67. Трансформатор тока в напряжение: а – принципиальная схема; б – характеристики

В нормальном режиме при $-1{,}3$ мА $< I_e < 0{,}2$ мА из узловых уравнений для входа и выхода следует:

$$U_a = \frac{U_b R_2 - I_e B R_2 R_C + U_e (1+B) R_C}{R_2 + (1+B) R_C} \overset{\beta}{\underset{B>>1}{}} \approx \overset{R_C >> R_2}{} \frac{R_2}{BR_C} U_b - R_2 I_e + U_e.$$

При $U_e = U_{BE} \approx 0{,}7$ В получим приближение $U_a \approx 0{,}72$ В – 2 кОм $\times I_e$.

Характеристики режима малых сигналов для трансформатора тока и напряжения выводятся из уравнений, соответствующих схеме с общим эмиттером, использующей отрицательную обратную связь по напряжению. Вместо усиления здесь фигурирует полное переходное сопротивление. В силу (2.78) находим:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} = \lim_{R_1\to\infty} R_1 \left.\frac{u_a}{u_e}\right|_{i_a=0} = \lim_{R_1\to\infty} R_1 A = \frac{-SR_2+1}{S\left(1+\frac{1}{\beta}\right)+\frac{1}{R_C}\left(1+\frac{R_2}{r_{BE}}\right)} \approx$$

$$\overset{r_{CE}>>R_C}{\underset{\beta>>1}{\approx}} \frac{-SR_2+1}{S+\frac{1}{R_C}\left(1+\frac{R_2}{r_{BE}}\right)} \overset{\beta R_C >> R_2}{\underset{SR_2>>1}{\approx}} -R_2.$$

Входное сопротивление рассчитывается с использованием сопротивления для схемы с общим эмиттером и отрицательной обратной связью по напряжению при $R_1 = 0$. Выходное сопротивление соответствует выходному сопротивлению холостого хода такой схемы. Подводя итоги, запишем для трансформатора тока и напряжения в схеме с общим эмиттером:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} \approx -R_2, \tag{2.81}$$

$$r_e = \frac{u_e}{i_e} \approx \frac{1}{S}\left(1+\frac{R_2}{R_C}\right), \tag{2.82}$$

$$r_a = \frac{u_a}{i_a} \approx R_C \parallel \left(\frac{1}{S}+\frac{R_2}{\beta}\right). \tag{2.83}$$

Установка рабочей точки. Для функционирования транзистора в режиме усиления слабых сигналов требуется стабильная установка его рабочей точки. Она должна как можно меньше зависеть от параметров транзистора, подверженных влиянию температуры и разбросу, обусловленному процессом изготовления. В этом отношении особенно важны усиление по току B и обратный ток насыщения I_S. Температурный коэффициент и разброс составляют соответственно +0,5 %/К и –30/+50% для B и +15 %/К и –70/+200% для I_S.

Имеется два принципиально различных способа установки рабочей точки: *при связи по переменному току* и *при связи по постоянному току*.

Установка рабочей точки при связи по переменному току. При таком способе установки усилитель или каскад усиления соединены с источником сигнала и нагрузкой разделительными конденсаторами связи (рис. 2.68). Это позволяет выбирать напряжение рабочей точки независимо от постоянного напряжения источника сигнала и нагрузки, а конденсаторы связи заряжаются разностью потенциалов. Конденсаторы связи не пропускают постоянный ток, и поэтому можно подключать любые источники сигнала и нагрузки, не опасаясь смещения рабочей точки. Это позволяет раздельно устанавливать рабочие точки в многокаскадных усилителях.

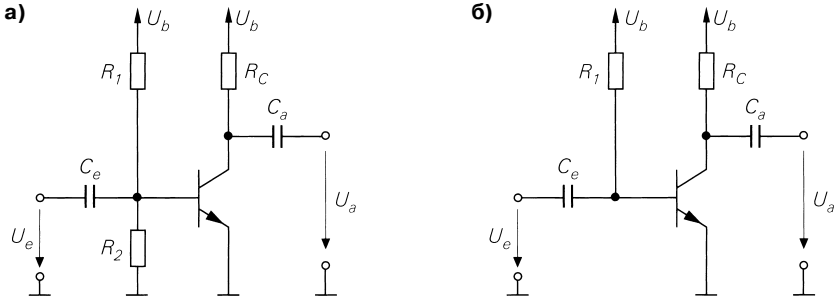


Рис. 2.68. Установка рабочей точки при связи по переменному току: а – установка напряжением; б – установка током

Каждый конденсатор связи вместе с входным или выходным сопротивлением связываемых каскадов, источником сигнала и нагрузкой образует фильтр верхних частот (ФВЧ). На рис. 2.69 показан фрагмент эквивалентной схемы многокаскадного усилителя для режима малых сигналов; здесь для каждого каскада применяется эквивалентная схема режима малых сигналов (см. рис. 2.57) с параметрами A, r_e и r_a. По приведенной схеме находят верхнюю граничную частоту ФВЧ. Номинал конденсаторов связи должен выбираться так, чтобы полностью пропускалась минимальная частота полезного сигнала. Постоянное напряжение не пропускается.

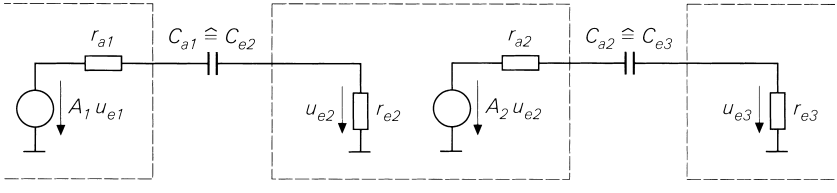


Рис. 2.69. Эквивалентная схема многокаскадного усилителя в режиме малых сигналов для расчета ФВЧ при связи по переменному напряжению

Установка рабочей точки схемы с общим эмиттером осуществляется путем регулировки напряжения $U_{BE,A}$ или тока $I_{B,A}$. Их задают, подбирая необходимые значения коллекторного тока $I_{C,A}$ и выходного напряжения $U_{a,A}$. В силу

$$U_{BE,A}(T,E) = U_T(T)\ln\frac{I_{C,A}}{I_S(T,E)}, I_{B,A}(T,E) = \frac{I_{C,A}}{B(T,E)}.$$

$U_{BE,A}$ и $I_{B,A}$ зависят от температуры T и особенностей применяемого экземпляра транзистора E.

Установка рабочей точки напряжением на базе. Напряжение $U_{BE,A}$ устанавливается с помощью делителя R_1 и R_2. Если ток, протекающий через эти резисторы, больше, чем $I_{B,A}$, рабочая точка не зависит от $I_{B,A}$. Зависимость от свойств конкретного экземпляра транзистора устраняется путем использования в качестве R_2 переменного резистора для подстройки рабочей точки. При оценке температурного дрейфа выходного напряжения, обусловленного U_{BE}, в эквивалентную схе-

му усилителя для режима малых сигналов добавляют фиктивный источник напряжения u_{TD} с $du_{TD}/dT = -1{,}7$ мВ/К (рис. 2.70). Из сравнения с рис. 2.56 видно, что он действует как источник напряжения сигнала $u_g = -u_{TD}$ с внутренним сопротивлением $R_g = R_1 \| R_2$; отсюда следует:

$$\left.\frac{dU_a}{dT}\right|_A = -\frac{r_e}{r_e + R_g} A \frac{du_{TD}}{dT} = \frac{r_{BE}}{r_{BE} + (R_1 \| R_2)} A \times 1{,}7 \ \frac{\text{мВ}}{\text{К}}. \qquad (2.84)$$

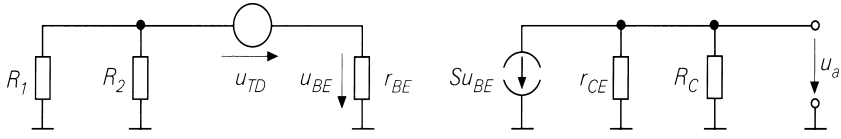


Рис. 2.70. Эквивалентная схема для расчета температурного дрейфа выходного напряжения

Пример. При $A = -75$ и $R_1 \| R_2 = r_{BE}$ имеем $(du_a/dT)|_A \approx -64$ мВ/К. Этот способ установки рабочей точки не применяется на практике из-за сильного температурного дрейфа.

Установка рабочей точки током базы. Согласно рис. 2.68в, ток базы $I_{B,A}$ задается сопротивлением

$$R_1 = \frac{U_b - U_{BE,A}}{I_{B,A}} \approx \frac{U_b - 0{,}7 \text{ В}}{I_{B,A}}.$$

При $U_b >> U_{BE,A}$ изменения $U_{BE,A}$ фактически не влияют на $I_{B,A}$; исходя из $U_a = U_b - I_C R_C$, получаем:

$$\left.\frac{dU_a}{dT}\right|_A \approx -R_C \left.\frac{dI_C}{dT}\right|_{I_B = \text{const}} = I_B R_C \frac{dB}{dT} = -\frac{I_{C,A} R_C}{U_T} \frac{U_T}{B} \frac{dB}{dT} \approx A \frac{U_T}{B} \frac{dB}{dT} \overset{(2.23)}{\approx} A \times 0{,}13 \frac{\text{мВ}}{\text{К}}. \qquad (2.85)$$

Пример. При $A = -75$ имеем $(dU_a/dT)|_A \approx -9{,}8$ мВ/К.

Температурный дрейф здесь гораздо слабее, чем при установке рабочей точки напряжением на базе, но все же слишком велик для практических целей. Из-за большого разброса значений β приходится использовать потенциометр в качестве резистора R_1 для подстройки рабочей точки. Поэтому описанный способ установки рабочей точки не нашел практического применения.

Установка рабочей точки с использованием отрицательной обратной связи по току. Температурный дрейф пропорционален усилению (см. (2.84) и (2.85)), поэтому при меньшем усилении стабильность рабочей точки улучшается. Поскольку температурный дрейф представляет собой медленно текущий процесс, необходимо снижать только усиление по постоянному напряжению A_G, тогда как усиление по переменному напряжению A_W может оставаться неизменным. Такой подход реализуется посредством частотно-зависимой отрицательной обратной связи, которая действует только на постоянную составляющую и на частоты, меньшие минимальной частоты полезного сигнала, слабо или вовсе не влияя на более высокие частоты. Данный принцип положен в основу установки рабочей точки с использованием отрицательной обратной связи по постоянному току согласно рис. 2.71а; при этом установка напряжения сочетается с отрицательной обратной связью по

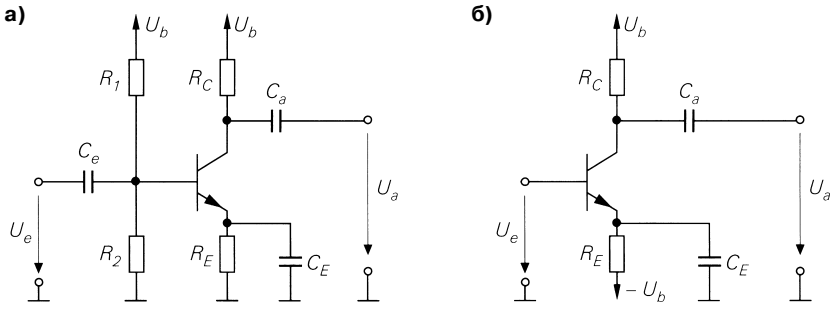


Рис. 2.71. Установка рабочей точки отрицательной обратной связью по постоянному току: а – путем установки напряжения; б – посредством прямой связи

току за счет наличия резистора R_E. Конденсатор C_E замыкает R_E с повышением частоты, препятствуя появлению отрицательной обратной связи по переменному току.

Потенциал базы транзистора, соответствующий его рабочей точке,

$$U_{B,A} = (I_{C,A} + I_{B,A})\, R_E + U_{BE,A} \approx I_{C,A} R_E + 0{,}7 \text{ В}$$

устанавливается с помощью R_1 и R_2, причем ток, текущий через указанные резисторы, должен быть больше $I_{B,A}$, чтобы последний не влиял на рабочую точку. Если в источнике сигнала имеется подходящая постоянная составляющая напряжения, а сам источник способен обеспечить требуемый ток базы $I_{B,A}$, можно отказаться от резисторов и конденсатора связи C_e и воспользоваться непосредственной связью. В этом случае $U_{B,A}$ согласуется с входным постоянным напряжением путем подбора величины R_E. Однако R_E не должно быть слишком малым, иначе отрицательная обратная связь окажется неэффективной и пострадает стабильность рабочей точки. При малых положительных и отрицательных входных постоянных напряжениях прямая связь реализуется с помощью отрицательного напряжения от дополнительного источника питания (рис. 2.71б).

Температурный дрейф выходного напряжения получается из соотношения (2.84), если вместо A и r_e подставить соответствующие значения для схемы с общим эмиттером и отрицательной обратной связью по току согласно (2.70) и (2.71); при этом $A = A_G$. При $r_e >> R_1 \| R_2$ приходим к наихудшей ситуации:

$$\left.\frac{dU_a}{dT}\right|_A \approx A_G \times 1{,}7 \frac{\text{мВ}}{\text{К}} \overset{SR_E >> 1}{\approx} -\frac{R_C}{R_E} \times 1{,}7 \frac{\text{мВ}}{\text{К}}.$$

Таким образом, чтобы минимизировать усиление постоянного напряжения A_G и добиться наименьшего температурного дрейфа, необходимо задать максимально возможное R_E. На практике выбирают $R_C/R_E \approx 1...10$.

Зависимость усиления от частоты определяют с помощью эквивалентной схемы усилителя для режима малых сигналов, показанной на рис. 2.72, или согласно (2.70), подставляя вместо R_E $R_E \| (1/sC_E)$:

$$\underline{A}(s) \approx -\frac{SR_C(1 + sC_E R_E)}{1 + SR_E + sC_E R_E} \overset{SR_E >> 1}{\approx} -\frac{R_C}{R_E} \frac{1 + sC_E R_E}{1 + s\dfrac{C_E}{S}}.$$

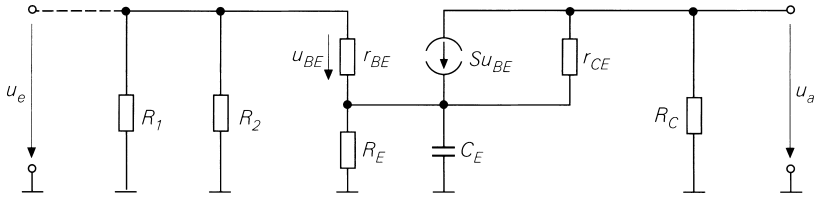


Рис. 2.72. Эквивалентная схема усилителя для режима малых сигналов (рис. 2.71а)

Модуль частотной характеристики $A = |\underline{A}(j2\pi f)|$ с изломами при f_1 и f_2 приводится на рис. 2.73, причем

$$\omega_1 = 2\pi f_1 = \frac{1}{C_E R_E}, \omega_2 = 2\pi f_2 = \frac{S}{C_E}.$$

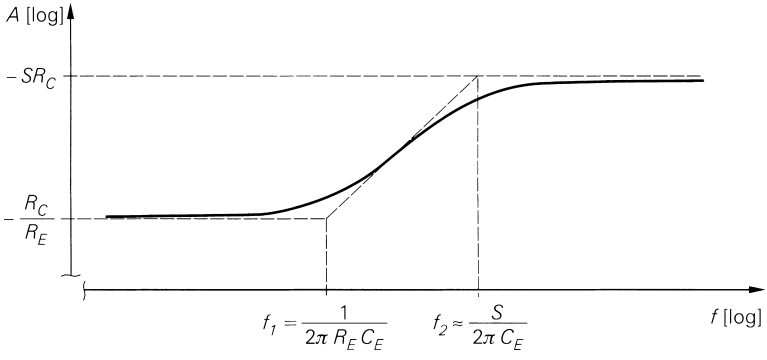


Рис. 2.73. Модуль частотной характеристики $A = |\underline{A}\ (j2\pi f)|$

При $f < f_1$ отрицательная обратная связь максимальна; здесь $A \approx A_G \approx -R_C/R_E$. При $f > f_2$ она отсутствует, и $A \approx A_W \approx -SR_C$.

Между f_1 и f_2 лежит переходная зона. Емкость конденсатора C_E должна быть такой, чтобы f_2 не превышала минимальную частоту полезного сигнала.

Согласно эквивалентной схеме (см. рис. 2.72), на входе имеется цепочка из параллельных резисторов R_1 и R_2, которые надо учитывать при расчете входного сопротивления r_E; при $f > f_2$ имеет место

$$r_E = r_{BE}||R_1||R_2.$$

R_1 и R_2 не должны быть слишком малыми, иначе входное сопротивление резко упадет.

Если отрицательная обратная связь по току необходима также и на переменном токе, то есть для $f > f_2$ (например, ради уменьшения нелинейных искажений), а усиление переменного напряжения должно превышать усиление постоянного напряжения, можно воспользоваться одним из вариантов схем на рис. 2.74. Сводка параметров этих вариантов приведена в табл. 2.5.

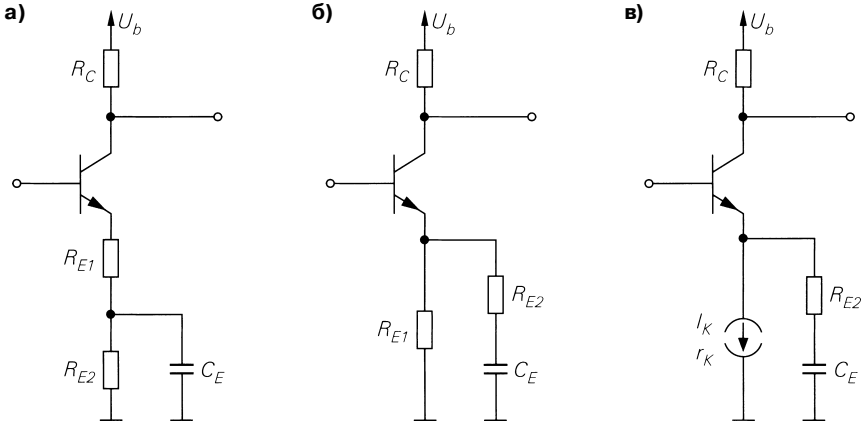


Рис. 2.74. Установка рабочей точки при отрицательной обратной связи по постоянному и переменному току

Таблица 2.5. Параметры схемы с общим эмиттером и отрицательной обратной связью по постоянному току

	Рис. 2.71	Рис. 2.74а	Рис. 2.74б и 2.74в ($R_{E1} = r_K$)
A_W	$-SR_C$	$-\dfrac{SR_C}{1+SR_{E1}}$	$-\dfrac{SR_C}{1+S\left(R_{E1} \parallel R_{E2}\right)}$
A_G	$\dfrac{-R_C}{R_E}$	$-\dfrac{R_C}{R_{E1}+R_{E2}}$	$-\dfrac{R_C}{R_{E1}}$
ω_1	$\dfrac{1}{C_E R_E}$	$\dfrac{1}{C_E R_{E2}}$	$\dfrac{1}{C_E\left(R_{E1}+R_{E2}\right)}$
ω_2	$\dfrac{S}{C_E}$	$\dfrac{1}{C_E\left(\left(1/S+R_{E1}\right) \parallel R_{E2}\right)}$	$\dfrac{S}{C_E\left(1+SR_{E2}\right)}$
Допущения	$SR_E >> 1$	$S(R_{E1} + R_{E2}) >> 1$	$SR_{E1} >> 1$

В схеме на рис. 2.74в для установки рабочей точки используется источник постоянного тока с внутренним сопротивлением r_K и током I_K, причем $I_{C,A} \approx I_K$. В силу того что $r_K >> R_C$, усиление постоянного напряжения A_G и, как следствие, обусловленный транзистором температурный дрейф весьма малы. В этом случае температурный дрейф схемы зависит от температурного дрейфа источника постоянного тока:

$$\left.\frac{dU_a}{dT}\right|_A \approx -1{,}7\frac{R_C}{r_K}\ \frac{мВ}{К} - R_C\frac{dI_K}{dT} \overset{r_K >> R_C}{\approx} -R_C\frac{dI_K}{dT}.$$

Пример. Сигнал с амплитудой $\hat{u}_g$ = 10 мВ от источника с внутренним сопротивлением R_g = 10 кОм должен быть усилен до $\hat{u}_a$ = 200 мВ и подан на нагрузку R_L = 10 кОм. Требуется обеспечить нижнюю граничную частоту f_U =20 Гц и коэффициент нелинейных искажений k < 1%. Схема питается напряжением U_b = 12 В. Согласно (2.74), при $\hat{u}_e \approx \hat{u}_g$= 10 мВ и k < 0,01 нужна отрицательная обратная связь по току с SR_E > 2,2, поэтому следует воспользоваться схемой с общим эмиттером и отрицательной обратной связью по переменному току. По формуле (2.64) находят рабочее усиление A_B, подставляя вместо A и r_a значения для схемы с общим эмиттером и отрицательной обратной связью по току согласно (2.70) и (2.72):

$$A_B = \frac{r_e}{r_e + R_g} A \frac{R_L}{R_L + r_a} \approx -\frac{r_e}{r_e + R_g} \frac{S\left(R_C \parallel R_L\right)}{1 + SR_E}.$$

Необходимо обеспечить $A_B = \hat{u}_a/\hat{u}_g$ = 20. Учитывать ослабление, связанное с r_e, пока рано, так как эта величина еще неизвестна. Поэтому для начала принимается $r_e \to \infty$. Чтобы ослабление из-за выходного сопротивления $r_a \approx R_C$ оставалось небольшим, выбирается R_C = 5 кОм < R_L. С учетом SR_E > 2,2 получим R_E = 115 Ом → 120 Ом (с округлением до стандартных номиналов), S = 21,3 мА/В и $I_{C,A} = SU_T \approx$ 0,55 мА. Полагая, что у транзистора $B \approx \beta \approx$ 400 и $I_S \approx$ 7 фА, находим $U_{BE,A} \approx$ 0,65 В, $I_{B,A} \approx$ 1,4 мкА и $r_{BE} \approx$ 19 кОм. Ради сохранения стабильности рабочей точки используется дополнительная отрицательная обратная связь по постоянному току согласно рис. 2.74а при $R_{E1} = R_E$ и R_{E2} = 4,7 кОм ≈ R_C (рис. 2.75). Усиление по постоянному току в данном случае близко к единице, следовательно, температурный дрейф остается незначительным. Напряжение базы выражается как $U_{B,A} \approx I_{C,A}\,(R_{E1} + R_{E2}) + U_{BE,A} \approx$ 3,3 В. Ток делителя напряжения в цепи базы должен составлять $I_Q = 10I_{B,A}$; отсюда $R_2 = U_{B,A}/I_Q \approx$ 240 кОм и $R_1 = (U_b - U_{B,A}) \;/\; (I_Q + I_{B,A}) \approx$ 560 кОм. Теперь можно определить входное сопротивление: $r_e = R_1 \| R_2 \| (r_{BE} + \beta R_{E1}) \approx$ 48 кОм. При R_g = 10 кОм находим, что вследствие влияния r_e усиление уменьшается в 1,2 раза, так как $1 + R_g/r_e \approx$ 1,2. Подобное уменьшение несложно компенсировать, если изменить значение $(R_C \| R_L)$, умножив R_C на этот же коэффициент; тогда R_C = 6,8 кОм. Таким образом, номиналы всех резисторов найдены (рис. 2.75), остается лишь подобрать конденсаторы C_e, C_a, C_E, формирующие фильтры нижних частот, так, чтобы

$$f'_U = \frac{f_U}{\sqrt{3}} \approx 11 \text{ Гц},$$

$$C_e = \frac{1}{2\pi f'_U \left(R_g + r_e\right)} = 250 \text{ нФ} \to 270 \text{ нФ},$$

$$C_a = \frac{1}{2\pi f'_U \left(R_C + R_L\right)} = 860 \text{ нФ} \to 1 \text{ мкФ},$$

$$C_E = \frac{1}{2\pi f'_U \left((1/S + R_{E1}) \parallel R_{E2}\right)} = 90 \text{ мкФ} \to 100 \text{ мкФ}.$$

Реализация отрицательной обратной связи по переменному напряжению. Такая связь применяется только там, где передача постоянного напряжения не требуется, то есть когда усилитель обладает свойствами фильтра верхних частот. Исключение составляют усилители переменного напряжения очень низкой частоты,

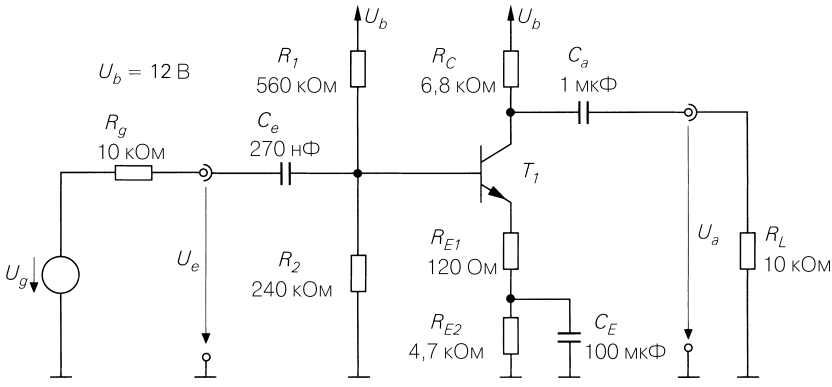


Рис. 2.75. Пример схемы с общим эмиттером и отрицательной обратной связью по постоянному и переменному току

которые требуют установки конденсаторов связи, обладающих очень большой емкостью. Поэтому на практике часто прибегают к непосредственной связи, даже если не нужно усиливать постоянное напряжение.

Существенное преимущество связи по переменному напряжению состоит в ее независимости от постоянного напряжения на источнике сигнала и нагрузке. Благодаря свойствам фильтра верхних частот температурный дрейф проявляется только в соответствующем каскаде как смещение рабочей точки и, в отличие от непосредственной связи, не передается следующим каскадам.

Несмотря на преимущества, присущие связи по переменному напряжению в усилителях переменного тока, на практике стараются воздерживаться от работы с ней из-за необходимости включать дополнительные конденсаторы и резисторы. Это особенно оправдано в случае низкочастотных усилителей, где из-за потребности в больших емкостях приходится применять электролитические конденсаторы, отличающиеся большими габаритами, стоимостью и вероятностью отказов. Связь по переменному напряжению широко распространена в высокочастотных усилителях на основе компактных и сравнительно дешевых керамических конденсаторов, емкости которых измеряются пикофарадами. В интегральных микросхемах связь по переменному напряжению используется в исключительных случаях вследствие трудностей создания интегральных конденсаторов. При необходимости их задействуют в виде дискретных элементов навесного монтажа.

Установка рабочей точки в случае связи по постоянному напряжению. Связь по постоянному напряжению, называемая также *непосредственной* или *гальванической* связью, реализуется путем прямого подключения усилителя или усилительного каскада к источнику сигнала и нагрузке. При этом входные и выходные постоянные напряжения рабочей точки $U_{e,A}$ и $U_{a,A}$ должны согласовываться с постоянными напряжениями источника сигнала и нагрузки. Раздельная установка рабочей точки отдельного каскада в многокаскадных усилителях становится невозможной.

Как правило, связь по постоянному напряжению в многокаскадных усилителях реализуется наряду с отрицательной обратной связью, охватывающей все каскады, причем отдельные каскады связываются напрямую, а рабочая точка устанавливается посредством отрицательной обратной связи. Часто требуется сохранить $U_{e,A} = U_{a,A}$, то есть усилитель не должен изменять постоянную составляющую напряжения сигнала.

Пример. На рис. 2.76 представлен усилитель со связью по постоянному напряжению, состоящий из двух каскадов по схеме с общим эмиттером, которые охвачены общей отрицательной обратной связью.

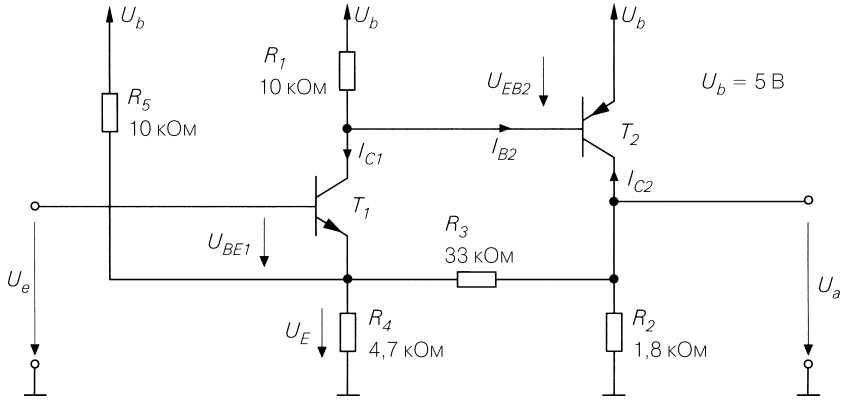


Рис. 2.76. Пример двухкаскадного усилителя со связью по постоянному напряжению по схеме с общим эмиттером с отрицательной обратной связью

Первый каскад образован n-p-n транзистором T_1 и резистором R_1, а второй – p-n-p транзистором T_2 и резистором R_2. Резисторы R_3, R_4 и R_5 формируют отрицательную обратную связь, задают рабочую точку и определяют усиление. Усилитель построен в расчете на $U_{e,A} = U_{a,A} = 2{,}5$ В и $A = 10$. В такой схеме выходное напряжение транзистора n-p-n с общим эмиттером в рабочей точке выше входного, тогда как в аналогичной схеме на p-n-p транзисторе оно ниже входного. Чтобы удовлетворить требованию $U_{e,A} = U_{a,A}$, целесообразно во втором каскаде применить p-n-p транзистор. Определение номиналов сопротивлений здесь не рассматривается.

При расчете рабочей точки исходим из требования $U_{a,A} = 2{,}5$ В. Пренебрегая током через R_3, получим $I_{C2,A} \approx -U_{a,A}/R_2 \approx -1{,}4$ мА. При $I_{S2} = 1$ фА и $\beta_2 = 300$ (типичное значение для маломощного p-n-p транзистора типа BC557B) находим $U_{EB2,A} = U_T \ln(-I_{C2,A}/I_{S2}) \approx$ $\approx 0{,}73$ В и $I_{B2,A} \approx -4{,}7$ мкА. Отсюда следует $I_{C1,A} = U_{EB2,A}/R_1 - I_{B2,A} \approx 78$ мкА. По узловому уравнению

$$\frac{U_{E,A}}{R_4} = \frac{U_{a,A} - U_{E,A}}{R_3} + \frac{U_b - U_{E,A}}{R_5} + I_{C1,A}$$

на эмиттерном выводе T_1 получим $U_{E,A} = 1{,}9$ В. При $I_{S1} = 7$ фА имеем $U_{BE1,A} =$ $= U_T \ln(I_{C1,A}/I_{S2}) \approx 0{,}6$ В, откуда $U_{e,A} = U_{BE1,A} + U_{E,A} \approx 2{,}5$ В. В заключение надо лишь проверить, насколько допустимо пренебрегать током через R_3 при расчете $I_{C2,A}$:

$$I_{R3} = \frac{U_{a,A} - U_{E,A}}{R_3} \approx 18 \text{ мкА} << |I_{C2,A}|.$$

Выполненные расчеты еще раз показывают последовательность операций для вычисления рабочих точек.

Реализация связи по постоянному напряжению. Связь по постоянному напряжению неприменима, если требуется усиливать постоянное напряжение. Исключение составляют схемы особого рода, подобные усилителям с вибропреобразователями или коммутируемыми емкостями, где постоянная составляющая сигнала передается по отдельному тракту. Однако и в многокаскадных усилителях предпочитают непосредственное соединение отдельных каскадов, чтобы не использовать конденсаторы связи и дополнительные резисторы.

Недостаток непосредственной связи заключается в том, что смещение рабочей точки усилительного каскада вследствие температурного дрейфа переносится на нагрузку, а при наличии последующих усилительных каскадов дрейф усиливается в еще большей степени. Наличие связи по постоянному напряжению заставляет принимать специальные меры для подавления дрейфа или разрабатывать варианты схем с малым дрейфом (например, дифференциальные усилители).

Частотная характеристика и верхняя граничная частота

Коэффициент усиления в режиме слабых сигналов A и коэффициент усиления A_B с учетом R_g и R_L, полученных выше, справедливы только на низких частотах; на высоких частотах оба эти параметра убывают из-за емкостей транзистора. Чтобы получить представление о частотной зависимости усиления и верхней граничной частоте, необходимо вести расчеты на основе динамической модели транзистора для режима малых сигналов согласно рис. 2.38 с учетом не только эмиттерной C_E и коллекторной C_C емкостей, но и объемного сопротивления базы R_B.

Схема с общим эмиттером без отрицательной обратной связи. Динамическая эквивалентная малосигнальная схема для каскада с общим эмиттером без отрицательной обратной связи показана на рис. 2.77. Для коэффициента усиления $A_B(s) = u_a(s)/u_g(s)$ при $R'_g = R_g + R_B$ и $R'_C = R_L \| R_C \| r_{CE}$ получим:

$$\underline{A}_B(s) = -\frac{\left(S - sC_c\right)R'_C}{1 + \dfrac{R'_g}{r_{BE}} + s\left(C_E R'_g + C_C\left(R'_g + R'_C + SR'_C R'_g\right)\right) + s^2 C_E C_C R'_g R'_C}. \qquad (2.86)$$

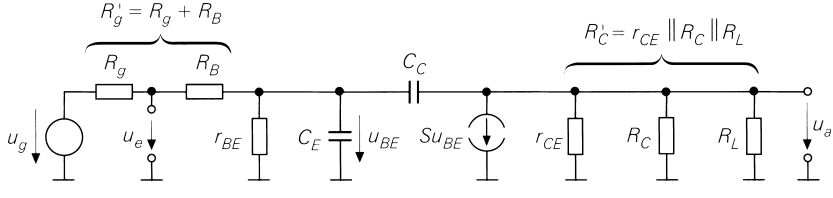


Рис. 2.77. Динамическая эквивалентная схема усилителя для режима малых сигналов каскада с общим эмиттером без отрицательной обратной связи

На рис. 2.78 представлена частотная зависимость модуля усиления с парой полюсов на частотах излома f_{P1} и f_{P2} и нулем на частоте f_N. В силу малой постоянной времени $C_C S^{-1} = (2\pi f_N)^{-1}$ нулем можно пренебречь. Оба полюса действительны и

далеко отстоят один от другого. Поэтому частотная зависимость усиления приблизительно описывается фильтром нижних частот первого порядка, если вычеркнуть из знаменателя член, содержащий s^2. Указанный прием соответствует методу суммарной постоянной времени, известному в технике автоматического регулирования. Согласно данному методу, множество полюсов сводятся к единственному полюсу с суммой постоянных времени: $(1 + sT_1)\ (1 + sT_2)\ ...\ (1 + sT_n) \approx 1 + s\,(T_1 + T_2 + ... + T_n)$. Коэффициент s здесь служит суммарной постоянной времени. Таким образом, суммирование осуществляется благодаря отбрасыванию более высоких степеней s. При усилении низкочастотного сигнала

$$A_0 = \underline{A}_B(0) = -\frac{r_{BE}}{r_{BE} + R'_g} SR'_C \tag{2.87}$$

имеем:

$$\underline{A}_B(s) \approx \frac{A_0}{1 + s\left(C_E + C_C\left(1 + SR'_C + \dfrac{R'_C}{R'_g}\right)\right)\left(r_{BE} \parallel R'_g\right)}. \tag{2.88}$$

На рис. 2.78 приведена частотная зависимость модуля усиления для приближения (2.88) и точного выражения (2.86).

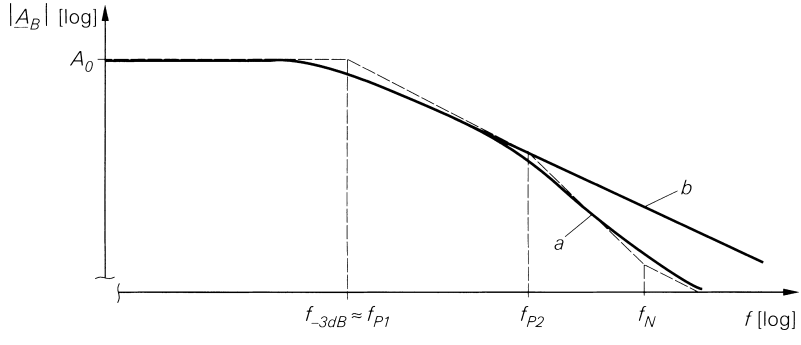


Рис. 2.78. Частотная характеристика модуля $|A_B|$ для схемы с общим эмиттером: а – согласно строгому выражению (2.86); б – согласно приближению (2.88)

Пользуясь (2.88), найдем приближение для граничной частоты по уровню –3 дБ f_{-3dB}, на которой модуль коэффициента усиления уменьшается на 3 дБ:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\left(C_E + C_C\left(1 + SR'_C + \dfrac{R'_C}{R'_g}\right)\right)\left(r_{BE} \parallel R'_g\right)}. \tag{2.89}$$

В большинстве случаев имеет место $R'_C,\ R'_g >> 1/S$, поэтому

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\left(C_E + C_C SR'_C\right)\left(r_{BE} \parallel R'_g\right)}. \tag{2.90}$$

Верхняя граничная частота зависит от усиления на низких частотах A_0. Полагая, что изменение A_0 происходит вследствие изменения R'_C при постоянстве остальных составляющих, разрешая (2.87) относительно R'_C и подставляя его в (2.89), получим выражения с двумя постоянными времени, не зависящими от A_0:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 \,|\, A_0 \,|}, \tag{2.91}$$

$$T_1 = \left(C_E + C_C\right)\left(r_{BE} \,\|\, R'_g\right), \tag{2.92}$$

$$T_2 = C_C\left(R'_g + \frac{1}{S}\right). \tag{2.93}$$

Здесь выделяются две области:

- для $|A_0| << T_1/T_2$ имеет место $\omega_{-3dB} \approx T_1^{-1}$, то есть верхняя граничная частота не зависит от усиления. Максимальная верхняя граничная частота получается в предельном случае $A_0 \to 0$ и $R_g = 0$:

$$\omega_{-3dB,\max} \approx \frac{1}{\left(C_E + C_C\right)\left(r_{BE} \,\|\, R_B\right)} \overset{r_{BE} >> R_B}{\approx} \frac{1}{\left(C_E + C_C\right)R_B}.$$

  Она соответствует граничной частоте усилителя по току ω_{Y21e} (см. (2.46));
- при $|A_0| >> T_1/T_2$ имеет место $\omega_{-3dB} \approx (T_2|\, A_0|)^{-1}$, то есть верхняя граничная частота пропорциональна обратной величине усиления, откуда получается постоянное произведение усиления на ширину полосы пропускания (gain-bandwidth-product, GBW):

$$GBW = f_{-3dB} \,|\, A_0 \,| \approx \frac{1}{2\pi T_2}.$$

  Произведение *GBW* – важный параметр, поскольку он представляет абсолютный верхний предел произведения модуля коэффициента усиления на низких частотах и верхней граничной частоты. Иными словами, при всех $|A_0|$ имеет место $GBW \geq f_{-3dB}|A_0|$.

При $1/S << R'_g << r_{BE}$ допустимо вместо (2.89) записать приближенное выражение

$$\omega_{-3dB} \approx \frac{1}{R'_g\left(C_E + C_C\left(1 + |A_0|\right)\right)}.$$

Оно показывает, что C_C влияет на граничную частоту в $(1 + |A_0|)$ раз сильнее, чем C_E. Такое явление называется *эффектом Миллера* и обусловлено тем, что на низких частотах на C_C появляется усиленное напряжение

$$u_{BE} - u_a \approx u_g - u_a = u_g\,(1 - A_0) = u_g\,(1 + |A_0|),$$

тогда как к C_E приложено напряжение $u_{BE} \approx u_g$; это приближение вытекает из предположения $r_{BE} >> R'_g$. Емкость $C_C(1 + |A_0|)$ называют также *емкостью Миллера*, обозначая ее как C_M.

Нередко нагрузка имеет не только омическую, но и емкостную составляющую, то есть параллельно нагрузочному резистору R_L включается нагрузочная емкость C_L.

Чтобы определить влияние C_L, резистор $R'_C = r_{CE} \| R_C \| R_L$ заменяется полным внутренним сопротивлением – импедансом (рис. 2.79):

$$\underline{Z}_C(s) = R'_C \parallel \frac{1}{sC_L} = \frac{R'_C}{1 + sC_L R'_C}. \tag{2.95}$$

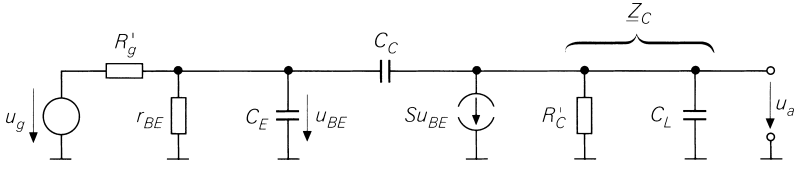


Рис. 2.79. Эквивалентная схема усилителя с общим эмиттером и емкостной нагрузкой C_L для режима малых сигналов

Если подставить $\underline{Z}_C$ (s) в (2.86), избавиться от пренебрежимо малых членов в соответствии с (2.88) и определить постоянные времени T_1 и T_2, выяснится, что T_1 не меняется, а для T_2 получается выражение:

$$T_2 = \left(C_C + \frac{C_L}{\beta} \right) R'_g + \frac{C_C + C_L}{S}. \tag{2.96}$$

Нагрузочная емкость C_L уменьшает произведение усиления на ширину полосы *GBW* соответственно росту T_2 согласно (2.94).

Эквивалентная схема. Схема с общим эмиттером приближенно описывается эквивалентной схемой, приведенной на рис. 2.80. Она получается из схемы рис. 2.57, если туда добавить входную емкость C_e и выходную емкость C_a, и служит только для ориентировочной оценки усиления $\underline{A}_B$ (s) и верхней граничной частоты f_{-3dB}. C_e и C_a находят из условия, что расчеты $\underline{A}_B$ (s) после удаления из знаменателя членов с s^2 должны приводить к (2.88):

$$C_e \approx C_E + C_C (1 + |A_0|), \tag{2.97}$$

$$C_a \approx C_C \frac{r_{BE}}{r_{BE} + R'_g}. \tag{2.98}$$

Цепочки на входе и выходе влияют на обе емкости, так как A_0 и R'_g зависят от R_g и R_L; поэтому указанные емкости можно задавать, лишь если известны R_g и R_L. Параметры A, r_e и r_a определяются выражениями (2.61) – (2.63) и не зависят от монтажа. Объемное сопротивление базы R_B рассматривается как часть внутреннего сопротивления генератора сигналов: $R'_g = R_g + R_B$.

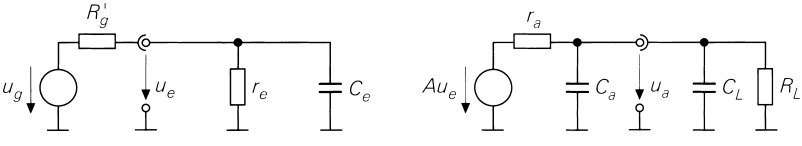


Рис. 2.80. Эквивалентная схема усилителя с соответствующими значениями A, r_e, r_a, C_e и C_a

При наличии следующего каскада усиления R_L и C_L определяются как r_e и C_e данного каскада. Эквивалентную схему на рис. 2.80 можно использовать в многокаскадных усилителях, если отождествить R'_g с r_a, r_e с R_L и C_e с $C_L + C_a$; при этом объемное сопротивление базы R_B следующего каскада, которое на рис. 2.80 должно находиться между C_L и C_a, без особых погрешностей переносится влево от C_a и складывается с r_a.

Пример. Для численного примера в схеме с общим эмиттером без отрицательной обратной связи на рис. 2.53 выбран ток $I_{C,A}$ = 2 мА. При β = 400, U_A = 100 В, C_{obo} = 3,5 пФ и f_T = 160 МГц по табл. 2.4 находим параметры транзистора для режима малых сигналов S = 77 мА/В, r_{BE} = 5,2 кОм, r_{CE} = 50 кОм, C_C = 3,5 пФ и C_E = 73 пФ. При $R_g = R_C$ = 1 кОм, $R_L \to \infty$ и $R'_g \approx R_g$ из (2.87) следует $A_0 \approx -63$, из (2.89) $f_{-3dB} \approx$ 543 кГц и из (2.90) $f_{-3dB} \approx$ 554 кГц. Из (2.92) получаем $T_1 \approx$ 64 нс, из (2.93) $T_2 \approx$ 3,55 нс и из (2.94) $GBW \approx \approx$ 45 Мгц. При нагрузочной емкости C_L = 1 нФ из (2.96) находим $T_2 \approx$ 19 нс, из (2.91) $f_{-3dB} \approx$ 126 кГц и из (2.94) $GBW \approx$ 8,4 Мгц.

Схема с общим эмиттером и отрицательной обратной связью по току. Частотную зависимость усиления и верхнюю граничную частоту схемы с общим эмиттером и отрицательной обратной связью по току на рис. 2.58а можно вывести из соответствующих параметров схемы с общим эмиттером без отрицательной обратной связи. На рис. 2.81а показана часть эквивалентной схемы усилителя для режима малых сигналов (см. рис. 2.77) с дополнительным резистором R_E отрицательной обратной связи по току; сопротивление r_{CE} опущено. Эта часть преобразуется к схеме, представленной на рис. 2.81б, которая возвращает нас к изначальной эквивалентной схеме режима малых сигналов (см. рис. 2.77). Данное преобразование является эквивалентным, хотя основано на исключении полюса в Y-матрице. Однако граничная частота такого полюса превышает граничную частоту f_T транзистора при любых значениях R_E в области, где модель транзистора для режима малых сигналов уже не выполняется, поэтому преобразование является практически эквивалентным [2.11].

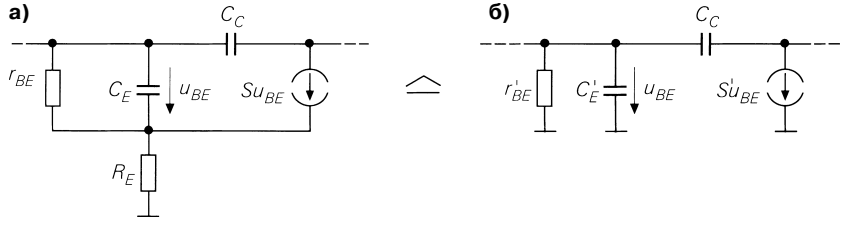


Рис. 2.81. Преобразование эквивалентной схемы с общим эмиттером и отрицательной обратной связью по току для режима малых сигналов: а – до преобразования; б – после преобразования

При этом имеет место:

$$r'_{BE} = r_{BE}(1 + SR_E), \tag{2.99}$$

$$S' = \frac{S}{1 + SR_E}, \tag{2.100}$$

$$C'_E = \frac{C_E}{1 + SR_E}. \tag{2.101}$$

Таким образом, допустимо преобразовывать эквивалентную схему транзистора с резистором R_E для отрицательной обратной связи по току в эквивалентную схему транзистора без этой связи путем замены r_{BE}, S и C_E на r'_{BE}, S' и C'_E, причем S' соответствует приведенной крутизне S_{red}, уже введенной в (2.73).

Теперь эквивалентные значения можно подставить в уравнения (2.91) – (2.94) для схемы с общим эмиттером без отрицательной обратной связи. Учтите, что, если внутреннее сопротивление источника сигнала велико, то есть $R'_g >> 1/S'$, отрицательная обратная связь по току не влияет на T_2 и произведение усиления на ширину полосы *GBW*, поскольку в таком случае они зависят только от R'_g и C_C. Для области $|A_0| > T_1/T_2$ с постоянным *GBW* следует, что верхняя граничная частота растет благодаря отрицательной обратной связи по току ровно настолько, насколько убывает усиление. Это позволяет использовать описанную связь для повышения верхней граничной частоты путем снижения усиления, но не с целью увеличить их произведение.

Влияние нагрузочной емкости C_L оценивается по (2.96) подстановкой эквивалентных значений, в данном случае S' вместо S. При сильной обратной связи по току даже малые изменения оказывают довольно значительное воздействие, так как T_2 в силу $S' << S$ растет сравнительно быстро, а произведение *GBW* соответственно убывает.

Схема с общим эмиттером и отрицательной обратной связью по току приближенно описывается эквивалентной схемой на рис. 2.80. Входную C_e и выходную C_a емкости получают из (2.97) и (2.98), для чего r_{BE} и C_E заменяют эквивалентными значениями r'_{BE} и C'_E; A, r_e и r_a задаются выражениями (2.70) – (2.72).

Пример. Для численного примера схемы с общим эмиттером и отрицательной обратной связью по току согласно рис. 2.58а выбран ток $I_{C,A}$ = 1,5 мА. При β = 400, C_{obo} = 3,5 пФ и f_T = 150 МГц по табл. 2.4 найдем параметры транзистора для режима малых сигналов S = 58 мА/В, r_{BE} = 6,9 кОм, C_C = 3,5 пФ и C_E = 58 пФ, пренебрегая r_{CE}. При R_E = 500 Ом расчет по (2.99) – (2.101) дает эквивалентные значения r'_{BE} = 207 кОм, S' = 1,93 мА/В и C'_E = 1,93 пФ. При $R_g = R_C$ = 1 кОм, $R_L \to \infty$ и $R'_g \approx R_g$ из (2.87) получим $A_0 \approx -1{,}93$, из (2.92) $T_1 \approx 5{,}4$ нс, из (2.93) $T_2 \approx 5{,}3$ нс, из (2.91) $f_{-3dB} \approx 10$ МГц, а из (2.94) *GBW* ≈ 30 МГц. Когда нагрузочная емкость C_L = 1 нФ, из (2.96) следует $T_2 \approx 526$ нс, из (2.91) $f_{-3dB} \approx 156$ кГц и из (2.94) *GBW* ≈ 303 кГц.

Сравнение с примером схемы с общим эмиттером без отрицательной обратной связи свидетельствует о равенстве произведения *GBW* без нагрузочной емкости; поэтому там верхняя граничная частота приблизительно в 30 раз меньше из-за усиления в 30 раз более высокого. При C_L = 1 нФ верхняя граничная частота осталась практически неизменной вопреки различиям в усилении; в этой ситуации преобладает влияние T_2, и для обеих схем получаем $(\omega_{-3dB})^{-1} \approx T_2|A_0| \approx C_L R'_C \approx 1$ мкс.

Схема с общим эмиттером и отрицательной обратной связью по напряжению. Эквивалентная схема усилителя с общим эмиттером и отрицательной обратной связью по напряжению для режима малых сигналов представлена на рис. 2.82. Как и ранее, здесь $R'_C = r_{CE} \| R_C \| R_L$. Расчет $\underline{A}_B(s)$ громоздок. Однако можно воспользоваться результатами для схемы с общим эмиттером, если, как показано на рис. 2.82,

пренебречь объемным сопротивлением базы R_B, замкнув его накоротко, и подставить в (2.86) параллельную цепочку из C_C и R_2 вместо C_C и резистор $R'_1 = R_1 + R_g$ вместо R'_g. При R'_1, R_2, $R'_C >> 1/S$ и $r_{BE} >> R'_1$ получим приближение, достаточно точное для практических целей:

$$A_0 \approx -\frac{R_2}{R'_1 + \dfrac{R_2}{SR'_C}} \overset{SR'_C R'_1 >> R_2}{\approx} -\frac{R_2}{R_1}, \tag{2.102}$$

$$\underline{A}_B(s) \approx \frac{A_0}{1 + s\left(\dfrac{C_E}{S}\left(1 + \dfrac{R_2}{R'_C}\right) + C_C R_2\right) + s^2 \dfrac{C_E C_C R_2}{S}}. \tag{2.103}$$

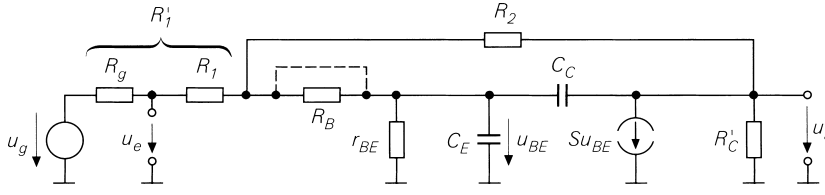


Рис. 2.82. Динамическая эквивалентная схема усилителя с общим эмиттером и отрицательной обратной связью по напряжению для режима малых сигналов

Несмотря на то что полюсы разнесены не так далеко, как в случаях схем с общим эмиттером без отрицательной обратной связи и с обратной связью по току, верхняя граничная частота определяется с достаточной точностью путем отбрасывания членов с s^2 в знаменателе $\underline{A}_B(s)$:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\dfrac{C_E}{S}\left(1 + \dfrac{R_2}{R'_C}\right) + C_C R_2}. \tag{2.104}$$

Исходя из $A_0 \approx -R_2/R'_1$ и полагая, что изменения A_0 происходят за счет R_2 при постоянном R'_1, получим простое выражение с двумя постоянными времени, определяемыми A_0:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 |A_0|}, \tag{2.105}$$

$$T_1 = \frac{C_E}{S}, \tag{2.106}$$

$$T_2 = \left(\frac{C_E}{SR'_C} + C_C\right) R'_1. \tag{2.107}$$

Влияние нагрузочной емкости на функционирование схемы с общим эмиттером без отрицательной обратной связи несложно выявить, воспользовавшись переходом $R'_C \to \underline{Z}_C(s)$ согласно (2.95). Тогда:

$$T_1 = \frac{C_E + C_L}{S}, \tag{2.108}$$

$$T_2 = \left(\frac{C_E}{SR'_C} + C_C \right) R'_1 + \frac{C_L}{S}. \tag{2.109}$$

При сильной отрицательной обратной связи по напряжению полюсы $\underline{A}_B(s)$ могут оказаться комплексно-сопряженными. В этом случае выражения (2.105) – (2.109) допускают лишь весьма грубую оценку верхней граничной частоты.

Эквивалентная схема на рис. 2.80 позволяет также приближенно описывать каскад с общим эмиттером и отрицательной обратной связью по напряжению. Емкости C_e и C_a находят из условия, состоящего в том, что расчет $\underline{A}_B(s)$ должен приводить к (2.103), если исключить члены с s^2:

$$C_e = 0,$$

$$C_a \approx \left(C_E \left(\frac{1}{R_2} + \frac{1}{R'_C} \right) + C_C S \right) \left(R'_1 \| R_2 \| r_{BE} \right).$$

Тогда входной импеданс становится чисто омическим, хотя в реальных схемах это не совсем верно из-за распределенной емкости монтажа, достигающей нескольких пикофарад. A, r_e и r_a задаются выражениями (2.78) – (2.80).

Пример. Для численного примера схемы с общим эмиттером и отрицательной обратной связью по напряжению согласно рис. 2.62а выбран ток $I_{C,A}$ = 2,24 мА. При β = 400, C_{obo} = 3,5 пФ и f_T = 160 МГц по табл. 2.4 найдем параметры транзистора для режима малых сигналов S = 86 мА/В, r_{BE} = 4,6 кОм, C_C = 3,5 пФ и C_E = 82 пФ, пренебрегая r_{CE}. При $R_C = R_1$ = 1 кОм, R_2 = 2 кОм, $R_L \to \infty$ и R_g = 0 из (2.102) получим $A_0 \approx -1{,}96$, из (2.106) $T_1 \approx 0{,}95$ нс, из (2.107) $T_2 \approx 4{,}45$ нс, из (2.105) $f_{-3dB} \approx 16$ МГц и из (2.94) $GBW \approx 36$ МГц. Если нагрузочная емкость C_L = 1 нФ, из (2.108) следует $T_1 \approx 12{,}6$ нс; из (2.109) $T_2 \approx 16{,}1$ нс; из (2.105) $f_{-3dB} \approx 3{,}6$ МГц и из (2.94) $GBW \approx 9{,}9$ МГц.

Сравнив полученный результат с примером для схемы с общим эмиттером и отрицательной обратной связью по току, можно убедиться в приблизительном равенстве верхней граничной частоты у обеих схем без нагрузочной емкости. При нагрузочной емкости C_L = 1 нФ схема с общим эмиттером и отрицательной обратной связью по напряжению достигает приблизительно в 20 раз более высокой верхней граничной частоты. Причина кроется в существенно более низком выходном сопротивлении r_a. Поэтому при больших емкостных нагрузках отрицательная обратная связь по напряжению предпочтительнее связи по току.

Заключение

Схема с общим эмиттером используется как без отрицательной обратной связи, так и с отрицательной обратной связью по току или напряжению. Три варианта применения схемы показаны на рис. 2.83, а в табл. 2.6 приведены их основные параметры.

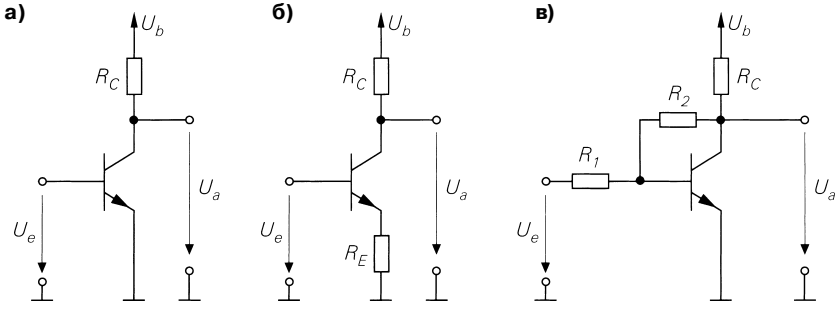


Рис. 2.83. Варианты схемы усилителя с общим эмиттером: а – без обратной связи; б – с отрицательной обратной связью по току; в – с отрицательной обратной связью по напряжению

Таблица 2.6. Параметры схемы усилителя с общим эмиттером

	Без обратной связи (рис. 2.83а)	С обратной связью по току (рис. 2.83б)	С обратной связью по напряжению (рис. 2.83в)
A	$-SR_C$	$-\dfrac{R_C}{R_E}$	$-\dfrac{R_2}{R_1}$
r_e	r_{BE}	$r_{BE} + \beta R_E$	R_1
r_a	R_C	R_C	$S\left(1+\dfrac{R_2}{R_1}\right)+\dfrac{R_2}{\beta}$
k	$\dfrac{\hat{u}_e}{4U_T}$	$\dfrac{\hat{u}_e}{4U_T(1+SR_E)^2}$	$\dfrac{\hat{u}_e R_2(R_1+R_2)}{4U_T(SR_1(R_2 \parallel R_C))^2}$
GBW	$\dfrac{1}{2\pi C_C\left(R'_g+\dfrac{1}{S}\right)}$ при $R'_g = R_g + R_B$	$\dfrac{1}{2\pi C_C}\left(R'_g+\dfrac{1}{S'}\right)$ при $R'_g = R_g + R_B$ и S' по (2.100)	$\dfrac{1}{2\pi\left(\dfrac{C_E}{SR'_C}+C_C\right)R'_1}$ при $R'_1 = R_1 + R_g$ и $R'_C = R_C \parallel R_L$

A: малосигнальное усиление напряжения на холостом ходу

r_e: входное сопротивление при малом сигнале

r_a: выходное сопротивление при малом сигнале

k: клирфактор при слабой модуляции

GBW: произведение усиления на полосу без нагрузочной емкости

Усиление схемы с общим эмиттером без обратной связи сильно зависит от рабочей точки, поэтому здесь особенно важна точная и температурно-стабильная установка рабочей точки. Сильная зависимость от рабочей точки приводит к большим нелинейным искажениям, так как даже при весьма малом изменении

положения рабочей точки схема попадает в зоны с различным усилением. В вариантах с обратной связью усиление в первом приближении определяется парой резисторов и практически не зависит от выбора рабочей точки транзистора. Установка рабочей точки облегчена, и при тех же изменениях ее положения искажения меньше. Однако применение эффективной отрицательной обратной связи приводит к заметно меньшему усилению.

При равном токе коллектора схема с общим эмиттером и отрицательной обратной связью по току отличается наибольшим входным сопротивлением и, следовательно, в наименьшей степени нагружает источник сигнала. Далее следуют схема без обратной связи и схема с обратной связью по напряжению. Последняя характеризуется существенно более низким выходным сопротивлением сравнительно с остальными вариантами схемы, что дает ей преимущества в случае низкоомных и емкостных нагрузок.

Произведение усиления на ширину полосы пропускания во всех вариантах приблизительно одинаково в предположении, что $R'_g >> 1/S$; $C_E << SR'_C C_C$ и $R'_g \approx R'_1$. В силу эффекта Миллера оно зависит от коллекторной емкости C_C.

2.4.2
Схема усилителя с общим коллектором

На рис. 2.84 представлена схема усилителя с общим коллектором, состоящая из транзистора, эмиттерного резистора R_E, источника напряжения питания U_b и источника напряжения сигнала U_g с внутренним сопротивлением R_g. При последующем изложении материала принимается U_b = 5 В и $R_E = R_g$ = 1 кОм.

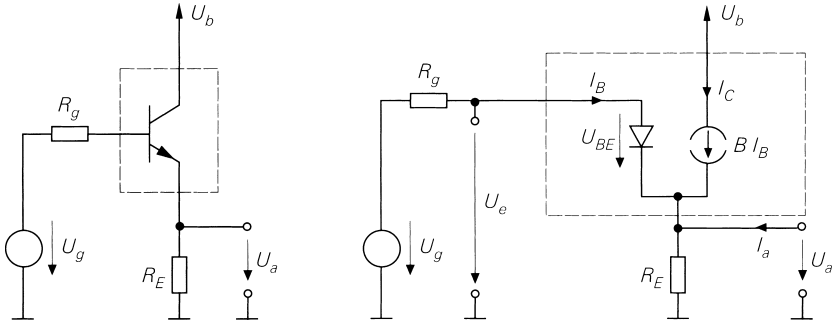


Рис. 2.84. Схема усилителя с общим коллектором

Передаточная характеристика схемы с общим коллектором

Чтобы получить передаточную характеристику схемы (рис. 2.85), достаточно измерить выходное напряжение U_a как функцию напряжения сигнала U_g. При $U_g < 0{,}5$ В коллекторный ток пренебрежимо мал, и тогда U_a = 0 В. При $U_g \geq 0{,}5$ В течет ток коллектора I_C, растущий вместе с U_g, и выходное напряжение повторяет входное за вычетом падения напряжения на эмиттерном переходе U_{BE}. Поэтому схему с общим коллектором называют также *эмиттерным повторителем*. Транзистор в такой схеме всегда работает в нормальном режиме.

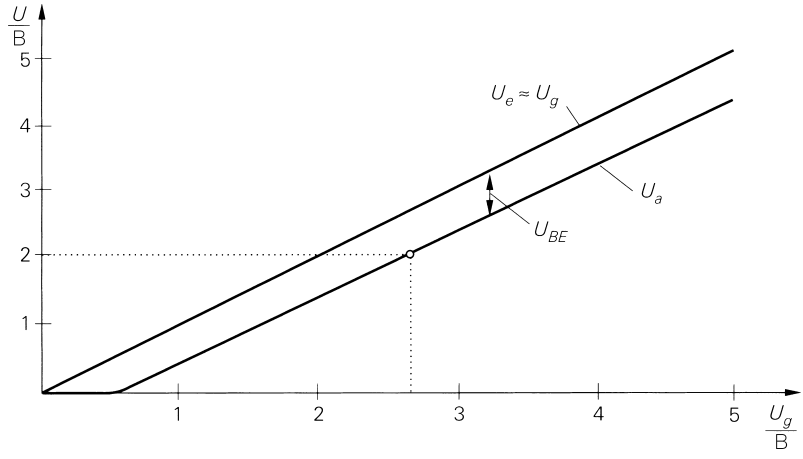


Рис. 2.85. Характеристики усилителя с общим коллектором

На рис. 2.84б показана эквивалентная схема усилителя с общим коллектором, основанная на простой транспортной модели транзистора (см. рис. 2.27) при

$$I_C = BI_B = I_S e^{\frac{U_{BE}}{U_T}}.$$

Исходя из рис. 2.84б, запишем:

$$U_a = (I_C + I_B + I_a)R_E \approx (I_C + I_a)R_E \overset{I_a=0}{=} I_C R_E, \tag{2.110}$$

$$U_e = U_a + U_{BE}, \tag{2.111}$$

$$U_e = U_g - I_B I_g = U_g - \frac{I_C R_g}{B} \approx U_g. \tag{2.112}$$

В соотношении (2.112) предполагается, что падением напряжения на R_g можно пренебречь, если B достаточно велико, а R_g мало. Ток базы в (2.110) не учитывается.

Для $U_e > 1$ В при $U_{BE} \approx 0{,}7$ В, пользуясь (2.111), находим приближение:

$$U_a \approx U_e - 0{,}7 \text{ В}. \tag{2.113}$$

Характеристика схемы почти линейна, что позволяет задавать рабочую точку в широком интервале значений. Положив $B = \beta = 400$ и $I_S = 7$ фА (типичные значения для маломощного n-p-n транзистора BC547B), для рабочей точки, указанной в качестве примера на рис. 2.85, при $U_b = 5$ В, $R_E = R_g = 1$ кОм и $I_a = 0$ получим:

$$U_a = 2 \text{ В} \Rightarrow I_C \approx \frac{U_a}{R_E} = 2 \text{ мА} \Rightarrow I_B = \frac{I_C}{B} = 5 \text{ мкА}$$

$$\Rightarrow U_e = U_a + U_{BE} = U_a + U_T \ln\frac{I_C}{I_S} = 2{,}685 \text{ В}$$

$$\Rightarrow U_g = U_e + I_B R_g = 2{,}69 \text{ В}.$$

В данном случае допустимо пренебречь падением напряжения на R_g, составляющим только 5 мВ. Поэтому на рис. 2.85 $U_e \approx U_g$.

На выходе схемы с общим коллектором можно получить отрицательные напряжения, если воспользоваться дополнительным источником напряжения питания $-U_b$ и нагрузкой R_L между выходом и землей (рис. 2.86). Передаточная характеристика здесь зависит от отношения сопротивлений резисторов R_E и R_L, так как минимальное выходное напряжение $U_{a,\min}$ задается делителем напряжения, состоящим из R_L и R_E:

$$U_{a,\min} = -\frac{U_b R_L}{R_E + R_L}.$$

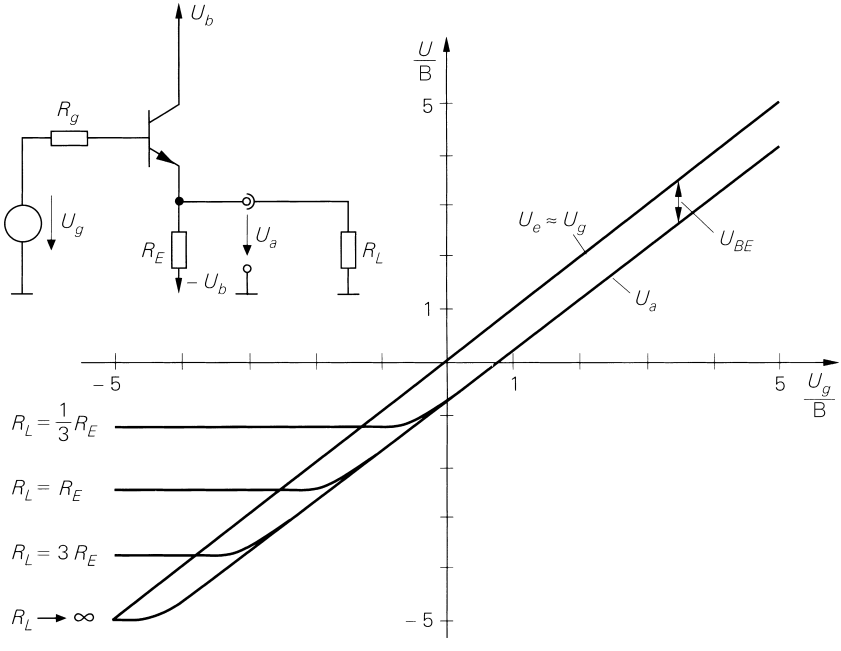


Рис. 2.86. Характеристики схемы с общим коллектором, дополнительным источником отрицательного напряжения питания и нагрузкой R_L

Широкий диапазон управления возможен только при малом $U_{a,\min}$ или соответственно большом $|U_{a,\min}|$, что выполняется, если $R_L > R_E$. При $U_g < U_{a,\min}$ в силу того, что $U_{BE} < 0$, транзистор работает в режиме запирания, и тогда $U_a = U_{a,\min}$. При $U_g \geq U_{a,\min}$ обеспечивается нормальный режим, и ход характеристики соответствует рис. 2.85. Здесь напряжения питания симметричны, то есть отрицательное и положительное напряжения равны по модулю. Данный случай типичен для практики, но, вообще говоря, отрицательное напряжение питания может выбираться независимо от положительного.

Характеристики схемы с общим коллектором в режиме малых сигналов

Режимом малых сигналов называется работа схемы, при которой под воздействием входного сигнала положение рабочей точки A изменяется незначительно. Рабочая точка задается параметрами: $U_{e,A}$; $U_{a,A}$; $I_{e,A} = I_{B,A}$ и $I_{C,A}$. Для примера приведем параметры вышеуказанной рабочей точки: $U_{e,A} = 2{,}69$ В; $U_{a,A} = 2$ В; $I_{B,A} = 5$ мкА и $I_{C,A} = 2$ мА.

Коэффициент усиления напряжения в режиме малых сигналов равен крутизне передаточной характеристики. Поскольку выходное напряжение следует за входным, найдем предполагаемое приближение из (2.113) путем дифференцирования:

$$A = \left.\frac{\partial U_a}{\partial U_e}\right|_A \approx 1.$$

Эквивалентная схема режима малых сигналов (рис. 2.87) позволяет выполнять более строгие расчеты величины A. Воспользовавшись узловым уравнением

$$\frac{u_e - u_E}{r_{BE}} + S u_{BE} = \left(\frac{1}{R_E} + \frac{1}{r_{CE}}\right) u_a$$

при $u_{BE} = u_e - u_E$ и $R'_E = R_E \| r_{CE}$ получим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = \frac{\left(1+\frac{1}{\beta}\right) S R'_E}{\left(1+\frac{1}{\beta}\right) S R'_E + 1} \overset{\substack{r_{CE} >> R_E \\ \beta >> 1}}{\approx} \frac{S R_E}{S R_E + 1} \overset{S R_E >> 1}{\approx} 1.$$

Для принятой в качестве примера рабочей точки при $S = I_{C,A}/U_T = 77$ мА/В, $\beta = 400$, $R_E = 1$ кОм и $r_{CE} = U_A/I_{C,A} = 50$ кОм получаем точное значение и в первом приближении $A = 0{,}987$.

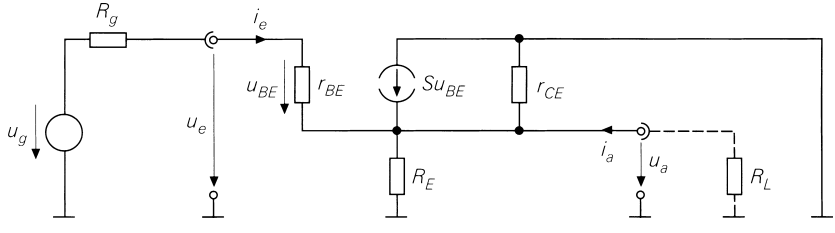


Рис. 2.87. Эквивалентная схема с общим коллектором для режима малых сигналов

Для входного сопротивления в режиме малых сигналов имеем:

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} = r_{BE} + (1+\beta) R'_E \overset{\substack{r_{CE} >> R_E \\ \beta >> 1}}{\approx} r_{BE} + \beta R_E \overset{S R_E >> 1}{\approx} \beta R_E.$$

Входное сопротивление зависит от сопротивления нагрузки, причем здесь вследствие $i_a = 0$ ($R_L \to \infty$) приводится его величина в случае холостого хода. Чтобы найти входное сопротивление для других значений R_L, подставим вместо R_E параллельное соединение R_E и R_L (см. рис. 2.87). На практике, как правило, $R_E > R_L$, поэтому входное сопротивление зависит преимущественно от R_L. Если $r_{BE} = \beta/S$ и $R_L \to \infty$, то для взятой за образец рабочей точки наблюдается строгое равенство $r_e = 398$ кОм; первое приближение дает $r_e = 405$ кОм, а второе – $r_e = 400$ кОм.

Для выходного сопротивления в режиме малых сигналов получим:

$$r_a = \frac{u_a}{i_a} = R'_E \parallel \frac{R_g + r_{BE}}{1+\beta} \overset{\substack{r_{CE} >> R_E \\ \beta >> 1}}{\approx} R_E \parallel \left(\frac{R_g}{\beta} + \frac{1}{S} \right).$$

Выходное сопротивление определяется внутренним сопротивлением R_g источника сигналов; здесь различают три диапазона:

$$r_a \approx \begin{cases} \dfrac{1}{S} & \text{при} \quad R_g < r_{BE} = \dfrac{\beta}{S} \\ \dfrac{R_g}{\beta} & \text{при} \quad r_{BE} < R_g < \beta R_E \\ R_E & \text{при} \quad R_g > \beta R_E \end{cases}$$

Зависимость r_a от R_g представлена на рис. 2.88. При $R_g < r_{BE}$ и $R_g > \beta R_E$ выходное сопротивление не зависит от R_g. На промежуточном участке внутреннее сопротивление R_g трансформируется в $r_a \approx R_g/\beta$. За эту особенность схему с общим коллектором называют также *преобразователем полного сопротивления (импеданса)*. Источник сигнала, к которому подключена схема с общим коллектором, работающая на участке преобразования, описывается эквивалентным источником сигнала (рис. 2.89). При этом для напряжения рабочей точки эквивалентного источника сигнала согласно (2.113) выполняется соотношение $U'_{g,A} \approx U_{g,A} - 0{,}7$ В; напряжение слабого сигнала u_g остается фактически неизменным благодаря тому, что $A \approx 1$; сопротивление уменьшается до R_g/β. Для принятой за образец рабочей

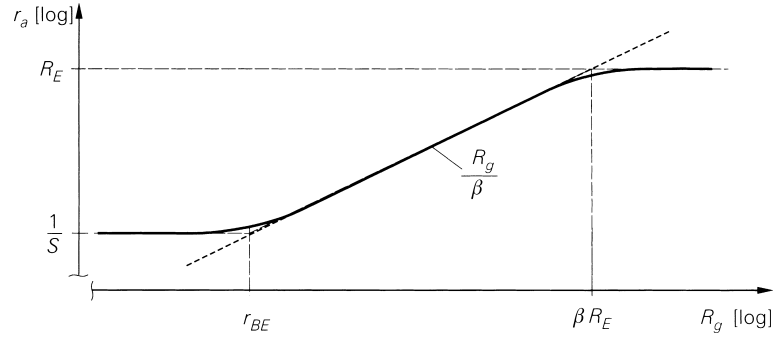


Рис. 2.88. Зависимость выходного сопротивления r_a схемы с общим коллектором в режиме малых сигналов от внутреннего сопротивления R_g генератора сигналов

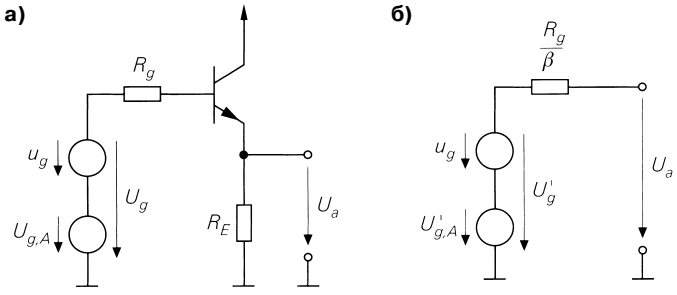


Рис. 2.89. Схема с общим коллектором в качестве преобразователя полного сопротивления: а – принципиальная схема с источником сигнала; б – эквивалентный источник сигнала

точки получим точное значение r_a = 15,2 Ом; приближение дает r_a = 15,3 Ом. При R_g = 1 кОм < r_{BE} = 5,2 кОм из различия сопротивлений следует приближение $r_a \approx 1/S$ = 13 Ом, так что схема не работает в качестве преобразования импеданса.

При $r_{CE} >> R_E$, $\beta >> 1$ и без нагрузочного резистора R_L для схемы с общим коллектором находим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx \frac{SR_E}{1+SR_E} \overset{SR_E>>1}{\approx} 1, \tag{2.114}$$

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} \approx r_{BE} + \beta R_E \overset{SR_E>>1}{\approx} \beta R_E, \tag{2.115}$$

$$r_a = \frac{u_a}{i_a} \approx R_E \parallel \left(\frac{R_g}{\beta} + \frac{1}{S}\right). \tag{2.116}$$

Чтобы учесть влияние нагрузочного сопротивления R_L, в (2.114) и (2.115) надо подставить вместо R_E цепочку из параллельных резисторов R_E и R_L (см. рис. 2.87). При $R_g < \beta\,(R_E \| R_L)$ и $S\,(R_E \| R_L) >> 1$ получаем:

$$A \approx 1, \quad r_e \approx \beta\,(R_E \parallel R_L), \quad r_a \approx \frac{R_g}{\beta} + \frac{1}{S} \tag{2.117}$$

Соответствующая эквивалентная схема с генератором сигналов и нагрузкой приводится на рис. 2.90. Легко заметить, что схеме с общим коллектором свойственна сильная связь между входом и выходом: в отличие от схемы с общим эмиттером, входное сопротивление r_e здесь зависит от нагрузки R_L на выходе, а выходное сопротивление r_a – от внутреннего сопротивления R_g генератора сигналов на входе.

Схема на рис. 2.90 позволяет рассчитывать коэффициент усиления A_B для малых сигналов:

$$A_B = \frac{u_a}{u_g} = \frac{r_e}{r_e + R_g}\frac{R_L}{R_L + r}.$$

Обычно $r_e >> R_g$ и $R_L >> r_a$, откуда $A_B \approx 1$.

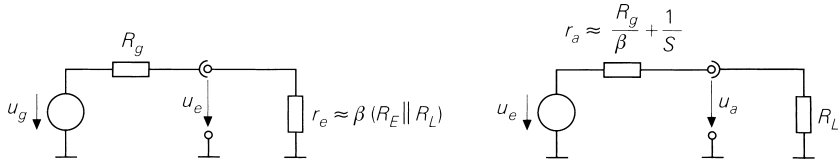


Рис. 2.90. Эквивалентная схема эмиттерного повторителя с эквивалентными значениями r_e и r_a

Нелинейность. Разложение переходной характеристики в ряд вблизи рабочей точки позволяет найти приближенную оценку коэффициента нелинейных искажений схемы с общим коллектором. При $I_a = 0$, когда $R_L \to \infty$, из (2.110) и (2.111) следует:

$$U_e = U_a + U_{BE} = I_C R_E + U_T \ln \frac{I_C}{I_S}.$$

Это уравнение соответствует схеме с общим эмиттером и отрицательной обратной связью по току, поэтому соотношение (2.74) применимо и к схеме с общим коллектором. При нагрузочном сопротивлении R_L, параллельном R_E, из (2.74) получаем:

$$k \approx \frac{u_{a,2\omega t}}{u_{a,\omega t}} \approx \frac{\hat{u}_e}{4U_T(1 + S(R_E \| R_L)^2}. \qquad (2.118)$$

Если задано максимальное значение k, должно выполняться неравенство $\hat{u}_e < 4kU_T\,(1 + S\,(R_E \| R_L))^2$. В большинстве приложений соблюдается условие $1/S << R_L << R_E$, что позволяет использовать приближение

$$k \approx \frac{\hat{u}_e}{4U_T S^2 R_L^2}. \qquad (2.119)$$

В данной ситуации коэффициент нелинейных искажений обратно пропорционален квадрату нагрузочного сопротивления и, следовательно, быстро убывает с ростом сопротивления нагрузки R_L. Коэффициент нелиненых искажений может быть уменьшен только за счет увеличения S, для чего надо соответственно повысить ток рабочей точки $I_{CA} = SU_T$. При $R_L \to \infty$ для численного примера находим $\hat{u}_e < k \times 631$ В. Если, напротив, положить $R_L = 100$ Ом, получим существенно более строгое требование $\hat{u}_e < k \times 6{,}7$ В; а из (2.119) в этом случае следует $\hat{u}_e < k \times 6{,}2$ В.

Температурная зависимость. Согласно (2.21), при постоянном токе коллектора I_C напряжение база–эмиттер U_{BE} растет с температурой на величину 1,7 мВ/К. У схемы с общим коллектором входное и выходное напряжения различаются как раз на U_{BE} (см. (2.111)), так что температурный дрейф выходного напряжения при постоянном входном напряжении составляет

$$\frac{dU_a}{dT} = -\frac{dU_{BE}}{dT} \approx 1{,}7 \text{ мВ/К}.$$

Такой же результат дает уравнение (2.65), справедливое для схемы с общим эмиттером, если учесть, что у схемы с общим коллектором $A \approx 1$.

Установка рабочей точки

Установить стабильную рабочую точку в схеме с общим коллектором для режима малых сигналов проще, нежели в аналогичной схеме с общим эмиттером, так как пределы линейности этой схемы гораздо шире, поэтому небольшие отклонения от предпочтительных параметров рабочей точки не влияют на свойства режима малых сигналов (ср. рис. 2.85 и 2.54). Температурная зависимость, разбросы усиления по току B и обратному току насыщения I_S транзистора, обусловленные технологией его изготовления, оказывают слабое влияние, поскольку при заданном коллекторном токе рабочей точки $I_{C,A}$ ток базы $I_{B,A}$, зависящий от B, обычно пренебрежимо мал, а напряжение база–эмиттер $U_{BE,A}$ подчиняется логарифмической зависимости от I_S.

При установке рабочей точки различают связь по переменному и по постоянному напряжению. Кроме того, в схемах с общим коллектором часто комбинируют связь по постоянному напряжению на входе со связью по переменному напряжению на выходе.

Установка рабочей точки при связи по переменному напряжению. Такая связь показана на рис. 2.91а. Источник сигнала и нагрузка подключаются через конденсаторы, что позволяет выбирать напряжение рабочей точки независимо от постоянных напряжений на выходе источника сигнала или на нагрузке (см. раздел 2.4.1). Необходимый потенциал базы транзистора в рабочей точке

$$U_{B,A} = (I_{C,A} + I_{B,A})\, R_E + U_{BE,A} \approx I_{C,A} R_E + 0{,}7 \text{ В}$$

устанавливают резисторами R_1 и R_2, выбирая ток, протекающий по этому делителю, значительно большим, чем ток базы $I_{B,A}$, чтобы рабочая точка не зависела от $I_{B,A}$.

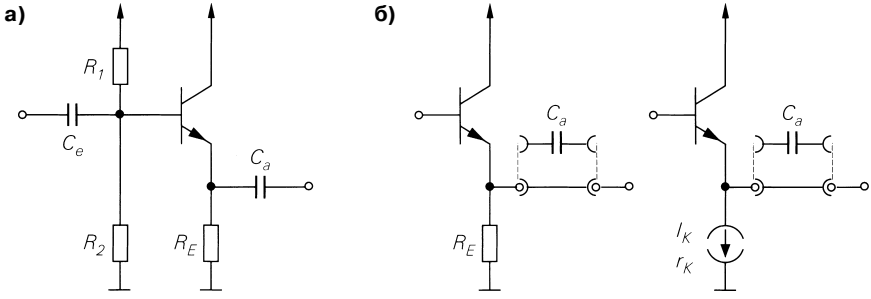


Рис. 2.91. Установка рабочей точки: а – связь по переменному напряжению; б – связь по постоянному напряжению на входе

На практике редко ограничиваются связью по переменному напряжению, поскольку в большинстве случаев, по крайней мере на входе, можно реализовать связь по постоянному напряжению; в такой ситуации резисторы R_1 и R_2 и конденсатор связи C_e не нужны.

Установка рабочей точки при связи по постоянному напряжению на входе. На рис. 2.91б представлена схема с общим коллектором и связью по постоянному напряжению на входе и по постоянному или переменному – на выходе. Входное напряжение $U_{e,A}$ на базе транзистора определяется выходным напряжением источника

сигнала, если полагать падение напряжения на внутреннем сопротивлении источника $I_{B,A}R_g$, вызываемое током базы $I_{B,A}$, пренебрежимо малым.

В случае связи по переменному напряжению на выходе коллекторный ток в рабочей точке устанавливается резистором R_E в соответствии с формулой

$$I_{C,A} \approx \frac{U_{e,A} - U_{BE,A}}{R_E} \approx \frac{U_{e,A} - 0{,}7\ \text{В}}{R_E} \qquad (2.120)$$

или с помощью источника тока (см. рис. 2.91б). При использовании источника тока справедливо $I_{C,A} \approx I_K$; далее в расчетах применительно к режиму малых сигналов надо вместо R_E подставить внутреннее сопротивление r_K источника тока. Кроме того, в случае связи по постоянному напряжению на выходе необходимо учесть выходной ток, текущий через нагрузку.

Пример. В примере к рис. 2.75 рассчитаны номиналы схемы с общим эмиттером для нагрузки R_L = 10 кОм. Теперь схема должна работать с нагрузкой R_L = 1 кОм. Поскольку выходное сопротивление $r_a \approx R_C$ = 6,8 кОм больше R_L, непосредственное подключение R_L к выходу схемы с общим эмиттером приведет к значительному снижению рабочего усиления A_B. Поэтому к выходу следует добавить схему с общим коллектором и воспользоваться ее свойством преобразования импеданса, чтобы предотвратить существенное снижение A_B (рис. 2.92). Амплитуда на входе схемы с общим коллектором составляет $\hat{u}_e$ = 200 мВ в соответствии с амплитудой на выходе схемы с общим эмиттером. Последняя рассчитана для обеспечения коэффициента нелинейных искажений k < 1%. Для предотвращения его чрезмерного ухудшения из-за добавочной схемы с общим коллектором, надо, чтобы он удовлетворял требованию k < 0,2%. Тогда из (2.119) следует S > 31 мА/В или $I_{C,A}$ > 0,81 мА. Пусть $I_{C,A}$ = 1 мА. Выбрав для транзистора T_2 $B \approx \beta \approx 400$ и $I_s \approx 7$ фА, приходим к $U_{BE,A} \approx 0{,}67$ В, $I_{B,A}$ = 2,5 мкА, $S \approx 38{,}5$ мА/В и $r_{BE} \approx 10{,}4$ кОм. Входное напряжение $U_{e,A}$ найдем по падению напряжения на R_C (рис. 2.92):

$$U_{e,A} = U_b - (I_{C,A(T1)} + I_{B,A})\, R_C \approx U_b - I_{C,A(T1)}R_C \approx 8{,}26\ \text{В}.$$

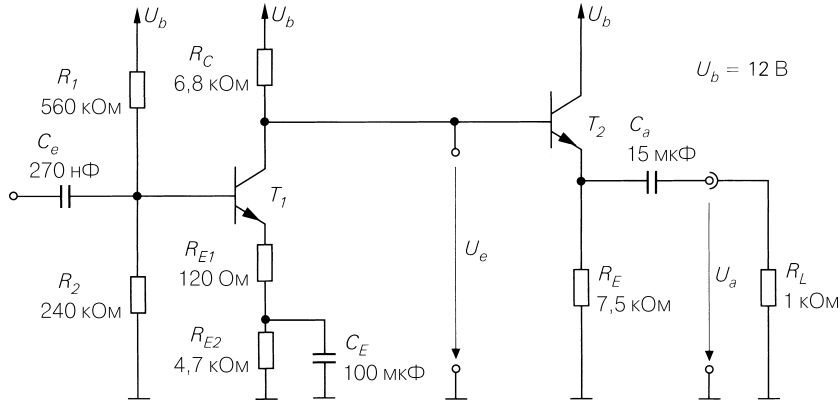


Рис. 2.92. Пример применения схемы с общим коллектором (T_2) в качестве преобразователя выходного сопротивления для схемы с общим эмиттером (T_1)

Теперь из (2.120) находим $R_E \approx 7{,}59$ кОм (округляя до стандартных значений $\rightarrow 7{,}5$ кОм). Ток $I_{B,A}$ создает пренебрежимо малое падение напряжения $I_{B,A}R_C \approx 17$ мВ на внутреннем сопротивлении $R_g \approx R_C$ источника сигнала. При $R_g \approx R_C$ из (2.117) для элементов эквивалентной схемы, приведенной на рис. 2.90, получим $r_e \approx 353$ кОм и $r_a \approx 43$ Ом. Теперь остается задать $f'_U = 11$ Гц для фильтра нижних частот с учетом выходного конденсатора C_a:

$$C_a = \frac{1}{2\pi f'_U (r_a + R_L)} = 13{,}9 \text{ мкФ} \rightarrow 15 \text{ мкФ}.$$

Результатом связи по постоянному напряжению на выходе при замыкании конденсатора C_a станет появление на R_L постоянного напряжения $U_{a,A} = U_{e,A} - U_{BE,A} \approx 7{,}5$ В и выходного тока $I_{a,A} = -U_{a,A}/R_L \approx -7{,}5$ мА; в этом случае R_E не нужно. Вследствие того, что

$$I_{C,A} = \frac{U_{a,A}}{R_E \parallel R_L} \approx \frac{U_{e,A} - 0{,}7 \text{ В}}{R_E \parallel R_L} \geq 7{,}5 \text{ мА},$$

возможности выбора рабочей точки оказываются крайне ограниченными.

Реализация связи по переменному и постоянному напряжениям. Основные вопросы реализации связи по переменному и постоянному напряжениям описаны ранее применительно к схеме с общим эмиттером. Осуществление связи по постоянному напряжению на выходе обычно затрудняется тем, что в случае низкоомных нагрузок даже при малых выходных напряжениях течет сильный выходной постоянный ток.

Частотная характеристика и верхняя граничная частота

Коэффициент усиления слабых сигналов A и коэффициент усиления A_B снижаются на высоких частотах из-за емкостей транзистора. Чтобы получить представление о частотной характеристике и верхней граничной частоте, необходимо вести расчеты на основе динамической модели транзистора для малых сигналов. На рис. 2.93 приведена общая динамическая эквивалентная схема транзистора для режима малых сигналов для схемы с общим коллектором.

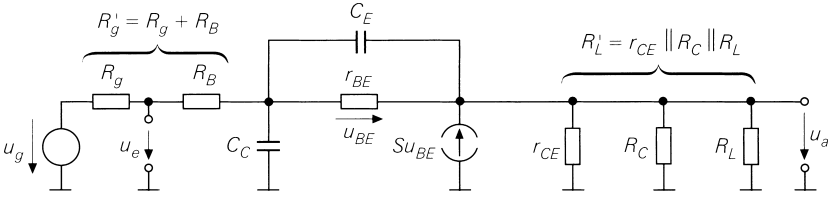


Рис. 2.93. Динамическая эквивалентная схема с общим коллектором для режима малых сигналов

Для коэффициента усиления $\underline{A}_B(s) = \underline{u}_a(s) / \underline{u}_g(s)$ при $R'_g = R_g + R_B$ и $R'_L = R_L \| R_E \| r_{CE}$ получим:

$$\underline{A}_B(s) = \frac{1+\beta+sC_E r_{BE}}{1+\beta+\dfrac{r_{BE}+R'_g}{R'_L}+sc_1+s^2 C_E C_C R'_g r_{BE}},$$

$$c_1 = C_E r_{BE} + (C_E + C_C)\frac{r_{BE}R'_g}{R'_L} + C_C R'_g(1+\beta).$$

При $\beta >> 1$ для усиления на низких частотах имеем:

$$A_0 = \underline{A}_B(0) \approx \frac{1}{1+\dfrac{r_{BE}+R'_g}{\beta R'_L}}, \tag{2.121}$$

и при дополнительных условиях $R'_L >> 1/S$ *и* $R'_L >> R'_g/\beta$ находим выражение для частотной характеристики:

$$\underline{A}_B(s) \approx \frac{A_0\left(1+s\dfrac{C_E}{S}\right)}{1+s\left(\dfrac{C_E}{S}\left(1+\dfrac{R'_g}{R'_L}\right)+C_C R'_g\right)+s^2\dfrac{C_E C_C R'_g}{S}}. \tag{2.122}$$

Оба полюса действительны, и частота нуля

$$f_N = \frac{S}{2\pi C_E} > f_T$$

лежит выше граничной частоты f_T транзистора, о чем свидетельствует сравнение с выражением (2.44). Частотная характеристика приближенно описывается фильтром верхних частот первого порядка, если пренебречь членом с s^2 в знаменателе и образовать разность линейных членов:

$$\underline{A}_B(s) = \frac{A_0}{1+s\left(\dfrac{C_E}{SR'_L}+C_C\right)R'_g}.$$

Отсюда находим приближение для верхней граничной частоты f_{-3dB}, при которой модуль усиления уменьшается на 3 дБ:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\left(\dfrac{C_E}{SR'_L}+C_C\right)R'_g}. \tag{2.123}$$

Она обратно пропорциональна внутреннему сопротивлению R_g генератора сигналов в силу того, что $R'_g = R_g + R_B \approx R_g$. Максимальную верхнюю граничную частоту найдем при $R_g \to 0$ и $R'_L \to \infty$:

$$\omega_{-3dB,\max} \approx \frac{1}{C_C R_B}.$$

Как правило, она выше граничной частоты f_T транзистора.

Если у нагрузки есть не только омическая, но и емкостная составляющая, то есть нагрузочная емкость C_L подключена параллельно сопротивлению нагрузки R_L, путем подстановки

$$\underline{Z}_L(s) = R'_L \parallel \frac{1}{sC_L} = \frac{R'_L}{1 + sC_L R'_L}$$

вместо R_L находим:

$$\underline{A}_B(s) \approx \frac{A_0\left(1 + s\dfrac{C_E}{S}\right)}{1 + sc_1 + s^2 c_2}, \tag{2.124}$$

где

$$c_1 = \frac{C_E}{S}\left(1 + \frac{R'_g}{R'_L}\right) + C_C R'_g + C_L\left(\frac{1}{S} + \frac{R'_g}{\beta}\right),$$

$$c_2 = (C_C C_E + C_L(C_C + C_E))\frac{R'_g}{S}.$$

В этом случае полюсы могут быть действительными или комплексно-сопряженными. Приближение в виде ФНЧ первого порядка дает полезную оценку верхней граничной частоты только при действительных полюсах:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\left(\dfrac{C_E}{SR'_L} + C_C + \dfrac{C_L}{\beta}\right)R'_g + \dfrac{C_L}{S}}. \tag{2.125}$$

В случае комплексно-сопряженных полюсов применяется оценка

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\sqrt{c_2}}. \tag{2.126}$$

Из (2.124) следует, что схема с общим коллектором всегда стабильна, поскольку стабильна передаточная характеристика второго порядка с положительными коэффициентами в знаменателе. Иначе говоря, при наличии комплексно-сопряженных полюсов в ответ на скачок выходной сигнал совершает одно колебание. На практике схема бывает нестабильной, так что колебания длятся долго и вследствие эффекта перегрузки стабилизируются при определенной амплитуде, а в наиболее неблагоприятных ситуациях способны привести к разрушению транзистора. Подобная нестабильность вызывается эффектами второго порядка, которые не охватываются используемой здесь эквивалентной схемой для малых сигналов. Из-за конечного времени прохождения сигнала в области базы появляется дополнительная постоянная времени; этот эффект несложно учесть в эквивалентной схеме транзистора для малых сигналов, если ввести сопротивление R_B, включенное последовательно с объемным сопротивлением базы. Тогда придется иметь дело с передаточной характеристикой третьего порядка, которая часто оказывается нестабильной при емкостной нагрузке.

Область комплексно-сопряженных полюсов. Для практических применений схемы с общим коллектором желательно знать, при каких емкостных нагрузках появляются комплексно-сопряженные полюсы и какими приемами схемотехники можно этому воспрепятствовать.

Обратимся к эквивалентной схеме эмиттерного повторителя для режима малых сигналов (рис. 2.94), построенной на основе рис. 2.87 с добавлением выходной емкости C_g генератора сигналов и нагрузочной емкости C_L.

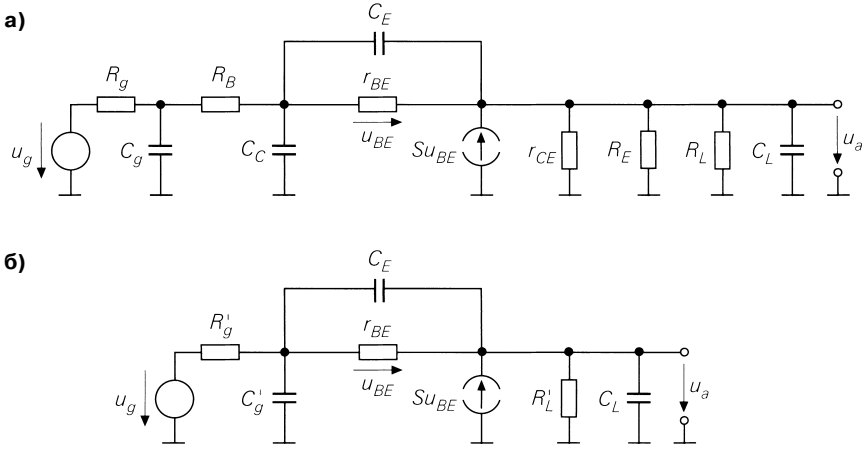


Рис. 2.94. Эквивалентные схемы эмиттерного повторителя для режима малых сигналов, используемые для расчета области комплексно-сопряженных полюсов: а – полная; б – упрощенная

RC-цепочки R_gC_g и R_BC_C благодаря тому, что $R_g >> R_B$, можно соответственно заменить на $R'_g = R_g + R_B$ и $C'_g = C_g + C_C$. Вводя постоянные времени

$$T_g = C'_g R'_g, \quad T_L = C_L R'_L, \quad T_E = \frac{C_E}{S} \approx \frac{1}{\omega_T}, \tag{2.127}$$

отношения сопротивлений

$$k_g = \frac{R'_g}{R'_L}, \qquad k_s = \frac{1}{SR'_L} \tag{2.128}$$

и подставив C'_g вместо C_C, из (2.124) находим:

$$c_1 = T_E(1+k_g) + T_g + T_L\left(k_s + \frac{k_g}{\beta}\right), \tag{2.129}$$

$$c_2 = T_gT_E + T_gT_Lk_s + T_LT_Ek_g.$$

Отсюда определяем добротность

$$Q = \frac{\sqrt{c_2}}{c_1} \tag{2.130}$$

и по условию $Q > 0{,}5$ находим область комплексно-сопряженных полюсов. Эта область представлена на рис. 2.95 для $\beta = 50$ и $\beta = 500$ в виде зависимости нормированной постоянной времени источника сигнала T_g/T_E и нормированной постоянной времени нагрузки T_L/T_E для разных значений k_g с использованием $k_s = 0{,}01$.

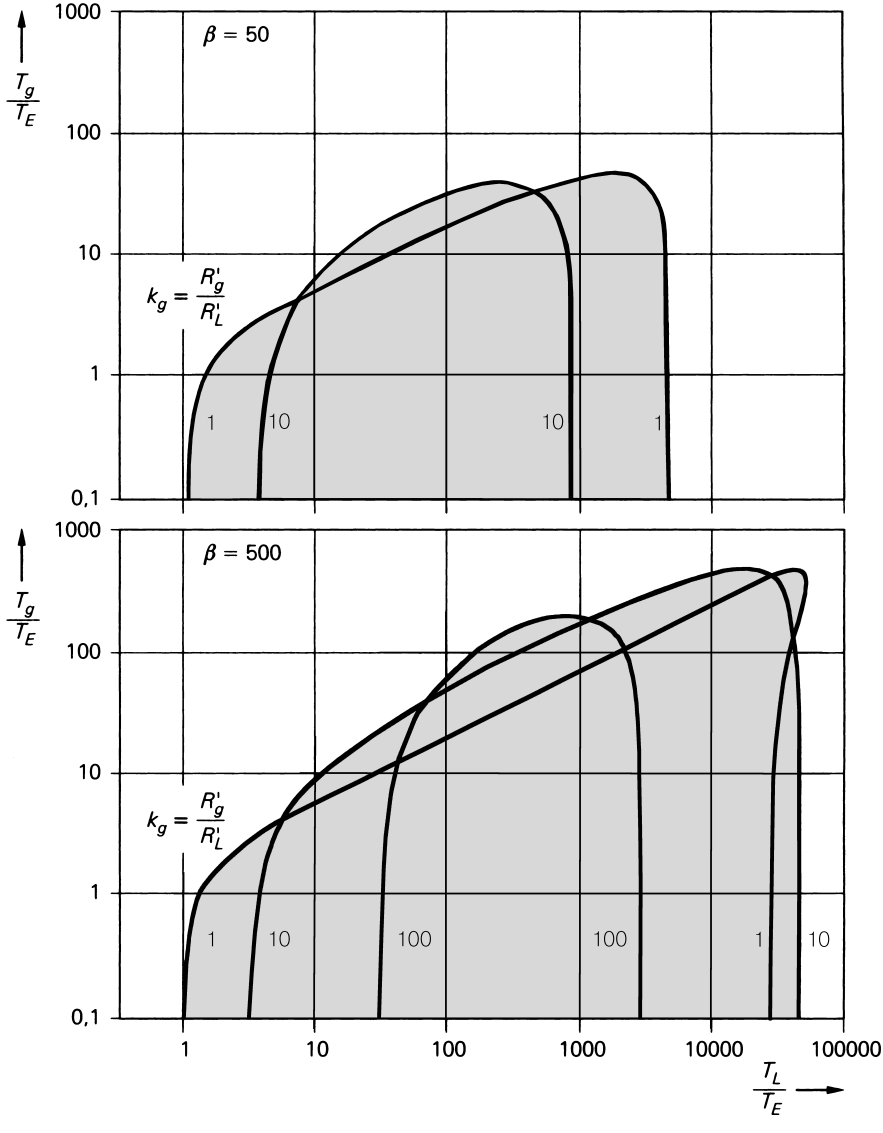


Рис. 2.95. Область комплексно-сопряженных полюсов при $\beta = 50$ и $\beta = 500$

Как видно из рис. 2.95, при очень малых и очень больших нагрузочных емкостях C_L (T_L/T_E мало или велико) и при достаточно большой выходной емкости C_g генератора сигналов (T_g/T_E велико) комплексно-сопряженные полюсы не возникают. Область комплексно-сопряженных полюсов сильно зависит от k_g. Области для $k_g < 1$ лежат внутри области для $k_g = 1$; при $k_g > \beta$ комплексно-сопряженных полюсов не бывает. Зависимость от k_s становится заметной только при больших емкостях нагрузки (T_L/T_E велико), высоком усилении по току β и малом внутреннем сопротивлении R_g генератора сигналов. Указанная зависимость приводит к появлению выступа на правом краю области для $\beta = 500$ и $k_g = 1$.

Если заданы R_g, C_g, R_L и C_L, а также существуют комплексно-сопряженные полюсы, имеется четыре возможности выйти за пределы их области:

- увеличить T_g и благодаря этому уйти вверх из области комплексно-сопряженных полюсов. Здесь нужен дополнительный конденсатор на входе схемы с общим коллектором, соединенный с массой или с одним из источников питания; такой конденсатор включается параллельно C_g и приводит к росту T_g. Описанная возможность легко реализуется и часто используется на практике;
- если ситуация соответствует левой границе области, можно выйти за ее левый край, увеличив T_E. В таком случае выбирают менее быстродействующий транзистор с большей постоянной времени T_E, то есть с меньшей граничной частотой f_T;
- находясь вблизи правой границы области, имеет смысл уменьшить T_E, чтобы выйти из нее вправо вверх. Для этого нужен быстродействующий транзистор с меньшей постоянной времени T_E, то есть с большей граничной частотой f_T. Данной возможностью пользуются, например, в блоках сетевого питания с последовательной регулировкой: из-за накопительных конденсаторов на выходе там имеется большая нагрузочная емкость, что приводит к смещению точки к правой границе. Применение здесь быстродействующего транзистора улучшает переходную характеристику;
- будучи рядом с правой границей, можно увеличить T_L и выйти из области вправо. В подобной ситуации параллельно C_L подключают дополнительный конденсатор, увеличивая нагрузочную емкость. Этой возможностью также пользуются в блоках сетевого питания с последовательной регулировкой, соответственно увеличивая накопительный конденсатор на выходе.

Рис. 2.96 отражает четыре способа покинуть комплексно-сопряженную область. Гораздо реже вспоминают о пятой возможности – сделать это путем уменьшения T_L, так как при заданных значениях R_L и C_L величину T_L удается снизить только ценой подключения параллельного резистора, увеличивающего нагрузку на выходе схемы. Все перечисленные способы ведут к снижению верхней граничной частоты. Снижение минимально, когда выход за пределы комплексно-сопряженной области осуществляется по кратчайшему пути.

Эквивалентная схема. Схема с общим коллектором приближенно описывается эквивалентной схемой на рис. 2.97. Она образуется из схемы, показанной на рис. 2.90, при добавлении входной емкости C_e, выходной емкости C_a и выходной индуктивности L_a. Значения C_e, C_a и L_a находят из условия: расчет $\underline{A}_B(s)$ должен приводить к (2.124), если оба выражения аппроксимируются ФВЧ первого порядка.

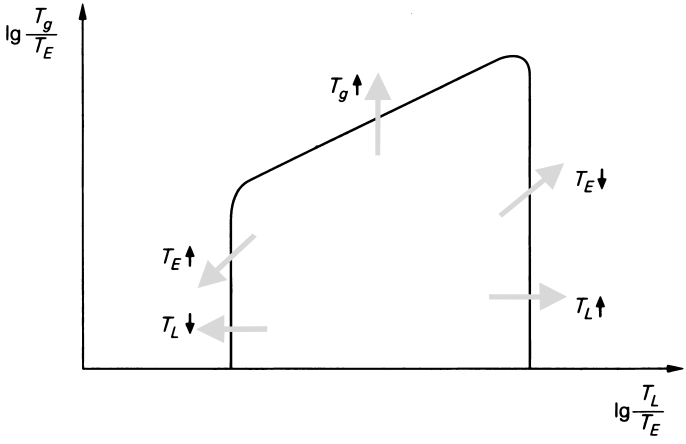


Рис. 2.96. Возможности выхода за пределы области комплексно-сопряженных полюсов

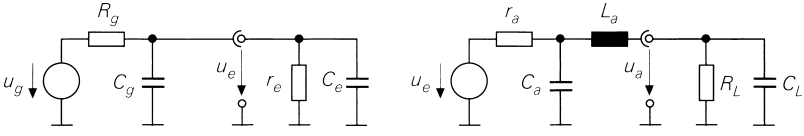


Рис. 2.97. Эквивалентная схема эмиттерного повторителя с эквивалентными параметрами r_e, r_a, C_e, C_a и L_a

Для элементов эквивалентной схемы эмиттерного повторителя справедливы следующие соотношения:

$$r_e = \beta R'_L + r_{BE},\ C_e = \frac{C_E r_{BE} + C_L R'_L}{\beta R'_L + r_{BE}},$$

$$r_a = \frac{R'_g}{\beta} + \frac{1}{S},\ C_a = \frac{\beta C'_g R'_g}{R'_g + r_{BE}},$$

$$L_a = \frac{C_E R'_g}{S}.$$

Как видно, нагрузка и источник сигнала влияют не только на сопротивления r_e и r_a, но и на емкости C_e и C_a и индуктивность L_a, так что вход и выход оказываются тесно связанными.

Пример. В численном примере для рис. 2.84а принято $I_{C,A}$ = 2 мА. При β = 400, U_A = 100 В, C_{obo} = 3,5 пФ и f_T = 160 МГц; пользуясь табл. 2.4, найдем параметры транзистора для режима малых сигналов: S = 77 мА/В, r_{BE} = 5,2 кОм, r_{CE} = 50 кОм, C_C = 3,5 пФ и C_E = 73 пФ. При $R_g = R_E$ = 1 кОм, $R_L \to \infty$ и $R'_g \approx R_g$ из (2.121) при $R'_L = R_L||R_E||r_{CE}$ = 980 Ом следует A_0 = 0,984 ≈ 1, а из (2.123) $-f_{-3дБ} \approx$ 36 МГц. При емкости нагрузки C_L = 1 нФ из (2.125) $f_{-3дБ}$ = 8 МГц и из (2.126) $f_{-3дБ}$ = 5 МГц. Из (2.127) и (2.128) находим T_g = = 3,5 нс, T_L = 980 нс, T_E = 0,95 нс, r_g = 0,98 и r_s = 0,013,

благодаря чему из (2.129) имеем c_1 = 20,6 нс и c_2 = 979 нс^2. Из (2.130) вытекает Q = 1,52, то есть существуют комплексно-сопряженные полюсы. Аналогичный результат получается и с помощью рис. 2.95, так как точка $T_L/T_E \approx 1000$, $T_g/T_E \approx 4$, $k_g \approx 1$ находится в области комплексно-сопряженных полюсов; в силу того что $\beta = 400$, она включает и ситуацию с $\beta = 500$. В данном случае выйти из области комплексно-сопряженных полюсов можно только ценой увеличения T_g в $T_g/T_E \approx 75$ раз. Для этого требуется взять $C'_g \approx 71$ пФ, то есть включить конденсатор емкостью $C_g = C'_g - C_C \approx 68$ пФ между базой транзистора и массой. Такой прием влечет за собой снижение верхней граничной частоты: подставив $C'_g \approx 71$ пФ в (2.125) вместо C_C, получим $f_{-3dB} \approx 1{,}8$ МГц. Емкость C_g можно уменьшить, если допустимы слабо сопряженные комплексные полюсы и, как следствие, выбросы при входном сигнале прямоугольной формы. В последнем случае падение верхней граничной частоты оказывается менее значительным.

Преобразование импеданса посредством схемы с общим коллектором

Схема с общим коллектором позволяет преобразовывать полное сопротивление. В статическом режиме входное сопротивление r_e существенно зависит от нагрузки, а выходное сопротивление r_a – от внутреннего сопротивления генератора сигналов. При $R_E >> R_L$ и $R_g >> r_{BE}$ из (2.117) следует $r_e \approx \beta R_L$ и $r_a \approx R_g/\beta$. Приведенные закономерности поддаются обобщению. Для этого обратимся к эквивалентной схеме повторителя для режима малых сигналов (рис. 2.98а), которая образуется из схемы, изображенной на рис. 2.93, если пренебречь величинами R_B, R_E, C_C и связать r_{BE} с C_E,

$$\underline{Z}_{BE}(s) = r_{BE} \parallel \frac{1}{sC_E} = \frac{r_{BE}}{1 + sC_E r_{BE}},$$

а в качестве обобщенных полных сопротивлений генератора и нагрузки принять $\underline{Z}_g(s)$ и $\underline{Z}_L(s)$. При $C_C = 0$ имеет место $\omega_\beta^{-1} = C_E r_{BE}$ (см. (2.43)); кроме того, $\beta_0 = |\underline{\beta}(j0)| = Sr_{BE}$. К транзистору применим также вариант фрагмента схемы, показанный на рис. 2.98б с частотно-зависимым усилением по току для малых сигналов:

$$\underline{\beta}(s) = S\underline{Z}_{BE}(s) = \frac{\beta_0}{1 + \dfrac{s}{\omega_\beta}}.$$

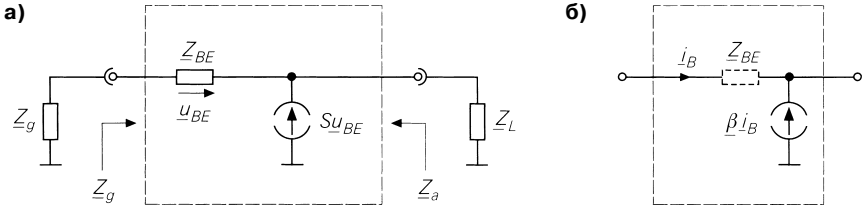


Рис. 2.98. Эквивалентная схема преобразования полного сопротивления: а – упрощенная принципиальная схема для малых сигналов; б – другое представление транзистора

Расчет входного $\underline{Z}_e(s)$ и выходного $\underline{Z}_a(s)$ импедансов для схемы на рис. 2.98 дает

$$\underline{Z}_e(s) = \underline{Z}_{BE}(s) + (1 + \underline{\beta}(s))\,\underline{Z}_L(s) \approx \underline{Z}_{BE}(s) + \underline{\beta}(s))\,\underline{Z}_L(s),$$

$$\underline{Z}_a(s) = \frac{\underline{Z}_{BE}(s) + \underline{Z}_g(s)}{1 + \underline{\beta}(s)} \approx \frac{\underline{Z}_{BE}(s) + \underline{Z}_g(s)}{\underline{\beta}(s)}.$$

Эту зависимость поясняет рис. 2.99. Часто можно пренебречь величиной $\underline{Z}_{BE}(s)$ и воспользоваться упрощенными выражениями для преобразований

$$\underline{Z}_e(s) = \underline{\beta}(s)\,\underline{Z}_L(s),\ \underline{Z}_a(s) \approx \frac{\underline{Z}_g(s)}{\underline{\beta}(s)}.$$

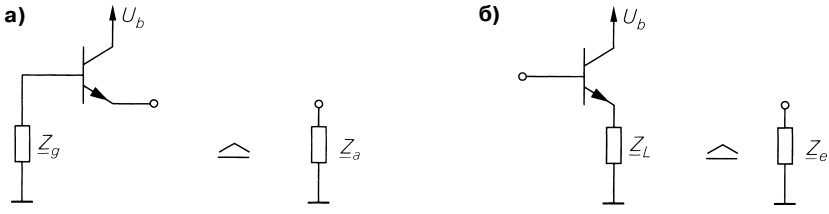


Рис. 2.99. Преобразование полного сопротивления посредством схемы с общим коллектором: а – со стороны выхода; б – со стороны входа

Ряд характерных примеров приведен на рис. 2.100. Особенно необычны ситуации при $\underline{Z}_g(s) = sL$ и $\underline{Z}_L(s) = 1/sC$, когда в результате преобразования появляется отрицательное сопротивление, зависящее от частоты; в этом случае при неудачном монтаже $\underline{Z}_a(s)$ и $\underline{Z}_e(s)$ могут принимать такие значения, при которых схема оказывается нестабильной.

Практически важный вывод состоит в том, что индуктивности в цепи базы и/или емкости в цепи эмиттера транзистора способны вызывать нежелательные колебания. Примером тому служит схема с общим коллектором и емкостной нагрузкой. Параллельная RC-цепочка (см. рис. 2.100, слева внизу) при дополнительном условии $\omega_\beta RC = 1$ характеризуется чисто омическим полным сопротивлением; в таком случае дополнительная емкость на выходе не приводит к появлению комплексно-сопряженных полюсов и колебания не возникают.

2.4.3 Схема с общей базой

На рис. 2.101а показана схема с общей базой, образованная транзистором, коллекторным резистором R_C, источником напряжения питания U_b и источником входного напряжения U_e. В противоположность схемам с общим коллектором или эмиттером здесь применяется источник входного напряжения без внутреннего сопротивления. При $R_g = 0$ имеем $U_e = U_g$, как видно на рис. 2.53б или рис. 2.84б. Этот прием используется для того, чтобы обеспечить независимость характеристики нормального режи-

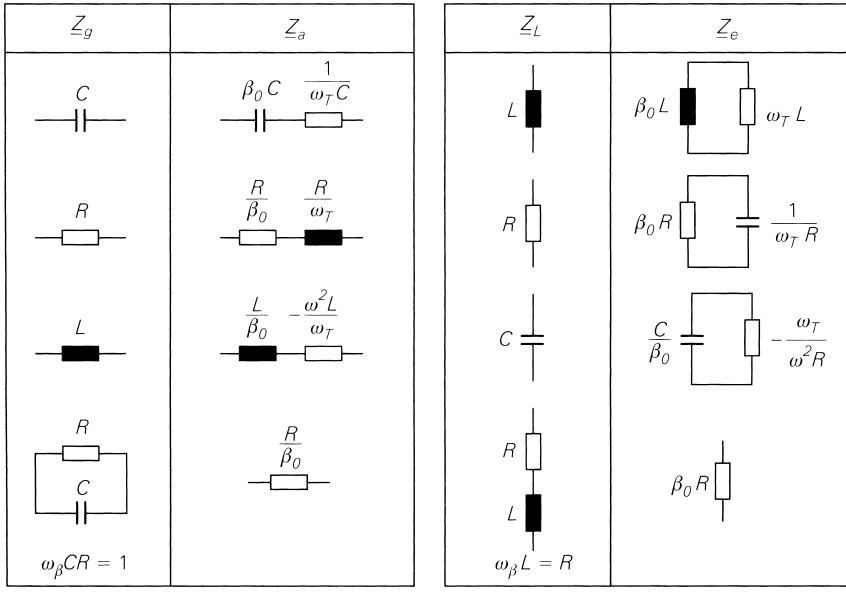


Рис. 2.100. Примеры преобразования полного сопротивления

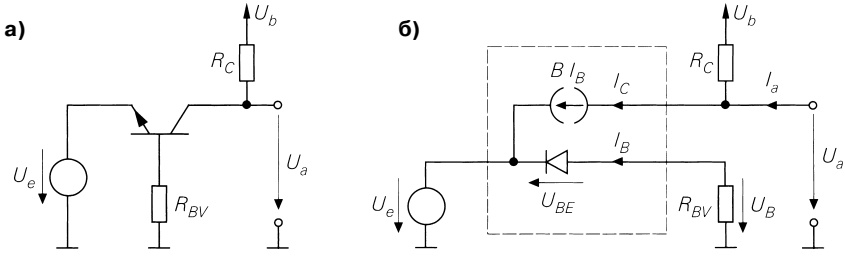


Рис. 2.101. Схема с общей базой: а – принципиальная схема; б – эквивалентная схема для нормального режима

ма от величины R_g. Резистор R_{BV} ограничивает ток базы при перегрузке, но не играет роли в нормальном режиме. Далее принимается, что $U_b = 5$ В и $R_C = R_{BV} = 1$ кОм.

Передаточная характеристика схемы с общей базой

Если измерить выходное напряжение U_a как функцию входного напряжения U_e, получим передаточную характеристику, представленную на рис. 2.102. При $U_e > -0{,}5$ В ток коллектора пренебрежимо мал, так что $U_a = U_b = 5$ В. Когда входное напряжение $-0{,}72$ В $\le U_e \le -0{,}5$ В, с уменьшением напряжения U_e коллекторный ток I_C растет, а выходное напряжение убывает согласно соотношению $U_a = U_{b7} - I_C R_C$. В этом диапазоне U_e транзистор работает в нормальном режиме. При $U_e < -0{,}72$ В наступает насыщение транзистора, и выполняется соотношение $U_a = U_e + U_{ce,sat}$.

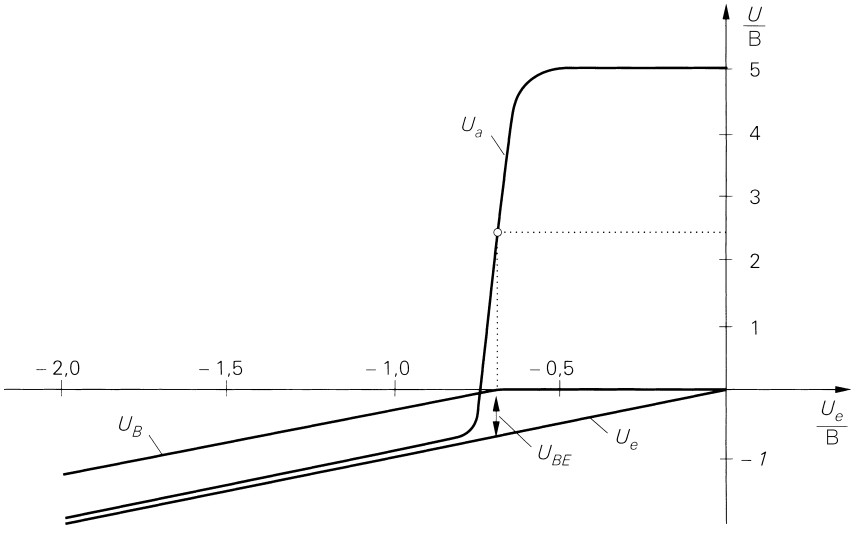


Рис. 2.102. Характеристика схемы с общей базой

Нормальный режим. На рис. 2.101б представлена эквивалентная схема усилителя для нормального режима, при котором упрощенная транспортная модель транзистора (см. рис. 2.27) выражается соотношением

$$I_C = BI_B = I_S e^{\frac{U_{BE}}{U_T}}.$$

Согласно схеме на рис. 2.101б,

$$U_a = U_b + (I_a - I_C)R_C \overset{I_a=0}{=} U_b - I_C R_C, \tag{2.131}$$

$$U_e = -U_{BE} - I_B R_{BV} = -U_{BE} - \frac{I_C R_{BV}}{B} \approx -U_{BE}. \tag{2.132}$$

В уравнении (2.132) принято, что падением напряжения на R_{BV} можно пренебречь, если B достаточно велико, а R_{BV} достаточно мало.

Рабочая точка выбирается приблизительно посредине нисходящего участка передаточной характеристики, обеспечивая максимальный динамический диапазон. Положив $B = \beta = 400$ и $I_S = 7$ фА (типичные значения для маломощного n-p-n транзистора типа BC547B), для рабочей точки с параметрами $U_b = 5$ В и $R_C = R_{BV} = 1$ кОм, взятой для примера на рис. 2.102, получим

$$U_a = 2{,}5 \text{ В} \Rightarrow I_C = \frac{U_b - U_a}{R_c} = 2{,}5 \text{ мА} \Rightarrow I_B = \frac{I_C}{B} = 6{,}25 \text{ мкА}$$

$$\Rightarrow U_{BE} = U_T \ln\frac{I_C}{I_S} = 692 \text{ мВ} \Rightarrow U_e = -U_{BE} - I_B R_{BV} = -698 \text{ мВ}.$$

В данном случае падение напряжения на R_{BV} составляет только 6,25 мВ и может не учитываться, то есть для напряжения базы транзистора выполняется $U_B \approx 0$.

Режим насыщения. При $U_e < -0{,}72$ В транзистор переходит в состояние насыщения, и коллекторный переход проводит ток. В этой области $U_{CE} = U_{CE,sat}$, $U_a = U_e + U_{CE,sat}$ и течет ток базы, который следует ограничить допустимой величиной резистором R_{BV}:

$$I_B = -\frac{U_e + U_{BE}}{R_{BV}} \approx -\frac{U_e + 0{,}72\ B}{R_{BV}}.$$

Переходная характеристика схемы, управляемой источником тока. Источник тока I_e также может использоваться для управления схемой (рис. 2.103); тогда в диапазоне $-5{,}5$ мА $\le I_e \le 0$ при $U_b = 5$ В и $R_C = R_{BV} = 1$ кОм она работает в качестве преобразователя ток–напряжение или усилителя полного переходного сопротивления. Усилителем полного переходного сопротивления называют также операционный усилитель с токовым входом и выходом по напряжению (CV-OPV). При этом:

$$U_a = U_b - I_C R_C = U_b + \frac{B}{1+B} I_E R_C \approx U_b + I_e R_C, \qquad (2.133)$$

$$U_e = -U_{BE} - I_B R_{BV} \approx -U_{BE} \approx -U_T \ln\left(-\frac{I_e}{I_S}\right). \qquad (2.134)$$

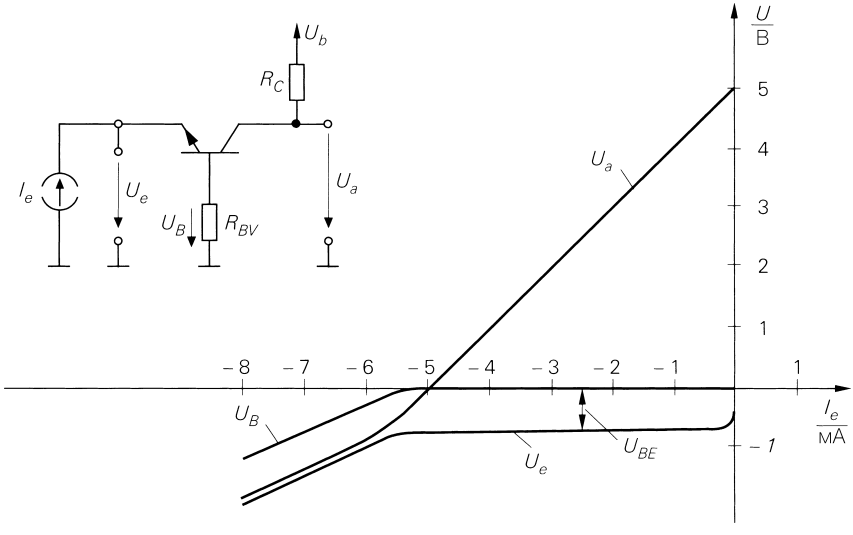


Рис. 2.103. Схема и характеристика каскада с общей базой, управляемого источником тока

Здесь используется $I_e = I_E \approx -I_C$. В данной области транзистор функционирует в нормальном режиме и передаточная характеристика почти линейна. При $I_e > 0$ транзистор запирается, а при $I_e < -5{,}5$ мА переходит в состояние насыщения.

На практике для управления током чаще всего применяется схема с общим эмиттером и открытым коллектором или токовое зеркало; рассмотрим это подробнее в связи с установкой рабочей точки.

Режим малых сигналов схемы с общей базой

Режимом малых сигналов называют работу каскада, когда напряжения и токи транзистора изменяются вблизи рабочей точки A. Последняя задается параметрами рабочей точки $U_{e,A}$, $U_{a,A}$, $I_{e,A} = I_{B,A}$ и $I_{C,A}$. Примером служит рабочая точка, заданная выше параметрами $U_{e,A} = -0{,}7$ В, $U_{a,A} = 2{,}5$ В, $I_{B,A} = 6{,}25$ мкА и $I_{C,A} = 2{,}5$ мА.

Усиление малых сигналов по напряжению A равно наклону передаточной характеристики и рассчитывается с помощью эквивалентной схемы для малых сигналов (рис. 2.104). Из узлового уравнения

$$\frac{u_a}{R_C} + \frac{u_a - u_e}{r_{CE}} + Su_{BE} = 0$$

и распределения напряжений

$$u_{BE} = -\frac{r_{BE}}{r_{BE} + R_{BV}} u_e$$

следует

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = \left(\frac{\beta}{r_{BE} + R_{BV}} + \frac{1}{r_{CE}}\right)\left(R_C \parallel r_{CE}\right) \overset{r_{CE} >> R_C}{\beta} \approx \overset{r_{CE} >> r_{BE} + R_{BV}}{} \frac{\beta R_C}{r_{BE} + R_{BV}} \overset{r_{BE} >> R_{BV}}{\approx} SR_C.$$

Максимальное усиление имеет место при $R_{BV} = 0$; для этого база транзистора должна быть соединена с землей напрямую или через конденсатор (см. следующий раздел, посвященный выбору рабочей точки). Когда схема эксплуатируется при нагрузочном резисторе R_L, в расчетах соответствующего коэффициента усиления A_B вместо R_C используется параллельное соединение резисторов R_C и R_L (рис. 2.104). При $S = I_{C,A}/U_T = 96$ мА/В, $\beta = 400$, $r_{BE} = 4160$ Ом, $r_{CE} = U_A/I_{C,A} = 40$ кОм и $R_{BV} = 1$ кОм получим в качестве точной оценки и первого приближения $A = 76$; второе приближение дает весьма грубую оценку $A = 96$, так как условие $r_{BE} >> R_{BV}$ выполняется недостаточно строго.

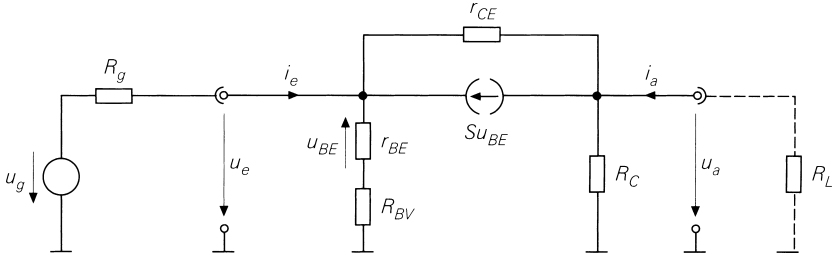


Рис. 2.104. Эквивалентная схема усилителя с общей базой для режима малых сигналов

Входное сопротивление при малых сигналах описывается выражением

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} = (r_{BE} + R_{BV}) \parallel \frac{R_C + r_{CE}}{1 + \dfrac{\beta\, r_{CE}}{r_{BE} + R_{BV}}} \overset{\substack{\beta >> 1 \\ r_{CE} >> R_C \\ \beta}}{\approx} \overset{r_{CE} >> r_{BE} + R_{BV}}{\approx} \frac{1}{S} + \frac{R_{BV}}{\beta} \overset{r_{BE} >> R_{BV}}{\approx} \frac{1}{S}.$$

Оно зависит от сопротивления нагрузки, причем здесь дается входное сопротивление холостого хода, так как $i_a = 0$ ($R_L \to \infty$). Входное сопротивление для других значений R_L рассчитывают путем замены R_C параллельным соединением R_C и R_L. Подставляя $R_C = R_L = 0$, находят входное сопротивление при коротком замыкании на выходе. Однако влияние R_L настолько ничтожно, что можно воспользоваться приближением. В рабочей точке, взятой за образец, точное значение составляет r_e = 13,2 Ом, а приближение дает r_e = 12,9 Ом.

Для выходного сопротивления при малых сигналах справедливо соотношение

$$r_a = \frac{u_a}{i_a} = R_C \parallel r_{CE}\left(1 + \frac{R_g}{r_{CE}} \frac{\beta\, r_{CE} + r_{BE} + R_{BV}}{r_{BE} + R_{BV} + R_g}\right) \overset{\beta\, r_{CE} >> r_{BE} + R_{BV}}{\approx} R_C \parallel r_{CE}\left(1 + \frac{\beta\, R_g}{r_{BE} + R_{BV} + R_g}\right) \overset{r_{CE} >> R_C}{\approx} R_C.$$

Это сопротивление зависит от внутреннего сопротивления генератора сигналов R_g. При R_g = 0 получим выходное сопротивление при замкнутом входе:

$$r_{a,K} = R_C || r_{CE},$$

а при $R_g \to \infty$ имеем выходное сопротивление холостого хода:

$$r_{a,L} = R_C || r_{CE}\ (1 + \beta) \approx R_C || \beta r_{CE}.$$

На практике обычно $r_{CE} >> R_C$, что позволяет пренебрегать зависимостью от R_g. В рассмотренном примере $r_{a,K}$ = 976 Ом и $r_{a,L}$ = 999,94 Ом. Приближение дает r_a = $= R_C$ = 1 кОм.

При $r_{CE} >> R_C$, $\beta r_{CE} >> r_{BE} + R_{BV}$, $\beta >> 1$ и без нагрузочного сопротивления R_L для схемы с общей базой находим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx \frac{\beta\, R_C}{r_{BE} + R_{BV}} \overset{r_{BE} >> R_{BV}}{\approx} SR_C, \tag{2.135}$$

$$r_e = \frac{u_e}{i_e} \approx \frac{1}{S} + \frac{R_{BV}}{\beta} \overset{r_{BE} >> R_{BV}}{\approx} \frac{1}{S}, \tag{2.136}$$

$$r_a = \frac{u_a}{i_a} \approx R_C. \tag{2.137}$$

Как показывает сравнение (2.135)–(2.137) и (2.61)–(2.63), в режиме малых сигналов поведение схемы с общей базой аналогично поведению схемы с общим эмиттером без обратной связи: в обоих случаях источник сигнала включен между базой и эмиттером транзистора, а выходной сигнал снимается с коллектора. Входная цепь оказывается одинаковой, если U_g и R_g на рис. 2.53а отождествить с U_e и R_{BV} на рис. 2.101а и учесть измененную полярность генератора сигналов. Отсюда следует, что коэффициенты усиления приблизительно одинаковы по модулю, но различаются знаком из-за разной полярности генератора сигналов. Выходные сопротивления схем также близки, различаясь лишь вследствие влияния r_{CE}. Входное сопро-

тивление схемы с общей базой меньше в β раз, поскольку здесь входным током является не ток базы i_B, а ток эмиттера $i_E = -(1 + \beta)\, i_B \approx -\beta i_B$. Благодаря такому сходству эквивалентную схему на рис. 2.57 для схемы с общим эмиттером при эквивалентных параметрах A, r_E и r_a можно использовать и для схемы с общей базой.

Когда схема управляется источником тока, вместо усиления фигурирует полное переходное сопротивление R_T:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} = \left.\frac{u_a}{u_e}\right|_{i_a=0} \times \left.\frac{u_e}{i_e}\right|_{i_a=0} = Ar_e = \frac{(\beta r_{CE} + r_{BE} + R_{BV})R_C}{(1+\beta)r_{CE} + r_{BE} + R_{BV} + R_C}.$$

При $\beta >> 1$, $r_{CE} >> R_C$ и $\beta r_{CE} >> r_{BE} + R_{BV}$ для преобразователя ток–напряжение в схеме с общей базой находим:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} \approx R_C. \qquad (2.138)$$

Входное и выходное сопротивления определяются выражениями (2.136) и (2.137).

Нелинейность. При достаточно малом сопротивлении R_{BV} и управлении с помощью источника напряжения, согласно (2.132) $U_e \approx -U_{BE}$. Отсюда следует $\hat{u}_{BE} \approx \hat{u}_e$ что позволяет применять уравнение (2.15), связывающее амплитуду $\hat{u}_{BE}$ малого синусоидального управляющего сигнала и коэффициент нелинейных искажений k коллекторного тока, который в случае схемы с общей базой равен коэффициенту нелинейных искажений выходного напряжения. Таким образом, имеет место $\hat{u}_e < k \times 0{,}1$ В и, следовательно, для $k < 1\%$ необходимо соблюдение неравенства $\hat{u}_e < 1$ мВ. В силу того что $\hat{u}_a = |A|\hat{u}_e$ соответствующее выходное напряжение зависит от усиления A. Поэтому в численном примере при $A = 76$ имеем $\hat{u}_a < k \times 7{,}6$ В. Когда схема управляется источником тока, коэффициент нелинейных искажений очень мал благодаря почти линейной зависимости между $I_e = I_E$ и I_C.

Температурная зависимость. Согласно (2.21), при постоянном токе коллектора I_C напряжение база–эмиттер U_{BE} убывает с температурой на 1,7 мВ/К. При достаточно малом сопротивлении R_{BV} и управлении по напряжению $U_e \approx -U_{BE}$ согласно уравнению (2.132), поэтому входное напряжение должно прирастать на 1,7 мВ/К, чтобы рабочая точка схемы $I_C = I_{C,A}$ оставалась неизменной. Если, напротив, поддерживать входное напряжение постоянным, повышение температуры будет действовать аналогично уменьшению входного напряжения на величину $dU_e/dT = -1{,}7$ мВ/К. Поэтому температурный дрейф выходного напряжения рассчитывается через усиление:

$$\left.\frac{dU_a}{dT}\right|_A = \left.\frac{\partial U_a}{\partial U_e}\right|_A \frac{dU_e}{dT} \approx -\ \text{A} \times 1{,}7\ \text{мВ/К}.$$

Для численного примера получим $(dU_a/dT)|_A \approx -129$ мВ/К.

Если схема управляется источником тока, то по уравнению (2.133) имеем:

$$\left.\frac{dU_a}{dT}\right|_A = -R_C \left.\frac{dI_C}{dT}\right|_A = -R_C\left(\frac{I_{C,A}}{(1+B)B}\frac{dB}{dT} + \frac{B}{1+B}\frac{dI_{e,A}}{dT}\right).$$

При входном токе, зависящем от температуры, для численного примера в силу (2.23) температурный дрейф составит $(dU_a/dT)|_A \approx -31$ мкВ/К. В таком случае действует лишь температурная зависимость усиления по току B.

Установка рабочей точки

Для работы в режиме усилителя слабых сигналов требуется стабильная установка рабочей точки. При этом различают связь по переменному и постоянному напряжениям.

Установка рабочей точки в случае связи по переменному напряжению. На рис. 2.105 показаны два варианта связи по переменному напряжению, когда источник сигнала и нагрузка подключены через конденсаторы связи. Другие особенности изложены в описании схем, приведенных на рис. 2.68. В обоих вариантах речь идет об установке рабочей точки посредством отрицательной обратной связи по постоянному току, уже использованной в схеме с общим эмиттером (см. рис. 2.71).

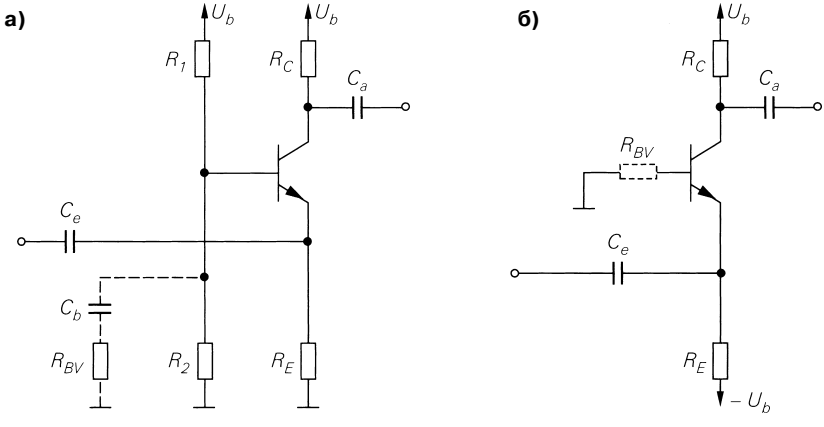


Рис. 2.105. Установка рабочей точки в случае связи по переменному напряжению: а – с базовым делителем напряжения; б – с базой, подключенной к земле

В схеме на рис. 2.105а напряжение базы транзистора, необходимое для установки рабочей точки

$$U_{B,A} = (I_{C,A} + I_{B,A})\, R_E + U_{BE,A} \approx I_{C,A} R_E + 0{,}7 \text{ В},$$

задается делителем из резисторов R_1 и R_2. Ток через указанные резисторы выбирается заведомо большим, чем $I_{B,A}$, обеспечивая независимость рабочей точки от $I_{B,A}$. Температурная стабильность рабочей точки определяется соотношением сопротивлений R_C и R_E; при этом

$$\left.\frac{dU_a}{dT}\right|_A \approx -\frac{R_C}{R_E} \times 1{,}7 \frac{\text{мВ}}{\text{К}}.$$

Для минимизации температурного дрейфа важно, чтобы R_E было максимальным; на практике обычно выбирают $R_C/R_E \approx 1...10$. На эквивалентной схеме для малых сигналов R_E включено параллельно входному сопротивлению r_E, но им

можно пренебречь, поскольку $R_E >> r_E \approx 1/S$. Параллельное соединение R_1 и R_2 на рис. 2.101а заменяет резистор R_{BV}:

$$R_{BV} = R_1 || R_2.$$

На рис. 2.101а вывод базы транзистора подключен к массе через резистор R_{BV}, причем его можно рассматривать как внутреннее сопротивление источника напряжения при $U = 0$. По сравнению с этим эквивалентный источник напряжения для делителя напряжения базы на рис. 2.105а характеризуется внутренним сопротивлением $R_1 \| R_2$ и напряжением холостого хода

$$U = U_b R_2 / (R_1 + R_2).$$

Максимальное усиление обеспечивается лишь в случае, если цепь базы является низкоомной; из (2.135) вытекает условие $R_{BV} << r_{BE}$. Однако на практике часто не удается задать сопротивления резисторов R_1 и R_2 настолько малыми, чтобы удовлетворить этому условию, иначе ток через R_1 и R_2 оказывается слишком большим.

Пример. При $I_{C,A}$ = 1 мА и β = 400 имеем $R_{BV} << r_{BE}$ = 10,4 кОм; выбрав R_1 = 3 кОм и R_2 = 1,5 кОм, то есть R_{BV} =1 кОм, для U_b = 5 В получим шунтирующий ток делителя, превышающий $I_{C,A}$: $I_Q = U_b / (R_1 + R_2) \approx$ 1,1 мА. Напротив, требование выбирать шунтирующий ток заведомо больше тока базы удовлетворяется уже при $I_Q \approx$ 25 мкА, так как $I_{B,A} = I_{C,A}/\beta$ = 2,5 мкА. Поэтому ток делителя задается только заведомо больше тока базы, чем удовлетворяется требование низкого сопротивления цепи базы лишь для переменного напряжения, когда вывод базы соединяется с землей через конденсатор C_b. На рис. 2.105а показано дополнительное сопротивление R_{BV} для предотвращения высокочастотных колебаний (подробнее об этом говорится ниже). Емкость C_b указывают такой, чтобы условие $1 / (2\pi f_U C_b) << r_{BE}$ выполнялось при наименьшей частоте входного сигнала f_U.

При наличии дополнительного отрицательного напряжения питания вывод базы напрямую соединяется с землей, как показано на рис. 2.105б, а ток рабочей точки задается резистором R_E:

$$I_{C,A} \approx -I_{E,A} = \frac{U_b - U_{BE,A}}{R_E} \approx \frac{U_b - 0{,}7\ \text{В}}{R_E}.$$

В обоих вариантах резистор R_E можно заменять источником тока I_K; при этом $I_{C,A} \approx I_K$. В данном случае температурный дрейф определяется температурным дрейфом источника тока.

Установка рабочей точки в случае связи по постоянному напряжению. Применяются два варианта такой связи. На рис. 2.106 слева показан транзистор с общей базой (T_2), который управляется каскадом с общим коллектором (T_1), характеризуемым низким выходным сопротивлением, и поэтому используется управление по напряжению. Ток $I_{C,A}$ рабочих точек обоих транзисторов одинаков и устанавливается резистором R_E или источником тока. Как видно из сравнения с рис. 4.52в, представленную схему можно рассматривать как дифференциальный усилитель с несимметричным питанием.

На рис. 2.106 справа представлена каскодная схема, где транзистор с общей базой (T_2) управляется каскадом с общим эмиттером (T_1). В данном случае реализуется управление по току. Рабочая точка схемы с общей базой устанавливается резисторами R_1 и R_2 и током рабочей точки схемы с общим эмиттером, которая

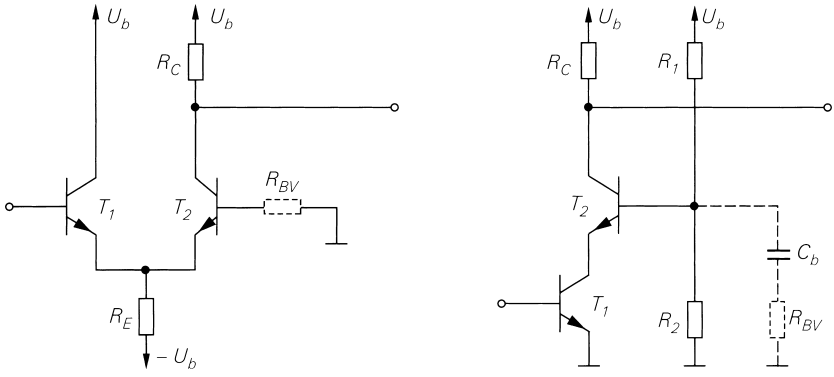


Рис. 2.106. Установка рабочей точки в случае связи по постоянному напряжению

приведена здесь без элементов, необходимых для установки рабочей точки. Каскодные схемы подробно описываются в разделе 4.1.2.

Предотвращение высокочастотных колебаний. Из-за высокой верхней граничной частоты в рабочей точке могут возникать паразитные высокочастотные колебания, и схема начинает функционировать как генератор. Это явление возникает в первую очередь там, где база транзистора соединена с землей напрямую или через конденсатор C_b. Причина кроется в паразитной индуктивности цепи базы, вызываемой временными эффектами в области базы транзистора и индуктивностью монтажа. Такая индуктивность вместе с входной емкостью транзистора и/или конденсатором C_b образует последовательный колебательный контур, при достаточно высокой добротности которого происходит самовозбуждение схемы. Чтобы воспрепятствовать самовозбуждению, снижают добротность контура, включая в него гасящий резистор, роль которого выполняет резистор R_{BV}, показанный штриховыми линиями на рис. 2.105 и 2.106. Как правило, здесь используются резисторы сопротивлением 10…100 Ом, а в исключительных случаях – и более высокого номинала. Они должны подключаться к земле предельно коротким проводником ради снижения индуктивности монтажа.

Частотная характеристика и верхняя граничная частота

Коэффициенты усиления слабых сигналов A и A_b убывают на высоких частотах из-за емкостей транзистора. Для суждения о частотной характеристике и верхней граничной частоте приходится обращаться к динамической модели транзистора в режиме малых сигналов.

Управление транзистором с помощью источника напряжения. На рис. 2.107 приведена динамическая эквивалентная схема каскада с общей базой для режима малых сигналов, когда он управляется источником входного напряжения с внутренним сопротивлением R_g. Строгий расчет коэффициента усиления

$$\underline{A}_B(s) = \frac{\underline{u}_a(s)}{\underline{u}_g(s)}$$

затруднителен и приводит к громоздким выражениям.

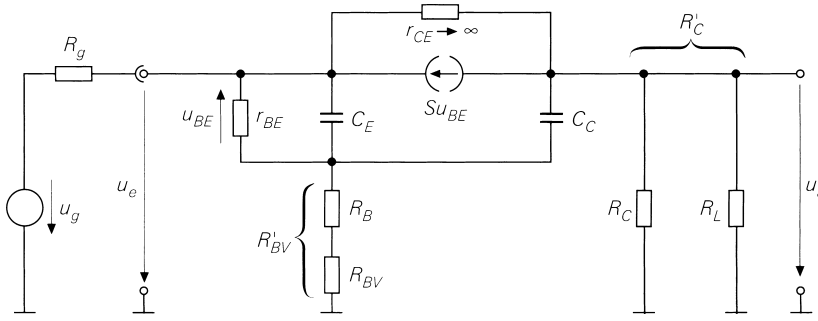


Рис. 2.107. Динамическая эквивалентная схема с общей базой для режима малых сигналов

Если пренебречь сопротивлением r_{CE} и принять $\beta >> 1$, получим достаточно точное приближение. При $R'_{BV} = R_{BV} + R_B$, $R'_C = R_C \| R_L$ и усилении на низкой частоте

$$A_0 = \underline{A}_B(0) \approx \frac{\beta R'_C}{\beta R_g + R'_{BV} + r_{BE}} \tag{2.139}$$

имеем

$$\underline{A}_B(s) \approx A_0 \frac{1 + sC_C R'_{BV} + s^2 \dfrac{C_E C_C R'_{BV}}{S}}{1 + sc_1 + s^2 c_2},$$

где

$$c_1 = \frac{C_E r_{BE}\left(R_g + R'_{BV}\right) + C_C\left(R'_{BV}\left(\beta\left(R_g + R'_C\right) + r_{BE}\right) + R'_C\left(\beta R_g + r_{BE}\right)\right)}{\beta R_g + R'_{BV} + r_{BE}},$$

$$c_2 = \frac{C_E C_C\left(R'_{BV}\left(R_g + R'_C\right) + R_g R'_C\right)}{\beta R_g + R'_{BV} + r_{BE}}.$$

Передаточная функция характеризуется двумя действительными полюсами и парой нулей; как правило, последние являются комплексно-сопряженными. В первом приближении частотная характеристика описывается фильтром верхних частот первого порядка, если удалить член с s^2 и образовать разность линейных членов:

$$\underline{A}_B(s) \approx \frac{A_0}{1 + s\dfrac{C_E r_{BE}\left(R_g + R'_{BV}\right) + C_C R'_C\left(\beta\left(R_g + R'_{BV}\right) + r_{BE}\right)}{\beta R_g + R'_{BV} + r_{BE}}}. \tag{2.140}$$

Отсюда получается приближение для верхней граничной частоты f_{-3dB}, на которой модуль коэффициента усиления убывает на 3 дБ:

$$\omega_{-3dB} \approx \frac{\beta R_g + R'_{BV} + r_{BE}}{C_E r_{BE}\left(R_g + R'_{BV}\right) + C_C R'_C\left(\beta\left(R_g + R'_{BV}\right) + r_{BE}\right)}. \tag{2.141}$$

Верхняя граничная частота зависит от коэффициента усиления A_0 на низкой частоте. Пользуясь (2.139) и (2.141), составим уравнения с двумя постоянными времени, не зависящими от A_0:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 A_0}, \tag{2.142}$$

где

$$T_1 = C_E \frac{r_{BE}\left(R_g + R'_{BV}\right)}{\beta R_g + R'_{BV} + r_{BE}}, \tag{2.143}$$

$$T_2 = C_C \left(R_g + R'_{BV} + \frac{1}{S} \right). \tag{2.144}$$

Здесь также можно провести много аналогий со схемой с общим эмиттером, что подтверждается сравнением соотношений (2.142) – (2.144) с (2.91) – (2.93), и справедливы результаты, которые относятся к произведению усиления на ширину полосы *GBW*, включая уравнение (2.94).

Если имеется не только омическая, но и емкостная составляющая нагрузки, то есть параллельно нагрузочному резистору R_L включена емкость нагрузки C_L, получим

$$T_2 = \left(C_C + C_L\right)\left(R_g + \frac{1}{S} \right) + \left(C_C + \frac{C_L}{\beta} \right) R'_{BV}. \tag{2.145}$$

Постоянная времени T_1 не зависит от C_L. Верхняя граничная частота убывает с ростом T_2.

Схему с общей базой можно приближенно описать эквивалентной схемой, приведенной на рис. 2.80. Входную C_e и выходную C_a емкости находят из условия, согласно которому после удаления членов с s^2 расчет $\underline{A}_B(s)$ должен приводить к равенству (2.140):

$$C_e \approx C_E \frac{r_{BE}\left(R_g + R'_{BV}\right)}{R_g\left(r_{BE} + R'_{BV}\right)} \overset{R'_{BV} \ll R_g, r_{BE}}{\approx} C_E,$$

$$C_a \approx C_C \frac{\beta\left(R_g + R'_{BV}\right)}{\beta R_g + r_{BE} + R'_{BV}} \overset{R'_{BV} \ll R_g, r_{BE}}{\approx} C_C.$$

A, r_e и r_a задаются выражениями (2.135) – (2.137), причем вместо R_{BV} подставляют $R'_{BV} = R_{BV} + R_B$.

Управление посредством источника тока. При управлении схемой с помощью источника тока важно знать частотную характеристику полного переходного сопротивления $\underline{Z}_T(s)$; исходя из (2.140), можно составить приближенное выражение с использованием фильтра верхних частот первого порядка:

$$\underline{Z}_T(s) = \frac{\underline{u}_a(s)}{\underline{i}_e(s)} = \lim_{R_g \to \infty} R_g \underline{A}_B(s) \approx \frac{R'_C}{1 + s\left(\frac{C_E}{S} + C_C R'_C \right)}. \tag{2.146}$$

В этом случае для верхней граничной частоты имеем:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\dfrac{C_E}{S} + C_C R'_C}. \qquad (2.147)$$

Аналогичный результат получают из (2.141), положив $R_g \to \infty$. При емкостной нагрузке необходимо вместо C_C подставлять $C_L + C_C$.

Сопоставление со схемой с общим эмиттером. Для сравнения схем с общей базой и общим эмиттером проще всего воспользоваться эквивалентной схемой, приведенной на рис. 2.108. Она получается из схемы на рис. 2.80 путем подстановки упрощенных выражений для A_0, r_e, C_e, r_a и C_a. Выходы обеих схем одинаковы; кроме того, коэффициенты усиления холостого хода совпадают с точностью до знака. Напротив, входные цепи схем существенно различаются. У схемы с общей базой входные сопротивление и емкость меньше, а последняя не зависит от усиления. Следовательно, схема с общей базой отличается гораздо меньшей постоянной времени $T_e = C_e r_e$ по входу, тогда как постоянные времени обеих схем по выходу $T_a = C_a r_a = C_C R_C$ одинаковы. Поэтому схема с общей базой характеризуется большей верхней граничной частотой, особенно в случаях, когда постоянная времени выхода мала, а граничная частота определяется главным образом постоянной времени входной цепи.

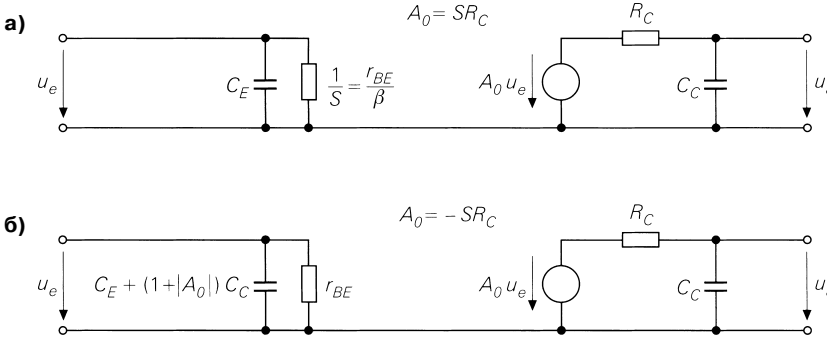


Рис. 2.108. Эквивалентная схема каскада: а – с общей базой; б – с общим эмиттером

Пример. Для численного примера в схеме с общей базой (рис. 2.101а) выбран ток $I_{C,A}$ = 2,5 мА. При β = 400, C_{obo} = 3,5 пФ и f_T = 160 МГц по табл. 2.4 находим параметры транзистора для режима малых сигналов: S = 96 мА/В, r_{BE} = 4160 Ом, C_C = 3,5 пФ и C_E = 92 пФ. При $R_{BV} = R_C$ = 1 кОм, $R'_{BV} \approx R_{BV}$, $R_L \to \infty$ и R_g = 0 следует из (2.139) $A_0 \approx 77{,}5$ и из (2.141) $f_{-3dB} \approx 457$ кГц. Сравнительно низкая верхняя граничная частота обусловлена резистором R_{BV}. Гораздо более высокая частота достигается при уменьшении или удалении R_{BV}, лишь бы не возникали высокочастотные колебания; последнее условие приводит к $R'_{BV} \approx R_B$. При $R_B = R_g$ = 10 Ом из (2.139) получим $A_0 \approx 49$ и из (2.141) $f_{-3dB} \approx 25{,}9$ МГц. Согласно (2.143) из (2.144) имеем $T_1 \approx 0{,}94$ нс $T_2 \approx 107$ пс, и согласно (2.94) GBW = 1,5 ГГц. Оценки сильно зависят от R_B. При

R_B = 100 Ом получим $A_0 \approx 48$, $f_{-3dB} \approx 6{,}2$ МГц, $T_1 \approx 5{,}1$ нс, $T_2 \approx 421$ пс и $GBW = 378$ МГц. При нагрузочной емкости $C_L = 1$ нФ и $R_B = 10$ Ом находим $T_2 \approx 20{,}5$ нс (2.145), $f_{-3dB} \approx$ ≈ 158 кГц (2.142) и $GBW \approx 7{,}74$ МГц (2.94).

В случае, когда схема управляется источником тока и $R_L \to \infty$, из (2.146) следует $R_T = \underline{Z}_T(0) \approx R_C = 1$ кОм, а из (2.147) получим $f_{-3dB} = 35{,}7$ МГц. Сопротивление R_{BV} не играет роли. При нагрузочной емкости $C_L = 1$ нФ из (2.147) следует $f_{-3dB} \approx 159$ кГц, если вместо C_C подставить емкость $C_C + C_L$.

2.4.4 Схема Дарлингтона

В некоторых устройствах усиление сигнала одиночным транзистором оказывается недостаточным, поэтому целесообразно воспользоваться схемой Дарлингтона, которую также называют *составным транзистором*. Она собирается из двух транзисторов, при этом усиление по току приблизительно равно произведению коэффициентов усиления каждого транзистора:

$$B \approx B_1 B_2. \tag{2.148}$$

Схема Дарлингтона поставляется под названием «транзистор Дарлингтона» в отдельном корпусе для монтажа на печатной плате, причем выводы схемы, как и в случае одиночного транзистора, именуют базой, эмиттером и коллектором. Кроме того, схему Дарлингтона можно собирать из дискретных элементов. В связи с этим транзистор Дарлингтона считается интегральной схемой, состоящей только из схемы Дарлингтона.

На рис. 2.109 показана схема и графический символ n-p-n транзистора Дарлингтона, образованного парой n-p-n транзисторов и резистором для улучшения характеристик схемы. В основном он используется аналогично обычному n-p-n транзистору.

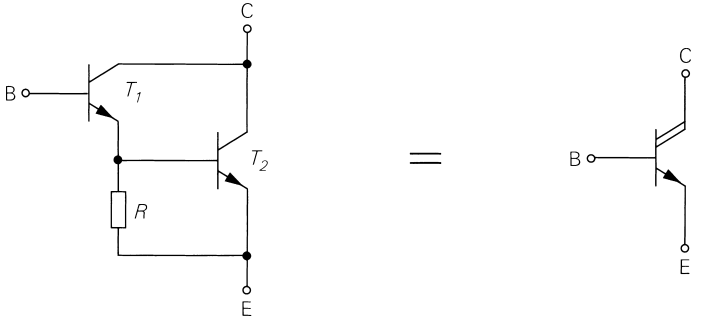


Рис. 2.109. Схема и графический символ n-p-n транзистора Дарлингтона

В случае p-n-p схемы Дарлингтона, применяемой главным образом подобно обычному p-n-p транзистору, возможны два варианта (рис. 2.110):

- нормальный p-n-p транзистор Дарлингтона состоит из двух p-n-p транзисторов и является комплементарным по отношению к n-p-n схеме Дарлингтона;

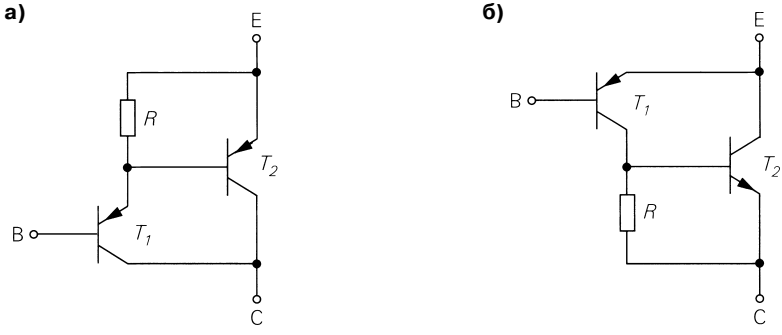


Рис. 2.110. Схема p-n-p транзистора Дарлингтона: а – обычный; б – комплементарный

обычно его называют p-n-p транзистором Дарлингтона без прилагательного «нормальный»;

- комплементарный p-n-p транзистор Дарлингтона состоит из одного p-n-p и одного n-p-n транзисторов и является косвенно комплементарным к n-p-n схеме Дарлингтона, так как полярность определяется p-n-p транзистором T_1, а n-p-n транзистор T_2 отвечает только за дальнейшее усиление тока.

Обычно усиление по току p-n-p транзистора Дарлингтона существенно ниже, чем у сравнимого n-p-n транзистора Дарлингтона: у p-n-p транзистора оно, как правило, уступает усилению n-p-n транзистора, а усиление схемы Дарлингтона пропорционально произведению коэффициентов усиления составляющих его транзисторов. Здесь помогает комплементарный p-n-p транзистор, в котором вместо второго p-n-p применяется n-p-n транзистор, благодаря чему меньшее усиление по току, свойственное p-n-p транзисторам, дает лишь однократный вклад в суммарное усиление схемы Дарлингтона.

Далее речь пойдет о практически более ценном n-p-n транзисторе Дарлингтона. Все выкладки в равной степени применимы к p-n-p составному транзистору, если знаки токов и напряжений сменить на противоположные. Комплементарный p-n-p транзистор является исключением и рассматривается особо.

Характеристики транзистора Дарлингтона

Семейство выходных характеристик n-p-n транзистора Дарлингтона показано на рис. 2.111. Оно во многом сходно с семейством аналогичных характеристик n-p-n транзистора, исключая явно повышенное напряжение насыщения промежутка коллектор–эмиттер $U_{CE,sat}$, которое определяет излом характеристик и достигает 0,7…1 В. При $U_{CE} > U_{CE,sat}$ транзисторы T_1 и T_2, как и схема Дарлингтона в целом, работают в нормальном режиме. При $U_{CE} \le U_{CE,sat}$ транзистор T_1 переходит в режим насыщения, тогда как T_2 продолжает функционировать в нормальном режиме; такую ситуацию называют *режимом насыщения схемы Дарлингтона*.

Область слабых коллекторных токов и низких напряжений коллектор–эмиттер представлена на рис. 2.112. При очень малых токах напряжение на резисторе R схе-

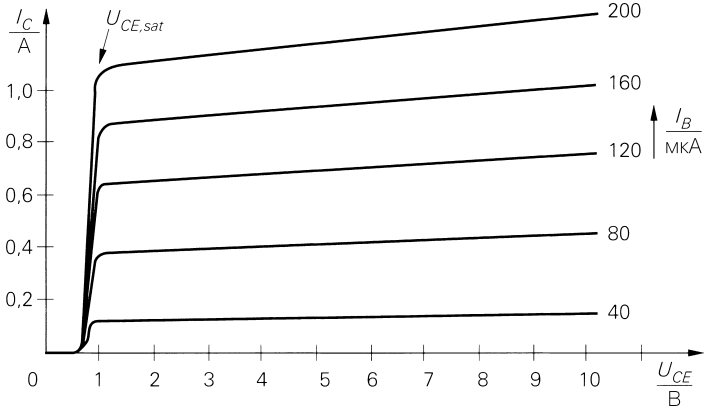


Рис. 2.111. Семейство выходных характеристик n-p-n транзистора Дарлингтона

мы Дарлингтона настолько мало, что T_2 закрыт (нижняя кривая на рис. 2.112). В данной области усиление по току соответствует усилению транзистора T_1. По мере увеличения коллекторного тока T_2 начинает проводить, и усиление резко возрастает, в частности при постоянном приращении I_B нарастает приращение I_C (рис. 2.112).

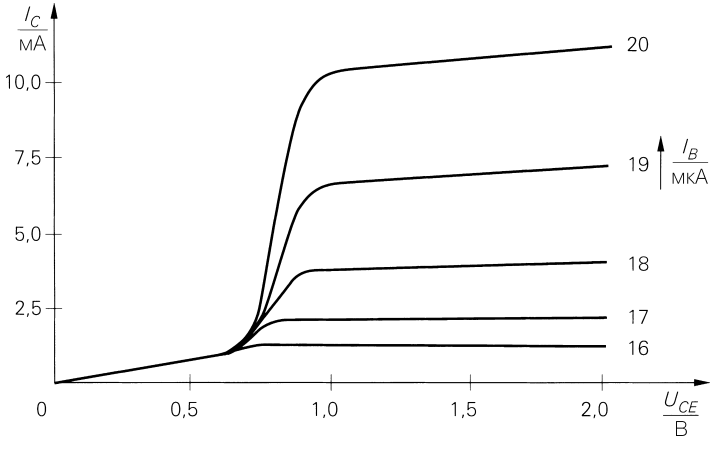


Рис. 2.112. Семейство выходных характеристик при слабых коллекторных токах

Сменив знак, получают семейство выходных характеристик p-n-p транзистора Дарлингтона. Это в равной степени справедливо и по отношению к комплементарному p-n-p транзистору Дарлингтона, так как семейства выходных характеристик его вариантов практически одинаковы. Однако семейства их входных характеристик различаются. Причина в том, что участок база–эмиттер у n-p-n и p-n-p транзисторов Дарлингтона состоит из участков база–эмиттер двух транзисторов, тогда как

у комплементарного он образован участком база–эмиттер единственного транзистора. Поэтому при равных токах напряжение база–эмиттер комплементарного транзистора Дарлингтона составляет только половину аналогичного напряжения у нормального p-n-p транзистора Дарлингтона.

Описание с помощью уравнений

Эквивалентная схема n-p-n транзистора Дарлингтона в нормальном режиме (рис. 2.113) составлена из эквивалентных схем обоих транзисторов и резистора R. Для токов имеет место

$$\begin{aligned} I_C &= I_{C1} + I_{C2}, \\ I_{C1} &= B_1 I_{B1} = B_1 I_B, \\ I_{C2} &= B_2 I_{B2} = B_2 (I_{C1} + I_B - I_R), \end{aligned} \tag{2.149}$$

а для напряжения база–эмиттер

$$U_{BE} = U_{BE1} + U_{BE2} = U_T \left(\ln \frac{I_{C1}}{I_{S1}} + \ln \frac{I_{C2}}{I_{S2}} \right) = U_T \ln \frac{I_{C1} I_{C2}}{I_{S1} I_{S2}},$$

где I_{S1} и I_{S2} являются обратными токами насыщения транзисторов T_1 и T_2; в большинстве случаев $I_{S2} \approx 2 \ldots 3\ I_{S1}$. При средних коллекторных токах получаем $U_{BE} \approx$ $\approx$ 1,2…1,5 В.

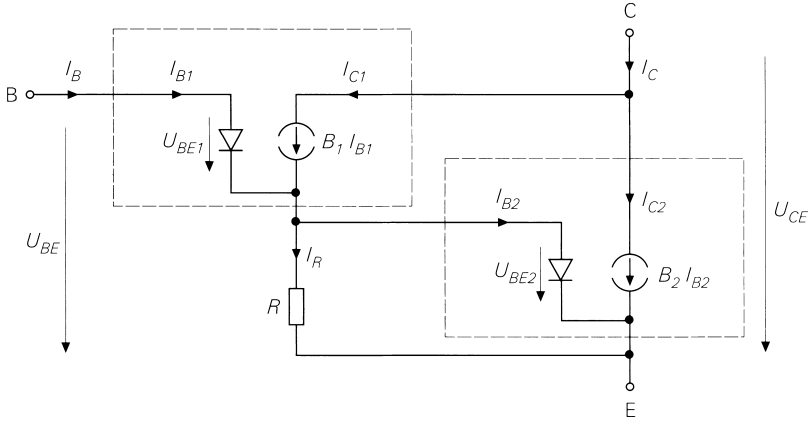


Рис. 2.113. Эквивалентная схема n-p-n транзистора Дарлингтона в нормальном режиме

Зависимость усиления по току от тока коллектора

Эта зависимость в виде графика $B\ (I_C)$ показана на рис. 2.114 и характеризуется четырьмя областями [2.8]:

- при слабых коллекторных токах T_2 закрыт, получаем

$$B = \frac{I_C}{I_B} = \frac{I_{C1}}{I_{B1}} = B_1 \approx B_{0,1}.$$

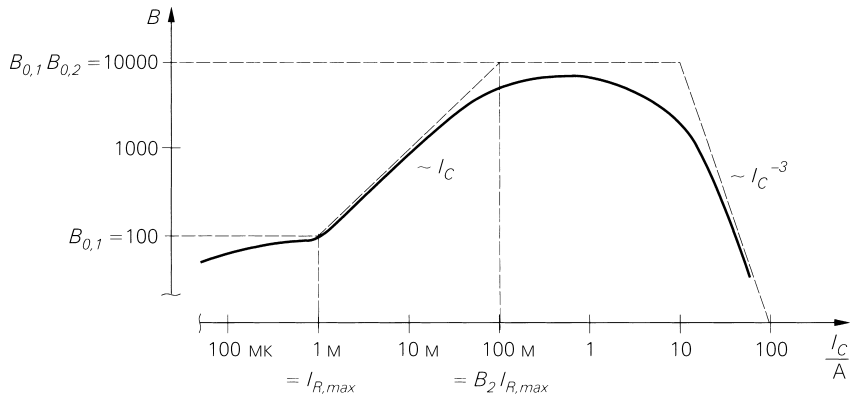


Рис. 2.114. Зависимость усиления по току транзистора Дарлингтона

Коэффициенты усиления по току B_1 и B_2 зависят соответственно от I_{C1} и I_{C2}; эта зависимость отражена на рис. 2.114. Однако в расчетах ею пренебрегают, принимая $B_1 \approx B_{0,1}$ и $B_2 \approx B_{0,2}$, то есть полагая B_1 и B_2 постоянными. Это неприменимо в диапазоне сильных токов, который рассматривается отдельно.

В диапазоне слабых токов усиление транзистора Дарлингтона равно усилению транзистора T_1. Границы данного диапазона легко определить, если предположить, что T_2 проводит ток, если $U_{BE2} \approx 0{,}7$ В. Тогда через резистор R течет ток

$$I_{R,\max} \approx \frac{0{,}7\ \text{В}}{R}.$$

Отсюда следует, что T_2 закрыт для токов $I_C < I_{R,\max}$;

- при $I_C > I_{R,\max}$ оба транзистора проводят ток; при $I_R = I_{R,\max}$ из (2.149) следует:

$$I_B = \frac{I_C + B_2 I_{R,\max}}{(1+B_1)B_2 + B_1},$$

откуда

$$B(I_C) = \frac{I_C}{I_B} = \frac{(1+B_1)B_2 + B_1}{1+\dfrac{B_2 I_{R,\max}}{I_C}} \overset{B_1, B_2 >> 1}{\approx} \frac{B_1 B_2}{1+\dfrac{B_2 I_{R,\max}}{I_C}}. \qquad (2.150)$$

Приведенное выражение описывает две области. При $I_{R,\max} < I_C < B_2 I_{R,\max}$ находим:

$$B \approx \frac{B_1 I_C}{I_{R,\max}} \approx \frac{B_{0,1} I_C}{I_{R,\max}}.$$

Здесь усиление по току приблизительно пропорционально току коллектора. Такая закономерность обусловлена резистором R, поскольку в этой области через него течет большая доля тока коллектора I_{C1}, а на T_2 приходится лишь малая доля тока базы I_{B2}. Однако прирост I_{C1} вызывает увеличение I_{B2}: в силу того что $I_R \approx I_{R,\max}$, ток, проходящий через резистор R, остается почти неизменным;

- при $I_C > B_2 I_{R,\max}$ из (2.150) получим

$$B \approx B_1 B_2 \approx B_{0,1} B_{0,2}$$

в соответствии с приведенным ранее соотношением (2.148). Эта область предпочтительна как рабочая область транзистора Дарлингтона;

- с дальнейшим ростом коллекторного тока вначале T_2, а затем T_1 переходят в диапазон сильных токов. При

$$B_1 = \frac{B_{0,1}}{1 + \dfrac{I_{C1}}{I_{K,N1}}}, \; B_2 = \frac{B_{0,2}}{1 + \dfrac{I_{C2}}{I_{K,N2}}}$$

имеем

$$B(I_C) = \frac{B_{0,1} B_{0,2}}{1 + \dfrac{I_C}{I_{K,N2}} + \dfrac{I_C}{I_{K,N1} B_{0,2}} \left(1 + \dfrac{I_C}{I_{K,N2}}\right)^2}.$$

$I_{K,N1}$ и $I_{K,N2}$ соответствуют токам в точках изгиба характеристики при сильной инжекции T_1 и T_2; в большинстве случаев $I_{K,N2} \approx 2 \ldots 3\, I_{K,N1}$. Усиление по току быстро убывает в области сильных токов; это особенно заметно по поведению граничных параметров [2.8]:

$$\lim_{B \to \infty} B(I_C) = \frac{B_{0,1} I_{K,N1} B_{0,2}^2 I_{K,N2}^2}{I_C^3}.$$

При сильных токах усиление по току в транзисторах Дарлингтона убывает пропорционально $1/I_C^3$, тогда как в одиночном транзисторе усиление уменьшается пропорционально всего лишь $1/I_C$.

Параметры режима малых сигналов

Для определения параметров транзистора Дарлингтона для режима малых сигналов в рабочей точке A наряду с токами рабочей точки $I_{B,A}$ и $I_{C,A}$ необходим учет внутренних токов $I_{C1,A}$ и $I_{C2,A}$ – иными словами, надо знать соотношение коллекторных токов. Эти значения позволяют находить параметры режима малых сигналов для обоих транзисторов:

$$S_{1/2} = \frac{I_{C1/2,A}}{U_T}, \; r_{BE1/2} = \frac{\beta_{1/2}}{S_{1/2}}, \; r_{CE1/2} = \frac{U_{A1/2}}{I_{C1/2,A}}.$$

Обычно напряжения Эрли приблизительно равны, и допустимо полагать, что $U_A \approx U_{A1} \approx U_{A2}$. Рабочая точка выбирается в области высокого усиления по току, где соблюдается условие $I_{C2,A} >> I_{C1,A}$ и применимо приближение $I_{C2,A} \approx I_{C,A}$. Последнее свидетельствует о том, что практически весь ток транзистора Дарлингтона течет через T_2.

На рис. 2.115а представлена полная эквивалентная схема транзистора Дарлингтона для режима малых сигналов; она применима к n-p-n и p-n-p транзисторам этого типа, но для комплементарных транзисторов Дарлингтона непригодна. Одна такая всеобъемлющая эквивалентная схема используется далеко не всегда, так как благодаря подобию транзистора Дарлингтона одиночному транзистору эквивалентная

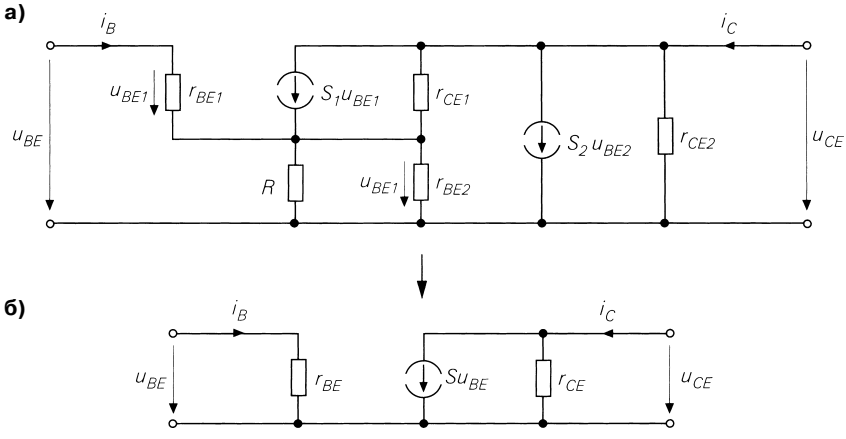


Рис. 2.115. Эквивалентные схемы транзистора Дарлингтона для режима малых сигналов: а – полная; б – упрощенная

схема последнего позволяет описывать и транзистор Дарлингтона (рис. 2.115). При этом параметры S, r_{BE} и r_{CE} можно определять по характеристикам или расчетным путем на основе полной эквивалентной схемы. Здесь не нужно эквивалентное преобразование, так как пересчет приводит к появлению дополнительного сопротивления между базой и коллектором, которым, однако, можно пренебречь. Пересчет параметров при β_1, $\beta_2 >> 1$ дает:

$$S \approx S_1 \frac{1+S_2(r_{BE2} \| R)}{1+S_1(r_{BE2} \| R)} \overset{R>>r_{BE2}}{\approx} \frac{S_2}{2},$$

$$r_{BE} \approx r_{BE1} + \beta_1(r_{BE2} \| R) \overset{R>>r_{BE2}}{\approx} 2r_{BE1},$$

$$r_{CE} \approx r_{CE2} \| r_{CE1} \frac{1+S_1(r_{BE2} \| R)}{1+S_2(r_{BE2} \| R)} \overset{R>>r_{BE2}}{\approx} \frac{2}{3} r_{CE2}.$$

Отсюда для усиления по току в режиме малых сигналов:

$$\beta = Sr_{BE} \approx \beta_1\beta_2 \frac{R}{r_{BE2}+R} \overset{R>>r_{BE2}}{\approx} \beta_1\beta_2. \qquad (2.151)$$

Условие $R >> r_{BE2}$ выполняется строго, когда, в силу того что $I_{B2} >> I_R$, можно пренебречь током через резистор R. В этом случае

$$I_{C2,A} \approx I_{C,A}, \quad I_{C1,A} = \frac{I_{C,A}}{B_2}.$$

Кроме того, транзистор Дарлингтона должен работать в области максимального усиления по току B, то есть необходимо соблюдать условие $I_{C,A} >> B_2 I_{R,max}$ (см. рис. 2.114).

Отсюда для транзистора Дарлингтона в области максимального усиления по току получим

$$S \approx \frac{S_2}{2} \approx \frac{1}{2}\frac{I_{C,A}}{U_T}, \tag{2.152}$$

$$r_{BE} = \frac{\beta}{S} \approx 2\frac{\beta_1\beta_2 U_T}{I_{C,A}}, \tag{2.153}$$

$$r_{CE} \approx \frac{2}{3} r_{CE2} \approx \frac{2}{3}\frac{U_A}{I_{C,A}}. \tag{2.154}$$

Аналогичным образом для комплементарного p-n-p транзистора Дарлингтона находим:

$$S \approx S_1(1 + S_2(r_{BE2} \parallel R)) \overset{R>>r_{BE2}}{\approx} S_2,$$

$$r_{BE} = r_{BE1},$$

$$r_{CE} = r_{CE2} \parallel \frac{r_{CE1}}{1 + S_2(r_{BE2} \parallel R)} \overset{R>>r_{BE2}}{\approx} \frac{1}{2} r_{CE2}.$$

Здесь также справедливо уравнение (2.151). Для комплементарного транзистора Дарлингтона в области максимального усиления по току имеем:

$$S \approx S_2 \approx \frac{I_{C,A}}{U_T}, \tag{2.155}$$

$$r_{BE} = \frac{\beta}{S} \approx \frac{\beta_1\beta_2 U_T}{I_{C,A}}, \tag{2.156}$$

$$r_{CE} \approx \frac{1}{2} r_{CE2} \approx \frac{1}{2}\frac{U_A}{I_{C,A}}. \tag{2.157}$$

Режим коммутации

Транзистор Дарлингтона часто применяют в качестве переключающего элемента. Благодаря высокому усилению по току удается коммутировать значительные нагрузочные токи, пользуясь для управления переключением сравнительно слабыми токами. При этом особенно критично отключение нагрузки: транзистор T_1 запирается относительно быстро, тогда как запирание транзистора T_2 происходит только после того, как заряд, накопленный в области базы, стечет через резистор R. Таким образом, быстрое отключение реализуется лишь при достаточно малом сопротивлении R (рис. 2.116). С другой стороны, при малых значениях R уменьшается усиление по току. В результате найденного компромисса в транзисторах Дарлингтона для целей переключения применяются сопротивления меньшей величины, чем в аналогичных транзисторах общего назначения.

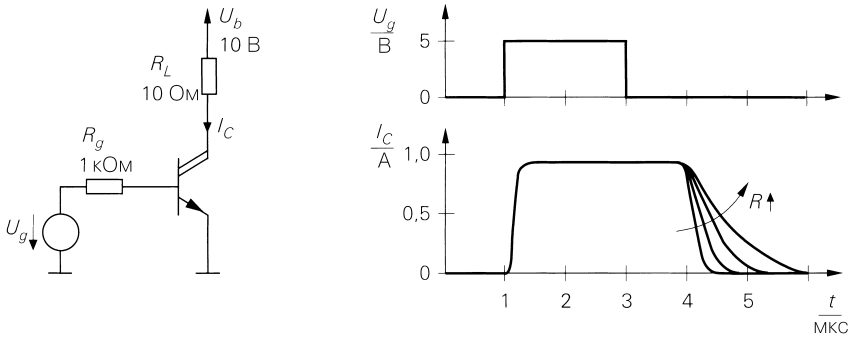


Рис. 2.116. Режим переключения транзистора Дарлингтона

Кроме пары транзисторов и сопротивления R, транзистор Дарлингтона для коммутации содержит еще три диода; полная схема соответствующего n-p-n транзистора приведена на рис. 2.117. Длительность спада можно сокращать, инвертируя ток базы. В этом случае диоды D_1 и D_2 ограничивают обратное напряжение на переходе база–эмиттер. Диод D_3 служит демпфирующим диодом при индуктивной нагрузке.

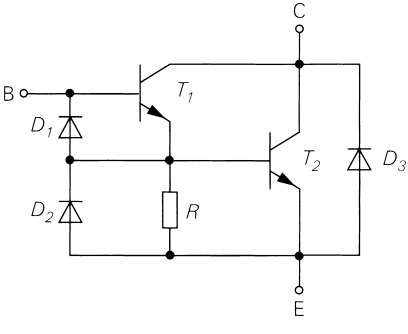


Рис. 2.117. Устройство n-p-n транзистора Дарлингтона для переключения

Литература

[2.1] Gray, P. R.; Meyer, R. G.: Analysis and Design of Analog Integrated Circuits, 2nd Edition. New York: John Wiley & Sons, 1984.

[2.2] Sze, S. M.: Physics of Semiconductor Devices, 2nd Edition. New York: John Wiley & Sons, 1981.

[2.3] Rein, H.-M.; Ranfft, R.: Integrierte Bipolarschaltungen. Halbleiter-Elektronik Band 13. Berlin: Springer, 1980.

[2.4] Antognetti, P.; Massobrio, G.: Semiconductor Device Modeling with SPICE. New York: McGraw-Hill, 1988.

[2.5] Getreu, I.: Modeling the Bipolar Transistor. Amsterdam: Elsevier, 1978.

[2.6] MicroSim: PSpice A/D Reference Manual.

[2.7] Hoffmann, K.: VLSI Entwurf. München: R. Oldenburg, 1990.

[2.8] Schrenk, H.: Bipolare Transistoren. Halbleiter-Elektronik Band 6. Berlin: Springer, 1978.

[2.9] Müller, R.: Rauschen. Halbleiter-Elektronik Band 15. Berlin: Springer, 1979.

[2.10] Motchenbacher, C. D.; Fitchen, F. C.: Low-Noise Electronic Design. New York: John Wiley & Sons, 1973.

[2.11] Thorton, R. D.; Searle, C. L.; Pederson, D. O.; Adler, R. B.; Angelo, E. J.: Multistage Transistor Circuits. Semiconductor Education Commettee, Volume 5. New York: John Wiley & Sons, 1965.

Глава 3
Полевые транзисторы

Полевой транзистор является полупроводниковым схемным элементом с тремя выводами, которые называются *затвором* (Gate, G), *истоком* (Source, S) и *стоком* (Drain, D). Различают дискретные полевые транзисторы и интегральные, которые изготавливают при производстве микросхем. Дискретные предназначены для монтажа на печатных платах и имеют собственный корпус. Интегральные вместе с другими элементами схемы выполняются на общей полупроводниковой подложке, от которой делается четвертый вывод, обозначаемый символом *B*.

Принцип действия. В полевом транзисторе участок сток–исток становится проводящим под влиянием управляющего напряжения, приложенного между затвором и истоком, но без протекания управляющего тока. Иначе говоря, транзистор управляется без затрат мощности. Используются два разных эффекта:

- в случае полевого МОП транзистора (MOSFET) или полевого транзистора с изолированным затвором (IGFET) затвор отделен от канала оксидным слоем SiO_2 (рис. 3.1), что позволяет прикладывать напряжение обеих полярностей, не вызывая протекания тока затвора. Управляющее напряжение воздействует на плотность носителей заряда в инверсионном слое под затвором. Этот слой образует проводящий канал между истоком и стоком и тем самым делает возможным протекание тока в канале. Без инверсионного слоя по крайней мере один из p-n переходов между истоком и подложкой или стоком и подложкой заперт, что исключает протекание тока. В зависимости от степени легирования канала получают МОП транзисторы обедненного или обогащенного типа. В МОП транзисторах обедненного типа при $U_{GS} = 0$ протекает ток

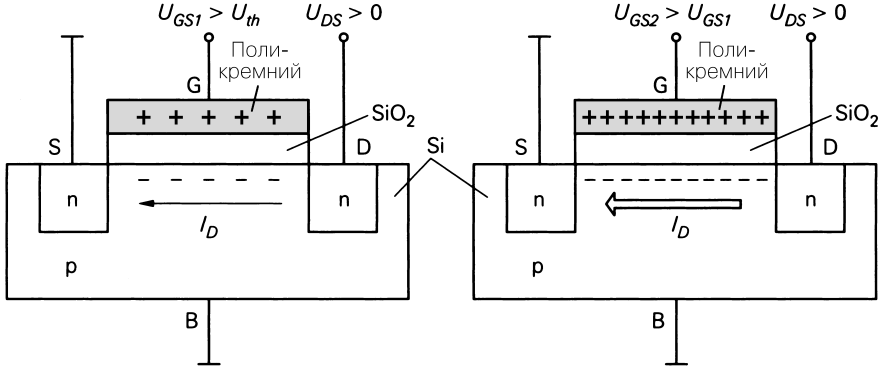


Рис. 3.1. Принцип действия n-канального МОП транзистора

стока, тогда как в приборах обогащенного типа ток отсутствует. Наряду с затвором слабое управляющее воздействие оказывает и подложка *B* (см. раздел 3.3);

- в полевом транзисторе с управляющим p-n переходом (JFET) управляющее напряжение влияет на протяженность запорного слоя в закрывающем направлении рабочего p-n перехода. Это приводит к изменению площади сечения и, следовательно, проводимости канала между стоком и истоком (рис. 3.2). Поскольку затвор не отделен от канала, p-n переход может быть смещен в прямом направлении; однако в этом случае теряется преимущество управления без затрат мощности, поэтому такой режим практически не применяется. В полевом транзисторе с затвором Шоттки (MESFET) вместо p-n перехода используется переход металл–полупроводник (барьер Шоттки); его принцип действия тот же, что и у обычного полевого транзистора с управляющим p-n переходом. Транзисторы типа JFET и MESFET работают в режиме обеднения, когда при управляющем напряжении $U_{GS} = 0$ протекает ток стока.

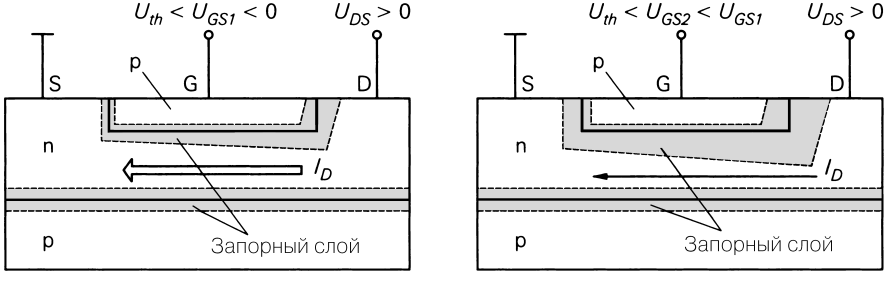


Рис. 3.2. Принцип действия n-канального полевого транзистора с управляющим p-n переходом

Из рис. 3.1 и 3.2 видно, что МОП транзистор и транзистор с управляющим p-n переходом симметричны, то есть сток и исток взаимозаменяемы. Однако большинство дискретных полевых транзисторов строятся несколько несимметричными, а у некоторых из них имеется определенная упорядоченность благодаря внутренней связи между подложкой и истоком.

Как МОП транзисторы, так и транзисторы с управляющим p-n переходом выпускаются в n- и p-канальном исполнении, а значит, всего существует шесть типов полевых транзисторов. Их графические условные обозначения вместе с упрощенными характеристиками показаны на рис. 3.3. В табл. 3.1 приведены полярности напряжений затвор–исток U_{GS} и сток–исток U_{DS}, тока стока I_D и порогового напряжения U_{th}. Пороговым напряжением обычно оперируют применительно к МОП транзисторам; в транзисторах с управляющим p-n переходом вместо U_{th} используется напряжение насыщения U_p. Здесь ради единообразия обозначений для всех полевых транзисторов применяется U_{th}.

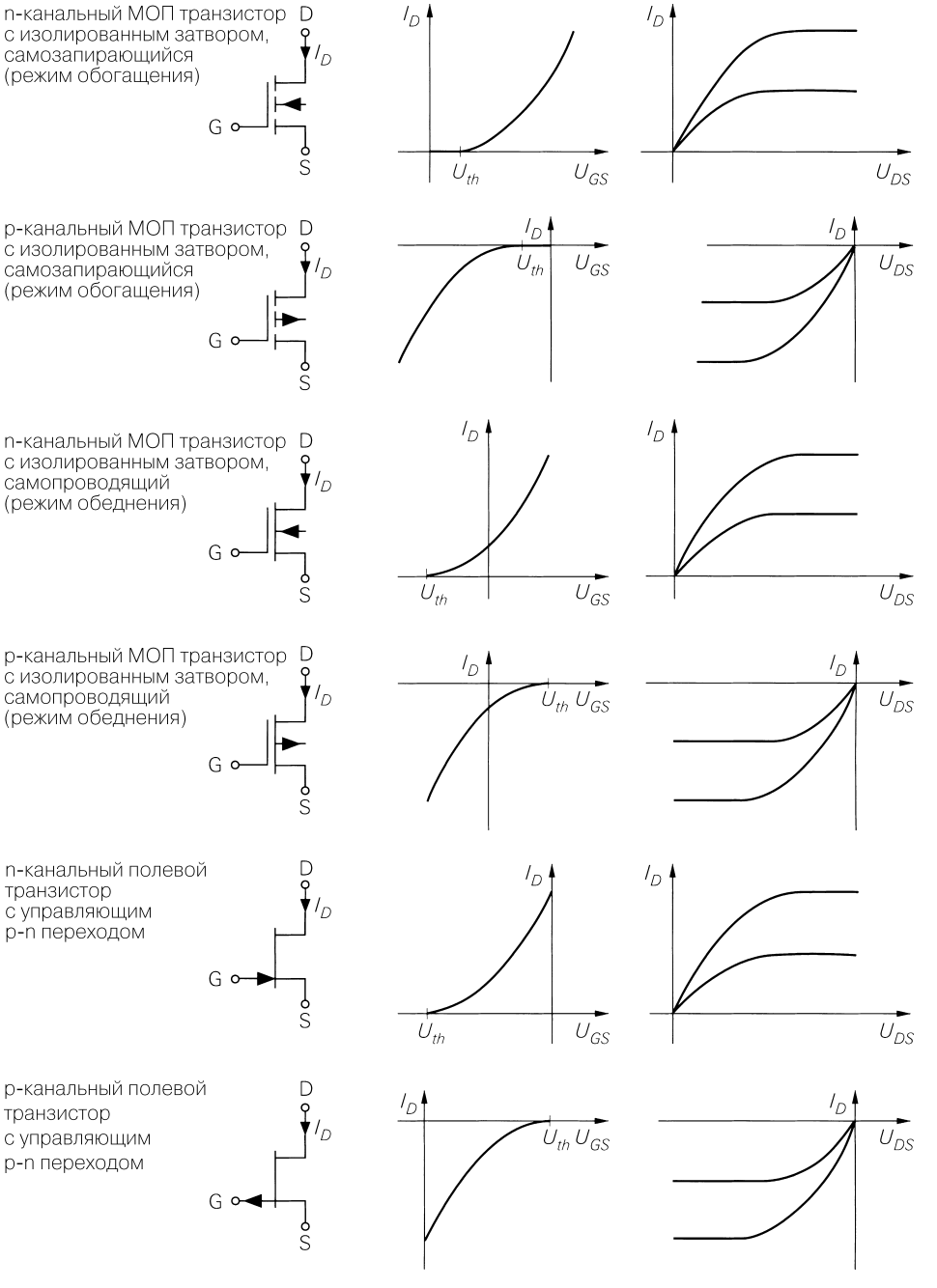


Рис. 3.3. Типы полевых транзисторов

Таблица 3.1. Полярность напряжений и токов в нормальном режиме

Типы полевых транзисторов	n-канальный	p-канальный
МОП транзистор, работающий в режиме обогащения	$U_{th} > 0$ $U_{GS} > U_{th}$ $U_{DS} > 0$ $I_D > 0$	$U_{th} < 0$ $U_{GS} < U_{th}$ $U_{DS} < 0$ $I_D < 0$
МОП транзистор, работающий в режиме обеднения	$U_{th} < 0$ $U_{GS} > U_{th}$ $U_{DS} > 0$ $I_D > 0$	$U_{th} > 0$ $U_{GS} < U_{th}$ $U_{DS} < 0$ $I_D < 0$
Полевой транзистор с управляющим p-n переходом	$U_{th} < 0$ $U_{th} < U_{GS} < 0$ $U_{DS} > 0$ $I_D > 0$	$U_{th} > 0$ $0 < U_{GS} < U_{th}$ $U_{DS} < 0$ $I_D < 0$

3.1 Свойства полевых транзисторов

Свойства полевых транзисторов проще всего представить в виде характеристик. Они определяют зависимость между токами и напряжениями транзистора в случае, когда все величины статичны, то есть постоянны или изменяются во времени крайне медленно. В расчетах полевых транзисторов используются простые соотношения, достаточно строго описывающие их свойства. Однако при проверке функционирования схем посредством компьютерного моделирования необходимо учитывать вторичные эффекты. Для этого имеются более солидные модели, способные воспроизводить динамическое поведение схемы, которая управляется сигналами синусоидальной или импульсной формы. О таких моделях рассказывается в разделе 3.3, они не требуются для освоения основных положений. Далее речь пойдет преимущественно о свойствах n-канального МОП транзистора с изолированным затвором, работающего в режиме обогащения; p-канальные приборы отличаются от них противоположными полярностями всех напряжений и токов.

3.1.1 Характеристики

Семейство выходных характеристик. Задавая на n-канальном полевом транзисторе разные напряжения затвор–исток U_{GS} и измеряя ток стока I_D как функцию напряжения сток–исток U_{DS}, получим семейство выходных характеристик (рис. 3.4). В принципе они одинаковы для всех n-канальных полевых транзисторов; отличаются лишь напряжения затвор–исток U_{GS}, специфичные для каждого типа таких транзисторов. Ток стока протекает только, когда U_{GS} превышает пороговое напряжение U_{th}; при этом различают две области:

- при $U_{DS} < U_{DS,ab} = U_{GS} - U_{th}$ полевой транзистор работает в линейной области; такое название выбрано потому, что при $U_{DS} = 0$ характеристики почти линейны

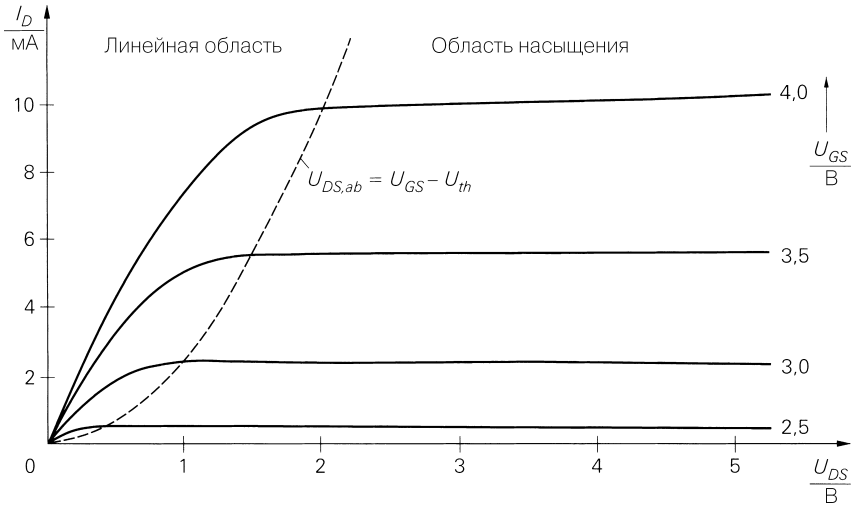


Рис. 3.4. Семейство выходных характеристик n-канального полевого транзистора

в начале координат и соотношение токов и напряжений подобно омическому сопротивлению. С приближением к граничному напряжению $U_{DS,ab}$ наклон характеристики убывает, а при $U_{DS} = U_{DS,ab}$ она становится почти горизонтальной;

- при $U_{DS} > U_{DS,ab}$ характеристики идут практически параллельно оси абсцисс (горизонтально); данную область называют областью отсечки[1].

При $U_{GS} < U_{th}$ ток не протекает и транзистор работает в области отсечки.

Область насыщения. Возникновение насыщения в МОП транзисторе связано с падением концентрации носителей заряда в канале из-за уменьшения его поперечного сечения (сужения). Это происходит по мере нарастания напряжения U_{DS}, прежде всего со стороны стока, поскольку там напряжение между затвором и каналом минимально:

$$U_{GD} = U_{GS} - U_{DS} < U_{GS} \text{ при } U_{DS} > 0.$$

Отсечка имеет место, как только $U_{GD} < U_{th}$; отсюда для границы между линейной областью и зоной отсечки получаем:

$$U_{GD} = U_{GS} - U_{DS,ab} \equiv U_{th} \Rightarrow U_{DS,ab} = U_{GS} - U_{th}.$$

Через канал все же протекает ток стока, так как носители заряда способны пересекать область отсечки. Однако дальнейший рост U_{DS} лишь слабо влияет на проводящую часть канала, поэтому ток стока остается приблизительно постоянным. Ничтожное остаточное воздействие U_{DS} в этой области отсечки, называемое *модуляцией длины канала*, вызывает слабый рост тока стока при увеличении напряжения U_{DS}. В области отсечки, когда $U_{GS} < U_{th}$, канал запирается со стороны истока;

[1] В отечественной и мировой литературе указанная область называется областью насыщения. В дальнейшем изложении будет использоваться именно этот термин. – *Прим. ред.*

в таком случае протекание тока становится невозможным. Распределение носителей заряда в канале иллюстрирует рис. 3.5.

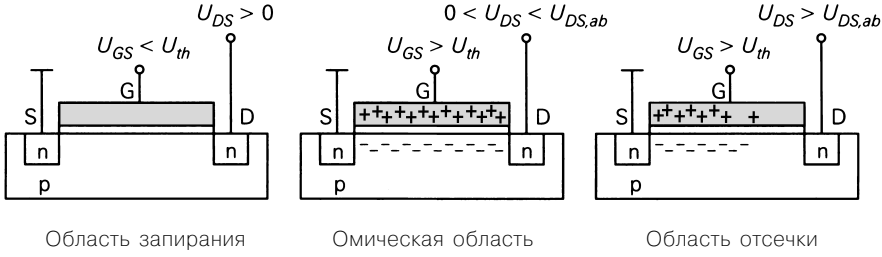


Рис. 3.5. Распределение носителей заряда в канале МОП транзистора

В полевом транзисторе с управляющим p-n переходом насыщение наступает, когда запорные слои смыкаются и до предела сужают канал. Это происходит с ростом напряжения U_{DS}, прежде всего со стороны стока, поскольку там напряжение на запорном слое максимально. Как и в случае МОП транзистора, границе между линейной областью и зоной насыщения соответствует $U_{DS,ab} = U_{GS} - U_{th}$. Здесь также протекает ток стока в силу способности носителей заряда пересекать отсеченную область. Однако прирост U_{DS} оказывает лишь ничтожное воздействие. Распределение запорных слоев в трех областях показано на рис. 3.6.

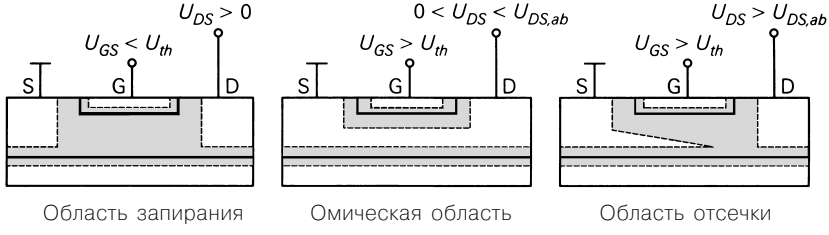


Рис. 3.6. Распределение запорных слоев в полевом транзисторе с управляющим p-n переходом

Семейство передаточных характеристик. В области насыщения ток стока зависит преимущественно от U_{GS}. Если построить график I_D для различных значений U_{DS}, соответствующих области насыщения, как функцию U_{GS}, получим семейство передаточных характеристик, представленное на рис. 3.7. Наряду с характеристиками МОП транзисторов с встроенным каналом, работающих в режиме обогащения, приведены также характеристики МОП транзисторов с индуцированным каналом, функционирующих в режиме обеднения, и полевых транзисторов с управляющим p-n переходом; характеристики подобны с точностью до сдвига в направлении U_{GS}.

Благодаря слабой зависимости от U_{DS} отдельные характеристики каждого из типов транзисторов почти сливаются. При $U_{GS} < U_{th}$ ток не протекает, поскольку в этой ситуации (отсечка) канал запирается на всей своей длине.

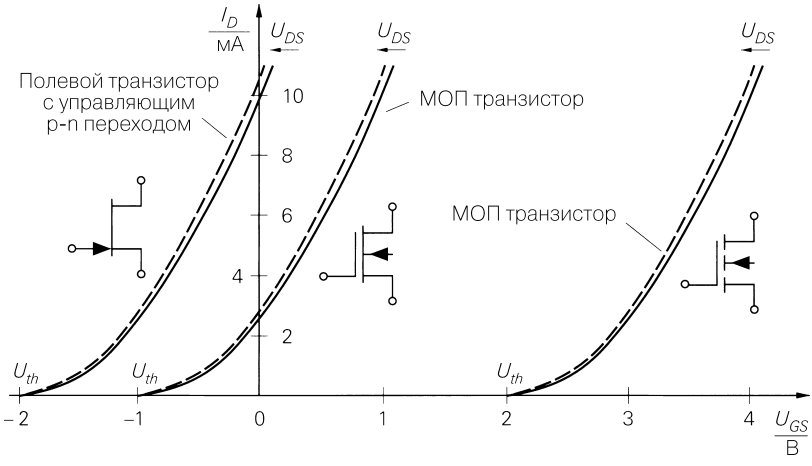


Рис. 3.7. Передаточные характеристики n-канальных полевых транзисторов

Входные характеристики. Для полноты описания требуются еще входные характеристики (рис. 3.8) в виде зависимости тока затвора I_G от напряжения U_{GS}. Во всех полевых транзисторах в нормальном режиме ток затвора отсутствует либо является пренебрежимо малым. В МОП транзисторах без защиты от перегрузок по напряжению ток затвора появляется только при пробое оксида кремния из-за чрезмерного напряжения и разрушения самого транзистора. Поэтому многие МОП транзисторы снабжены встроенным стабилитроном для защиты от избыточного напряжения, а в семействе входных характеристик присутствует характеристика стабилитрона. В полевом транзисторе с управляющим p-n переходом последний действует в прямом направлении при $U_{GS} > 0$ и через него протекает ток затвора, соответствующий прямому току диода; напротив, в интервале $U_{GS} < 0$ ток протекает только тогда, когда напряжение настолько велико, что наступает пробой p-n перехода.

3.1.2 Описание транзистора с помощью уравнений

Исходя из идеализированного распределения зарядов в канале, можно рассчитать ток стока I_D (U_{GS}, U_{DS}); при этом полевой транзистор с управляющим p-n переходом и МОП транзистор описываются разными уравнениями, которые, однако, без особых погрешностей сводятся к одному простому приближенному уравнению [3.1]:

$$I_D = \begin{cases} 0 & \text{при} \quad U_{GS} < U_{th} \\ KU_{DS}\left(U_{GS} - U_{th} - \dfrac{U_{DS}}{2}\right) & \text{при} \quad U_{GS} \geq U_{th},\ 0 \leq U_{DS} < U_{GS} - U_{th} \\ \dfrac{K}{2}(U_{GS} - U_{th})^2 & \text{при} \quad U_{GS} \leq U_{th},\ U_{DS} \geq U_{GS} - U_{th} \end{cases}$$

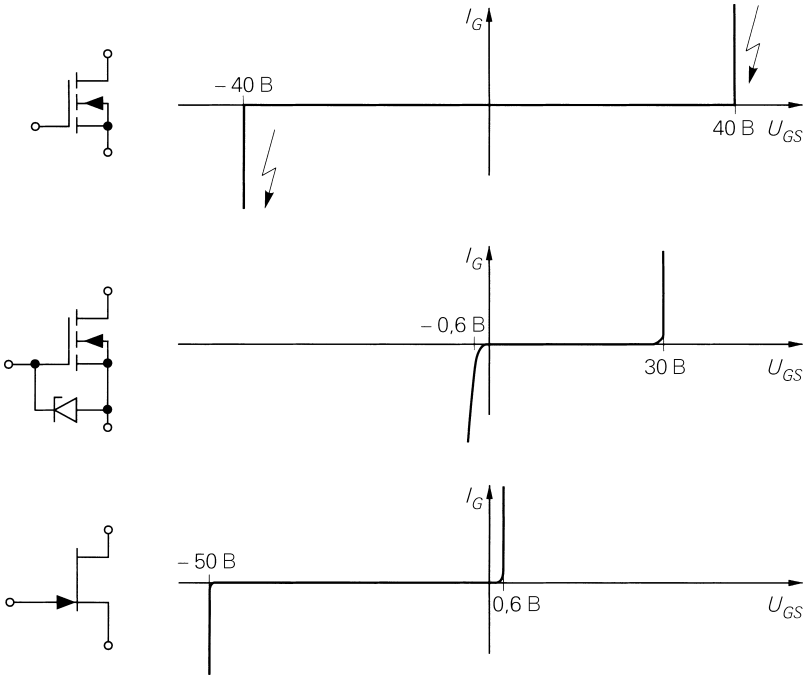


Рис. 3.8. Входные характеристики n-канальных полевых транзисторов

Первое уравнение описывает область отсечки, второе – линейную область, а третье – область насыщения. Крутизна служит мерой наклона передаточной характеристики и рассматривается ниже.

Ход характеристик. Уравнение для линейной области является квадратным относительно U_{DS} и в семействе выходных характеристик отображается в виде параболы (рис. 3.9а). Вершина параболы имеет абсциссу $U_{DS,ab} = U_{GS} - U_{th}$, то есть соответствует границе области насыщения. Здесь уравнение перестает выполняться, поскольку оно справедливо только при $0 \le U_{DS} < U_{DS,ab}$. При $U_{DS} \ge U_{DS,ab}$ должно применяться уравнение для области насыщения, не зависящее от U_{DS} и отображаемое прямыми, параллельными оси U_{DS}; соответствующая характеристика показана на рис. 3.9а штрихпунктиром.

В семействе передаточных характеристик, приведенных на рис. 3.9б, уравнение для области насыщения является квадратным относительно U_{GS} и отображается также в виде параболы. Вершина параболы приходится на $U_{GS} = U_{th}$; здесь начинается область достоверности уравнения, справедливого для n-канальных полевых транзисторов при $U_{GS} > U_{th}$.

Все уравнения справедливы исключительно в первом квадранте семейства выходных характеристик, то есть при $U_{DS} \ge 0$. На рис. 3.4 показана только эта область. У полевых транзисторов симметричной структуры характеристики занимают и третий квадрант, симметричный относительно первого; такая картина свойственна, прежде всего, интегральным полевым транзисторам. Уравнения могут

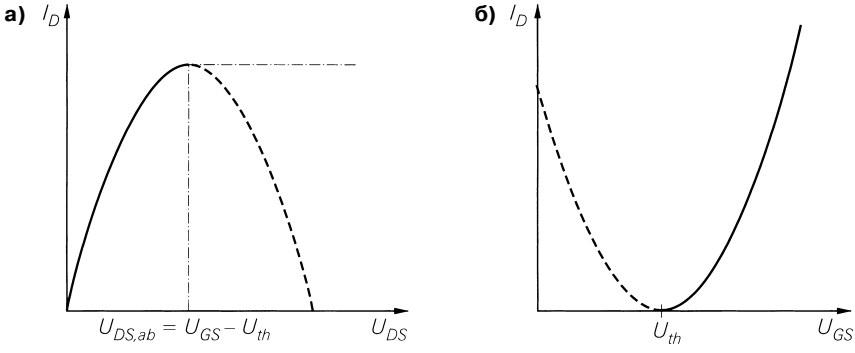


Рис. 3.9. Уравнения n-канального полевого транзистора: а – выходная характеристика; б – передаточная характеристика

применяться и в третьем квадранте, если поменять местами сток и исток, то есть вместо U_{GD} подставить U_{GS}, а U_{DS} заменить на $-U_{DS}$. Однако дискретные МОП транзисторы, в особенности мощные, строятся несимметричными и в третьем квадранте ведут себя не так, как в первом (см. раздел 3.2).

Чтобы упростить дальнейшее изложение, введем следующие аббревиатуры для рабочих областей n-канального полевого транзистора:

$$\left.\begin{array}{l}\text{SB: область отсечки}\\ \text{OB: линейная область}\\ \text{AB: область насыщения}\end{array}\right\} \Rightarrow \left\{\begin{array}{c} U_{GS} < U_{th} \\ U_{GS} \ge U_{th}, \quad 0 \le U_{DS} < U_{GS} - U_{th} \\ U_{GS} \ge U_{th}, \quad U_{DS} \ge U_{GS} - U_{th}\end{array}\right. \qquad (3.1)$$

Если учесть еще и модуляцию длины канала [3.2] и добавить уравнение для тока затвора, получим уравнения режима большого сигнала для полевого транзистора:

в *SB:* $I_D = 0$,

в *OB:* $I_D = KU_{DS}\left(U_{GS} - U_{th} - \frac{U_{DS}}{2}\right)\left(1 + \frac{U_{DS}}{U_A}\right)$, (3.2)

в *AB:* $I_D = \frac{K}{2}(U_{GS} - U_{th})^2\left(1 + \frac{U_{DS}}{U}\right)$. (3.3)

Для МОП транзистора: $I_G = 0$.

Для полевого транзистора с управляющим p-n переходом:

$$I_G = I_{G,S}\left(e^{\frac{U_{GS}}{U_T}} - 1\right). \qquad (3.4)$$

Удельная крутизна. Удельная крутизна характеристики K является мерой наклона передаточной характеристики полевого транзистора. У n-канального МОП транзистора имеет место:

$$K = K'_n \frac{W}{L} = \mu C'_{ox} \frac{W}{L}, \tag{3.5}$$

где $\mu_n \approx 0{,}05\ldots0{,}07$ м^2/Вс – подвижность носителей заряда в канале, которая зависит от легированности канала и заметно уступает подвижности в нелегированном кремнии ($\mu_n \approx 0{,}14$ м^2/Вс). C'_{ox} – погонная емкость оксида затвора; W и L – ширина и длина затвора (рис. 3.10). Затвор вместе с подстилающим кремнием образует плоский конденсатор площадью $A = WL$, пластины которого отстоят одна от другой на толщину оксидного слоя d_{ox}:

$$C_{ox} = \varepsilon_{ox} \frac{A}{d_{ox}} = \varepsilon_0 \varepsilon_{r,ox} \frac{WL}{d_{ox}} = C'_{ox} WL.$$

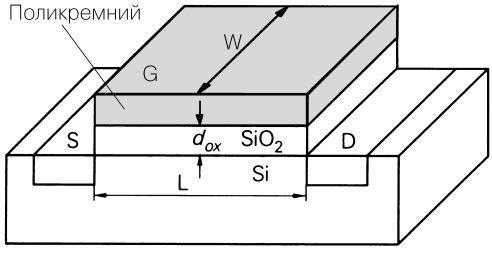


Рис. 3.10. Геометрические параметры МОП транзистора

При диэлектрической постоянной $\varepsilon_0 = 8{,}85\times10^{-12}$ Ас/Вм, относительной диэлектрической постоянной двуокиси кремния (SiO_2) $\varepsilon_{r,ox} = 3{,}9$ и $d_{ox} \approx 40\ldots100$ нм получаем погонную емкость $C'_{ox} \approx 0{,}35\ldots0{,}9\times10^{-3}$ Ф·м$^{-2}$ и относительный коэффициент крутизны

$$K'_n = \mu_n C'_{ox} \approx 20\ldots60 \text{ мкА/В}^2.$$

K'_n обратно пропорционален d_{ox}, так что по мере миниатюризации получаются все более значительные величины, например $K'_n \approx 100\ldots120$ мкА/В^2 в КМОП интегральных схемах с напряжением питания 3,3 В.

Значение удельной крутизны получают из (3.5) умножением относительного коэффициента крутизны K'_n на отношение W/L, которое служит мерой габаритов МОП транзистора. Для дискретных транзисторов типичные значения составляют $L \approx 1{,}5$ мкм и $W \approx 10$ мм в случае маломощных МОП транзисторов и вплоть до $W > 1$ м у мощных (в разделе 3.2 объясняется происхождение столь значительных оценок W); отсюда следует $K \approx 40$ мА/В$^2\ldots50$ А/В^2.

Геометрические размеры интегральных МОП транзисторов значительно меньше по сравнению с габаритами дискретных. Типичные значения составляют $d_{ox} \approx$ $\approx 10\ldots20$ нм и $L \approx 0{,}18\ldots0{,}5$ мкм.

Подвижность носителей заряда у p-канальных МОП транзисторов характеризуется значениями $\mu_p \approx 0{,}015$ м^2/Вс, что в 2…3 раза меньше, чем у аналогичных n-канальных приборов; отсюда $K'_p \approx 6\ldots20$ мкА/В^2.

Величина K у полевых транзисторов с управляющим p-n переходом также зависит от геометрических параметров. В литературе для удельной крутизны транзисторов обычно используют символ β, однако мы предпочитаем применять K, чтобы обеспечить единообразие и избежать путаницы с обозначением усиления по току, общепринятым для биполярных транзисторов [3.1]. Полевые транзисторы с управляющим p-n переходом применяются почти исключительно как маломощные дискретные приборы и характеризуются $K \approx 0{,}5\ldots10$ мА/В^2.

Альтернативное представление. Существует иной способ представлять характеристики полевых транзисторов с управляющим p-n переходом. Вводится определение

$$I_{D,0} = \frac{KU_{th}^2}{2},$$

и, пренебрегая модуляцией длины канала, в области насыщения получаем

$$I_D = I_{D,0}\left(1 - \frac{U_{GS}}{U_{th}}\right)^2.$$

По определению $I_{D,0} = I_D$ ($U_{GS} = 0$), таким образом, передаточная характеристика пересекает ось Y при $I_D = I_{D,0}$. В принципе любые полевые транзисторы при $U_{th} \neq 0$ могут описываться этим способом. В случае приборов, у которых передаточная характеристика в режиме обогащения пересекает ось Y только в области отсечки, $I_{D,0}$ соответствует $U_{GS} = 2U_{th}$.

Модуляция длины канала. Зависимость тока стока от напряжения сток–исток U_{DS} в области насыщения обусловлена модуляцией длины канала и эмпирически описывается правым членом в скобках выражения (3.3). Чтобы обеспечить плавность перехода из линейной области в область насыщения, необходимо добавить этот член в уравнение (3.2) – см. [3.2]. Такое описание оправдывается тем фактом, что при экстраполяции кривых семейства выходных характеристик они пересекаются приблизительно в одной и той же точке (рис. 3.11). Константа U_A, называемая по аналогии с биполярным транзистором *напряжением Эрли*, составляет $U_a \approx$ $\approx 20\ldots100$ В у МОП транзисторов и $U_a \approx 30\ldots200$ В у полевых транзисторов с управляющим p-n переходом. Вместо напряжения Эрли часто применяют параметр модуляции длины канала

$$\lambda = \frac{1}{U_A}; \qquad (3.6)$$

у МОП транзисторов он изменяется в интервале $\lambda \approx 10\ldots50\times10^{-3}$ В$^{-1}$, а у полевых транзисторов с управляющим p-n переходом $\lambda \approx 5\ldots30\times10^{-3}$ В$^{-1}$.

Такое эмпирическое описание становится очень неточным в случае интегральных МОП транзисторов с малыми геометрическими размерами. Здесь требуются гораздо более громоздкие уравнения, которые описывают возникающий эффект короткого канала. Для компьютерного проектирования интегральных схем имеется ряд моделей, учитывающих этот эффект различными способами (см. раздел 3.3).

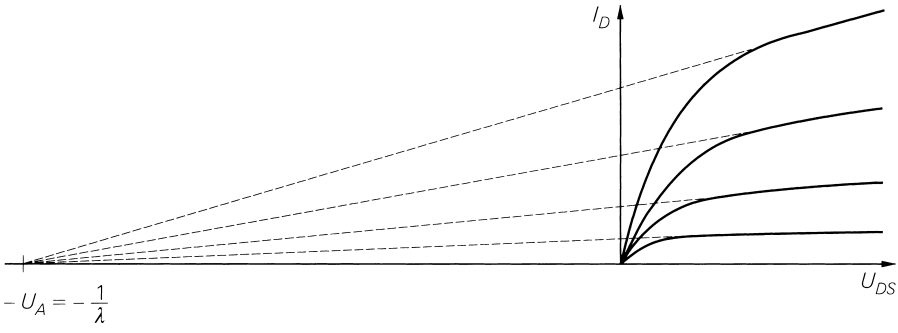


Рис. 3.11. Модуляция длины канала и напряжение Эрли

3.1.3
Полевой транзистор в качестве управляемого резистора

Полевые транзисторы в линейной области можно применять в качестве управляемого резистора, как показано на рис. 3.12а, если воспользоваться зависимостью сопротивления канала сток–исток от управляющего напряжения $U_{st} = U_{GS}$. Дифференцируя (3.2), получим:

$$\frac{1}{R(U_{GS})} = \left.\frac{\partial I_D}{\partial U_{DS}}\right|_{OB} = K(U_{GS} - U_{th} - U_{DS})\left(1 + \frac{2U_{DS}}{U_A}\right) + \frac{KU_{DS}^2}{2U_A}.$$

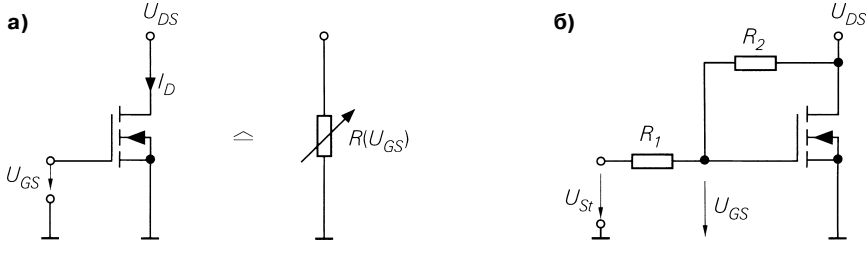


Рис. 3.12. Полевой транзистор в качестве управляемого резистора: а – обычная схема; б – линеаризированная схема

Однако сопротивление нелинейно в силу зависимости от U_{DS}. Особый интерес представляет начальное сопротивление $R_{DS,on}$ при регулировании вблизи точки $U_{DS} = 0$:

$$R_{DS,on} = \left.\frac{\partial U_{DS}}{\partial I_D}\right|_{U_{DS}=0} = \frac{1}{K(U_{GS} - U_{th})}. \qquad (3.7)$$

Поскольку в окрестностях $U_{DS} = 0$ характеристики почти линейны, $R_{DS,on}$ не зависит от U_{DS} и при малых изменениях входного сигнала полевой транзистор ведет себя как регулируемое линейное сопротивление. Однако с ростом амплитуды кривизна характеристик становится значимой, и реакция транзистора на сигнал оказывается все более нелинейной.

Чтобы улучшить линейность, управляющее напряжение подается не прямо на затвор, а после сложения с половиной напряжения сток–исток. Для этого используется, например, делитель напряжения из двух высокоомных резисторов, измеряемых мегомами $R_1 = R_2$ (рис. 3.12б), который формирует напряжение

$$U_{GS} = \frac{U_{DS}R_1 + U_{st}R_2}{R_1 + R_2} \overset{R_1=R_2}{=} \frac{U_{DS} + U_{st}}{2}.$$

Подставив это выражение в (3.2), получим:

$$I_D = KU_{DS}\left(\frac{U_{st}}{2} - U_{th}\right)\left(1 + \frac{U_{DS}}{U_A}\right),$$

тогда

$$\frac{1}{R(U_{st})} = K\left(\frac{U_{st}}{2} - U_{th}\right)\left(1 + \frac{2U_{DS}}{U_A}\right) \overset{U_{DS} \ll U_A}{\approx} K\left(\frac{U_{st}}{2} - U_{th}\right).$$

Сохраняется некоторая зависимость от U_{DS}, но она существенно слабее, нежели в случае простой схемы рис. 3.12а, о чем свидетельствует сравнение кривых на рис. 3.13.

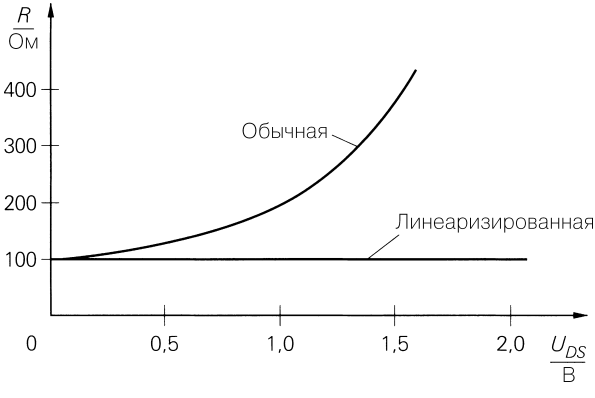


Рис. 3.13. Сравнение изменений сопротивления при $K = 5$ мА/В^2, $U_{th} = 2$ В, $U_A = 100$ В, $U_{GS} = 4$ В и соответственно $U_{st} = 8$ В

Тонкая подстройка делителя напряжения позволяет уменьшить остаточную нелинейность. Для оптимального выбора номиналов сопротивлений делителя

$$\frac{R_1}{R_2} = \frac{U_A - 2U_{st} + 2U_{th}}{U_A - 2U_{th}}$$

надо повторить приведенный расчет, отказавшись от допущения $R_1 = R_2$. Однако результат зависит от управляющего напряжения U_{st}, иными словами, линеаризация

будет строгой только при определенном управляющем напряжении. Пусть K = = 5 мА/В², U_{th} = 2 В, U_A = 100 В и U_{st} = 8 В, тогда R (U_{st} = 8 В) = 100 Ом и R_1/R_2 = 0,917.

3.1.4 Рабочая точка и режим малых сигналов

Полевые транзисторы предназначены, в частности, для линейного усиления сигналов в режиме малых сигналов. Этот режим подразумевает эксплуатацию полевого транзистора в определенной рабочей точке и управление им посредством малых сигналов в ее окрестности.

Рабочая точка

Рабочая точка A характеризуется напряжениями $U_{DS,A}$, $U_{GS,A}$, током $I_{D,A}$ и задается внешней цепью. Режим усиления целесообразно реализовать с рабочей точкой в области насыщения. На рис. 3.14 показана установка рабочей точки, а также по-

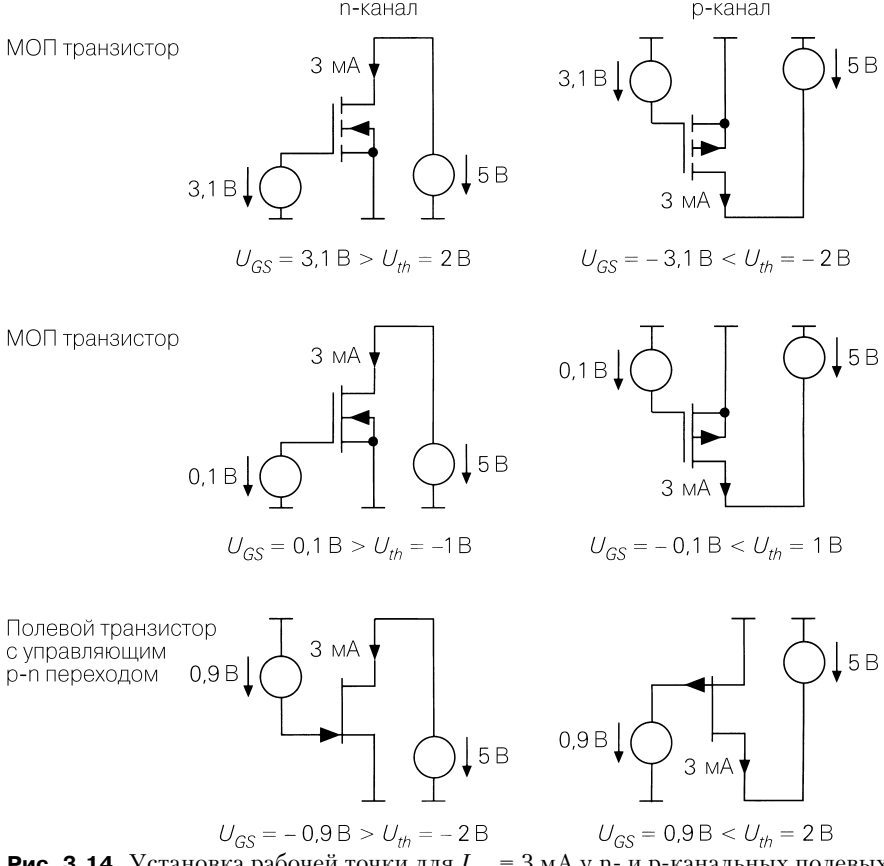


Рис. 3.14. Установка рабочей точки для $I_{D,A}$ = 3 мА у n- и p-канальных полевых транзисторов при K = 5 мА/В²

лярность напряжений и токов для полевых транзисторов различных типов. В соответствии с передаточными характеристиками, приведенными на рис. 3.7, для n-канальных полевых транзисторов здесь приняты пороговые напряжения U_{th} = = 2/-1/–2 В и удельная крутизна K = 5 мА/В². Выбрав для примера ток $I_{D,A}$ = 3 мА, при $U_{GS,A} = U_{th}$ + 1,1 В получим, пренебрегая эффектом Эрли:

$$I_D \approx \frac{K}{2}\left(U_{GS} - U_{th}\right)^2 = 2{,}5\frac{\text{мВ}}{\text{В}^2} \times 1{,}1\ \text{В}^2 \approx 3\ \text{мА}.$$

В случае p-канального полевого транзистора напряжение U_{th} противоположно по знаку, и тогда I_D = –3 мА при $U_{GS,A} = U_{th}$ – 1,1 В. Способы установки рабочей точки излагаются в разделе 3.4.

Уравнения и параметры режима малых сигналов

Переменные режима малых сигналов. При регулировании вблизи рабочей точки небольшие изменения напряжений и токов вблизи рабочей точки называются *напряжениями* и *токами режима малых сигналов*. По определению:

$$u_{GS} = U_{GS} - U_{GS,A},\ u_{DS} = U_{DS} - U_{DS,A},\ i_D = I_D - I_{D,A}.$$

Линеаризация. Линеаризация состоит в том, что характеристики заменяют касательными к ним в рабочей точке. Для этого производят разложение в ряд Тейлора в рабочей точке и ограничивают ряд линейным членом:

$$i_D = I_D\left(U_{GS,A} + u_{GS}, U_{DS,A} + u_{DS}\right) - I_{D,A} = \left.\frac{\partial I_D}{\partial U_{GS}}\right|_A u_{GS} + \left.\frac{\partial I_D}{\partial U_{DS}}\right|_A u_{DS} + \cdots.$$

Уравнения режима малых сигналов. Параметрами режима малых сигналов называют частные производные в рабочей точке. Присвоив им идентификаторы, выводим уравнения режима малых сигналов полевых транзисторов:

$$i_g = 0, \tag{3.8}$$

$$i_D = S u_{GS} + \frac{1}{r_{DS}} u_{DS}. \tag{3.9}$$

Параметры режима малых сигналов в области насыщения. Крутизна S описывает зависимость тока стока I_D от напряжения затвор–исток U_{GS} в рабочей точке. Крутизна определяется по семейству передаточных характеристик (см. рис. 3.7) как наклон касательной в рабочей точке и показывает, насколько крута здесь передаточная характеристика. Дифференцируя уравнение режима большого сигнала (3.3), получим:

$$S = \left.\frac{\partial I_D}{\partial U_{GS}}\right|_A = K\left(U_{GS,A} - U_{th}\right)\left(1 + \frac{U_{DS,A}}{U_A}\right) \overset{U_{DS,A} \ll U_A}{\approx} K\left(U_{GS,A} - U_{th}\right). \tag{3.10}$$

По определению крутизна пропорциональна удельной крутизне K. Изменения крутизны у n-канального полевого транзистора при K = 5 мА/В² показаны

на рис. 3.15, а на рис. 3.7 представлены соответствующие передаточные характеристики. Прямые находят по напряжению насыщения U_{th} на оси X и наклону K:

$$K = \frac{\partial S}{\partial U_{GS}} = \frac{\partial^2 I_D}{\partial U_{GS}^2}.$$

Значение крутизны S определяется также в виде функции $I_{D,A}$, если решить (3.3) относительно $U_{GS} - U_{th}$ и подставить в (3.10):

$$S = \left.\frac{\partial I_D}{\partial U_{GS}}\right|_A = \sqrt{2KI_{D,A}\left(1+\frac{U_{DS,A}}{U_A}\right)} \overset{U_{DS,A} \ll U_A}{\approx} \sqrt{2KI_{D,A}}. \qquad (3.11)$$

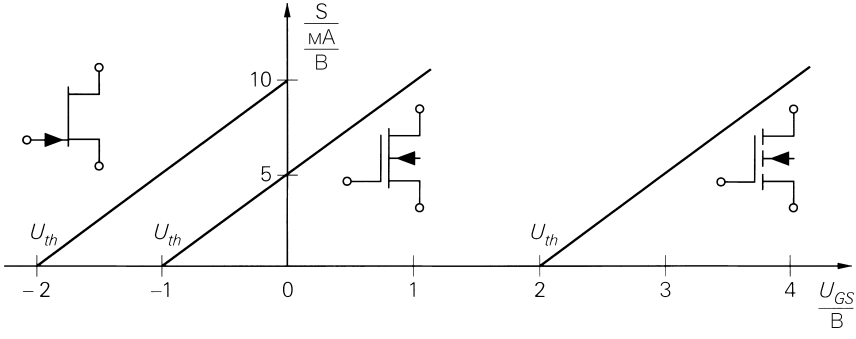


Рис. 3.15. Изменение крутизны у n-канального полевого транзистора с передаточными характеристиками, представленными на рис. 3.7 (K = 5 мА/В^2)

В отличие от биполярного транзистора, в расчет крутизны которого входит только коллекторный ток $I_{C,A}$, у полевого транзистора наряду с током стока $I_{D,A}$ необходимо учитывать удельную крутизну K; напротив, зависимость от U_A слаба. На практике пользуются приближенной формулой (3.11). В спецификациях приводится не величина K, а крутизна при определенном токе стока; в этом случае K вычисляется по значению крутизны:

$$K \approx \frac{S^2}{2I_{D,A}}.$$

Выходное сопротивление в режиме малых сигналов r_{DS} описывает зависимость тока стока I_D от напряжения сток–исток U_{DS} в рабочей точке. Его можно определить по величине, обратной наклону касательных к семейству выходных характеристик (см. рис. 3.4). Дифференцируя уравнение режима большого сигнала (3.3), выводим:

$$r_{DS} = \left.\frac{\partial U_{DS}}{\partial I_D}\right|_A = \frac{U_A + U_{DS,A}}{I_{D,A}} \overset{U_{DS,A} \ll U_A}{\approx} \frac{U_A}{I_{D,A}}. \qquad (3.12)$$

Приближенное значение формулы (3.12) используется при решении практических задач.

Параметры режима малых сигналов в линейной области. В линейной области имеет место $U_{DS} << U_A$, благодаря чему путем дифференцирования выражения (3.2) получают

$$S_{OB} \approx KU_{DS,A},$$

$$r_{DS,OB} \approx \frac{1}{K\left(U_{GS,A} - U_{th} - U_{DS,A}\right)}.$$

По сравнению с областью насыщения крутизна и выходное сопротивление в линейной области малы и, как следствие, достижимое усиление также заметно уступает усилению в области насыщения.

Эквивалентная схема полевого транзистора для режима малых сигналов

Эквивалентную схему полевого резистора для режима малых сигналов (рис. 3.16) получают, исходя из уравнений (3.8) и (3.9) для этого режима. Зная величину тока стока $I_{D,A}$ в рабочей точке, параметры можно определить при помощи соотношений (3.11) и (3.12).

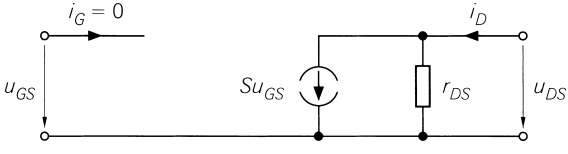


Рис. 3.16. Эквивалентная схема полевого транзистора для режима малых сигналов

Такая эквивалентная схема – *низкочастотная эквивалентная схема режима малых сигналов* – пригодна для расчета характеристик полевого транзистора для режима малых сигналов на низких частотах (0…10 кГц). Оценки характеристик на более высоких частотах получают с помощью *высокочастотной эквивалентной схемы полевого транзистора для режима малых сигналов*, представленной в разделе 3.3.3.

Матрицы, описывающие четырехполюсники

Уравнения, описывающие полевой транзистор для режима малых сигналов, представимы также в матричной форме:

$$\begin{bmatrix} i_G \\ i_D \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ S & \dfrac{1}{r_{DS}} \end{bmatrix} \begin{bmatrix} u_{GS} \\ u_{DS} \end{bmatrix}.$$

Такая форма соответствует представлению четырехполюсника в терминах проводимости и служит связующим звеном с теорией четырехполюсников. Представление через проводимость реализуется путем описания четырехполюсника Y-матрицей Y_s:

$$\begin{bmatrix} i_G \\ i_D \end{bmatrix} = \boldsymbol{Y_s} \begin{bmatrix} u_{GS} \\ u_{DS} \end{bmatrix} = \begin{bmatrix} y_{11,s} & y_{12,s} \\ y_{21,s} & y_{22,s} \end{bmatrix} \begin{bmatrix} u_{GS} \\ u_{DS} \end{bmatrix}.$$

Индекс *s* указывает на то, что полевой транзистор работает в схеме с общим истоком, то есть вывод истока используется как общий проводник для входа и выхода согласно эквивалентной схеме на рис. 3.16. Схема с общим истоком подробно описывается в разделе 3.4.1.

Гибридное представление с помощью H-матрицы, удобное в случае биполярных транзисторов, для полевых транзисторов невозможно, так как U_{GS} в силу $I_G = 0$ зависит только от монтажа, поэтому уравнения $u_{GS} = u_{GS}(i_G, u_{DS})$ не существует.

Границы применимости концепции малых сигналов

Остается уточнить, насколько велики могут быть колебания входного сигнала относительно рабочей точки без нарушения режима малых сигналов. На практике все определяется нелинейными искажениями, которые не должны выходить за пределы, специфичные для конкретной области применения. Такое граничное значение часто задается в виде максимально допустимого клирфактора (см. раздел 4.2.3). Эквивалентная схема режима малых сигналов получается в результате разложения уравнения в ряд Тейлора с отбрасыванием нелинейных членов. Если их учесть, но пренебречь модуляцией длины канала ($U_A \to \infty$), для тока стока при малых сигналах получим:

$$i_D = \left.\frac{\partial I_D}{\partial U_{GS}}\right|_A u_{GS} + \frac{1}{2}\left.\frac{\partial^2 I_D}{\partial U_{GS}^2}\right|_A u^2{}_{GS} + \frac{1}{6}\left.\frac{\partial^3 I_D}{\partial U_{GS}^3}\right|_A u^3{}_{GS} + \cdots = \sqrt{2KI_{D,A}}\,u_{GS} + \frac{K}{2}u_{GS}^2.$$

Благодаря квадратичной форме характеристики ряд обрывается после второго члена. В случае гармонического входного сигнала $u_{GS} = \hat{u}_{GS}\cos\omega t$ имеем:

$$i_D = \frac{K}{4}\hat{u}_{GS}^2 + \sqrt{2KI_{D,A}}\,\hat{u}_{GS}\cos\omega t + \frac{K}{4}\hat{u}_{GS}^2\cos 2\omega t.$$

Клирфактор k определяется как отношение первого обертона (второй гармоники) с частотой 2ω к основному колебанию ω:

$$k = \frac{i_{D,2\omega t}}{i_{D,\omega t}} = \frac{\hat{u}_{GS}}{4}\sqrt{\frac{K}{2I_{D,A}}} = \frac{\hat{u}_{GS}}{4\left(U_{GS,A} - U_{th}\right)}. \qquad (3.13)$$

Коэффициент нелинейных искажений обратно пропорционален $\sqrt{I_{D,A}}$ и $U_{GS,A} - U_{th}$ и, следовательно, убывает с увеличением тока стока при неизменном входном сигнале. У дискретных транзисторов $U_{GS,A} - U_{th} \approx 1\ldots2$ В, так что при $\hat{u}_{GS} < 40\ldots80$ мВ клирфактор составит $k < 1\%$. Сравнение с (2.15) свидетельствует о том, что при равных клирфакторах полевой транзистор допускает гораздо большую амплитуду модуляции по сравнению с биполярными транзисторами, у которых уже при $\hat{u}_{BE} < 1$ мВ достигается $k < 1\%$.

3.1.5 Граничные параметры и обратные токи

Полевой транзистор характеризуется несколькими предельными величинами, превышать которые недопустимо. Они подразделяются на *максимальные напряжения*, *максимальные токи* и *максимальную рассеиваемую мощность*. Вновь обратимся

к n-канальному МОП транзистору; p-канальный прибор отличается от него противоположными знаками напряжений и токов.

Напряжения пробоя

Пробой затвора. Под воздействием напряжения пробоя перехода затвор–исток $U_{(BR)GS}$ разрушается оксид затвора МОП транзистора со стороны истока, а в случае напряжения пробоя перехода сток–затвор $U_{(BR)DG}$ – со стороны стока. Такой пробой необратим и влечет за собой разрушение МОП транзистора, если не предусмотрен защитный стабилитрон. Поэтому дискретный МОП транзистор без стабилитрона необходимо защитить от статических зарядов и не прикасаться к нему до выравнивания потенциалов.

Пробой затвор–сток симметричен, то есть не зависит от полярности напряжения на этом переходе. В спецификациях данный параметр приводится со знаком «±», например $U_{(BR)GS} = \pm 20$ В, или в виде модуля напряжения пробоя. Типичные значения составляют $|U_{(BR)GS}| \approx 10\ldots20$ В для интегральных МОП транзисторов и $|U_{(BR)GS}| \approx 10\ldots40$ В для дискретных.

У МОП транзисторов с симметричной структурой область стока устроена идентично области истока, поэтому $|U_{(BR)DG}| = |U_{(BR)GS}|$. Таковы в первую очередь интегральные МОП транзисторы. У МОП транзисторов с несимметричной структурой $|U_{(BR)DG}|$ существенно выше $|U_{(BR)GS}|$: значительная часть напряжения падает на слабо легированном слое между каналом и выводом стока (см. раздел 3.2). Указанное напряжение обозначается как $U_{(BR)DGR}$ или U_{DGR}, поскольку измерение выполняется на резисторе R между затвором и истоком; значение R также приводится в спецификации. В случае такого пробоя пробивается запорный слой между подложкой и слабо легированной частью области стока, из-за чего одновременно происходит пробой сток–исток. Поэтому для $U_{(BR)DG}$ обычно приводятся те же значения, что и для напряжения пробоя сток–исток $U_{(BR)DSS}$.

У полевых транзисторов с управляющим p-n переходом $U_{(BR)GSS}$ представляет собой напряжение пробоя участка затвор-канал. Оно измеряется при короткозамкнутом промежутке сток–исток, то есть при $U_{DS} = 0$, и является отрицательным у n-канальных полевых транзисторов с управляющим p-n переходом и положительным у p-канальных. Для n-канальных транзисторов типичные значения составляют $U_{(BR)GSS} \approx -50\ldots-20$ В. Кроме того, указываются напряжения пробоя $U_{(BR)GSO}$ и $U_{(BR)GDO}$ со стороны истока и стока; индекс O (Open) свидетельствует о том, что третий вывод при измерениях был разомкнут. Эти напряжения обычно равны: $U_{(BR)GSS} = U_{(BR)GSO} = U_{(BR)GDO}$. Поскольку у полевых транзисторов с управляющим p-n переходом U_{GS} и U_{DS} различаются полярностью, напряжение $U_{GD} = U_{GS} - U_{DS}$ является наибольшим по модулю, что придает особую практическую важность напряжению $U_{(BR)GDO}$. В отличие от МОП транзистора, пробой полевого транзистора с управляющим p-n переходом не приводит к разрушению самого прибора, если ток ограничен и транзистор не перегревается.

Пробой сток–исток. Под воздействием напряжения пробоя промежутка сток–исток $U_{(BR)DSS}$ разрушается запорный слой между областью стока и подложкой МОП транзистора; в результате ток из стоковой области поступает в подложку, а оттуда через смещенный в прямом направлении p-n переход между подложкой и истоком или, в случае дискретного транзистора, через проводник между

подложкой и истоком к истоку. На рис. 3.17а показаны выходные характеристики мощного МОП транзистора при пробое. При больших токах пробой развивается медленно и остается обратимым, если ток ограничен и нет перегрева. В n-канальных МОП транзисторах, работающих в режиме обогащения, $U_{(BR)DSS}$ измеряется при короткозамкнутом участке затвор–исток, когда $U_{GS} = 0$. На это указывает добавочный индекс *S* (Shorted). В n-канальных МОП транзисторах, работающих в режиме обеднения, задается отрицательное напряжение $U_{GS} < U_{th}$, запирающее транзистор. Соответствующее напряжение пробоя обозначается той же комбинацией символов – $U_{(BR)DSS}$. Индекс *S* означает короткое замыкание в малосигнальном режиме, что соотносится с управлением затвором посредством источника напряжения с пренебрежимо малым внутренним сопротивлением. Типичные значения составляют от $U_{(BR)DSS} \approx 10...40$ В у интегральных полевых до $U_{(BR)DSS} \approx 1000$ у дискретных переключательных транзисторов.

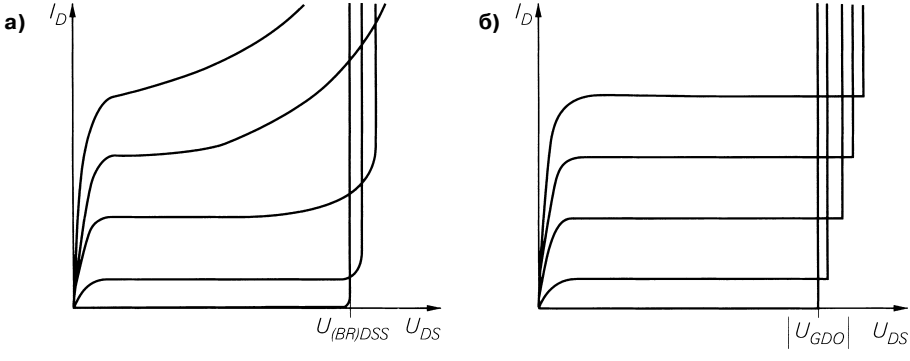


Рис. 3.17. Семейство выходных характеристик дискретного полевого транзистора при пробое: а – мощный МОП-транзистор; б – полевой транзистор с управляющим p-n переходом

В полевых транзисторах с управляющим p-n переходом не бывает прямых пробоев между стоком и истоком благодаря однородности соответствующей области. При наличии обособленного канала и нарастающего напряжения в промежутке сток–исток пробой разрушает запорный слой между стоком и затвором при достижении напряжения пробоя $U_{(BR)GDO}$. Рис. 3.17б иллюстрирует внезапное возникновение пробоя в семействе выходных характеристик маломощного полевого транзистора с управляющим p-n переходом.

Граничные токи

Ток стока. Различают *максимально допустимый установившийся* и *максимальный импульсный* токи. В спецификациях нет особого наименования для максимального установившегося тока, обычно его обозначают как $I_{D,\max}$. Максимально допустимый импульсный ток в импульсном режиме приводится вместе с заданной длительностью импульсов и частотой их повторения и обозначается в спецификациях как I_{DM} (у МОП транзисторов для переключающих схем вместо I_{DM}, как правило, используется $I_{D,puls}$). Он в 2…5 раз больше максимально допустимого установившегося тока.

У полевых транзисторов с управляющим p-n переходом вместо максимального установившегося тока $I_{D,\max}$ приводится ток насыщения стока I_{DSS}. Ток I_{DSS} также обозначается $I_{D,S}$ и соответствует току $I_{D,0} = I_D$ ($U_{GS} = 0$), приведенному для полевых транзисторов с управляющим p-n переходом. Он измеряется в области насыщения при $U_{GS} = 0$ и, по существу, является максимально возможным током стока в нормальном режиме.

Обращенный диод. Благодаря связи между истоком и подложкой дискретный МОП транзистор содержит обращенный диод между истоком и стоком (см. раздел 3.2). Для этого диода приводится максимальный установившийся ток $I_{S,\max}$ и максимальный импульсный ток I_{SM}. Они так же сильно зависят от структуры прибора, как и соответствующие токи стока $I_{D,\max}$ и I_{DM}, поэтому обращенный диод может без ограничений применяться в качестве автономного прибора или диода для схем коммутации.

Ток затвора. Для полевых транзисторов с управляющим p-n переходом дополнительно приводится максимальный ток затвора $I_{G,\max}$ в прямом направлении; обычно он составляет $I_{G,\max} \approx 5\ldots50$ мА. Важность данного параметра невелика, так как переход затвор–канал, как правило, смещен в обратном направлении.

Обратные токи

Токи стока. В МОП транзисторах, функционирующих в режиме обогащения, при коротком замыкании промежутка затвор–исток протекает слабый ток утечки сток–исток I_{DSS}, соответствующий обратному току перехода сток–подложка и сильно зависящий от температуры. Обычно $I_{DSS} < 1$ мкА у интегральных и маломощных дискретных МОП транзисторов и $I_{DSS} = 1\ldots100$ мкА у дискретных МОП транзисторов, которые рассчитаны на работу с токами, измеряемыми амперами. В случае МОП транзисторов, действующих в режиме обеднения, I_{DSS} также измеряется в области насыщения; для этого необходимо прикладывать напряжение затвор–исток $U_{GS} < U_{th}$.

Ток I_{DSS} течет и в полевых транзисторах с управляющим p-n переходом, однако он имеет там совсем иной смысл. У МОП транзисторов I_{DSS} представляет собой минимальный ток стока, который также протекает в области отсечки и проявляется в виде тока утечки через открытые ключи в схемах коммутации. В полевых транзисторах с управляющим p-n переходом I_{DSS} является максимальным током стока в области насыщения. Несмотря на смысловые различия, в спецификациях они обозначаются одинаково.

Максимальная мощность рассеяния

Мощность рассеяния – это мощность, которая в транзисторе превращается в тепло:

$$P_V = U_{DS} I_D.$$

Она возникает главным образом в канале и приводит к повышению его температуры до тех пор, пока тепло не будет отводиться в окружающее пространство через корпус благодаря разнице температур. При этом температура канала не должна выходить за некое предельное значение, которое зависит от материала и,

в частности, для кремния составляет 175 °C. Из предосторожности в качестве предельного значения обычно берут температуру 150 °C. Отвечающая ей максимально допустимая мощность рассеяния у дискретных транзисторов определяется их устройством и способом монтажа. В спецификациях она обозначается как P_{tot} и приводится для двух случаев:

- вертикальный монтаж на плате без специальных мер по охлаждению при температуре окружающего воздуха T_A = 25 °C; индекс A (Ambient) означает окружающую среду;
- работа при температуре корпуса T_C = 25 °C.

Соответствующие максимальные значения обозначаются здесь как $P_{V,25(A)}$ и $P_{V,25(C)}$. В случае маломощных полевых транзисторов, предназначенных для вертикального монтажа без радиатора, указывается только $P_{tot} = P_{V,25(A)}$. Относительно мощных МОП транзисторов, рассчитанных на эксплуатацию вместе с радиатором, сообщается лишь $P_{tot} = P_{V,25(C)}$. На практике не всегда удается выдерживать T_A = 25 °C или T_C = 25 °C. Поскольку P_{tot} убывает с ростом температуры, в спецификациях часто приводят кривую снижения допустимой мощности (рис. 3.18а), которая отображает P_{tot} как функцию T_A или T_C. В разделе 2.1.6 тепловые свойства подробно рассматривались на примере биполярных транзисторов. Представленные сведения в равной степени применимы и к полевым транзисторам.

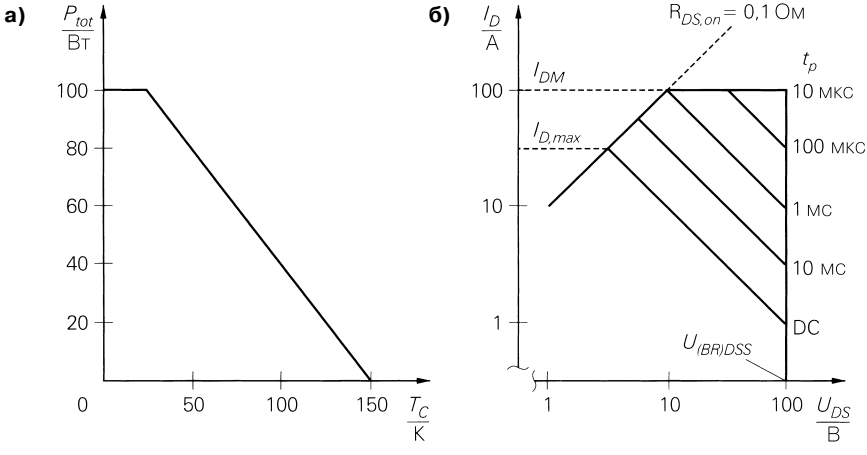


Рис. 3.18. Граничные кривые МОП транзистора для схем коммутирования: а – кривая снижения допустимой мощности; б – область надежной работы

Область устойчивой работы

Опираясь на граничные параметры, по семейству выходных характеристик определяют область устойчивой работы. Ее ограничивают: максимальный ток стока $I_{D,\max}$, напряжение пробоя сток–исток $U_{(BR)DSS}$, максимальная мощность рассеяния P_{tot} и граничное сопротивление $R_{DS,on}$. Область устойчивой работы показана на рис. 3.18б в логарифмических координатах. При этом вместо гиперболы максимальной мощности рассеяния получается прямая, выражаемая в виде $U_{DS}I_D = P_{tot}$, и начального со-

противления, определяемого из соотношения $U_{DS} = R_{DS,on} I_D$. Отсюда следует, что максимальный установившийся ток $I_{D,\max}$ рассчитывается из значений P_{tot} и $R_{DS,on}$:

$$I_{D,\max} = \sqrt{\frac{P_{tot}}{R_{DS,on}}}.$$

В случае полевых транзисторов, предназначенных для цепей коммутации, дополнительно указываются граничные кривые импульсного режима при разных длительностях импульсов. Большая скважность, соответствующая очень коротким импульсам, позволяет полевому транзистору функционировать одновременно при максимальном напряжении $U_{(BR)DSS}$ и максимальном токе стока I_{DM}. В такой ситуации область устойчивой работы принимает прямоугольную форму. Полевой транзистор дает возможность переключать нагрузки с мощностью рассеяния вплоть до $P = U_{(BR)DSS} I_{D,\max}$. Эта максимально допустимая мощность переключателя (коммутационная способность) значительно превышает допустимую рассеиваемую мощность P_{tot}; согласно рис. 3.18, $P = U_{(BR)DSS} I_{D,\max} = 100$ В $\times$ 30 А = 3 кВт >> $P_{tot} = 100$ Вт.

3.1.6 Тепловые свойства

Тепловые свойства схемных элементов описываются в разделе 2.1.6 на примере биполярных транзисторов; представленные там величины и зависимости справедливы и для полевых транзисторов, если P_V заменить мощностью рассеяния полевого транзистора.

3.1.7 Температурная зависимость параметров полевых транзисторов

Температурные зависимости МОП транзисторов и полевых транзисторов с управляющим p-n переходом отличны друг от друга и потому рассматриваются раздельно.

МОП транзистор

Пороговое напряжение U_{th} и удельная крутизна K МОП транзистора зависят от температуры. Дифференцируя (3.3), находим температурный коэффициент тока стока для n-канального МОП транзистора в области насыщения:

$$\frac{1}{I_D}\frac{dI_D}{dT} = \frac{1}{K}\frac{dK}{dT} - \frac{2}{U_{GS} - U_{th}}\frac{dU_{th}}{dT}. \qquad (3.14)$$

Из (3.5) и температурной зависимости подвижности носителей заряда, приведенной к опорной точке T_0 [3.1],

$$\mu(T) = \mu(T_0)\left(\frac{T_0}{T}\right)^{m_\mu} \text{ при } \mu_m \approx 1{,}5$$

следует, что удельная крутизна убывает с ростом температуры:

$$\frac{1}{K}\frac{dK}{dT} = -\frac{m_\mu}{T} \overset{T=300\ K}{\approx} -5\times10^{-3} K^{-1}.$$

Для порогового напряжения имеет место [3.1]

$$U_{th} = U_{FB} + U_{inv} + \gamma\sqrt{U_{inv}},$$

где U_{FB} – напряжение плоских зон, U_{inv} – инверсное напряжение, γ – коэффициент регулирования подложки (см. раздел 3.3). U_{FB} и γ не зависят от температуры, поэтому

$$\frac{dU_{th}}{dT} = \left(1 + \frac{\gamma}{2\sqrt{U_{inv}}}\right)\frac{dU_{inv}}{dT}.$$

Типичные значения составляют $U_{inv} \approx 0{,}55...0{,}8$ В, $dU_{inv}/dT \approx -2{,}3...-1{,}7$ мВ/К и $\gamma \approx 0{,}3...0{,}8$ $В^{1/2}$; тогда

$$\frac{dU_{th}}{dT} \approx -3{,}5\ldots -2\frac{\text{мВ}}{\text{К}}.$$

Поскольку температурные коэффициенты K и U_{th} отрицательны, температурный коэффициент тока стока может быть положительным или отрицательным благодаря разности в соотношении (3.14). Следовательно, существует температурная компенсационная точка *TK*, в которой температурный коэффициент обращается в нуль. Решая (3.14), для n-канального МОП транзистора получим:

$$U_{GS,TK} = U_{th} + 2\frac{\dfrac{dU_{th}}{dT}}{\dfrac{1}{K}\dfrac{dK}{dT}} \approx U_{th} + 0{,}8\ldots 1{,}4 \text{ В}.$$

$$I_{D,TK} \approx K(0{,}3...1) \text{ } В^2.$$

На рис. 3.19а представлена передаточная характеристика n-канального МОП транзистора с точкой температурной компенсации. Для p-канального МОП транзистора имеем $U_{GS,TK} = U_{th} - (0{,}8\ldots 1{,}4)$ В и $I_{D,TK} = -(0{,}3\ldots 1)$ $KВ^2$.

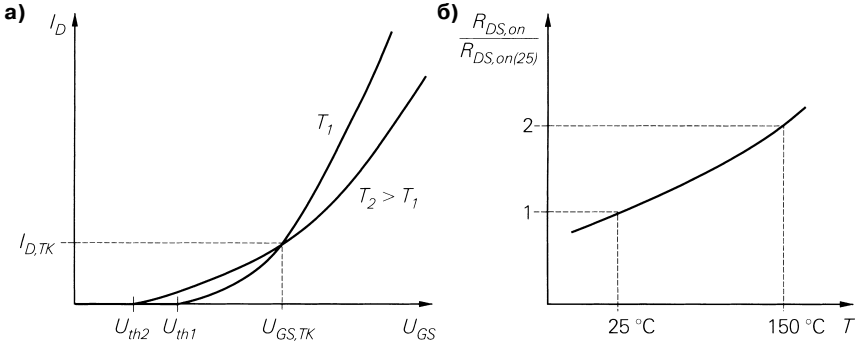


Рис. 3.19. Температурные характеристики n-канального МОП транзистора: а – передаточная характеристика; б – $R_{DS,on}$

Эти данные относятся к интегральным МОП транзисторам при одинарной диффузии. Дискретные МОП транзисторы выполняются почти исключительно

с двойной диффузией (см. раздел 3.2). Для них имеет место $dU_{th}/dT \approx -5$ мВ/К, откуда

$$U_{GS,TK(DMOS)} \approx U_{th} + 2 \text{ В},$$

$$I_{D,TK(DMOS)} \approx K2 \text{ В}^2.$$

На практике большинство n-канальных МОП транзисторов работают при $U_{GS} > U_{GS,TK}$; в этом диапазоне температурный коэффициент отрицателен, то есть ток стока убывает с ростом температуры. Такая температурная отрицательная обратная связь позволяет реализовать термостабильный режим, не прибегая к особым схемотехническим приемам. Напротив, в случае биполярных транзисторов необходимо предусматривать электрическую обратную связь, чтобы предотвратить появление положительной температурной обратной связи, способной привести к перегреву и разрушению транзистора с ростом тока при повышении температуры.

В линейной области интерес представляет, прежде всего, начальное сопротивление $R_{DS,on}$; дифференцируя уравнение (3.7), находим:

$$\frac{1}{R_{DS,on}}\frac{dR_{DS,on}}{dT} = \frac{1}{U_{GS}-U_{th}}\frac{dU_{th}}{dT} - \frac{1}{K}\frac{dK}{dT} \overset{U_{GS} >> U_{th}}{\approx} -\frac{1}{K}\frac{dK}{dT} \approx 5\times10^{-3}K^{-1}.$$

Отсюда следует, что $R_{DS,on}$ почти удваивается при повышении температуры от 25 до 150 °С. Суммарный ход $R_{DS,on}$ показан на рис. 3.19б.

Полевой транзистор с управляющим p-n переходом

Выражение (3.14) справедливо и относительно n-канального полевого транзистора с управляющим p-n переходом. Удельная крутизна K пропорциональна проводимости канала σ; в силу того что σ, в свою очередь, пропорциональна μ, температурный коэффициент получается таким же, как и у МОП транзистора:

$$\frac{1}{K}\frac{dK}{dT} \approx -5\times10^{-3}K^{-1}.$$

Пороговое напряжение U_{th} включает в себя составляющую, которая зависит от температуры и диффузионного напряжения U_{diff} p-n перехода между затвором и каналом. Отсюда:

$$\frac{dU_{th}}{dT} = \frac{dU_{Diff}}{dT} \approx -2{,}5\ldots-1{,}7 \text{ мВ/К}.$$

Тогда для точки температурной компенсации полевого транзистора с управляющим p-n переходом имеем:

$$U_{GS,TK(JFET)} \approx U_{th} + (0{,}7\ldots1) \text{ В},$$

$$I_{D,TK(JFET)} \approx K(0{,}25\ldots0{,}5) \text{ В}^2.$$

Как и в случае МОП транзистора, передаточная характеристика проходит вплоть до смещения в направлении U_{GS}. Поведение начального сопротивления $R_{DS,ON}$ также аналогично МОП транзистору.

3.2
Устройство полевого транзистора

МОП и полевые транзисторы с управляющим p-n переходом в простейшей форме строятся симметричными. Такая упрощенная структура в основном соответствует графическому представлению принципа действия полевых транзисторов, показанному на рис. 3.1 и 3.2, и применяется, прежде всего, в интегральных микросхемах. Поэтому здесь мы начнем с описания интегральных транзисторов.

3.2.1
Интегральные МОП транзисторы

Устройство. Устройство n- и p-канального МОП транзисторов на общей полупроводниковой подложке показано на рис. 3.20. Выводы стока, затвора, истока и общий вывод подложки обозначены соответствующими символами. В n-канальных МОП транзисторах полупроводниковая основа с p-легированием служит подложкой, а ее вывод обозначается как B_n. В p-канальном МОП транзисторе требуется область подложки с n-легированием, поэтому его необходимо изготавливать в ванне с легированием этого типа. Вывод такой подложки обозначается как B_p. Области стока и истока n-канального МОП транзистора отличаются сильной n-легированностью; тем же областям p-канального МОП транзистора свойственно сильное p-легирование. Материалом затворов служит поликремний, а сами затворы отделяются от подстилающего канала тонким оксидным слоем. Гораздо более толстый слой оксида отделяет участки полупроводника от алюминиевых печатных проводников металлизированной плоскости во внешних областях. Поликремний является сравнительно хорошим проводником, что позволяет выполнять подводку к затвору целиком из поликремния и делает необязательной металлизацию затвора, показанную на рис. 3.20.

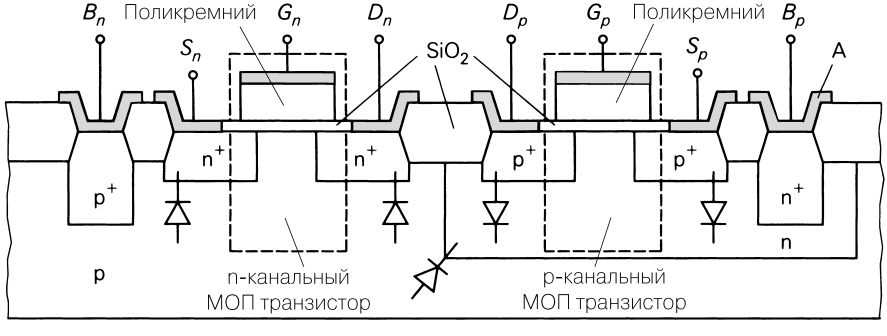


Рис. 3.20. Устройство n- и p-канального МОП транзисторов в интегральной КМОП микросхеме

Наименование «МОП» (металл–оксид–полупроводник) восходит к временам, когда для затвора использовался алюминий (то есть металл), а не поликремний. Современные МОП транзисторы с поликремниевыми затворами следовало бы называть ПОП (полупроводник–оксид–полупроводник), однако сохраняется привычное обозначение.

КМОП. Схемы, аналогичные представленной на рис. 3.20, называют КМОП схемами (комплементарными металло-оксидными полупроводниковыми схемами), поскольку в них имеются комплементарные МОП транзисторы. В n- или p-канальных МОП структурах (предшественниках КМОП схем) в соответствии с наименованием изготавливались либо n-, либо p-канальные МОП транзисторы. Для них применялись полупроводниковые подложки с p- или n-легированием и не требовалась ванна для реализации легирования, отличного от легирования основной подложки.

Диоды-подложки. Из последовательности слоев в КМОП схемах получается множество p-n переходов, которые должны работать при запирающем напряжении; на рис. 3.20 они представлены в виде диодов. Чтобы запирались диоды между стоком или истоком и подстилающей областью подложки, необходимо подавать $U_{SB} \geq 0$ и $U_{DB} \geq 0$ в случае n-канального МОП транзистора и $U_{SB} \leq 0$ и $U_{DB} \geq 0$ – в случае p-канального. При этом B означает соответствующую область подложки: B_n для n-канального и B_p для p-канального МОП транзисторов. Кроме того, чтобы диод разъединял области подложки, необходимо соблюдать условие $U_{Bn} \geq U_{Bp}$. Отсюда следует, что все диоды закрыты, когда B_n и B_p подключены соответственно к отрицательному и положительному напряжениям питания; все прочие напряжения оказываются в указанных пределах.

Ключевой режим с фиксацией состояния. Наряду с диодами КМОП схема содержит паразитный тиристор, образующийся из-за последовательности слоев и соединений $B_n - S_n$ и $B_p - S_p$. Упрощенная картина внутреннего строения вместе с эквивалентной схемой тиристора в виде пары биполярных транзисторов и двух сопротивлений приведена на рис. 3.21. Биполярные транзисторы порождаются последовательностью слоев, а R_n и R_p представляют собой объемные сопротивления сравнительно высокоомных областей подложки. Обычно транзисторы закрыты, так как базы соединены с эмиттерами через R_n или R_p, и токи в областях подложки протекать не могут. Тиристор при этом заперт.

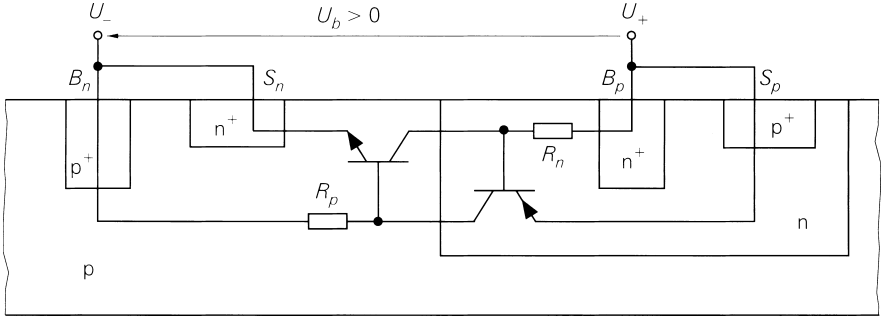


Рис. 3.21. Паразитный тиристор в схеме КМОП

При слишком большом или малом напряжениях на одном из входов КМОП схемы токи текут в области подложки через защитные диоды (см. раздел 7.4.6). По этой причине падение напряжения на R_p или R_n может оказаться настолько большим, что один из транзисторов станет проводить ток. Последний вызовет падение напряжения на каком-либо другом сопротивлении, так что появится второй токопроводящий транзистор, который своим током поддержит проводимость первого. Так образуется положительная обратная связь, влекущая за собой короткое замыкание питающего напряжения U_b: срабатывает тиристор. Описанная сбойная ситуация называется *защелкой* (Latchup) и почти всегда заканчивается разрушением интегральной схемы. В современных КМОП схемах высокая степень защиты от эффекта защелки достигается благодаря надлежащему размещению областей и специальному включению входов. Особое место занимают КМОП схемы с диэлектрической изоляцией, когда каждый МОП транзистор выполняется в отдельном кармане с оксидной изоляцией; в этом случае тиристор не образуется и схема свободна от данного эффекта.

Высоковольтный МОП транзистор. Поскольку удельная крутизна МОП транзистора K зависит от отношения W/L и обратно пропорциональна L, длину канала стараются сделать как можно меньшей, чтобы сократить промежуток между областями стока и истока. Однако в таком случае снижается пробивное напряжение промежутка сток–исток. Чтобы обеспечить высокое пробивное напряжение при малой длине канала, надо предусмотреть между каналом и выводом стока слаболегированную дрейфовую область, на которой будет падать большая часть напряжения сток–исток (рис. 3.22). Пробивное напряжение почти пропорционально длине дрейфовой области, в силу чего интегральным высоковольтным МОП транзисторам необходима значительная площадь на полупроводниковой подложке.

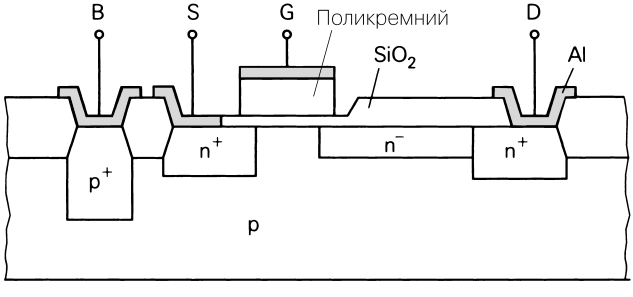


Рис. 3.22. n-канальный МОП транзистор для высоких напряжений сток–исток

3.2.2 Дискретные МОП транзисторы

Устройство. В отличие от интегральных, дискретные МОП транзисторы, как правило, выпускаются в вертикальном исполнении, то есть вывод стока находится на нижней стороне подложки. Трехмерный разрез МОП транзистора вертикальной

компоновки показан на рис. 3.23. Слаболегированный дрейфовый отрезок (здесь – n-легированный) располагается вертикально, а не параллельно поверхности, как в интегральном МОП транзисторе на рис. 3.22. Тем самым экономится площадь поверхности и обеспечивается сравнительно высокое пробивное напряжение в соответствии с толщиной n^--области. Как обычно, канал проходит на поверхности под затвором. Область подложки с p-легированием образуется здесь не самой подложкой, а путем диффузии в n^--подложку, и связана с истоком через контактную p^+-область. Поскольку истоковая n^+-область также выполняется с помощью диффузии, эти приборы называют МОП транзисторами, изготовленными методом двойной (двукратной) диффузии, – *ДМОП транзисторами.*

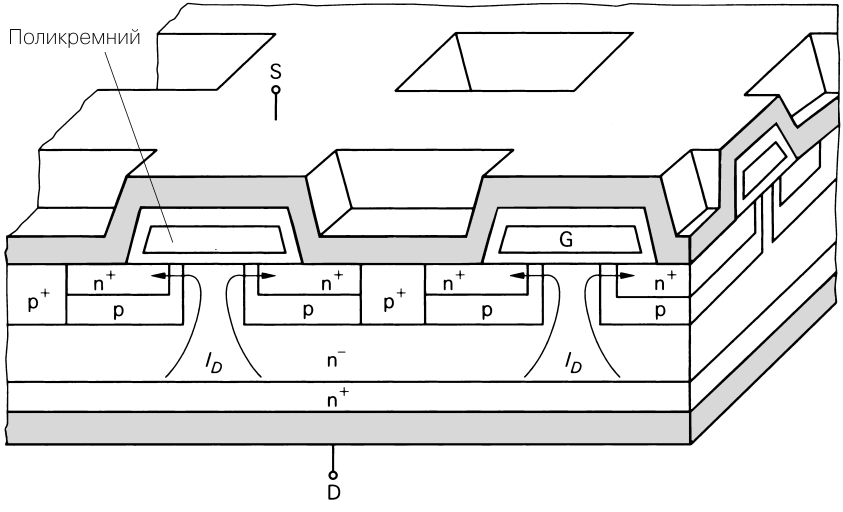


Рис. 3.23. Устройство n-канального ДМОП транзистора

Рис. 3.23 показывает также ячеистое строение транзистора. Вертикальный МОП транзистор состоит из двумерной параллельной цепи малых ячеек, истоковые области которых связаны между собой благодаря цельной металлизации истоковой поверхности и управляются общим поликремниевым затвором. Общий затвор проходит под истоковой металлизированной поверхностью в виде решетки и соединен с внешним выводом затвора только по внешней кромке полупроводниковой пластинки. Нижняя сторона служит общим стоковым выводом. При таком устройстве, несмотря на малую площадь, за счет толщины пластинки достигается весьма значительная ширина канала W и, следовательно, большая удельная крутизна K. Так, например, в полупроводниковой пластинке площадью 2×2 мм^2 с ячейками размером 20×20 мкм^2 и шириной W_{Zelle} = 20 мкм ширина канала составляет W = 0,2 м; при L = 2 мкм и $K'_n \approx 25$ мкА/В^2 получаем $K = K'_n W/L$ = 2,5 А/В^2. При n-кратном уменьшении геометрических размеров ячеек их количество возрастает в n^2 раз, тогда как величина W на ячейку убывает только в n раз. Поэтому дальнейшая миниатюризация обеспечит соответствующий рост ширины канала на единицу площади.

Паразитные элементы. Особенности строения вертикальных МОП транзисторов приводят к появлению множества паразитных элементов. Они представлены на рис. 3.24 вместе с общей эквивалентной схемой:

- вследствие наложения затвора и истока на большой площади формируется значительная внешняя емкость затвор–исток C_{GS}, которая обычно превосходит внутреннюю емкость затвор–исток (см. раздел 3.3.2);
- вследствие наложения затвора и n^--области стока образуется довольно значительная внешняя емкость затвор–сток C_{GD}, складывающаяся с внутренней емкостью затвор–сток (см. раздел 3.3.2);
- между областями подложки и стока находятся емкости сток–исток C_{DS} и C_B; при этом C_{DS} лежит непосредственно между стоком и истоком, тогда как последовательно с C_B включено еще и объемное сопротивление R_B области подложки;
- вследствие чередования слоев в структуре появляется биполярный транзистор T_B, база которого связана с эмиттером через объемное сопротивление R_B. Поэтому в нормальном режиме T_B закрыт. При очень быстром нарастании напряжения сток–исток возможна ситуация, когда ток $I = C_B \times dU_{DS}/dt$, текущий через C_B, и, следовательно, напряжение на R_B вырастут настолько, что T_B станет проводить ток. Чтобы этого не случилось, при выключении мощных ДМОП ключей надо ограничить скорость нарастания напряжения путем подходящего управления процессом или с помощью схемы компенсации перегрузок;
- между истоком и стоком находится обращенный диод D_{rev}, проводящий при отрицательном напряжении сток–исток. При подключении индуктивной нагрузки он может использоваться в качестве демпфирующего диода, однако это приводит к появлению нежелательных поперечных токов (особенно в мостовых схемах) в силу значительного времени восстановления t_{RR}, обусловленного структурой прибора.

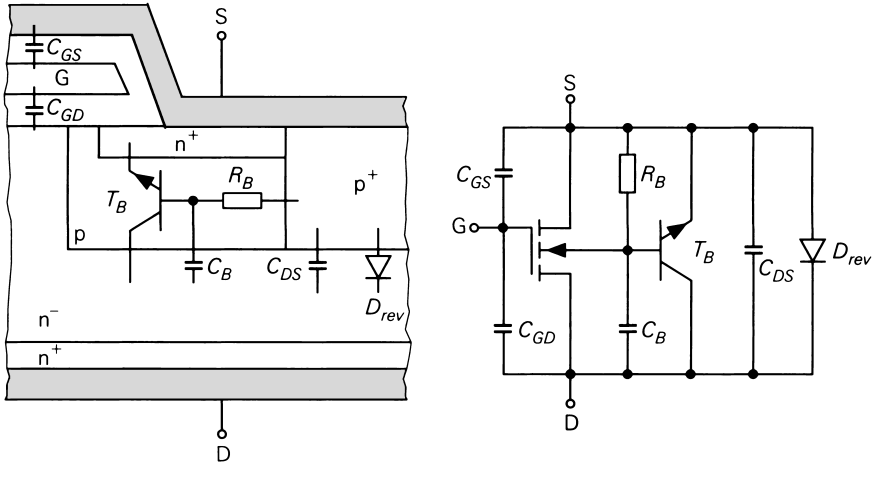


Рис. 3.24. Паразитные элементы и эквивалентная схема n-канального ДМОП транзистора

Характеристики вертикальных мощных МОП транзисторов. Характеристики подобных устройств отличаются от обычных характеристик для больших сигналов (3.2) и (3.3). Эти отклонения показаны на рис. 3.25 для семейств проходных и выходных характеристик:

- при сильных токах становится заметным влияние паразитных сопротивлений в цепи стока. В таком случае внешнее напряжение затвор–сток U_{GS} на выводах складывается из внутреннего напряжения затвор–сток и падения напряжения на сопротивлении стока R_S; поэтому при сильных токах проходная функция линеаризуется, как показано на рис. 3.25а;
- вследствие дополнительного падения напряжения в дрейфовой области напряжение насыщения у вертикальных МОП транзисторов превышает $U_{GS} - U_{th}$. Падение напряжения определяется нелинейным сопротивлением стока и приводит к уплощению кривых семейства выходных характеристик (рис. 3.25б).

Уравнения, описывающие эти характеристики, рассматриваются в разделе 3.3.1.

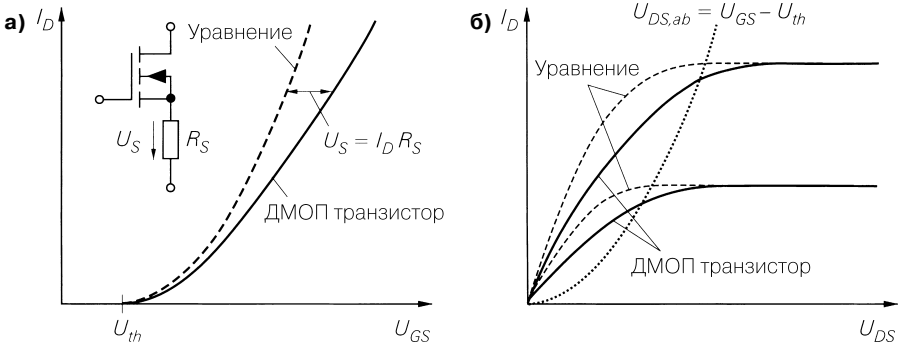


Рис. 3.25. Характеристики вертикального МОП транзистора большой мощности: а – проходная характеристика; б – семейство выходных характеристик

3.2.3
Полевые транзисторы с управляющим p-n переходом

На рис. 3.26 показано устройство обычного n-канального полевого транзистора с управляющим p-n переходом между затвором и каналом и n-канального полевого транзистора с барьером Шоттки (переход металл-полупроводник между затвором

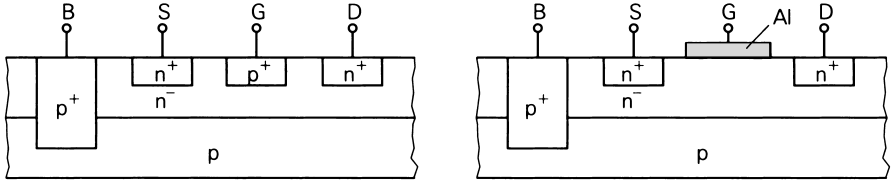


Рис. 3.26. Устройство полевого транзистора с управляющим p-n переходом

и каналом). У интегрального полевого транзистора с управляющим p-n переходом вывод подложки *B* соединяется с отрицательным полюсом источника напряжения питания, чтобы p-n переход между подложкой и n^--канальной областью всегда работал в режиме запирания. Кроме того, каждый полевой транзистор нужно окружить замкнутым p^+-кольцом для изоляции канальных областей отдельного полевого транзистора. В случае дискретного полевого транзистора с управляющим p-n переходом подложку можно также соединять с затвором; тогда переход подложка–канал оказывает управляющее воздействие в дополнение к аналогичному действию перехода затвор–канал. Невозможно построить полевой транзистор с управляющим p-n переходом той же вертикальной структуры, что реализуется в МОП или биполярных транзисторах.

3.2.4 Корпус

Для дискретных МОП транзисторов и полевых транзисторов с управляющим p-n переходом применяются те же корпуса, что и для биполярных. Наиболее распространенные типы корпусов показаны на рис. 2.21. МОП транзисторы производятся на разные мощности и выпускаются в корпусах различных габаритов. Напротив, полевые транзисторы с управляющим p-n переходом изготавливают только в расчете на работу со слабыми сигналами в корпусах малых размеров. Исключение составляют полевые транзисторы с барьером Шоттки для высокочастотных усилителей мощности в особом высокочастотном корпусе для поверхностного монтажа. Существуют также полевые транзисторы с управляющим p-n переходом с отдельным выводом подложки, корпус которых снабжается четырьмя выводами. МОП транзисторы со сдвоенным затвором также выпускаются в корпусе с четырьмя выводами, но эти приборы применяются только как высокочастотные транзисторы и размещаются в специальных высокочастотных корпусах.

3.3 Модели полевых транзисторов

В разделе 3.1.2 статические характеристики полевого транзистора описывались с помощью уравнений (3.2) – (3.4) для режима больших сигналов в пренебрежении вторичными эффектами. При компьютерном проектировании схем требуются более точные модели полевых транзисторов, способные правильно воспроизводить динамическое поведение схем путем учета этих эффектов. Линеаризация подобной модели для больших сигналов позволяет получать динамическую модель режима малых сигналов, необходимую в случае расчета зависимости характеристик схем от частоты.

3.3.1 Статические свойства

В отличие от биполярных транзисторов, к которым применима общая модель Гуммеля–Пуна, для полевых транзисторов существует множество моделей со своими

достоинствами и недостатками в зависимости от области применения, причем некоторые из них весьма сложны. Ниже будет описана модель Уровня 1 для МОП транзистора, входящая почти во все системы компьютерного моделирования электронных схем. Это наименование применяется в программах для моделирования электронных схем семейства Spice, например PSpice фирмы MicroSim. В литературе такую модель часто называют *моделью Шихмана–Ходжеса*, так как разработка ее существенной части принадлежит Шихману (Shichman) и Ходжесу (Hodges). Она удобна для описания дискретных транзисторов со сравнительно большими длиной и шириной канала, но не подходит для интегральных МОП транзисторов, которые ради высокой степени интеграции имеют гораздо меньшие габариты. Здесь приходится применять громоздкие модели Уровня 2, Уровня 3 или модель BSIM (Berkeley short-channel IGFET model), созданную в университете Беркли, Калифорния, и в свое время считавшуюся наиболее развитой моделью для МОП транзисторов с короткими каналами. Эти модели дополнительно учитывают эффекты короткого и узкого каналов, а также подпороговый эффект. Здесь указанные эффекты будут описаны только на качественном уровне.

Для полевых транзисторов с управляющим p-n переходом используется собственная модель, статическое поведение которой соответствует модели Уровня 1 для МОП транзистора, хотя в системах компьютерного моделирования часто применяются иные параметры или иные обозначения параметров, имеющие одинаковый смысл. Подробно об этом говорится в конце раздела.

Модель МОП транзистора Уровня 1

n-канальный МОП транзистор состоит из p-легированной подложки, n-легированных областей подложки для стока и истока, отдельного затвора и инверсного канала между стоком и истоком. Такая структура описывается эквивалентной схемой для больших сигналов (рис. 3.27) с регулируемым источником тока для канала и парой диодов для p-n перехода между подложкой и стоком или между подложкой и истоком.

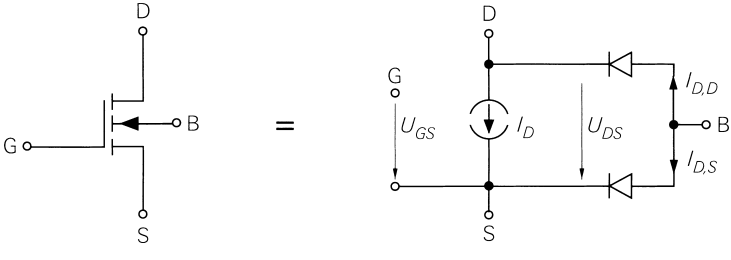


Рис. 3.27. Эквивалентная схема n-канального МОП транзистора для режима больших сигналов

Ток стока. В модели Уровня 1 применяются уравнения (3.2) и (3.3) в сочетании с (3.5); при

$$U_{DS,ab} = U_{GS} - U_{th} \tag{3.15}$$

и $K = K'_n W/L$ получим:

$$I_D = \begin{cases} 0 & \text{при} \quad U_{GS} < U_{th} \\ \dfrac{K'_n W}{L} U_{DS}\left(U_{GS} - U_{th} - \dfrac{U_{DS}}{2}\right)\left(1 + \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \geq U_{th}, \rightleftarrows 0 \leq U_{DS} \leq U_{DS,ab} \\ \dfrac{K'_n W}{2L}\left(U_{GS} - U_{th}\right)^2\left(1 + \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \geq U_{th}, \rightleftarrows U_{DS} \geq U_{DS,ab} \end{cases} \tag{3.16}$$

Параметрами служат удельная крутизна K'_n, ширина W и длина L канала, а также напряжение Эрли U_A. В качестве альтернативы K'_n можно воспользоваться подвижностью μ_n и толщиной оксидного слоя d_{ox} [3.1]:

$$K'_n = \frac{\mu_n \varepsilon_0 \varepsilon_{r,ox}}{d_{ox}}. \tag{3.17}$$

При μ_n = 0,05…0,07 м^2/Вс, $\varepsilon_0 = 8{,}85 \times 10^{-12}$ Ас/Вм и $\varepsilon_{r,ox}$ = 3,9 находим:

$$K'_n \approx (1700\ldots2400)\frac{\text{мкА}}{\text{В}^2}\frac{1}{d_{ox}[\text{нм}]}.$$

У дискретных МОП транзисторов толщина оксидного слоя составляет $d_{ox} \approx$ ≈ 40…100 нм, у КМОП ИС высокой степени интеграции она снижается до 15 нм.

Пороговое напряжение. Пороговое напряжение U_{th} представляет собой такое напряжение затвор–исток, начиная с которого формируется инверсный канал под затвором. Поскольку канал залегает в области подложки, инверсия и, следовательно, пороговое напряжение зависят от напряжения затвор–подложка U_{GB}, что способствует появлению так называемого *эффекта подложки*, зависящего от ее легирования. Описание типа $U_{th} = U_{th}(U_{GB})$ недостаточно наглядно, поэтому по аналогии с U_{GS} и U_{DS} пользуются истоком как опорной точкой, заменяя $U_{GB} = U_{GS} - U_{BS}$ напряжением подложка–исток U_{BS} [3.1]:

$$U_{th} = U_{th,0} + \gamma\left(\sqrt{U_{inv} - U_{BS}} - \sqrt{U_{inv}}\right). \tag{3.18}$$

В качестве параметров применяются нулевое пороговое напряжение $U_{th,0}$, коэффициент управления подложкой $\gamma \approx$ 0,3…0,8 В$^{1/2}$ и напряжение инверсии $U_{inv} \approx$ ≈ 0,55…0,8 В. На рис. 3.28 представлена зависимость U_{th} от U_{BS} при $U_{th,0}$ = 1 В, γ = 0,55 В$^{1/2}$ и U_{inv} = 0,7 В. γ и U_{inv} определялись по соотношениям (3.19) и (3.20) при $N_{sub} = 10^{16}$ см$^{-3}$ и d_{ox} = 32 нм. Чтобы диод подложка–исток находился в режиме блокирования, должно быть $U_{BS} \leq 0$.

Эффект подложки проявляется прежде всего в интегральных схемах, когда все интегральные n-канальные МОП транзисторы обладают общей областью подложки и функционируют при различных напряжениях подложка–исток в зависимости от рабочей точки. Поэтому интегральные МОП транзисторы с одинаковыми геометрическими размерами имеют неодинаковые характеристики, если работают при различных напряжениях подложка–сток. Указанный эффект отсутствует у дискретных МОП транзисторов с внутренней связью между стоком и подложкой; в таком случае $U_{BS} = 0$ и $U_{th} = U_{th,0}$.

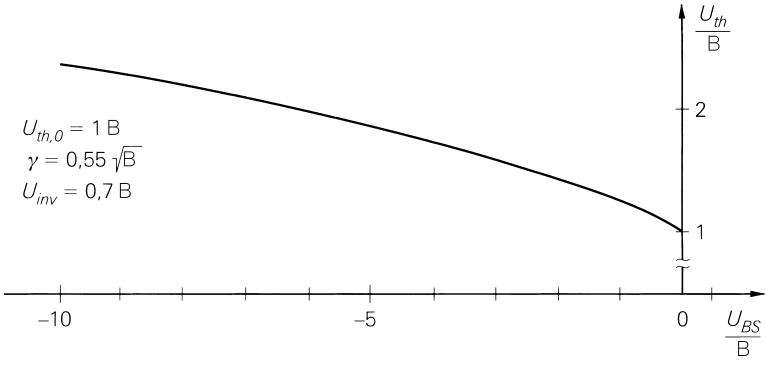


Рис. 3.28. Зависимость порогового напряжения U_{th} от напряжения подложка–исток U_{BS} (эффект подложки)

Альтернативой g и U_{inv} может служить плотность легирования подложки N_{sub} и толщина оксидного слоя d_{ox} [3.1]:

$$\gamma = \frac{\sqrt{2q\varepsilon_0\varepsilon_{r,Si}N_{sub}}}{C_{ox}'} = \sqrt{\frac{2q\varepsilon_{r,Si}N_{sub}}{\varepsilon_0}}\frac{d_{ox}}{\varepsilon_{r,ox}} \tag{3.19}$$

$$U_{inv} = 2U_T \ln\frac{N_{sub}}{n_i}. \tag{3.20}$$

Подставив константы q = 1,602×10^{-19} Ас, ε_0 = 8,85×10^{-12} Ас/Вм, $\varepsilon_{r,ox}$ = 3,9 и $\varepsilon_{r,Si}$ = = 11,9, а также U_T = 26 мВ и n_i = 1,45×10^{10} см$^{-3}$ при T = 300 К, получим:

$$\gamma \approx 1{,}7\times10^{-10}\sqrt{B}\times\sqrt{N_{sub}[\text{см}^{-3}]}\times d_{ox}[\text{нм}],$$

$$U_{inv} \overset{T=300K}{\approx} 52\text{ мВ}\times\ln\frac{N_{sub}}{1{,}45\times10^{10}\text{ см}^{-3}}.$$

Типичные значения составляют $N_{sub} \approx (1\ldots7)\times10^{16}$ см$^{-3}$ для интегральных схем и $N_{sub} \approx 5\ (10^{14}\ldots10^{16})$ см$^{-3}$ для дискретных МОП транзисторов.

Диоды подложки. Устройство МОП транзистора предполагает наличие диодов подложки между ней и истоком или/и стоком; на рис. 3.27 представлены расположение и полярность названных диодов на эквивалентной схеме n-канального МОП транзистора. Токи через эти диоды описываются уравнениями:

$$I_{D,S} = I_{S,S}\left(e^{\frac{U_{BS}}{nU_T}} - 1\right), \tag{3.21}$$

$$I_{D,D} = I_{S,D}\left(e^{\frac{U_{BD}}{nU_T}} - 1\right), \tag{3.22}$$

где обратные токи отсечки $I_{S,S}$ и $I_{S,D}$ и коэффициент эмиссии $n \approx 1$.

Вместо $I_{S,S}$ и $I_{S,D}$ можно ввести плотности обратного J_S и граничного J_R токов; при площадях A_S и A_D и длинах границ областей истока и стока соответственно l_S и l_D получим:

$$I_{S,S} = J_S A_S + J_R l_S, \tag{3.23}$$

$$I_{S,D} = J_S A_D + J_R l_D. \tag{3.24}$$

Такая замена особенно широко используется в программах компьютерного проектирования интегральных схем; в этом случае J_S и J_R являются параметрами МОП технологии и одинаковы для всех n-канальных МОП транзисторов. Коль скоро заданы параметры конкретных МОП транзисторов, достаточно указать только площади поверхностей и длины, и программа сама определит по ним $I_{S,S}$ и $I_{S,D}$.

В нормальном режиме потенциал вывода подложки n-канального МОП транзистора не превышает потенциала стока и истока, так что U_{BS}, $U_{BD} \le 0$ и диоды работают в области запирания. В дискретных МОП транзисторах с внутренней связью между истоком и подложкой это условие выполняется автоматически, пока $U_{DS} > 0$. В интегральных схемах общий вывод подложки n-канального МОП транзистора связан с отрицательным полюсом напряжения питания, поэтому диоды всегда заперты. Значения обратных токов $I_{D,S} \approx -I_{S,S}$ и $I_{D,D} \approx -I_{S,D}$ измеряются пикоамперами у мелких МОП транзисторов и микроамперами у мощных; как правило, подобными токами пренебрегают.

Прочие эффекты. Существует множество иных эффектов, которые не учитываются в модели Уровня 1. Важнейшие из них таковы [3.2]:

- при малой длине L канала сильно сужается подканальная область запорных слоев диодов подложка–исток и подложка–сток. В такой ситуации имеющийся там пространственный заряд все более компенсируется зарядами областей истока и стока, что ведет к уменьшению заряда затвора и, как следствие, снижению порогового напряжения U_{th}. Это явление, называемое эффектом короткого канала, зависит от напряжений U_{BS} и U_{BD} или $U_{DS} = U_{BS} - U_{BD}$. С ростом напряжения сток–исток пороговое напряжение убывает, а ток стока соответственно растет, из-за чего выходные характеристики в области насыщения приобретают наклон, зависящий от U_{DS}. Описание этого эффекта в моделях 2/3 и BSIM можно рассматривать как расширенную модуляцию длины канала, которая в данном случае моделируется не напряжением Эрли U_A или параметром модуляции длины канала λ, а пороговым напряжением

$$U_{th} = U_{th,0} + \gamma\left[1 - f\left(L, U_{DS} U_{BS}\right)\right]\sqrt{U_{inv} - U_{BS}} - \sqrt{U_{inv}}.$$

  Функция $f\,(L, U_{DS}, U_{BS})$ подробно рассматривается в [3.3]. Зависимость порогового напряжения от длины канала в интегральном МОП транзисторе представлена на рис. 3.29а;
- по мере уменьшения ширины канала W заряд по краям канала возрастает по сравнению с зарядом в самом канале настолько, что его приходится учитывать. Он компенсируется зарядом затвора, вследствие чего увеличивается пороговое напряжение U_{th}. Это явление называют эффектом узкого канала и для его описания также используют расширенное уравнение порогового напряжения:

$$U_{th} = U_{th,0} + \gamma(\ldots) + k\frac{U_{inv} - U_{BS}}{W}.$$

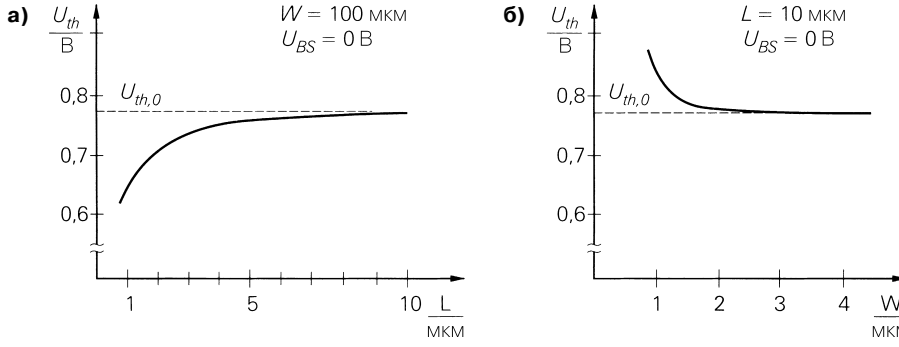


Рис. 3.29. Зависимость порогового напряжения от геометрических параметров: а – эффект короткого канала; б – эффект узкого сигнала

Коэффициент k приводится в [3.3]. Зависимость порогового напряжения от ширины канала в интегральном МОП транзисторе показана на рис. 3.29б;

- свободные заряды имеются в области канала, даже если инверсный канал отсутствует. Следовательно, слабый ток стока способен протекать и при напряжениях, меньших порогового напряжения U_{th}. Это явление называют *подпороговым эффектом*, а связанный с ним ток – *подпороговым током*. В такой подпороговой области характеристика экспоненциальна. В области порогового напряжения она переходит в характеристику для области насыщения:

$$I_D = \begin{cases} 2K\left(\dfrac{n_U U_T}{e}\right)^2 e^{\frac{U_{GS}-U_{th}}{n_U U_T}}\left(1+\dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} < U_{th} + 2n_U U_T \\ \dfrac{K}{2}\left(U_{GS}-U_{th}\right)^2\left(1+\dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \geq U_{th} + 2n_U U_T \end{cases} \tag{3.25}$$

Здесь $n_U \approx 1{,}5\ldots2{,}5$ – коэффициент эмиссии в подпороговой области. Переход происходит при $U_{GS} \approx U_{th} + (3\ldots5)\,U_T \approx U_{th} + 78\ldots130$ мВ. Изменение тока стока

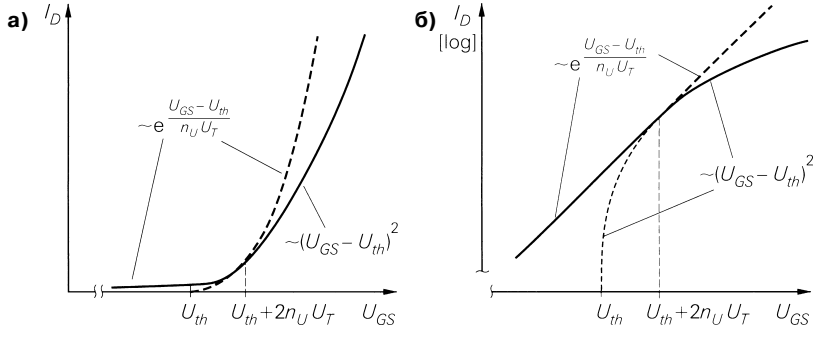


Рис. 3.30. Изменение тока стока в подпороговой области: а – линейный масштаб; б – логарифмический масштаб

в области порогового напряжения представлено на рис. 3.30 в линейной и логарифмической шкалах. Последняя передает экспоненциальный ход подпорогового тока в виде прямой линии. В МОП интегральных схемах для приборов с автономным питанием нередко применяются МОП транзисторы, работающие в этой области, что позволяет резко снизить потребление тока ценой снижения быстродействия прибора.

p-канальные МОП транзисторы. Чтобы получить характеристики p-канального МОП транзистора, достаточно зеркально отобразить семейства выходных и проходных характеристик n-канального МОП транзистора относительно начала координат. В уравнениях зеркальное отражение означает изменение полярности всех напряжений и токов на противоположные; при

$$U_{DS,ab} = U_{GS} - U_{th} < 0$$

получим:

$$I_D = \begin{cases} 0 & \text{при} \quad U_{GS} > U_{th} \\ -\dfrac{K'_p W}{L} U_{DS}\left(U_{GS} - U_{th} - \dfrac{U_{DS}}{2}\right)\left(1 - \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \le U_{th},\ U_{DS,ab} < U_{DS} \le 0 \\ -\dfrac{K'_p W}{2L}\left(U_{GS} - U_{th}\right)^2\left(1 - \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \le U_{th},\ U_{DS} \le U_{DS,ab} \end{cases}$$

$$U_{th} = U_{th,0} - \gamma\left(\sqrt{U_{inv} + U_{BS}} - \sqrt{U_{inv}}\right).$$

Параметры γ и U_{inv} p-канального МОП транзистора также определяются по (3.19) и (3.20). Здесь, как и в случае n-канального МОП транзистора, напряжение Эрли U_A положительно. Удельная крутизна также положительна:

$$K'_p = \frac{\mu_p \varepsilon_0 \varepsilon_{r,ox}}{d_{ox}},$$

причем μ_p = 0,015…0,025 м^2/Вс. Для диодов подложки имеем:

$$I_{D,S} = -I_{S,S}\left(e^{-\frac{U_{BS}}{nU_T}} - 1\right),$$

$$I_{D,D} = -I_{S,D}\left(e^{-\frac{U_{BD}}{nU_T}} - 1\right).$$

Объемные сопротивления

Каждому выводу присуще объемное сопротивление, которое складывается из сопротивлений соответствующей области и контакта с металлизированным слоем. На рис. 3.31а показаны сопротивления R_G, R_S, R_D и R_B на примере интегрального n-канального МОП транзистора. В компьютерных программах для моделирования

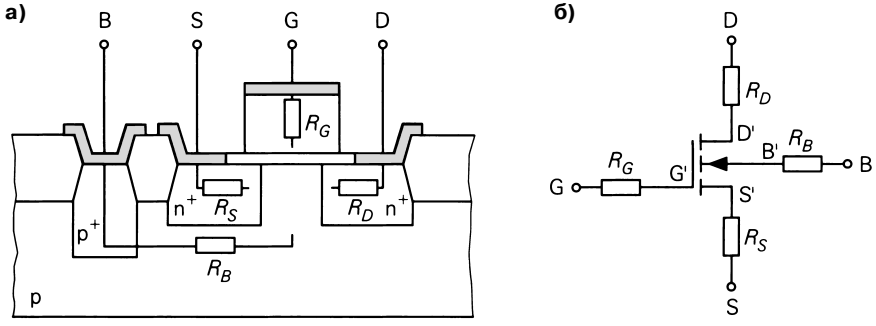


Рис. 3.31. Объемные сопротивления интегрального n-канального МОП транзистора: а – в МОП-транзисторе; б – в модели

интегральных схем эти параметры задаются непосредственно или определяются с использованием удельного поверхностного сопротивления слоя R_{sh} и множителей n_{RG}, n_{RS}, n_{RD} и n_{RB}; тогда

$$\begin{bmatrix} R_G \\ R_S \\ R_D \\ R_B \end{bmatrix} = R_{sh} \begin{bmatrix} n_{RG} \\ n_{RS} \\ n_{RD} \\ n_{RB} \end{bmatrix}. \tag{3.26}$$

В данном случае поверхностное сопротивление является свойством МОП технологии и одинаково для всех n-канальных МОП транзисторов интегральной схемы. Типичные значения составляют $R_{sh} \approx 20\ldots50$ Ом у n-канальных МОП транзисторов и $R_{sh} \approx 50\ldots100$ Ом – у p-канальных.

Расширенная модель представлена на рис. 3.31б. Следует различать внешние выводы G, S, D и B и внутренние G', S', D' и B', то есть ток стока I_D и диодные токи $I_{D,S}$ и $I_{D,D}$ зависят теперь от внутренних напряжений $U_{G'S'}$, $U_{D'S'}$, …

Вертикальные мощные МОП транзисторы

В разделе 3.2.2 уже отмечались особые свойства вертикальных МОП транзисторов большой мощности (ДМОП транзисторов); их характеристики показаны на рис. 3.25. Смещение проходной характеристики на рис. 3.25а обусловлено сопротивлением истока R_S; согласно рис. 3.31б при $I_G = 0$ имеет место

$$U_{GS} = U_{G'S'} + I_D R_S = U_{th} + \sqrt{\frac{2I_D}{K\left(1+\frac{U_{D'S'}}{U_A}\right)}} + I_D R_S \overset{U_A \to \infty}{\approx} U_{th} + \sqrt{\frac{2I_D}{K}} + I_D R_S. \tag{3.27}$$

Это уравнение служит для определения параметров; опираясь как минимум на три пары значений (U_{GS}, I_D) в области насыщения, можно вычислить три параметра U_{th}, K и R_S. На практике пользуются множеством пар, прибегая для расчетов к ортогональной проекции.

В семействе выходных характеристик (см. рис. 3.25б) наблюдаются более сложные соотношения. Хотя смещение допустимо описывать с помощью сопротивления проводящей цепи стока, оно – в противоположность линейному сопротивлению стока R_D на рис. 3.31б – нелинейно. Это объясняется модуляцией электропроводности на дрейфовом участке: электропроводность дрейфовой области растет вслед за током, когда увеличивается плотность носителей заряда. Для падения напряжения U_{Drift} приближенно выполняется соотношение [3.4]:

$$U_{Drift} = U_0\left(\sqrt{1+2\frac{I_D}{I_0}}-1\right), \tag{3.28}$$

где U_0 и I_0 – параметры дрейфового участка. На рис. 3.32а показана зависимость дрейфового напряжения от I_D для МОП транзистора при U_0 = 1 В и I_0 = 1 А. При малых токах дрейфовый участок ведет себя как резистор с $R = U_0/I_0$; при больших токах электропроводность возрастает и падение напряжения оказывается меньше, чем на сопротивлении величиной 1 Ом.

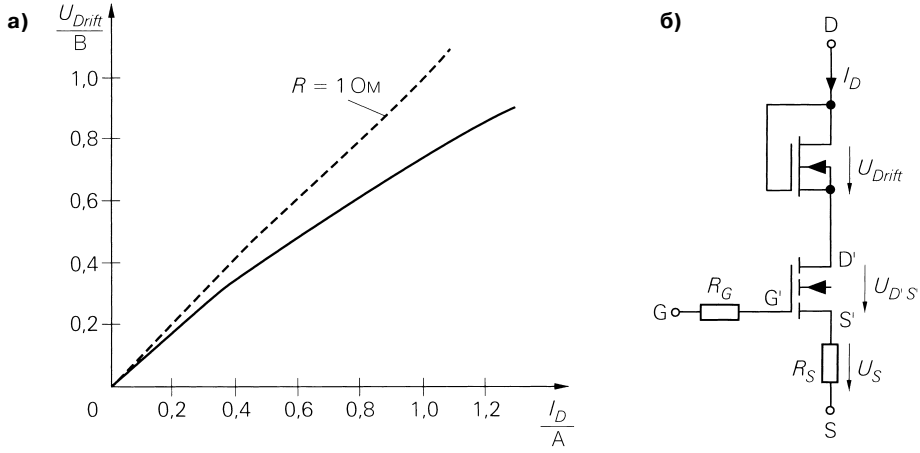


Рис. 3.32. Дрейфовое напряжение у вертикального МОП транзистора большой мощности: а – изменение напряжения дрейфа при U_0 = 1 В и I_0 = 1 А; б – эквивалентная схема

Характеристика (3.28) соответствует МОП транзистору, работающему в режиме обеднения, с соединенными затвором и стоком при $U_{GS} = U_{DS}$ и $U_{th} < 0$. Тогда получаем:

$$I_D = KU_{DS}\left(U_{GS}-U_{th}-\frac{U_{DS}}{2}\right) \overset{\substack{U_{GS}=U_{DS}=U_{Drift}\\ U_{th}<0}}{=} K|U_{th}|U_{Drift}+\frac{1}{2}KU_{Drift}^2.$$

Отсюда находим:

$$U_{Drift} = |U_{th}|\left(\sqrt{1+\frac{2I_D}{K|U_{th}|^2}}-1\right).$$

Выражение (3.28) показывает, что дрейфовый участок моделируется МОП транзистором, функционирующим в режиме обеднения, при $U_{th} = -U_0$ и $K = I_0/U_0^2$; отсюда следует эквивалентная схема, приведенная на рис. 3.31б, где вместо резистора R_D фигурирует указанный МОП транзистор.

Полевые транзисторы с управляющим p-n переходом

Модель такого транзистора получается из модели МОП транзистора, если убрать изолированный затвор, сделать подложку затвором и в уравнении положить $\beta = K/2$; элементы эквивалентной схемы на рис. 3.33 описываются следующими соотношениями:

$$I_D = \begin{cases} 0 & \text{при} \quad U_{GS} < U_{th} \\ 2\beta U_{DS}\left(U_{GS} - U_{th} - \dfrac{U_{DS}}{2}\right)\left(1 + \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \le U_{th}, \quad 0 \le U_{DS} < U_{GS} - U_{th} \\ 2\beta U_{DS}\left(U_{GS} - U_{th} - \dfrac{U_{DS}}{2}\right)\left(1 + \dfrac{U_{DS}}{U_A}\right) & \text{при} \quad U_{GS} \ge U_{th}, \quad U_{DS} \ge U_{GS} - U_{th} \end{cases}$$

$$I_G = I_S\left(e^{\frac{U_{GS}}{nU_T}} + e^{\frac{U_{GD}}{nU_T}} - 2\right). \qquad (3.29)$$

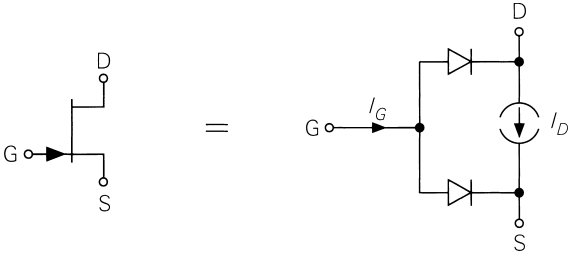


Рис. 3.33. Эквивалентная схема n-канального полевого транзистора с управляющим p-n переходом для режима больших сигналов

Параметрами служат пороговое напряжение U_{th}, удельная крутизна K для полевых транзисторов с управляющим p-n переходом, напряжение Эрли U_A, обратный ток насыщения I_S и коэффициент эмиссии n.

Кроме того, подобно МОП транзистору, предполагается наличие объемных сопротивлений в цепях истока и стока; им соответствуют резисторы R_S и R_D. Сопротивление затвора у полевых транзисторов с управляющим p-n переходом не предусмотрено, однако, если при компьютерном моделировании ИС необходимо правильно воспроизводить поведение схемы на высоких частотах, его надо добавлять.

В отличие от модели МОП транзистора, модель полевого транзистора с управляющим p-n переходом не масштабируется, то есть в ней нет геометрических

параметров, подобных длине или ширине канала. Модель такого транзистора проста, но точность ее не очень высока.

3.3.2 Динамический режим

Поведение схемы под влиянием импульсных или синусоидальных сигналов невозможно определить по статическим характеристикам: оно задается динамическими свойствами. Причина кроется в емкостях между различными областями МОП транзистора (рис. 3.34); эти емкости подразделяются на три категории:

- емкости канала $C_{GS,K}$ и $C_{GD,K}$ описывают емкостное взаимодействие между затвором и каналом. Они действуют только при наличии канала, то есть когда МОП транзистор проводит ток; в отсутствие канала имеется емкость $C_{GB,K}$ между затвором и подложкой, являющаяся частью емкости затвор–подложка C_{GB}. Канальные емкости линейны в области насыщения и нелинейны в линейной области;
- линейные емкости перекрытия $C_{GS,b}$, $C_{GD,b}$ и $C_{GB,b}$ образуются вследствие расположения областей затвора над областями стока, истока и подложки. $C_{GB,b}$ получается благодаря взаимному расположению затвора и подложки со стороны канала и входит в C_{GB};
- нелинейные барьерные емкости C_{BS} и C_{BD} появляются на p-n переходах между подложкой и истоком или стоком.

В результате получается пять емкостей:

$$C_{GS} = C_{GS,K} + C_{GS,b},$$
$$C_{GD} = C_{GD,K} + C_{GD,b}, \qquad (3.30)$$
$$C_{GB} = C_{GB,K} + C_{GB,b},$$

а также C_{BS} и C_{BD}.

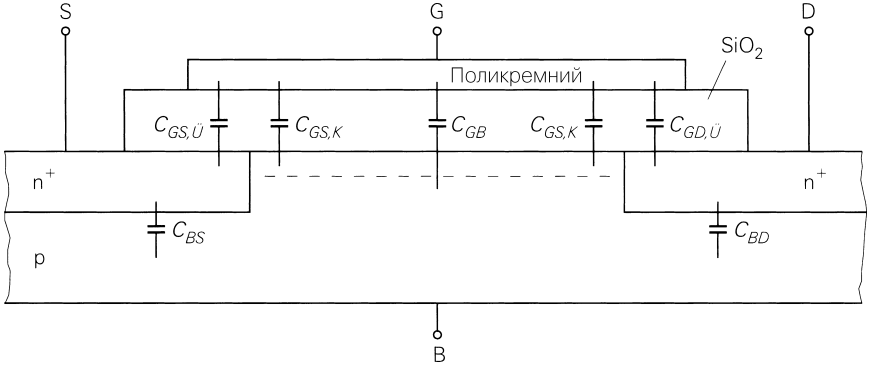


Рис. 3.34. Емкости n-канального МОП транзистора

Емкости канала. Затвор вместе с расположенным под ним каналом образуют плоский конденсатор с *емкостью оксидного слоя*:

$$C_{ox} = \varepsilon_{ox}\frac{A}{d_{ox}} = \varepsilon_0\varepsilon_{r,ox}\frac{WL}{d_{ox}}. \tag{3.31}$$

В области отсечки, то есть без канала, действует емкость между затвором и подложкой; тогда

$$\left.\begin{aligned} C_{GS,K} &= 0 \\ C_{GD,K} &= 0 \\ C_{GB,K} &= C_{ox} \end{aligned}\right\} \quad \text{при} \quad U_{G'S'} < U_{th}. \tag{3.32}$$

В линейной области канал занимает участок от истоковой до стоковой области, и емкость оксидного слоя распределяется соответственно зарядам в канале. При $U_{D'S'} = 0$ канал симметричен и $C_{GS,K} = C_{GD,K} = C_{ox}/2$. При $U_{D'S'} > 0$ канал несимметричен и здесь уже $C_{GS,K} > C_{GD,K}$. Поэтому емкости зависят от $U_{D'S'}$ и $U_{G'S'}$ и приблизительно описываются следующими выражениями [3.3]:

$$\left.\begin{aligned} C_{GS,K} &= \frac{2}{3}C_{ox}\left(1-\left(\frac{U_{G'S'}-U_{th}-U_{D'S'}}{2\left(U_{G'S'}-U_{th}\right)-U_{D'S'}}\right)^2\right) \\ C_{GD,K} &= \frac{2}{3}C_{ox}\left(1-\left(\frac{U_{G'S'}-U_{th}}{2\left(U_{G'S'}-U_{th}\right)-U_{D'S'}}\right)^2\right) \\ C_{GB,K} &= 0 \end{aligned}\right\} \quad \text{при} \quad U_{G'S'} \geq U_{th}, \quad U_{D'S'} < U_{G'S'} - U_{th}. \tag{3.33}$$

В области насыщения канал отделен от стока, то есть связь между каналом и областью стока отсутствует; отсюда $C_{GD,K} = 0$. Следовательно, только $C_{GS,K}$ выступает в роли емкости канала [3.3]:

$$\left.\begin{aligned} C_{GS,K} &= \frac{2}{3}C_{ox} \\ C_{GD,K} &= 0 \\ C_{GB,K} &= 0 \end{aligned}\right\} \quad \text{при} \quad U_{G'S'} \geq U_{th}, \quad U_{D'S'} \geq U_{G'S'} - U_{th}. \tag{3.34}$$

Изменения емкостей канала показаны на рис. 3.35. Следует учесть, что аналогия с плоским конденсатором уместна только при однородном распределении заряда, когда справедливо равенство $C_{GS,K} + C_{GD,K} + C_{GB,K} = C_{ox}$. Оно всегда выполняется в области отсечки, только при $U_{D'S'} = 0$ в линейной области и никогда – в области насыщения.

В представленной на рис. 3.35 модели на участке между областями отсечки и насыщения происходит резкий скачок от $C_{GB,K}$ до $C_{GS,K}$ одновременно со скачком

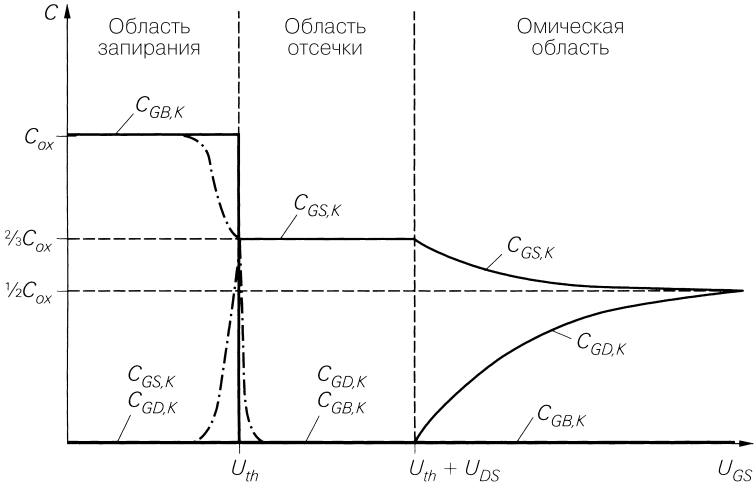


Рис. 3.35. Изменение канальных емкостей у n-канального МОП транзистора

суммарной емкости от C_{ox} до $2C_{ox}/3$. В этой области модель лишь очень грубо воспроизводит действительные соотношения. В реальном МОП транзисторе такой переход не является мгновенным (рис. 3.35, штрихпунктир). Сравнительно простое описание перехода приведено в [3.3]. Еще одна трудность состоит в сохранении зарядов; для их стабилизации приходится вносить далеко идущие изменения в систему уравнений. Соответствующая расширенная модель используется программой PSpice фирмы MicroSim.

Емкости перекрытия. Обычно затвор крупнее канала. Для формирования сквозного канала затвор должен, по крайней мере, занимать всю область канала между истоком и стоком. Ширина затвора должна превосходить ширину канала W, а длина – длину канала L. Поэтому по краям затвора появляются перекрытия и, как следствие, формируются соответствующие емкости перекрытия $C_{GS,b}$, $C_{GD,b}$, и $C_{GB,b}$. Однако эти емкости нельзя рассчитывать по формуле плоского конденсатора, исходя из площади перекрытия, поскольку распределения поля и заряда по краям областей неоднородны. Поэтому в качестве параметров задаются погонные емкости $C'_{GS,b}$, $C'_{GD,b}$, и $C'_{GB,b}$, приведенные к длине соответствующих краев и определяемые по измерениям или по данным моделирования поля. Отсюда имеем:

$$\begin{aligned} C_{GS,b} &= C'_{GS,b}W, \\ C_{GD,b} &= C'_{GD,b}W, \\ C_{GB,b} &= C'_{GB,b}L. \end{aligned} \qquad (3.35)$$

$C'_{GD,b}$ включает в себя оба края и, значит, должна умножаться только на длину канала. У симметричных МОП транзисторов $C'_{GS,b} = C'_{GD,b}$ и $C_{GS,b} = C_{GD,b}$; у высоковольтных МОП транзисторов с дополнительным дрейфовым участком эти значения неодинаковы.

Емкость перекрытия затвор–исток $C_{GS,b}$ особенно велика у вертикальных мощных МОП транзисторов, так как цельнометаллизированный исток покрывает залегающую под ним решетку затвора (см. рис. 3.23 и C_{GS} на рис. 3.24). Из-за этого возникает дополнительная составляющая емкости перекрытия. Хотя она зависит от W и L, в ситуации, когда МОП транзисторы разных размеров состоят из различного количества одинаковых ячеек, она определяется только величиной W. В данном случае L одинакова во всех МОП транзисторах.

Барьерные емкости. У p-n переходов между подложкой и истоком или подложкой и стоком имеется барьерная емкость C_{BS} или C_{BD}, меняющаяся с напряжением и зависящая от легирования, площади переходов и приложенного напряжения. Эти емкости описываются подобно емкостям диодов; из соотношения (1.13) следует:

$$C_{BS}\left(U_{B'S'}\right)=\frac{C_{S0,S}}{\left(1-\dfrac{U_{B'S'}}{U_{Diff}}\right)^{m_S}} \quad \text{при} \quad U_{BS}\le 0, \tag{3.36}$$

$$C_{BD}\left(U_{B'D'}\right)=\frac{C_{S0,S}}{\left(1-\dfrac{U_{B'D'}}{U_{Diff}}\right)^{m_S}} \quad \text{при} \quad U_{BD}\le 0, \tag{3.37}$$

где $C_{S0,S}$ и $C_{S0,D}$ – начальные емкости, U_{Diff} – диффузионное напряжение и $m_S \approx$ $\approx 1/3\ldots1/2$ – емкостный коэффициент.

Вместо $C_{S0,S}$ и $C_{S0,D}$ могут быть заданы: погонная барьерная емкость C'_S, граничная погонная емкость C'_R, граничное диффузионное напряжение $U_{Diff,R}$ и граничный емкостный коэффициент m_R; в случае площадей A_S и A_D и граничных длин l_S и l_D стоковой и истоковой областей получаем:

$$C_{BS}=\frac{C'_S A_S}{\left(1-\dfrac{U_{B'S'}}{U_{Diff}}\right)^{m_S}}+\frac{C'_R l_S}{\left(1-\dfrac{U_{B'S'}}{U_{Diff,R}}\right)^{m_S}} \quad \text{при} \quad U_{B'S'}\le 0, \tag{3.38}$$

$$C_{BD}=\frac{C'_S A_D}{\left(1-\dfrac{U_{B'D'}}{U_{Diff}}\right)^{m_S}}+\frac{C'_R l_D}{\left(1-\dfrac{U_{B'D'}}{U_{Diff,R}}\right)^{m_S}} \quad \text{при} \quad U_{B'D'}\le 0. \tag{3.39}$$

Приведенные соотношения особенно часто используются в программах компьютерного проектирования интегральных микросхем; в таком случае C'_S, C'_R, $U_{Diff,R}$, m_S и m_R служат параметрами МОП технологии и одинаковы для всех n-канальных МОП транзисторов. Если заданы размеры дискретного МОП транзистора, достаточно определить площади и граничные длины, а программа компьютерного проектирования найдет C_{BS} и C_{BD}.

Здесь область выполнимости уравнений ограничена интервалами $U_{B'S'} \le 0$ и $U_{B'D'} \le 0$. При $U_{B'S'} > 0$ и $U_{B'D'} > 0$ p-n переходы работают в прямом направлении, и наряду с барьерной емкостью надо учитывать также диффузионную емкость,

то есть пользоваться полной моделью емкостей, как в случае диода (см. раздел 1.3.2); при этом появляется время перехода τ_T, необходимое для определения диффузионной емкости. В программах компьютерного моделирования полная модель емкостей применяется для каждого p-n перехода.

Модель МОП транзистора Уровня 1

Полная модель Уровня 1 n-канального МОП транзистора представлена на рис. 3.36 и нужна при компьютерном моделировании интегральных схем. Табл. 3.2 дает представление об уравнениях модели, а ее параметры перечислены в табл. 3.3. Там же приведены обозначения параметров, принятые в программе PSpice; они во многом согласуются с обозначениями, применяемыми в этой книге, если воспользоваться следующими заменами:

напряжение	$U \rightarrow V$
запорный слой	$S \rightarrow J$
перекрытие	$Ь \rightarrow O$
край	$R \rightarrow SW$

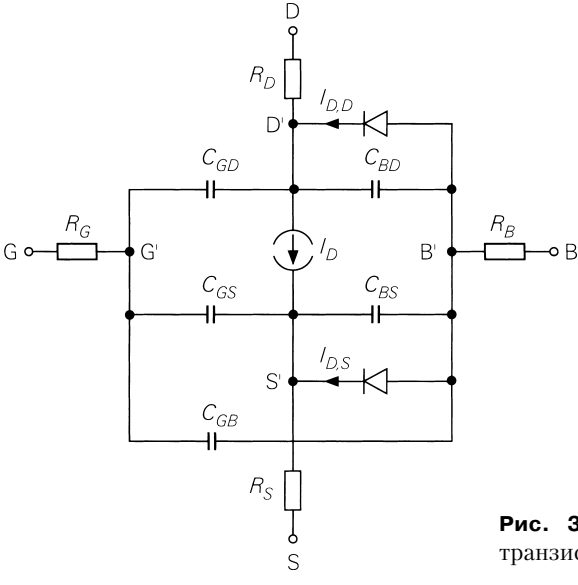


Рис. 3.36. Модель n-канального МОП транзистора Уровня 1

Имеется четыре типа параметров:

- параметры процесса (*P*): характерны для МОП технологии и одинаковы для всех n- и p-канальных МОП транзисторов интегральной схемы;
- масштабируемые параметры процесса (*PS*): также характерны для МОП технологии, но масштабируются согласно габаритам того или иного МОП транзистора;
- параметры масштабирования (*S*): геометрические размеры конкретного МОП транзистора; вместе с масштабируемыми параметрами процесса они служат

для определения эффективных параметров соответствующего МОП транзистора, например $K = K'_n W/L$;
- эффективные параметры (E): описывают МОП транзистор определенных размеров.

Таблица 3.2. Переменные в модели Уровня 1 для МОП транзистора

Переменная	Наименование	Уравнение
I_D	Идеальный ток стока	(3.16)
$I_{D,S}$	Ток диода подложка–исток	(3.21), (3.23)
$I_{D,D}$	Ток диода подложка–сток	(3.22), (3.24)
R_G	Объемное сопротивление затвора	
R_S	Объемное сопротивление истока	(3.26)
R_D	Объемное сопротивление стока	
R_B	Объемное сопротивление подложки	
C_{GS}	Емкость затвор–исток	
C_{GD}	Емкость затвор–сток	(3.30) – (3.35)
C_{GB}	Емкость затвор–подложка	
C_{BS}	Емкость подложка–исток	(3.36) или (3.38)
C_{BD}	Емкость подложка–сток	(3.37) или (3.39)

Таблица 3.3. Параметры модели Уровня 1 для МОП транзистора

Параметр	PSpice	Наименование	Тип
Геометрические параметры			
W	W	Ширина канала	S
L	L	Длина канала	S
A_S	AS	Площадь области истока	S
l_S	PS	Периметр области истока	S
A_D	AD	Площадь области стока	S
l_D	PD	Периметр области стока	S
n_{RG}	NRG	Множитель для объемного сопротивления затвора	S
n_{RS}	NRS	Множитель для объемного сопротивления истока	S
n_{RD}	NRD	Множитель для объемного сопротивления стока	S
n_{RB}	NRB	Множитель для объемного сопротивления подложки	S
Статические характеристики			
K'_n	KP	Относительный коэффициент крутизны	PS
$U_{th,0}$	VTO	Начальное пороговое напряжение	P
Y	GAMMA	Коэффициент управления подложкой	P

Таблица 3.3. Параметры модели Уровня 1 для МОП транзистора (окончание)

Параметр	PSpice	Наименование	Тип
λ	LAMBDA	Параметр модуляции длины канала	P
U_A	–	Напряжение Эрли ($U_A = 1/\lambda$)	P
d_{ox}	TOX	Толщина оксидного слоя	P
μ_n	UO	Подвижность носителей заряда, см^2/Вс	P
U_{inv}	PHI	Инверсное напряжение	P
N_{sub}	NSUB	Плотность легирования подложки, см$^{-3}$	P
J_S	JS	Плотность обратного тока диодов подложки	PS
J_R	JSSW	Плотность граничного тока диодов подложки	PS
n	N	Коэффициент эмиссии диода подложка–исток	P
$I_{S,S}$	IS	Обратный ток насыщения диода подложка–исток	E
$I_{S,D}$	IS	Обратный ток насыщения диода подложка–сток	E
R_{sh}	RSH	Сопротивление слоя	PS
R_G	RG	Объемное сопротивление затвора	E
R_S	RS	Объемное сопротивление истока	E
R_D	RD	Объемное сопротивление стока	E
R_B	RB	Объемное сопротивление подложки	E
Динамические характеристики			
C'_S	CJ	Погонная барьерная емкость	PS
m_S	MJ	Емкостный коэффициент диодов подложки	P
U_{Diff}	PB	Диффузионное напряжение диодов подложки	P
C'_R	CJSW	Погонное сопротивление граничной емкости	PS
m_R	MJSW	Граничный емкостный коэффициент	P
$U_{Diff,R}$	PBSW	Граничное диффузионное сопротивление	P
f_S	FC	Коэффициент для частотной зависимости емкостей	P
$C_{S0,S}$	CBS	Начальная емкость диода подложка–исток	E
$C_{S0,D}$	CBD	Начальная емкость диода подложка–сток	E
$C'_{GS,b}$	CGSO	Емкость перекрытия затвор–исток	PS
$C'_{GD,b}$	CGDO	Емкость перекрытия затвор–сток	PS
$C'_{GB,b}$	CGBO	Емкость перекрытия затвор–подложка	PS
τ_T	TT	Время перехода для диодов подложки	P
Выбор модели			
–	LEVEL	При LEVEL = 1 выбирается модель уровня 1	–

Значения параметров для n-канальных МОП и КМОП технологий приведены в табл. 3.4.

Таблица 3.4. Параметры n-канальных МОП и КМОП технологий

Параметр	PSpice	NMOП		КМОП		Размерность
		Индуцированный канал	Встроенный канал	n-канал	p-канал	
K'_n, K'_p	KP	37	33	69	23,5	мкА/В^2
$U_{th,0}$	VTO	1,1	–3,8	0,73	–0,75	В
Y	GAMMA	0,41	0,92	0,73	0,56	В$^{1/2}$
λ	LAMBDA	0,03	0,01	0,033	0,055	В$^{-1}$
U_A	–	33	100	30	18	В
d_{ox}	TOX	55	55	25	25	нм
μ_n	UO	590	525	500	170	см^2/Вс
U_{inv}	PHI	0,62	0,7	0,76	0,73	В
N_{sub}	NSUB	0,2	1	3	1,8	10^{16}/см^3
R_{sh}	RSH	25	25	25	45	Ом
C'_S	CJ	110	110	360	340	мкФ/м^2
m_S	MJ	0,5	0,5	0,4	0,5	
U_{Diff}	PB	0,8	0,8	0,9	0,9	В
C'_R	CJSW	500	500	250	220	пФ/м
m_R	MJSW	0,33	0,33	0,2	0,2	
$U_{Diff,R}$	PBSW	0,8	0,8	0,9	0,9	В
f_S	FC	0,5	0,5	0,5	0,5	
$C'_{GS,b}$	CGSO	160	160	300	300	пФ/м
$C'_{GD,b}$	CGDO	160	160	300	300	пФ/м
$C'_{GB,b}$	CGBO	170	170	150	150	пФ/м

Некоторые величины, используемые в модели, могут быть представлены в виде масштабируемых или эффективных параметров. Таковы, например, объемные сопротивления, задаваемые как масштабируемые величины в виде n_{RG}, …, n_{RB} и R_{sh} и как эффективные в виде R_G, …, R_B.

Толщина оксидного слоя d_{ox} также входит в динамические характеристики, поскольку требуется для расчета емкостей канала; однако в табл. 3.3 она указана только один раз. Нет необходимости задавать параметры K'_n и γ, так как они рассчитываются по d_{ox}, μ_n, U_{inv} и N_{sub}. Величина U_{inv} в свою очередь вычисляется по N_{sub}. В случае противоречий прямые данные предпочтительнее расчетных.

Дискретный МОП транзистор. Немасштабируемая модель Гуммеля–Пуна одинаково применима к биполярным транзисторам в дискретном и интегральном исполнении. Напротив, масштабируемая модель Уровня 1 для МОП транзистора справедлива, строго говоря, только для интегральных МОП транзисторов в их простейшей форме. Несколько иное поведение свойственно дискретным вертикальным МОП транзисторам на ДМОП структуре и интегральным МОП транзисторам с дрейфовым участком. Однако эти МОП транзисторы приближенно

описываются моделью Уровня 1, если особым образом использовать ряд параметров. В таком случае они теряют свою изначальную сущность и принимают значения, бессмысленные с точки зрения физики полупроводников. В табл. 3.5 приведены параметры модели для МОП транзистора на ДМОП структуре. Поскольку исток и подложка соединены, коэффициент управления подложки γ не учитывается; кроме того, пренебрегают модуляцией длины канала и отпадает параметр λ.

Таблица 3.5. Параметры КМОП транзистора

Параметр	PSpice	BSD215	IRF140	IRF9140	Размерность
W	W	540 мкм	0,97	1,9	м
L	L	2	2	2	мкм
K'_n, K'_p	KP	20,8	20,6	10,2	мкА/В^2
$U_{th,0}$	VTO	0,95	3,2	–3,7	В
d_{ox}	TOX	100	100	100	нм
μ_n	UO	600	600	300	см^2/Вс
U_{inv}	PHI	0,6	0,6	0,6	В
I_S	IS	125	1,3	10^{-5}	пА
R_G	RG	–	5,6	0,8	Ом
R_S	RS	0,02	0,022	0,07	Ом
R_D	RD	25	0,022	0,06	Ом
R_B	RB	370	–	–	Ом
$C'_{GS,b}$	CGSO	1,2	1100	880	пФ/м
$C'_{GD,b}$	CGDO	1,2	430	370	пФ/м
$C'_{S0,D}$	CBD	5,35	2400	2140	пФ
m_S	MJ	0,5	0,5	0,5	
U_{Diff}	PB	0,8	0,8	0,8	В
f_S	FC	0,5	0,5	0,5	
τ_T	TT	—	142	140	нс

BSD215: n-канальный маломощный полевой транзистор

IRF140: n-канальный мощный полевой транзистор

IRF9140: p-канальный мощный полевой транзистор

При более жестких требованиях к точности необходимо обратиться к макромодели, где наряду с моделью собственно МОП транзистора имеются другие компоненты для моделирования особых свойств. Примером служит статическая эквивалентная схема ДМОП транзистора, где для моделирования нелинейного стокового сопротивления используется дополнительный МОП транзистор. Аналогичное дополнение нужно и для описания динамического поведения ДМОП транзистора, однако здесь нет стандартной эквивалентной схемы.

Хотя в моделях Уровней 2 и 3 частично применяются другие уравнения, параметры остаются в основном такими же, как и в модели Уровня 1. Эти модели дополняются следующими параметрами [3.3]:

- в модели Уровня 2: UCRIT, UEXP и VMAX для задания зависимости подвижности от напряжения и NEFF для описания заряда канала;
- в модели Уровня 3: THETA, ETA и KAPPA для эмпирического моделирования статических свойств;
- в обеих моделях: DELTA для моделирования эффекта узкого канала и XQC для учета распределения заряда в канале.

Обе модели описывают модуляцию длины канала с помощью дополнительных характеристик, не используя параметр модуляции длины канала λ.

Модель полевого транзистора с управляющим p-n переходом

Модель n-канального полевого транзистора с управляющим p-n переходом приведена на рис. 3.37. Она получается из модели Уровня 1 для n-канального МОП транзистора, если удалить вывод затвора и связанные с ним элементы и переименовать подложку в затвор. Переменные и соотношения для их определения перечислены в табл. 3.6, а параметры – в табл. 3.7.

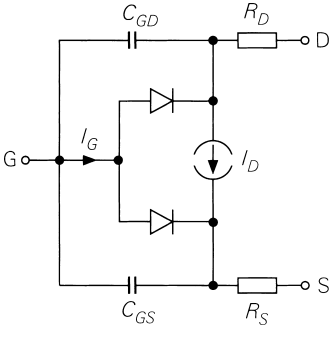


Рис. 3.37. Модель n-канального полевого транзистора с управляющим p-n переходом

Таблица 3.6. Переменные модели n-канального полевого транзистора с управляющим p-n переходом

Переменная	Наименование	Соотношения
I_D	Идеальный ток стока	(3.29)
I_G	Ток затвора	
R_S	Объемное сопротивление истока	
R_D	Объемное сопротивление стока	
C_{GS}	Емкость затвор–исток	(3.36) при $C_{BS} \to C_{GS}$
C_{GD}	Емкость затвор–сток	(3.37) при $C_{BD} \to C_{GD}$

Таблица 3.7. Параметры модели n-канального полевого транзистора с управляющим p-n переходом

Параметр	PSpice	Наименование
Статические свойства		
K	K	Удельная крутизна полевого транзистора с p-n переходом
U_{th}	VTO	Пороговое напряжение
λ	LAMBDA	Параметр модуляции длины канала ($\lambda = 1/U_A$)
I_S	IS	Обратный ток насыщения диодов
n	N	Коэффициент эмиссии диодов
R_S	RS	Объемное сопротивление истока
R_D	RD	Объемное сопротивление стока
Динамические свойства		
$C_{S0,S}$	CGS	Начальная емкость диода затвор–исток
$C_{S0,D}$	CGD	Начальная емкость диода затвор–сток
U_{Diff}	PB	Диффузионное напряжение диода
m_S	M	Емкостный коэффициент диодов
f_S	FC	Коэффициент для частотного хода емкостей

3.3.3 Модель МОП транзистора для режима малых сигналов

Модель МОП транзистора в его рабочей точке для режима малых сигналов получают путем линеаризации модели Уровня 1. На практике рабочую точку выбирают так, чтобы полевой транзистор функционировал в области насыщения. Следовательно, рассматриваемые здесь модели применимы только к такому режиму эксплуатации транзистора.

Статическая модель режима малых сигналов описывает свойства транзистора на низких частотах, поэтому ее называют также назкочастотной эквивалентной схемой МОП транзистора для режима малых сигналов. Динамическая модель режима малых сигналов, или высокочастотная эквивалентная схема для режима малых сигналов, дополнительно описывает динамические свойства транзистора и используется для расчета частотных характеристик схем.

Статическая модель МОП транзистора для режима малых сигналов в области насыщения

Параметры модели Уровня 1 МОП транзисторов для режима малых сигналов. Статическая модель Уровня 1 (рис. 3.38а) следует из модели, показанной на рис. 3.36, если удалить емкости и пренебречь токами ($I_{D,S} = I_{D,D} = 0$). При этом объемные сопротивления R_G и R_B исключают, поскольку в соответствующих цепях ток не протекает.

Линеаризуя уравнения для большого сигнала (3.16) и (3.18) в рабочей точке A, получим:

$$S = \left.\frac{\partial I_D}{\partial U_{G'S'}}\right|_A = \frac{K'_n W}{L}\left(U_{G'S',A} - U_{th}\right)\left(1 + \frac{U_{D'S',A}}{U_A}\right),$$

$$S_B = \left.\frac{\partial I_D}{\partial U_{B'S'}}\right|_A = \left.\frac{\partial I_D}{\partial U_{th}}\right|_A \frac{dU_{th}}{dU_{BS}} = \frac{\gamma}{2\sqrt{U_{inv} - U_{B'S',A}}}\frac{K'_n W}{L}\left(U_{G'S',A} - U_{th}\right)\left(1 + \frac{U_{D'S',A}}{U_A}\right),$$

$$\frac{1}{r_{DS}} = \left.\frac{\partial I_D}{\partial U_{D'S'}}\right|_A = \frac{1}{U_A}\frac{K'_n W}{2L}\left(U_{G'S',A} - U_{th}\right)^2.$$

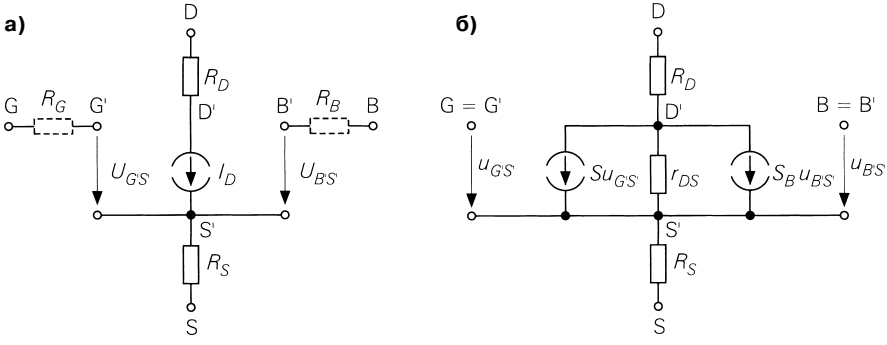


Рис. 3.38. Получение статической модели МОП транзистора для режима малых сигналов путем линеаризации статической модели Уровня 1: а – до линеаризации; б – после линеаризации

Приближения для параметров МОП транзистора в режиме малых сигналов. Параметры режима малых сигналов S, S_B и r_{DS} рассчитываются по вышеприведенным выражениям только в компьютерных программах. На практике пользуются следующими приближениями, которые находят путем обратной подстановки $I_{D,A}$, деления S_B на S, замены $K = K'_n W/L$ и принимая $U_{D'S',A} << U_A$:

$$S = \left.\frac{\partial I_D}{\partial U_{G'S'}}\right|_A = \sqrt{2KI_{D,A}\left(1 + \frac{U_{D'S',A}}{U_A}\right)} \overset{U_{D'S',A} << U_A}{\approx} \sqrt{2KI_{D,A}}, \tag{3.40}$$

$$S_B = \left.\frac{\partial I_D}{\partial U_{B'S'}}\right|_A = \frac{\gamma S}{2\sqrt{U_{inv} - U_{B'S',A}}}, \tag{3.41}$$

$$r_{DS} = \left.\frac{\partial U_{D'S'}}{\partial I_D}\right|_A = \frac{U_A + U_{D'S',A}}{I_{D,A}} \overset{U_{D'S',A} << U_A}{\approx} \frac{U_A}{I_{D,A}}. \tag{3.42}$$

Приближения для S и r_{DS} соответствуют уравнениям (3.11) и (3.12), уже введенным в разделе 3.1.4. Крутизна подложки S_B выступает в качестве дополнительного параметра режима малых сигналов. Она действует, только если напряжение между истоком и подложкой $u_{BS} \neq 0$.

Параметры МОП транзистора для малосигнального режима в подпороговой области. Во многих КМОП интегральных схемах с особо низким потреблением тока МОП транзисторы работают в подпороговой области, где ток стока I_D согласно (3.25) экспоненциально зависит от U_{GS}, откуда следует:

$$S = \frac{I_{D,A}}{n_U U_T} \quad \text{при} \quad U_{GS} < U_{th} + 2n_U U_T. \tag{3.43}$$

Уравнения (3.41) и (3.42) для S_B и r_{DS} справедливы и в подпороговой области. Ее граница соответствует $n_U \approx 2$ при $U_{GS} \approx U_{th} + 4U_T \approx U_{th} + 100$ мВ и $I_D \approx 2K\,(n_U\,U_T)^2 \approx \approx K \times 0{,}005$ В^2. Поскольку изменение крутизны равномерно, то на границах (3.40) и (3.43) дают одинаковые значения:

$$\sqrt{2KI_{D,A}} \overset{I_{D,A}=2K(n_U U_T)^2}{=} \frac{I_{D,A}}{n_U U_T}.$$

Низкочастотная эквивалентная схема МОП транзистора для режима малых сигналов. На рис. 3.38б представлена линеаризованная статическая модель транзистора для режима малых сигналов. Почти во всех случаях объемными сопротивлениями R_S и R_D пренебрегают. Эквивалентную схему транзистора для малых сигналов, показанную на рис. 3.39, получают из эквивалентной схемы, уже обсуждавшейся в разделе 3.1.4, добавляя к ней управляемый источник с крутизной подложки S_B.

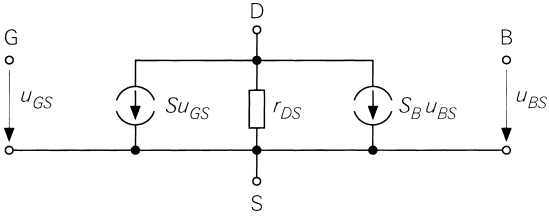


Рис. 3.39. Упрощенная статическая модель транзистора для малых сигналов

Эквивалентная схема полевых транзисторов с управляющим p-n переходом для режима малых сигналов. Схема на рис. 3.39 пригодна также для полевых транзисторов с управляющим p-n переходом, если изъять источник с крутизной подложки $S_B u_{BS}$; из (3.29) следуют параметры транзистора для режима малых сигналов:

$$S = 2\sqrt{\beta I_{D,A}\left(1+\frac{U_{D'S',A}}{U_A}\right)} \overset{U_{D'S',A} \ll U_A}{\approx} 2\sqrt{\beta I_{D,A}} = \frac{2}{|U_{th}|}\sqrt{I_{D,0} I_{D,A}},$$

$$r_{DS} = \frac{U_{D'S',A} + U_A}{I_{D,A}} \overset{U_{D'S',A} \ll U_A}{\approx} \frac{U_A}{I_{D,A}}.$$

Здесь $I_{D,0} = I_D\,(U_{GS} = 0) = \beta\,(U_{th})^2$. Учитывая зависимость $K = 2\beta$, получаем такое же уравнение, как и в случае МОП транзистора.

Динамическая модель МОП транзистора для режима малых сигналов в области насыщения

Полная модель. Динамическая модель МОП транзистора для режима малых сигналов в области насыщения (рис. 3.40) выводится из статической модели тран-

зистора для режима малых сигналов на рис. 3.38б после добавления канальной и барьерной емкостей вместе с емкостями перекрытия. С учетом сведений, представленных в разделе 3.3.2, получаем:

$$\begin{aligned} C_{GS} &= C_{GS,K} + C_{GS,\text{П}} = \frac{2}{3} C'_{ox} WL + C'_{GS,\text{П}} W, \\ C_{GD} &= C_{GD,\text{Б}} = C'_{GD,\text{Б}} W, \\ C_{GB} &= C_{GB,\text{Б}} = C'_{GB,\text{Б}} W, \\ C_{BS} &= C_{BS}(U_{B'S',A}), \\ C_{BD} &= C_{BD}(U_{B'D',A}), \end{aligned} \tag{3.44}$$

где

$$C'_{ox} = \frac{\varepsilon_0 \varepsilon_{r,ox}}{d_{ox}}. \tag{3.45}$$

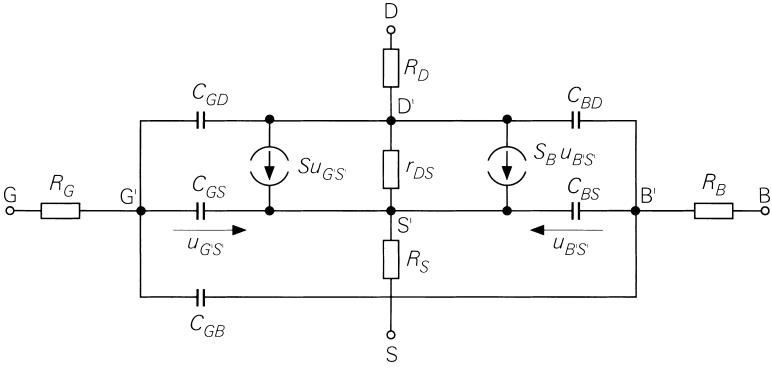


Рис. 3.40. Динамическая модель МОП транзистора для малых сигналов

Емкость затвор–исток складывается из емкости канала в области насыщения и емкости перекрытия затвор–исток; она определяется только геометрическими параметрами, а не напряжениями в рабочей точке, пока транзистор функционирует в области насыщения. Будучи просто емкостями перекрытия, емкость затвор–сток C_{GD} и емкость затвор–подложка C_{GB} также не зависят от рабочей точки, тогда как напряжения рабочей точки $U_{B'S',A}$ и $U_{B'D',A}$ влияют на барьерные емкости C_{BS} и C_{BD}.

Упрощенная модель. На практике объемные сопротивления R_S, R_D и R_B игнорируют; но пренебрегать сопротивлением затвора R_G нельзя, так как вместе с C_{GS} оно образует в цепи затвора ФВЧ, который надо учитывать при расчете динамических свойств схемы. Емкость затвор–подложка C_{GB} становится заметной в МОП транзисторах только при очень малой ширине канала W, поэтому ею можно пренебречь. При этих оговорках получаем упрощенную модель МОП транзистора для малых сигналов (рис. 3.41), предназначенную для вычисления частотных свойств схем.

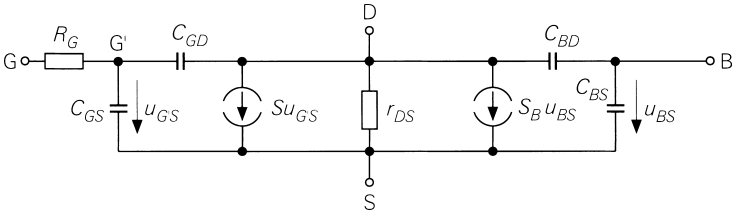


Рис. 3.41. Упрощенная динамическая модель МОП транзистора для малых сигналов

В дискретных МОП транзисторах исток и подложка обычно соединены, благодаря чему отпадают источники тока с крутизной подложки S_B и емкостью подложка–исток C_{BS}; емкость подложка–сток C_{DS} здесь находится между стоком и истоком. Таким образом, получается модель МОП транзистора для малых сигналов (рис. 3.42а), во многом аналогичная модели биполярного транзистора для малых сигналов, о чем свидетельствует сравнение с рис. 3.42б. Опираясь на это сходство, можно переносить результаты расчетов с использованием модели биполярного транзистора для малых сигналов, если заменить соответствующие переменные, совершить предельный переход $r_{BE} \to \infty$ и подставить

$$r_{CE} \doteq \frac{r_{DS}}{1 + sC_{DS}r_{DS}}.$$

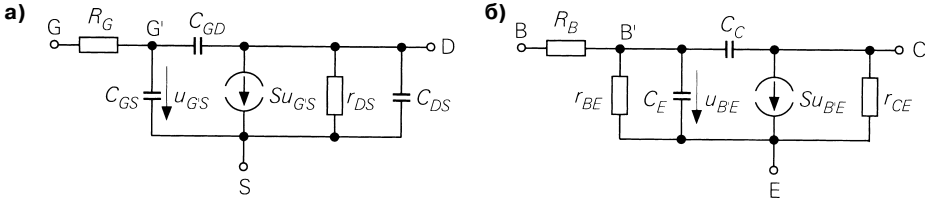


Рис. 3.42. Динамическая модель дискретного МОП транзистора для малых сигналов в сравнении с биполярным: а – одиночный МОП транзистор; б – биполярный транзистор

В схемах с общим истоком или стоком C_{DS} находится между выходом схемы и землей входного сигнала и, следовательно, служит емкостной нагрузкой (см. раздел 3.4.1), что делает возможной подстановку $r_{CE} = r_{DS}$ и $C_L = C_L + C_{DS}$. Данную модель допустимо применять и к интегральным МОП транзисторам, если исток и подложка объединены на эквивалентной схеме для малых сигналов или соединены с землей входного сигнала.

Граничные частоты при режиме малых сигналов

С помощью модели транзистора для малых сигналов рассчитываются граничная частота усиления по току f_{y21s} и частота пропускания f_T. Определив обе граничные частоты при $U_{BS} = 0$ и $U_{DS} = \text{const}$, то есть $u_{DS} = 0$, можно воспользоваться моделью транзистора для малых сигналов на рис. 3.42а, опустив также r_{DS} и C_{DS}.

Граничная частота усиления по току. Преобразование Лапласа над соотношением между током малых сигналов i_D и напряжением малых сигналов u_{GS} в схеме с общим истоком, работающей в области насыщения при постоянном $U_{DS} = U_{DS,A}$, называется *полной межэлектродной проводимостью* $\underline{y}_{21,s}(s)$. Из эквивалентной схемы для малых сигналов на рис. 3.43а следует

$$\underline{y}_{21,s}(s) = \frac{\underline{i}_D}{\underline{u}_{CS}} = \frac{L(i_D)}{L(u_{GS})} = \frac{S - sC_{GD}}{1 + s(C_{GS} + C_{GD})R_G},$$

где граничная частота усиления по току

$$\omega_{Y21s} = 2\pi f_{Y21s} \approx \frac{1}{R_G(C_{GS} + C_{GD})}. \qquad (3.46)$$

Граничная частота усиления по току не зависит от рабочей точки, пока транзистор остается в области насыщения.

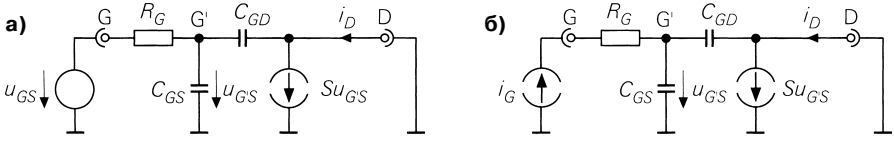


Рис. 3.43. Эквивалентные схемы в случае малых сигналов для расчета граничных частот: а – к расчету граничной частоты усиления по току; б – к расчету граничной частоты f_T

Граничная частота f_T. Граничной частотой f_T называют частоту, при которой модуль усиления по току в режиме малых сигналов убывает до единицы

$$\left.\frac{|\underline{i}_D|}{|\underline{i}_G|}\right|_{s=j\omega_T} \equiv 1,$$

когда транзистор работает в области насыщения при постоянном $U_{DS} = U_{DS,A}$.

Согласно эквивалентной схеме на рис. 3.43б имеем:

$$\frac{\underline{i}_D}{\underline{i}_G} = \frac{S - sC_{GD}}{s(C_{GS} + C_{GD})}.$$

Вместе с тем

$$\omega_T = 2\pi f_T \approx \frac{S}{C_{GS} + C_{GD}}. \qquad (3.47)$$

Граничная частота f_T пропорциональна крутизне S и растет вслед за током рабочей точки в силу того, что $S \sim \sqrt{I_{D,A}}$.

Взаимосвязь и смысл граничных частот. Сопоставление граничных частот приводит к следующему выражению:

$$f_T = f_{Y21s} S R_G \overset{SR_G<1}{<} f_{Y21s}.$$

Когда полевой транзистор в схеме с общим истоком управляется источником напряжения или источником с малым внутренним сопротивлением, говорят об *управлении по напряжению*. В этом случае верхняя граничная частота схемы определяется граничной частотой усиления по току f_{Y21s}. При управлении посредством источника тока или источника с высоким внутренним сопротивлением говорят об *управлении по току*. Тогда верхняя граничная частота схемы зависит от граничной частоты f_T. Таким образом, управление по напряжению обеспечивает, как правило, более широкую полосу пропускания по сравнению с управлением по току.

Определение емкостей при малых сигналах по граничной частоте. Наличие граничной частоты f_T, емкости обратной связи C_{rss} и выходной емкости C_{oss} в спецификации полевого транзистора позволяет рассчитать емкости эквивалентной схемы на рис. 3.42а:

$$C_{GS} \approx \frac{S}{\omega_T} - C_{rss},$$

$$C_{GD} \approx C_{rss},$$

$$C_{DS} \approx C_{oss} - C_{rss}.$$

Если известна еще и граничная частота усиления по току f_{Y21s}, можно найти сопротивление затвора:

$$R_G = \frac{f_T}{S f_{Y21s}}.$$

Сводный перечень параметров МОП транзистора для малых сигналов

Параметры модели транзистора для малых сигналов, приведенной на рис. 3.42а, для дискретного полевого транзистора определяются согласно табл. 3.8 по току стока $I_{D,A}$ в рабочей точке и данным из спецификации. Нередко требуются также Y-параметры в схеме с общим истоком; при $\omega << \omega_{Y21s}$ можно пренебречь R_G. Тогда

$$Y_s(j\omega) = \begin{bmatrix} y_{11,s}(j\omega) & y_{12,s}(j\omega) \\ y_{21,s}(j\omega) & y_{22,s}(j\omega) \end{bmatrix} = \begin{bmatrix} g_{11} + jb_{11} & g_{12} + jb_{12} \\ g_{21} + jb_{21} & g_{22} + jb_{22} \end{bmatrix} \approx$$

$$\overset{R_G \to 0}{\approx} \begin{bmatrix} j\omega(C_{GS} + C_{GD}) & -j\omega C_{GD} \\ S - j\omega C_{GD} & \dfrac{1}{r_{DS}} + j\omega(C_{DS} + C_{GD}) \end{bmatrix}.$$

Отсюда следует:

$$S \approx g_{12}, \quad r_{DS} \approx \frac{1}{g_{22}}, \quad C_{GD} \approx -\frac{b_{12}}{\omega}, \quad C_{GS} \approx \frac{b_{11} + b_{12}}{\omega}, \quad C_{DS} \approx \frac{b_{22} + b_{12}}{\omega}.$$

Обычно Y-параметры разделяются на *действительные* (g_{ij}) и *мнимые* (b_{ij}), справедливые только для заданной рабочей точки, и графически отображаются как функции частоты. Представленная здесь методика определения параметров режима малых сигналов обеспечивает достаточную точность только на сравни-

Таблица 3.8. Определение параметров дискретного полевого транзистора для малых сигналов (вспомогательные параметры указаны в скобках)

Параметр	Обозначение	Определение
(K)	Удельная крутизна	По передаточной характеристике при слабых токах (где R_S еще не сказывается): $K = \frac{2I_D}{(U_{GS} - U_{th})^2} \overset{Jfet:\, U_{GS}=0}{=} \frac{2I_{D,0}}{U_{th}^2}$, или через крутизну $K = \frac{S}{U_{GS} - U_{th}}$, или по паре значений ($I_D$, S): $K = \frac{S^2}{2I_D}$
S	Крутизна	$S = \sqrt{2KI_{D,A}} = \frac{2}{\lvert U_{th}\rvert}\sqrt{I_{D,0}I_{D,A}}$
(U_A)	Напряжение Эрли	По наклону семейства выходных характеристик (рис. 3.11) или по разумному допущению ($U_A \approx 20\ldots200$ В)
r_{DS}	Выходное сопротивление	$r_{DS} = \frac{U_A}{I_{D,A}}$
(f_T)	Граничная частота	По спецификации
(f_{Y21s})	Граничная частота усиления по току	По спецификации
R_G	Объемное сопротивление затвора	$R_G = \frac{f_T}{Sf_{Y21s}}$ или по разумному допущению ($R_G \approx 1\ldots100$ Ом)
C_{GD}	Емкость затвор–сток	По спецификации: $C_{GD} \approx C_{rss}$
C_{GS}	Емкость затвор–исток	$C_{GS} \approx \frac{S}{2\pi f_T} - C_{GD}$
C_{DS}	Емкость сток–исток	По спецификации: $C_{DS} \approx C_{oss} - C_{rss}$

тельно низких частотах ($f \le 10$ МГц). В высокочастотной области ($f \ge 100$ МГц) необходимо учитывать объемное сопротивление R_G и индуктивность выводов транзистора, поэтому простое определение параметров МОП транзистора для малых сигналов по Y-параметрам оказывается нереальным. Приближенный пересчет на другие рабочие точки возможен, если оставить емкости неизменными и заново вычислить параметры S и r_{DS}:

$$\frac{S_1}{S_2} = \sqrt{\frac{I_{D,A1}}{I_{D,A2}}}, \quad \frac{r_{DS1}}{r_{DS2}} = \frac{I_{D,A2}}{I_{D,A1}}.$$

Определение параметров дискретного полевого транзистора для малых сигналов более трудоемко, чем для биполярного. Важнейший параметр биполярного транзистора – крутизну – находят из простой зависимости $S = I_{C,A}/U_T$ без дополнительных данных. В случае полевого транзистора требуется рассчитать удельную крутизну K, которая в спецификациях обычно отсутствует. Это странно, поскольку K является величиной, специфичной для конкретного полевого транзистора. Напротив, усиления по току B или β всегда приводятся в спецификациях биполярных транзисторов именно в силу их специфичности.

Малосигнальные параметры интегральных МОП транзисторов вычисляются проще и точнее, так как обычно здесь известны параметры масштабирования и МОП технологии. Здесь достаточно использовать формулы (3.40) – (3.45). Способы определения параметров для модели малых сигналов (см. рис. 3.41) приведены в табл. 3.9.

Таблица 3.9. Определение параметров интегрального МОП транзистора для малых сигналов (вспомогательные величины даны в скобках)

Параметр	Наименование	Определение
(d_{ox}, W, L, A_s, A_D)	Геометрические параметры	Толщина оксидного слоя, ширина и длина канала, площади областей истока и стока соответственно
(C_{ox})	Емкость оксидного слоя	$C_{ox} = \frac{\varepsilon_0 \varepsilon_{r,ox} WL}{d_{ox}} \approx 3{,}45 \times 10^{-11} \frac{\Phi}{\text{м}^2} \times \frac{WL}{d_{ox}}$
(K)	Удельная крутизна	$K = K_n' \frac{W}{L} = \mu_n C_{ox}' \frac{W}{L}$; p-канальный: K_p', μ_p
S	Крутизна	$S = \sqrt{2KI_{D,A}}$
S_B	Крутизна подложки	$S_B = \frac{\gamma S}{2\sqrt{U_{inv} - U_{BS,A}}}$
r_{DS}	Выходное сопротивление	$r_{DS} = \frac{U_A}{I_{D,A}} = \frac{1}{\lambda I_{D,A}}$
R_G	Объемное	По геометрии $R_G = n_{RG} R_{sh}$ или по разумному сопротивление затвора допущению ($R_G \approx 1 \ldots 100$ Ом)
C_{GS}	Емкость затвор–исток	$C_{GS} = \frac{2}{3} C_{ox} + C'_{GS,\ddot{U}} W \approx \frac{2}{3} C_{ox}$
C_{GD}	Емкость затвор–сток	$C_{GD} = C'_{GD,b} W$
C_{BS}, C_{BD}	Емкости подложки	$C_{BS} \approx C'_S A_S$ и $C_{BD} \approx C'_S A_D$

3.3.4 Шумы

Фундаментальные вопросы описания шумов и расчета коэффициента шума изложены в разделе 2.3.4 на примере биполярных транзисторов. Аналогичный подход применим и к полевым транзисторам, если ввести соответствующие источники шумов.

Далее мы покажем, как определить коэффициент шума полевого транзистора с учетом всех источников шумов и корреляции между ними. В заключение приводится упрощенное описание, достаточное для практических целей.

Источники шумов полевого транзистора

В полевом транзисторе с рабочей точкой, заданной током $I_{D,A}$, в области насыщения действуют следующие источники шумов [3.6]:

- тепловые шумы объемного сопротивления затвора с

$$\left|\underline{u}_{RG,r}(f)\right|^2 = 4kTR_G;$$

  тепловыми шумами прочих объемных сопротивлений, как правило, можно пренебречь;
- тепловой шум и $1/f$-шум канала:

$$\left|\underline{i}_{D,r}(f)\right|^2 = \frac{8}{3}kTS + \frac{k_{(1/f)}I_{D,A}^{Y(1/f)}}{f} = \frac{8}{3}kTS\left(1+\frac{f_{g(1/f)}}{f}\right).$$

  Тепловая составляющая в $|\underline{i}_{D,r}(f)|^2$ меньше теплового шума омического сопротивления $R = 1/S$ при $|\underline{i}_{D,r}(f)|^2 = 4kT/R$, поскольку в области насыщения канал неоднороден и не находится в состоянии теплового равновесия. К тому же появляется $1/f$-шум с экспериментально определяемыми параметрами k $(1/f)$ и Y $(1/f) \approx 1\ldots2$. На низких частотах преобладает $1/f$-составляющая, а на средних и высоких – тепловая. Приравнивая эти составляющие, определим граничную частоту для $1/f$:

$$f_{g(1/f)} = \frac{3}{8}\frac{k_{(1/f)}I_{D,A}^{\left(Y_{(1/f)}-1/2\right)}}{kT\sqrt{K}} \overset{Y_{(1/f)}=1}{=} \frac{3}{8}\frac{k_{(1/f)}}{kT}\sqrt{\frac{I_{D,A}}{K}}.$$

  Она растет с ростом тока рабочей точки. У МОП транзистора выполняется приближенное соотношение k $(1/f) \sim 1/L^2$, то есть $1/f$-шум убывает с ростом длины канала. Поскольку МОП транзисторы в интегральных схемах масштабируются в соответствии с током рабочей точки ($I_{D,A} \sim K \sim W/L$), получается, что при равных токах или крутизне более крупному МОП транзистору свойственен меньший $1/f$-шум сравнительно с мелким МОП транзистором. Типичные значения находятся в интервалах $f_{g(1/f)} \approx 100$ кГц…10 МГц в случае МОП транзисторов и $f_{g(1/f)} \approx 10$ Гц…1 кГц в случае полевых транзисторов с управляющим p-n переходом;
- наведенный шум затвора:

$$\left|\underline{i}_{G,r}(f)\right|^2 = \frac{4}{3}kTS\left(\frac{f}{f_T}\right)^2.$$

Данный шумовой ток также обусловлен тепловыми шумами канала, которые попадают на затвор благодаря емкостной связи между ним и каналом. Следовательно, источники шумовых токов $i_{G,r}$ и $i_{D,r}$ не независимы, а коррелированы. Это обстоятельство необходимо учитывать при расчете коэффициента шумов.

На рис. 3.44а представлена модель МОП транзистора для малых сигналов с источниками шумов $u_{RG,r}$, $i_{G,r}$ и $i_{D,r}$.

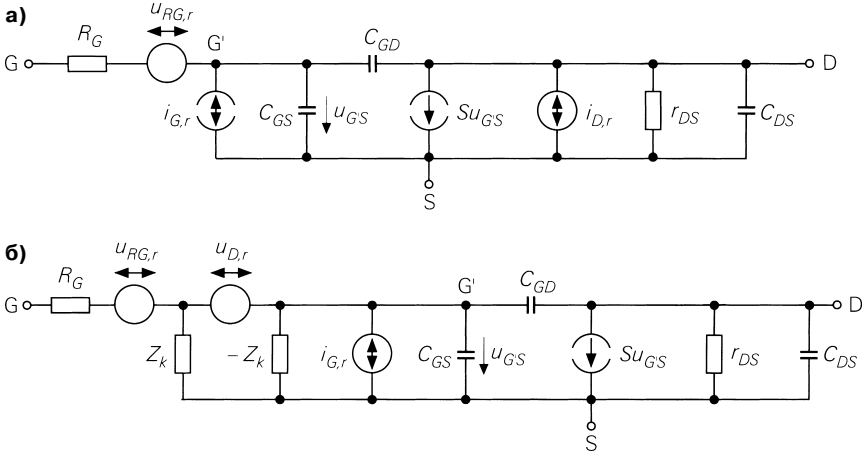


Рис. 3.44. Модель полевого транзистора для малых сигналов: а – с исходными источниками шумов; б – с эквивалентными источниками шумов

Эквивалентные источники шумов

Для упрощения вычисления шумов источник шума $i_{D,r}$ пересчитывается на вход эквивалентной схемы. Получается модель транзистора для малых сигналов (рис. 3.44б), где источник шумового тока $i_{D,r}$ заменен эквивалентным источником шума $u_{D,r}$ равным

$$\left|\underline{u}_{D,r}(f)\right|^2 = \frac{\left|\underline{i}_{D,r}(f)\right|^2}{\left|\underline{y}_{21,s}(j2\pi f)\right|^2} = \frac{8}{3}\frac{kT}{S}\left(1+\frac{f_{g(1/f)}}{f}+\left(\frac{f}{f_{Y21s}}\right)^2\right)$$

и импедансами $\underline{Z}_k$ и $-\underline{Z}_k$ для описания корреляции. Граничная частота f_{Y21s} учитывается только при пересчете тепловой составляющей тока $i_{D,r}$; в этой частотной области можно пренебречь $1/f$-составляющей:

$$\underline{Z}_k \approx -\frac{j\sqrt{2}f_T}{SF}.$$

Существуют различные оценки $\underline{Z}_k$; в [3.6] приводится $\underline{Z}_k \approx -1{,}39\, jf_T / (Sf)$. Здесь вместо 1,39 используется множитель $2^{1/2} \approx 1{,}41$, благодаря чему при возведении в квадрат получается множитель 2, а не 1,93. Корреляционный импеданс сказывается только на источнике $u_{D,r}$; параллельно включенные $\underline{Z}_k$ и $-\underline{Z}_k$ не влияют на все остальные источники и сигналы.

Влияние рабочей точки. Плотность напряжения шумов эквивалентного источника $u_{D,r}$ обратно пропорциональна крутизне и, следовательно, убывает с ростом последней; при

$$S = \sqrt{2KI_{D,A}}$$

имеем

$$\left|\underline{u}_{D,r}(f)\right|^2 \sim \frac{1}{\sqrt{I_{D,A}}}.$$

Для источника шумового тока $i_{G,r}$ справедливо

$$\left|\underline{i}_{G,r}(f)\right|^2 \sim S \sim \sqrt{I_{D,A}},$$

иначе говоря, плотность шумового тока растет с крутизной. Шум резистора затвора R_G не зависит от рабочей точки.

Пример. Для полевого транзистора при K = 0,5 мА/В², R_G = 100 Ом и f_T = 100 МГц в рабочей точке с током $I_{D,A}$ = 1 мА получим крутизну S = 1 мА/В. Тогда в области средних частот, то есть при $f_{g(1/f)} < f < f_{Y21s}$, частотно независимые плотности шумового напряжения составят

$$\left|\underline{u}_{RG,r}(f)\right| = 1{,}3\ \frac{\text{нВ}}{\sqrt{\text{Гц}}} \quad \text{и} \quad \left|\underline{u}_{D,r}(f)\right| = 3{,}3\ \frac{\text{нВ}}{\sqrt{\text{Гц}}},$$

а плотность шумового тока, пропорциональная частоте, –

$$\left|\underline{i}_{G,r}(f)\right| = 2\frac{\text{пА}}{\sqrt{\text{Гц}}} \times \frac{f}{f_T}$$

при f = 1 кГц имеем:

$$\left|\underline{i}_{G,r}(f)\right| = 0{,}02\ \frac{\text{фА}}{\sqrt{\text{Гц}}}.$$

Полевые транзисторы с управляющим p-n переходом характеризуются относительно низкой граничной частотой $1/f$-шума, составляющей $f_{g(1/f)} \approx 100$ Гц. Поэтому рассчитанное значение $|\underline{u}_{DR,r(f)}|$ остается неизменным в относительно широком спектральном интервале от $f_{g(1/f)} \approx 100$ Гц до $f_{Y21s} = f_T / (SR_G) = 1$ ГГц. Напротив, у МОП транзисторов $f_{g(1/f)} \approx 1$ МГц. Поэтому у них на частоте f = 1 кГц вследствие $1/f$-шумов достигается значение $|\underline{u}_{D,r(f)}| = 105$ нВ Гц$^{-1/2}$ – гораздо более высокое, чем у полевых транзисторов с управляющим p-n переходом.

Коэффициент шума полевого транзистора

Если полевой транзистор управляется источником сигнала с внутренним сопротивлением R_g и плотностью напряжения тепловых шумов $|\underline{u}_{r,g}(f)|^2 = 4kTR_g$, все источники шума сводятся к эквивалентному источнику шума u_r [3.6]:

$$\left|\underline{u}_r(f)\right|^2 = \left|\underline{u}_{r,g}(f)\right|^2 + \left|\underline{u}_{RG,r}(f)\right|^2 + \left(1 + \frac{\left(R_g + R_G\right)^2}{\left|\underline{Z}_k\right|^2}\right)\left|\underline{u}_{D,r}(f)\right|^2 + \left(R_g + R_G\right)^2\left|\underline{i}_{G,r}(f)\right|^2 \approx$$

$$\overset{R_g >> R_G}{\approx} \left|\underline{u}_{r,g}(f)\right|^2 + \left|\underline{u}_{RG,r}(f)\right|^2 + \left(1 + \frac{R_g^2}{\left|\underline{Z}_k\right|^2}\right)\left|\underline{u}_{D,r}(f)\right|^2 + R_g^2\left|\underline{i}_{G,r}(f)\right|^2.$$

Отсюда получим спектральный коэффициент шума:

$$F(f)=\frac{\left|\underline{u}_r(f)\right|^2}{\left|\underline{u}_{r,g}(f)\right|^2}=1+\frac{\left|\underline{u}_{RG,r}(f)\right|^2+\left(1+\frac{R_g^2}{\left|\underline{Z}_k\right|^2}\right)\left|\underline{u}_{D,r}(f)\right|^2+R_g^2\left|\underline{i}_{G,r}(f)\right|^2}{\left|\underline{u}_{r,g}(f)\right|^2}.$$

Подстановка и ограничение $f < f_{Y21s}$ дают:

$$F(f)=1+\frac{R_G}{R_g}+\frac{2}{3}\left(\frac{1}{SR_g}\left(1+\frac{f_{g(1/f)}}{f}\right)+SR_g\left(\frac{f}{f_T}\right)^2\right)+\frac{1}{3}SR_g\frac{f_{g(1/f)}f}{f_T^2}.$$

В силу того что $f_{g(1/f)} << f_T$, влияние последнего члена пренебрежимо мало.

На рис. 3.45 показана частотная зависимость двух значений коэффициента шума МОП транзистора: при R_g = 1 кОм и R_g = 1 МОм.

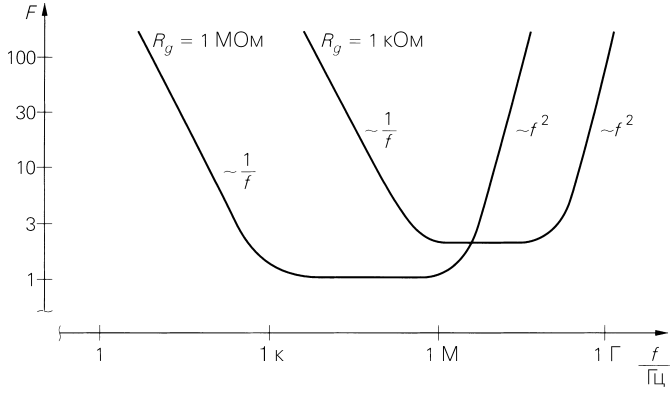


Рис. 3.45. Частотная зависимость коэффициента шума МОП транзистора при S = 1 мА/В, R_G = 100 Ом, f_T = 100 МГц и $f_{g(1/f)}$ = 1 МГц для R_g = 1 кОм и R_g = 1 МОм

Здесь выделяются три области:

- на средних частотах коэффициент шума приблизительно постоянен:

$$F\approx 1+\frac{R_G}{R_g}+\frac{2}{3}\frac{1}{SR_g}\overset{R_G<<1/S}{\approx}1+\frac{2}{3}\frac{1}{SR_g}\overset{R_g>>1/S}{\approx}1. \qquad (3.48)$$

  Если сопротивление резистора затвора R_G и сопротивление источника R_g превышают величину, обратную крутизне, то в этой области достигается оптимальный коэффициент шума F = 1;

- на низких частотах преобладает $1/f$-шум, причем коэффициент шума обратно пропорционален частоте:

$$F(f)\approx\frac{2}{3}\frac{1}{SR_g}\frac{f_{g(1/f)}}{f}.$$

Данная область граничит со среднечастотным диапазоном при

$$f_1 \overset{R_G<<1/S}{\approx} \frac{f_{g(1/f)}}{1+\frac{3}{2}SR_g} \overset{R_g<<1/S}{\approx} \frac{2}{3}\frac{f_{g(1/f)}}{SR_g}.$$

Коэффициент шума и граничная частота f_1 обратно пропорциональны сопротивлению источника R_g, поэтому $1/f$-составляющая коэффициента шума с ростом сопротивления источника убывает (см. рис. 3.45);

- на высоких частотах коэффициент шума пропорционален квадрату частоты:

$$F(f) \approx \frac{2}{3}SR_g\left(\frac{f}{f_T}\right)^2.$$

Граница со среднечастотным диапазоном расположена на частоте

$$f_2 \approx f_T\sqrt{1+\frac{3}{2}\frac{1}{SR_g}} \overset{R_g>>1/S}{\approx} \sqrt{\frac{3}{2}}\frac{f_T}{\sqrt{SR_g}} \approx \frac{f_T}{\sqrt{SR_g}}.$$

С ростом сопротивления источника сигнала коэффициент шума увеличивается, а граничная частота соответственно убывает (см. рис. 3.45).

У полевых транзисторов с управляющим p-n переходом граничная частота $1/f$-шума и $1/f$-составляющая коэффициента шума на 3…4 порядка меньше, чем у МОП транзисторов; таким образом, $1/f$-составляющая коэффициента шума практически исчезает при мегомном сопротивлении источника, поскольку граничная частота становится меньше 1 Гц.

Минимизация коэффициента шума. При определенных условиях коэффициент шума принимает минимальные значения. Если сопротивление источника R_g известно, то из

$$\frac{\partial F(f)}{\partial S} = 0$$

можно определить оптимальную крутизну и, следовательно, оптимальный ток стока в рабочей точке. При этом надо учитывать, что граничная частота f_T согласно (3.47) пропорциональна крутизне: $f_T = S / (2\pi C)$ при $C = C_{GS} + C_{GD}$; подставляя значения, найдем:

$$F(f) = 1+\frac{R_G}{R_g}+\frac{2}{3}\frac{1}{S}\left(\frac{1}{R_g}\left(1+\frac{f_{g(1/f)}}{f}\right)+4\pi^2C^2R_gf\left(f+\frac{f_{g(1/f)}}{2}\right)\right).$$

Нетрудно видеть, что $F(f)$ с ростом крутизны убывает, а значит, оптимума не существует. Иными словами, малошумящий усилитель на полевом транзисторе должен работать с максимальной крутизной или предельно большим током стока.

Для оптимального сопротивления источника R_{gopt}, пользуясь формулой

$$\frac{\partial F(f)}{\partial R_g} = 0$$

и вводя ограничение $f_{g(1/f)} < f < f_{Y21s}$, получим:

$$R_{gopt}(f) \approx \frac{f_T}{Sf}\sqrt{1+\frac{3}{2}SR_G} \overset{SR_G<<1}{\approx} \frac{f_T}{Sf} = \frac{1}{2\pi f(C_{GS}+C_{GD})}.$$

Широкополосное согласование невозможно вследствие частотной зависимости R_{gopt}. Подставляя R_{gopt} в $F(f)$, найдем оптимальный спектральный коэффициент шума $F_{opt}(f)$. Его приближенное значение таково [3.6]:

$$F_{opt}(f) \approx 1 + \frac{R_G}{R_g} + \frac{4}{3}\frac{f}{f_T} \overset{R_g >> R_G}{\approx} 1 + \frac{4}{3}\frac{f}{f_T}.$$

Упрощенное описание

Для практических целей вполне достаточно упрощенного описания. Здесь пренебрегают объемным сопротивлением затвора и корреляцией между шумом канала и наведенным шумом затвора, а также ограничивают диапазон средними частотами: $f_{g(1/f)} < f < f_{Y21s}$. Чтобы приблизительно компенсировать составляющую, связанную с корреляцией, принимается вдвое завышенная плотность шумов тока затвора. Тогда при $f_{g(1/f)} < f < f_{Y21s}$ находим:

$$\left|\underline{i}_{D,r}(f)\right|^2 \approx \frac{8}{3}kTS,$$

$$\left|\underline{i}_{G,r}(f)\right|^2 \approx \frac{8}{3}kTS\left(\frac{f}{f_T}\right)^2.$$

Отсюда при $y_{21,s}(s) \approx S$ получаются эквивалентные источники шумов:

$$\left|\underline{u}_{r,0}(f)\right|^2 = \frac{\left|\underline{i}_{D,r}(f)\right|^2}{\left|\underline{y}_{21,s}(j2\pi f)\right|^2} \approx \frac{8}{3}\frac{kT}{S},$$

$$\left|\underline{i}_{r,0}(f)\right|^2 = \left|\underline{i}_{G,r}(f)\right|^2 \approx \frac{8}{3}kTS\left(\frac{f}{f_T}\right)^2.$$

Упрощенная модель МОП транзистора для малых сигналов с эквивалентными источниками шумов представлена на рис. 3.46.

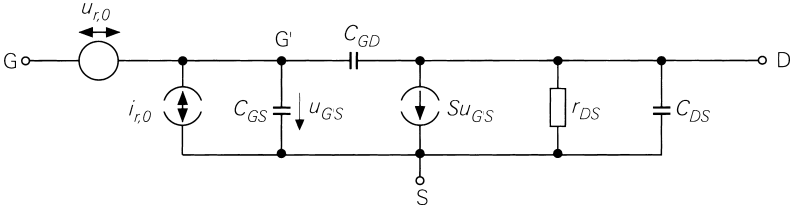


Рис. 3.46. Упрощенная модель МОП транзистора для малых сигналов с эквивалентными источниками шумов

Для коэффициента шума справедливо:

$$F(f) = 1 + \frac{\left|\underline{u}_{r,0}(f)\right|^2 + R_g^2\left|\underline{i}_{r,0}(f)\right|^2}{\left|\underline{u}_{r,g}(f)\right|^2} \approx 1 + \frac{2}{3}\left(\frac{1}{SR_g} + SR_g\left(\frac{f}{f_T}\right)^2\right).$$

За исключением отсутствующей $1/f$-составляющей, частотная зависимость получилась такой же, как и при строгом расчете (см. рис. 3.45).

Приравняв $\frac{\partial F}{\partial R_g} = 0$, находим оптимальное значение сопротивления источника сигнала R_{gopt} и оптимальный коэффициент шума F_{opt}:

$$R_{gopt}(f) \approx \frac{f_T}{Sf} = \frac{1}{2\pi f\left(C_{GS} + C_{GD}\right)},$$

$$F_{opt}(f) \approx 1 + \frac{4}{3}\frac{f}{f_T}.$$

Эти значения совпадают с соответствующими приближениями, которые получены при строгих вычислениях, так как принятая в данном случае более высокая плотность шумов тока затвора в точности заменяет составляющую, обусловленную корреляцией.

Сопоставление коэффициентов шума полевых и биполярных транзисторов

Полевой транзистор характеризуется фактически идеальным коэффициентом шума $F = 1$ при высокоомных источниках на средних частотах. При таких источниках даже значительная $1/f$-составляющая шума полевого транзистора едва заметна, поскольку здесь преобладает наведенный шум затвора, перекрывающий $1/f$-составляющую шума канала. На это ясно указывает пример, приведенный на рис. 3.45: хотя граничная частота наведенного шума затвора составляет 1 МГц, сама $1/f$-область начинается еще до 1 кГц для $R_g = 1$ МГц. В описанном случае у полевых транзисторов с управляющим p-n переходом $1/f$-шумы практически не играют роли. Благодаря указанным свойствам полевые транзисторы явно превосходят биполярные при высокоомных источниках сигнала. Именно поэтому входной каскад усилителей для высокоомных источников (например, в фотоприемниках на фотодиодах) собирают на основе полевого транзистора, отдавая предпочтение полевым транзисторам с управляющим p-n переходом из-за малого $1/f$-шума.

При низкоомном источнике коэффициент шума полевого транзистора больше, чем у биполярного, а максимальное усиление намного ниже. Согласно (3.48), низкий коэффициент шума достигается при большей крутизне и, следовательно, при большом установившемся токе. Крутизна полевого транзистора пропорциональна только квадратному корню из тока, поэтому такой способ снижения коэффициента шума неэффективен. В случае полевого транзистора значительный $1/f$-шум сполна проявляется при низкоомном источнике и приводит к существенному росту коэффициента шума на низких частотах (см. рис. 3.45).

3.4 Типовые схемы

Типовые схемы с полевым транзистором. Полевые транзисторы используются в схемах трех типов: с общим истоком, с общим стоком и с общим затвором. На-

звание схемы соответствует выводу транзистора, который служит общей точкой для входа и выхода схемы. Эта классификация показана на примере n-канального МОП транзистора с индуцированным затвором (рис. 3.47).

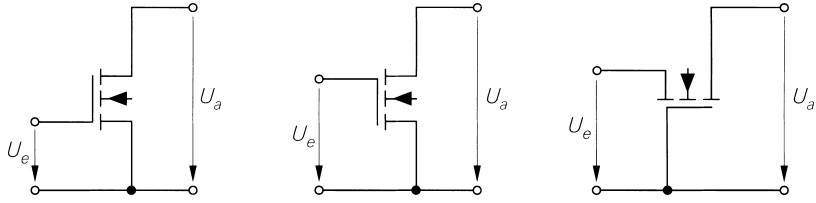


Рис. 3.47. Типовые схемы включения полевого транзистора

Во многих схемах данный принцип выполняется не столь строго, тогда пользуются более слабым критерием: название схемы соответствует выводу полевого транзистора, служащему ее входом или выходом.

Вывод подложки не сказывается на классификации схем, однако сильно влияет на их свойства. В дискретных МОП транзисторах он соединяется с выводом истока, а в интегральных схемах – с землей или с одним из источников напряжения питания (то есть с землей входного сигнала); оба варианта одинаковы в случае схемы с общим истоком, поскольку вывод истока в таком случае подключается к земле входного сигнала.

Типовые схемы с несколькими полевыми транзисторами. Существует множество схем с двумя и более полевыми транзисторами, применяемых настолько часто, что, например, дифференциальные усилители или схема токового зеркала (см. раздел 4.1) также считаются типичными.

Полярность. Во всех схемах предпочтительны n-канальные МОП транзисторы, превосходящие p-канальные по крутизне благодаря более высокой подвижности носителей заряда при равных размерах каналов. МОП транзисторы с индуцированным каналом применяются чаще, чем с встроенным, особенно в интегральных микросхемах. Что касается малосигнальных свойств, нет принципиальной разницы между МОП транзисторами с встроенным каналом и полевыми транзисторами с управляющим p-n переходом – с одной стороны, и МОП транзисторами с индуцированным каналом – с другой, хотя они отличаются установкой рабочей точки. Любую схему можно собрать также на соответствующем p-канальном МОП транзисторе, изменив полярность напряжения питания, электролитических конденсаторов и диодов.

3.4.1 Схема с общим истоком

На рис. 3.48а представлена схема с общим истоком, состоящая из МОП транзистора, резистора в цепи стока R_D, источника питающего напряжения U_b и источника сигнала U_g с внутренним сопротивлением R_g. Для дальнейших выкладок примем U_b = 5 В и R_D = 1 кОм, а для МОП транзистора K = 4 мА/В^2 и U_{th} = 1 В.

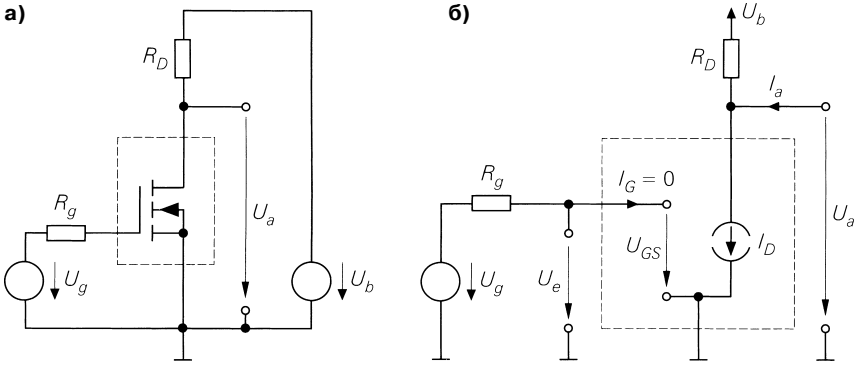


Рис. 3.48. Схема с общим истоком: а – до линеаризации; б – после линеаризации

Передаточные характеристики схемы с общим истоком

Чтобы определить передаточную характеристику (рис. 3.49), достаточно измерить выходное напряжение U_a как функцию напряжения сигнала U_g. При $U_g < U_{th} = 1$ В ток стока отсутствует и $U_a = U_b = 5$ В. При $U_g \geq U_{th}$ появляется ток стока I_D, пропорциональный U_g, и соответственно уменьшается выходное напряжение. В этих условиях при 1 В $\leq U_g \leq$ 2,4 В МОП транзистор работает в области насыщения, а при $U_g >$ 2,4 В – в линейной области. В схеме с общим истоком эффект подложки, характерный для интегральных МОП транзисторов, не проявляется, поскольку выводы подложки и истока соединены с землей, то есть всегда $U_{BS} = 0$.

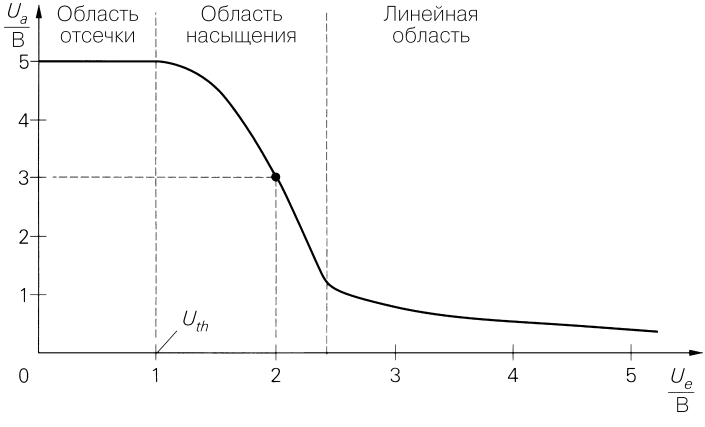


Рис. 3.49. Передаточная характеристика схемы с общим истоком

Режим транзистора в области насыщения. Эквивалентная схема приведена на рис. 3.48б, и в пренебрежении эффектом Эрли справедлива формула

$$I_D = \frac{K}{2}\left(U_{GS} - U_{th}\right)^2.$$

При $U_g = U_e = U_{GS}$ для выходного напряжения получим:

$$U_a = U_{DS} \overset{Ia=0}{=} U_b - I_D R_D = U_b - \frac{R_D K}{2}\left(U_e - U_{th}\right)^2. \qquad (3.49)$$

Внутреннее сопротивление источника R_g влияет только на динамические свойства и не сказывается на характеристике МОП транзистора в силу того, что $I_G = 0$. У полевых транзисторов с управляющим p-n переходом возникают токи утечки затвора, измеряемые пико- и наноамперами, которые вызывают заметное падение напряжения при очень высоких внутренних сопротивлениях источника сигнала. Поэтому в случае источников сигнала с $R_g > 10$ МОм отдают предпочтение МОП транзисторам.

Рабочая точка выбирается примерно посредине нисходящей ветви передаточной характеристики, чем обеспечивается максимальная управляемость схемы. Для рабочей точки, взятой на рис. 3.49 в качестве примера, при $U_b = 5$ В, $R_D = 1$ кОм, $K = 4$ мА/В^2 и $U_{th} = 1$ В получим:

$$U_a = 3\,\text{В} \Rightarrow I_D = \frac{U_b - U_a}{R_D} = 2\,\text{мА} \Rightarrow U_e = U_{GS} = U_{th} + \sqrt{\frac{2I_D}{K}} = 2\,\text{В}.$$

Граница линейной области. При $U_a = U_{a,ab} = U_{DS,ab}$ МОП транзистор достигает границы линейной области. При $U_{DS,ab} = U_{GS} - U_{th}$ и $U_e = U_{GS}$ получаем условие $U_a = U_e - U_{th}$, и подстановка в (3.49) дает

$$U_{a,ab} = \frac{1}{R_D K}\left(\sqrt{1 + 2U_b R_D K} - 1\right) \overset{2U_b R_b K >> 1}{\approx} \sqrt{\frac{2U_b}{R_D K}} - \frac{1}{R_D K}$$

и $U_{e,ab} = U_{a,ab} + U_{th}$. Для численного примера находим $U_{a,ab}$ =1,35 В и $U_{e,ab}$ = 2,35 В.

При заданном напряжении питания необходимо увеличивать произведение $R_D K$, если нужно уменьшить $U_{a,ab}$, тем самым улучшив управляемость. Однако на практике управляемость всегда хуже, чем у схемы с общим эмиттером биполярного транзистора, так как он управляется почти независимо от внешней цепи вплоть до $U_{CE,sat} \approx 0{,}1$ В.

Режим схемы с общим истоком для малых сигналов

Режим работы при управлении схемой в окрестностях рабочей точки A называется режимом малых сигналов. Рабочая точка определяется своими параметрами $U_{e,A} = U_{GS,A}$, $U_{a,A} = U_{DS,A}$ и $I_{D,A}$ и должна находиться в области насыщения, чтобы обеспечить заметное усиление. В качестве примера возьмем заданную выше рабочую точку с $U_{GS,a} = 2$ В, $U_{DS,a} = 3$ В и $I_{D,A} = 2$ мА.

На рис. 3.50 показана эквивалентная схема усилителя с общим истоком для малых сигналов. Она основана на эквивалентной схеме полевого транзистора для малых сигналов (см. рис. 3.16 и 3.39) и переходе к переменным в режиме малых сигналов. В силу того что $U_{BS} = u_{BS} = 0$, здесь отпадает источник с крутизной подложки S_B (см. рис. 3.39).

В отсутствие нагрузочного резистора R_L для схемы с общим истоком из рис. 3.50 следует:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a = 0} = -S(R_D \parallel r_{DS}) \overset{r_{DS} >> R_D}{\approx} -SR_D, \qquad (3.50)$$

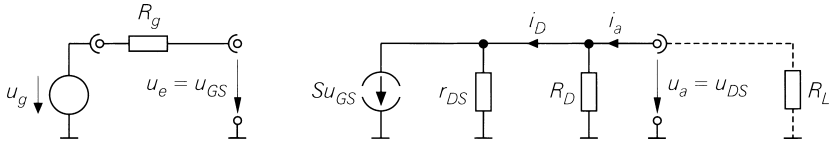


Рис. 3.50. Эквивалентная схема усилителя режима с общим истоком для малых сигналов

$$r_e = \frac{u_e}{i_e} = \infty, \tag{3.51}$$

$$r_a = \frac{u_a}{i_a} = R_D \parallel r_{DS} \overset{r_{DS} >> R_D}{\approx} R_D. \tag{3.52}$$

При $K = 4$ мА/В^2 и $U_A = 50$ В находим $S = \sqrt{2KI_{D,A}} = 4$ мА/В, $r_{DS} = U_A/I_{D,A} = 25$ кОм, $A = -3{,}85$ и $r_a = 960$ Ом. Для сравнения: схема с общим эмиттером, описанная в разделе 2.4.1, достигает усиления $A = -75$ при идентичной рабочей точке, то есть при $I_{C,A} = I_{D,A} = 2$ мА и $R_C = R_D = 1$ кОм. Причина меньшего усиления МОП транзистора кроется в меньшей крутизне при том же токе: $S = 4$ мА/В у МОП транзистора против $S = 77$ мА/В у биполярного прибора.

Параметры A, r_e и r_a полностью описывают схему с общим истоком. Соответствующая эквивалентная схема представлена на рис. 3.51. Резистором нагрузки R_L может служить омическое сопротивление или эквивалентный элемент, который является входным сопротивлением цепи, подключенной к выходу схемы. При этом важно не допускать смещения рабочей точки из-за наличия R_L, то есть ток не должен протекать через нагрузку или, по крайней мере, он должен быть пренебрежимо мал.

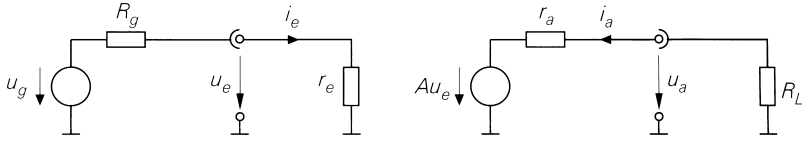


Рис. 3.51. Эквивалентная схема усилителя с эквивалентными параметрами A, r_e и r_a

Рис. 3.51 позволяет рассчитывать усиление для малых сигналов, которое равно произведению коэффициента усиления схемы A и коэффициента деления напряжения на выходе схемы:

$$A_B = \frac{u_a}{u_g} = \frac{r_e}{r_e + R_g} A \frac{R_L}{R_L + r_a} \overset{r_e \to \infty}{=} A \frac{R_L}{R_L + r_a}. \tag{3.53}$$

Максимальное усиление. Из (3.50) следует, что при $R_D \to \infty$ получаем максимальное усиление:

$$\mu = \lim_{R_D \to \infty} |A| = Sr_{DS} \approx \sqrt{\frac{2K}{I_{D,A}} U_A} = \frac{2U_A}{U_{GS} - U_{th}}.$$

Этот предельный случай с трудом реализуется с резистором в цепи стока R_D, поскольку из $R_D \to \infty$ неизбежно вытекает $R_D >> r_{DS}$ и падение напряжения на R_D в силу $I_{D,A}R_D >> I_{D,A}r_{DS} = U_A$ оказывается гораздо выше, чем $U_A \approx 50$ В, каковым должно быть напряжение Эрли. Чтобы достигнуть указанного предела, вместо R_D используют стабилизированный источник тока с $I_K = I_{D,A}$.

Максимальное усиление зависит от рабочей точки, убывая с ростом тока или напряжения $U_{GS} - U_{th}$. Если нужно добиться максимального усиления, следует применять МОП транзистор с как можно более высокой удельной крутизной K при предельно слабом токе $I_{D,A}$. Максимальное усиление $\mu_{\max}$ достигается в подпороговой области, то есть при $U_{GS} - U_{th} < 100$ мВ. Здесь переходная характеристика экспоненциальна (см. (3.25)), так что $\mu_{\max} \approx U_A / (2U_T) \approx 400\ldots2000$. На практике МОП транзисторы часто эксплуатируются вблизи точки температурной компенсации $U_{GS,TK} \approx U_{th} + 1$ В (см. раздел 3.1.7), и тогда $\mu \approx 40\ldots200$.

Нелинейность. В разделе 3.1.4 коэффициент нелинейных искажений k тока стока для малого синусоидального сигнала рассчитывался через $\hat{u}_e = \hat{u}_{GS}$ – см. (3.13); в схеме с общим истоком он равен клирфактору выходного напряжения u_a. Имеет место $\hat{u}_e < 4k\,(U_{GS,A} - U_{th})$, то есть для $k < 1\%$ должно быть $\hat{u}_e < (U_{GS,A} - U_{th}) / 25$. Тогда для численного примера при $U_{GS,A} - U_{th} = 1$ В находим $\hat{u}_e < 40$ мВ. Благодаря тому что $\hat{u}_a = |A|\hat{u}_e$, соответствующая выходная амплитуда зависит от усиления A. Отсюда $\hat{u}_a < 4k\,|A|\,(U_{GS,A} - U_{th}) = k \times 15{,}4$ В в численном примере при $A = -3{,}85$. Для сравнения: в схеме с общим эмиттером (см. раздел 2.4.1) имеет место $\hat{u}_a < k \times 7{,}5$ В, и, следовательно, схема с общим истоком обеспечивает тот же коэффициент нелинейных искажений при большей выходной амплитуде.

Схема с общим истоком особенно удобна для полосовых усилителей, в частности усилителей промежуточной частоты приемо-передающей радиоаппаратуры. В таких устройствах квадратичные искажения несущественны, поскольку возникающие здесь суммарные и разностные частоты оказываются вне полосы пропускания тракта: f_1, f_2 в пределах полосы $\Rightarrow f_1 - f_2$, $f_1 + f_2$ вне области пропускания. В полосе пропускания могут оказаться составляющие $2f_1 - f_2$ и $2f_2 - f_1$, которые порождаются кубическими искажениями. Однако благодаря почти квадратичной характеристике полевого транзистора связанные с ним кубические искажения весьма слабы, поэтому современные выходные каскады передатчиков предпочитают строить на высокочастотных МОП и полевых транзисторах на арсениде галлия с барьером Шоттки в схемах с общим истоком без обратной связи. Обратная связь снижает коэффициент нелинейных искажений полевого транзистора за счет ослабления сравнительно сильных квадратичных искажений, но кубические искажения при ней заметно увеличиваются.

Температурная зависимость. Из (3.49) и (3.14) следует:

$$\left.\frac{dU_a}{dT}\right|_A = -R_D\left.\frac{dI_D}{dT}\right|_A = -I_{D,A}R_D\left(\frac{1}{K}\frac{dK}{dT} - \frac{2}{U_{GS,A} - U_{th}}\frac{dU_{th}}{dT}\right) \approx I_{D,A}R_D \times 10^{-3}K^{-1}\left(5 - \frac{4\ldots7\text{ В}}{U_{GS,A} - U_{th}}\right).$$

Для численного примера получаем $(dU_a/dT)|_A \approx -4\ldots+2$ мВ/К. Температурный дрейф невелик, так как МОП транзистор работает вблизи точки температурной компенсации (см. раздел 3.1.7).

Сравнение температурного дрейфа схем с общим истоком и общим эмиттером имеет смысл только применительно к величине усиления. Для схемы с общим истоком имеем $(dU_a/dT)|_A \approx -1\ldots+0{,}5$ мВ/К $\times\ |A|$, а для схемы с общим эмиттером

$(dU_a/dT)|_A \approx -1{,}7$ мВ/К $\times |A|$. Таким образом, схема с общим истоком характеризуется меньшим дрейфом при равном усилении, особенно когда рабочая точка близка к точке температурной компенсации.

Схема с общим истоком и отрицательной обратной связью по току

Нелинейность и температурную зависимость схемы с общим истоком снижают с помощью отрицательной обратной связи по току, включая в цепь истока резистор R_S (рис. 3.52а). В этом случае передаточная характеристика и параметры усилителя малых сигналов зависят от подключения вывода подложки. У дискретных МОП транзисторов он соединен с истоком, а в интегральных схемах – с выводом наибольшего по модулю отрицательного напряжения питания, в данном случае – с землей; поэтому в схеме на рис. 3.52а имеется переключатель для вывода подложки.

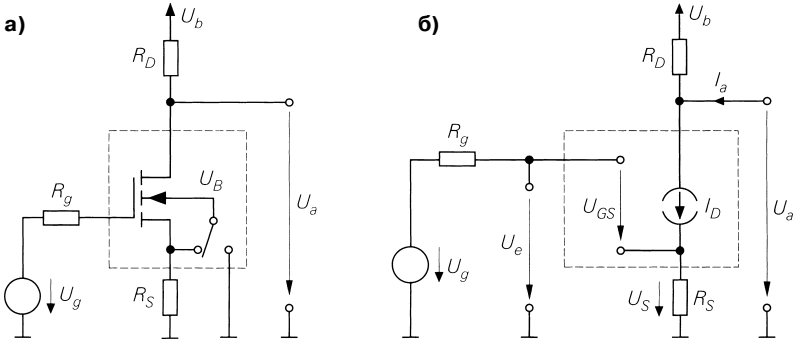


Рис. 3.52. Схема с общим истоком и отрицательной обратной связью по току: а – принципиальная схема; б – эквивалентная схема

На рис. 3.53 представлены передаточные характеристики для дискретного ($U_{BS} = 0$) и интегрального ($U_B = 0$) МОП транзисторов при $R_D = 1$ кОм и $R_S = 200$ Ом. Границы между областью насыщения и линейной областью там указаны для дискретного прибора.

Режим работы в области насыщения. Эквивалентная схема показана на рис. 3.52б. При $I_a = 0$ в области насыщения имеем:

$$U_a = U_b - I_D R_D = U_b - \frac{R_D K}{2}\left(U_{GS} - U_{th}\right)^2, \tag{3.54}$$

$$U_e = U_{GS} + U_S = U_{GS} + I_D R_S. \tag{3.55}$$

Для дискретного МОП транзистора в рабочей точке, указанной в качестве примера на рис. 3.53, при $U_b = 5$ В, $K = 4$ мА/В^2, $R_D = 1$ кОм и $R_s = 200$ Ом получим:

$$U_a = 3{,}5 \text{ В} \Rightarrow I_D = \frac{U_b - U_a}{R_D} = 1{,}5 \text{ мА} \Rightarrow U_S = I_D R_S = 0{,}3 \text{ В}$$

$$\Rightarrow U_{GS} = U_{th} + \sqrt{\frac{2I_D}{K}} = 1{,}866 \text{ В} \Rightarrow U_e = U_{GS} + U_S = 2{,}166 \text{ В}.$$

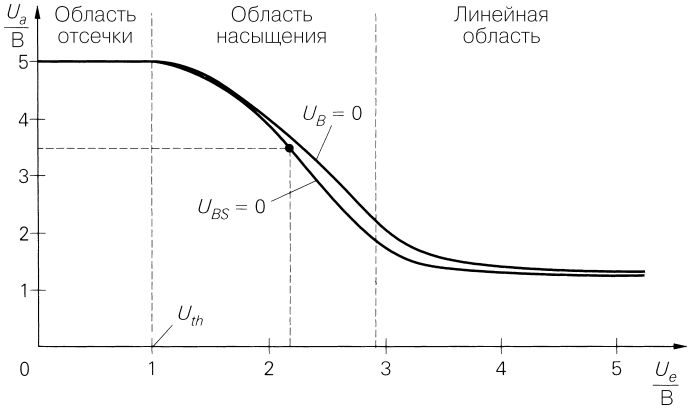


Рис. 3.53. Передаточная характеристика схемы с общим истоком и отрицательной обратной связью по току

В случае интегрального МОП транзистора необходимо учитывать зависимость порогового напряжения от U_{BS} согласно (3.18). Для МОП транзистора принимается $U_{th,0} = 1$ В, $\gamma = 0{,}5$ В$^{1/2}$ и $U_{inv} = 0{,}6$ В; тогда:

$$U_{BS} = -U_S = -0{,}3 \text{ В} \Rightarrow U_{th} = U_{th,0} + \gamma\left(\sqrt{U_{inv} - U_{BS}} - \sqrt{U_{inv}}\right) \approx 1{,}087 \text{ В}$$

$$\Rightarrow U_{GS} = U_{th} + \sqrt{\frac{2I_D}{K}} = 1{,}953 \text{ В} \Rightarrow U_e = U_{GS} + U_S = 2{,}253 \text{ В}.$$

Свойства усилителя для малых сигналов. Свойства рассчитываются с помощью эквивалентной схемы для малых сигналов, представленной на рис. 3.54.

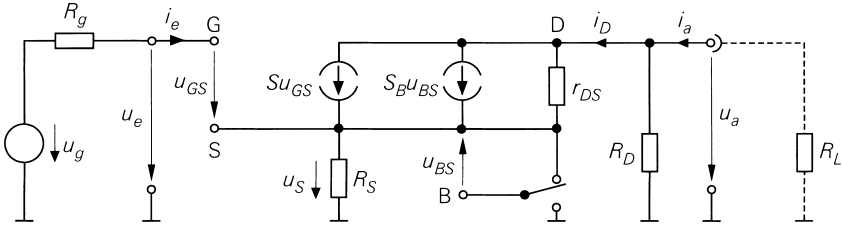


Рис. 3.54. Эквивалентная схема усилителя с общим истоком и отрицательной обратной связью по току для малых сигналов

Пользуясь узловым уравнением

$$Su_{GS} + S_B u_{BS} + \frac{u_{DS}}{r_{DS}} + \frac{u_a}{R_D} = 0,$$

при $u_{GS} = u_e - u_S$ и $u_{DS} = u_a - u_S$ оценим усиление:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = -\frac{SR_D}{1 + \frac{R_D}{r_{DS}} + \left(S + S_B + \frac{1}{r_{DS}}\right)R_S} \approx$$

$$\overset{r_{DS} >> R_D, 1/S}{\approx} -\frac{SR_D}{1 + (S + S_B)R_S} \overset{u_{BS}=0}{=} -\frac{SR_D}{1 + SR_S} \overset{SR_S >> 1}{\approx} -\frac{R_D}{R_S}.$$

В случае дискретного МОП транзистора, где нет эффекта подложки ($u_{BS} = 0$), и при наличии сильной обратной связи ($SR_S >> 1$) усиление зависит только от R_D и R_S. Впрочем, из-за малого максимального усиления МОП транзистора сильная обратная связь вообще недостижима, иначе усиление оказывается слишком незначительным. Таким образом, условие $SR_S >> 1$ практически никогда не выполняется. При наличии нагрузочного резистора R_L для расчета коэффициента усиления A_B вместо R_D включается цепочка из параллельных R_D и R_L (см. рис. 3.54). В рабочей точке для дискретного МОП транзистора, выбранной в качестве образца, при S = 3,46 мА/В, r_{DS} = 33 кОм, R_D = 1 кОм и R_S = 200 Ом получим точную величину A = –2,002. Оба первых приближения дают A = –2,045, а третье неприменимо из-за $SR_S \sim 1$. Для интегрального МОП транзистора возьмем γ = 0,5 $В^{1/2}$ и U_{inv} = 0,6 В; из (3.41) следует S_B = 0,91 мА/В, поэтому строгая оценка A = –1,812, а первое приближение A = –1,846.

Для входного сопротивления имеем $r_e = \infty$, а для выходного

$$r_a = R_D \parallel r_{DS}\left(1 + \left(S + S_B + \frac{1}{r_{DS}}\right)R_S\right) \overset{r_{DS} >> R_D}{\approx} R_D.$$

При $r_{DS} >> R_D$, $1/S$ и без нагрузочного резистора R_L для схемы с общим истоком и отрицательной обратной связью по току получим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx -\frac{SR_D}{1 + (S + S_B)R_S} \overset{u_{BS}=0}{=} -\frac{SR_D}{1 + SR_S}, \tag{3.56}$$

$$r_e = \infty, \tag{3.57}$$

$$r_a = \frac{u_a}{i_a} \approx R_D. \tag{3.58}$$

Сравнение со схемой с общим истоком без отрицательной обратной связи по току. Сравнение (3.56) и (3.50) показывает, что отрицательная обратная связь снижает усиление в $1 + (S + S_B)R_S$ (приблизительно в $1 + SR_S$) раз, то есть в число раз, равное коэффициенту отрицательной обратной связи.

Влияние отрицательной обратной связи по току удобно описывать с помощью приведенной крутизны:

$$S_{red} = \frac{S}{1 + (S + S_B)R_S} \overset{u_{BS}=0}{=} \frac{S}{1 + SR_S}. \tag{3.59}$$

Благодаря резистору в цепи истока R_S эффективная крутизна становится равной S_{red}: для схемы с общим истоком и без обратной связи выполняется $A \approx -SR_D$, а для той же схемы с обратной связью по току имеет место $A \approx -S_{red}R_D$.

Нелинейность. Обратная связь по току уменьшает нелинейность передаточной характеристики. Коэффициент нелинейных искажений схемы приближенно определяется путем разложения характеристики в ряд в рабочей точке. Из (3.55) следует:

$$U_e = U_{GS} + I_D R_S = U_{th} + \sqrt{\frac{2I_D}{K}} + I_D R_S.$$

Подставляя параметры рабочей точки, переходя к переменным режима малых сигналов и разлагая характеристику в ряд, при (3.18) и $U_{BS} = -U_S = -I_D R_S$ получаем:

$$u_e = \gamma\sqrt{U_{inv} + I_{D,A}R_S}\left(\sqrt{1+\frac{R_S i_D}{U_{inv}+I_{D,A}R_S}}-1\right)+\sqrt{\frac{2I_{D,A}}{K}}\left(\sqrt{1+\frac{i_D}{I_{D,A}}}-1\right)+R_S i_D =$$

$$= \frac{1}{S}\left(\left(1+\left(S+S_B\right)R_S\right)i_D + \frac{1}{4}\left(\frac{S_B R_S^2}{U_{inv}+I_{D,A}R_S}+\frac{1}{I_{D,A}}\right)i_D^2+\cdots\right),$$

откуда, обращая ряд, находим:

$$i_D = \frac{S}{1+\left(S+S_B\right)R_S}\left(u_e + \frac{u_e^2}{4}\,\frac{\dfrac{S}{I_{D,A}}+\dfrac{SS_B R_S^2}{U_{inv}+I_{D,A}R_S}}{\left(1+\left(S+S_B\right)R_S\right)^2}+\cdots\right).$$

Коэффициент нелинейных искажений k при входном сигнале $u_e = \hat{u}\cos\omega t$ приближенно оценивается отношением амплитуды второй гармоники сигнала частотой 2ω к амплитуде основного колебания ω для случая малых сигналов, то есть в пренебрежении более высокими степенями:

$$k \approx \frac{u_{a,2\omega}}{u_{a,\omega}} \approx \frac{i_{D,2\omega}}{i_{D,\omega}} \approx \frac{\hat{u}_e}{8}\,\frac{\dfrac{S}{I_{D,A}}+\dfrac{SS_B R_S^2}{U_{inv}+I_{D,A}R_S}}{\left(1+\left(S+S_B\right)R_S\right)^2} \overset{u_{BS}=0}{=} \frac{\hat{u}_e}{4\left(U_{GS,A}-U_{th}\right)\left(1+SR_S\right)^2}. \qquad (3.60)$$

При последнем приближении используется $S/I_{D,A} = 2 / (U_{GS,A} - U_{th})$. В численном примере имеет место $\hat{u}_e < k \times 11{,}5$ В и $\hat{u}_a < k \times 23$ В при $A \approx -2$.

Как показывает сравнение с (3.13), благодаря отрицательной обратной связи допустимая входная амплитуда сигнала $\hat{u}_e$ возрастает в число раз, равное квадрату коэффициента обратной связи $(1 + SR_S)^2$. Поскольку одновременно усиление снижается в число раз, равное тому же коэффициенту в первой степени, допустимая выходная амплитуда увеличивается в $(1 + SR_S)$ раз при неизменном коэффициенте нелинейных искажений. При равных выходных амплитудах клирфактор уменьшается в $(1 + SR_S)$ раз.

Сравнение со схемой с общим эмиттером и обратной связью по току (см. раздел 2.4.1) показывает, что при равных усилении ($A \approx -2$) и токе рабочей точки

($I_{D,A} = I_{C,A} = 1{,}5$ мА) схема с общим истоком и обратной связью по току характеризуется более высоким клирфактором $k \approx \hat{u}_a$ / (23 В) против $k \approx \hat{u}_a$ / (179 В) у схемы с общим эмиттером. Причина заключается в меньшем максимальном усилении МОП транзистора, в силу чего при равном усилении схем он дает меньший коэффициент обратной связи и, как следствие, повышенный клирфактор. При очень слабых токах в рабочей точке максимальное усиление МОП транзистора возрастает, а коэффициент нелинейных искажений соответственно убывает. В этой ситуации усиление достигает тех же значений, что и у схемы с общим эмиттером.

Особое место занимают кубические искажения. Они очень малы у схемы с общим истоком без отрицательной обратной связи благодаря почти квадратичной характеристике МОП транзистора и увеличиваются с усилением этой связи, тогда как доминирующие квадратичные искажения, а с ними и клирфактор k убывают. Зависимость клирфактора k и кубического клирфактора k_3 от сопротивления резистора обратной связи R_S при постоянной выходной амплитуде представлена на рис. 3.55. Она построена по данным моделирования с помощью программы PSpice.

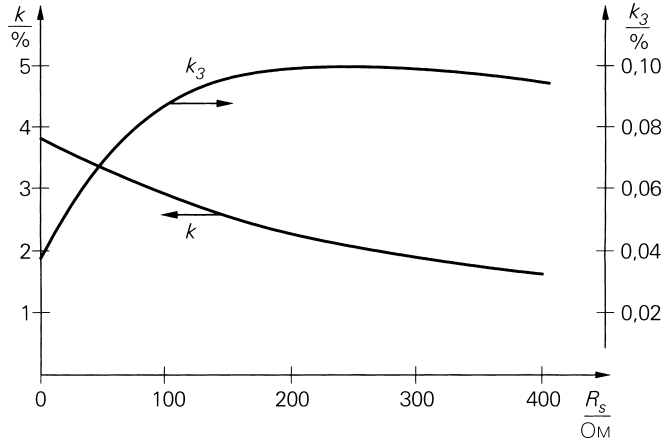


Рис. 3.55. Зависимость коэффициента нелинейных искажений k и k_3 от резистора обратной связи R_S при постоянной амплитуде на выходе схемы рис. 3.52а

Температурная зависимость. Отрицательная обратная связь уменьшает температурный дрейф выходного напряжения в число раз, равное коэффициенту обратной связи относительно схемы с общим истоком без обратной связи:

$$\left.\frac{dU_a}{dT}\right|_A \approx \frac{I_{D,A}R_D}{1+(S+S_B)R_S}10^{-3}\ \text{К}^{-1}\left(5-\frac{4\ldots7\ \text{В}}{U_{GS,A}-U_{th}}\right).$$

В численном примере получим $(dU_a/dT) \mid A \approx (-3\ldots+0{,}4)$ мВ/К.

Схема с общим истоком и обратной связью по напряжению

В схеме с общим истоком и отрицательной обратной связью по напряжению (рис. 3.56а) часть выходного напряжения подается на затвор полевого транзистора

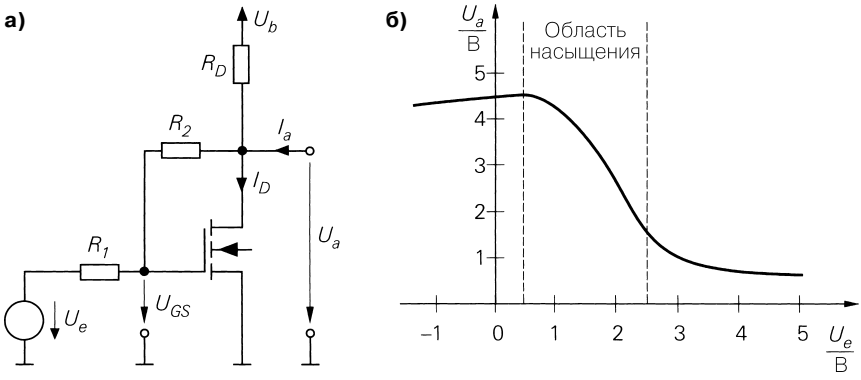


Рис. 3.56. Схема с общим истоком и обратной связью по напряжению: а – принципиальная схема; б – характеристика

через делитель из резисторов R_1 и R_2. Соответствующая характеристика для U_b = 5 В, R_D = R_1 = 1 кОм, R_2 = 6,3 кОм и K = 4 мА/В^2 приведена на рис. 3.56б.

Режим работы в области насыщения. Из узловых уравнений

$$\frac{U_b - U_a}{R_D} + I_a = I_D + \frac{U_a - U_{GS}}{R_2},$$

$$\frac{U_{GS} - U_e}{R_1} = \frac{U_a - U_{GS}}{R_2}$$

в отсутствие нагрузки, то есть при I_a = 0, следует:

$$U_a = \frac{U_b R_2 - I_D R_D R_2 + U_{GS} R_D}{R_2 + R_D} \overset{R_2 \gg R_D}{\approx} U_b - I_D R_D, \tag{3.61}$$

$$U_e = \frac{U_{GS}(R_1 + R_2) - U_a R_1}{R_2}. \tag{3.62}$$

При расчете рабочей точки исходят из (3.61). Если вместо I_D подставить уравнение для области насыщения, получим уравнение, квадратное относительно U_{GS}. Решая его, определяем напряжение в рабочей точке $U_{GS,A}$ при выходном напряжении $U_{a,A}$. Можно также воспользоваться приближением, в котором пренебрегают током через резистор обратной связи R_2; задавая $U_{a,A}$ = 2,5 В, находим:

$$U_{a,A} = 2{,}5\ \text{В} \Rightarrow I_{D,A} \approx \frac{U_b - U_{a,A}}{R_D} \approx 2{,}5\ \text{мА} \tag{3.63}$$

$$\Rightarrow U_{GS,A} = U_{th} + \sqrt{\frac{2I_{D,A}}{K}} \approx 2{,}12\ \text{В} \Rightarrow U_{e,A} \overset{(3.62)}{\approx} 2{,}06\ \text{В}.$$

Режим малых сигналов. Свойства усилителя при малых сигналах рассчитываются на основе эквивалентной схемы усилителя, представленной на рис. 3.57. Используя узловые уравнения

$$\frac{u_e - u_{GS}}{R_1} + \frac{u_a - u_{GS}}{R_2} = 0,$$

$$Su_{GS} + \frac{u_a - u_{GS}}{R_2} + \frac{u_a}{r_{DS}} + \frac{u_a}{R_D} = i_a$$

при $R'_D = R_D \| r_{DS}$ получаем:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = \frac{-SR_2 + 1}{1 + SR_1 + \dfrac{R_1 + R_2}{R'_D}} \overset{\substack{r_{DS} >> R_D \\ R_1, R_2 >> 1/S}}{\approx} -\frac{R_2}{R_1 + \dfrac{R_1 + R_2}{SR_D}}.$$

Если усиление без обратной связи намного больше коэффициента обратной связи, то есть $SR_D >> 1 + R_2/R_1$, имеет место $A \approx -R_2/R_1$; однако это условие выполняется крайне редко из-за малого максимального усиления полевых транзисторов. Когда схема нагружена резистором R_L, можно рассчитать соответствующее рабочее усиление $A_в$, включив параллельную цепочку из R_D и R_L вместо R_D (рис. 3.57). В рабочей точке, выбранной для примера, при S = 4,47 мА/В, r_{DS} = 20 кОм, R_D = = R_1 = 1 кОм и R_2 = 6,3 кОм получим строгое значение A = –2,067; приближение дает A = –2,39.

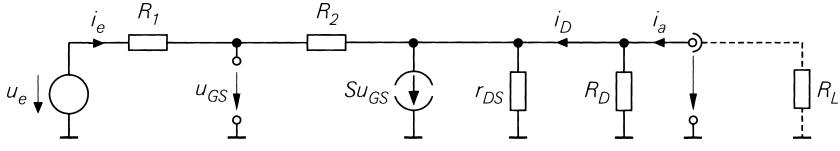


Рис. 3.57. Эквивалентная схема усилителя с общим истоком и обратной связью по напряжению для малых сигналов

Для входного сопротивления холостого хода при $R'_D = R_D \| r_{DS}$ имеет место:

$$r_{e,L} = \left.\frac{u_e}{i_e}\right|_{i_a=0} = R_1 + \frac{R_2 + R'_D}{1 + SR'_D} \overset{r_{DS} >> R_D >> 1/S}{\approx} R_1 + \frac{1}{S}\left(1 + \frac{R_2}{R_D}\right).$$

Приведенное выражение справедливо при i_a = 0, то есть при $R_L \to \infty$. Входное сопротивление для других значений R_L рассчитывается путем замены R_D цепочкой из параллельных резисторов R_D и R_L. В рабочей точке, выбранной для примера, точное значение составит $r_{e,L}$ = 2,38 кОм, а приближенное – $r_{e,L}$ = 2,63 кОм.

Для выходного сопротивления в схеме с короткозамкнутым входом при R'_D = = $R_D \| r_{DS}$ наблюдается:

$$r_{a,K} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = R'_D \,\|\, \frac{R_1 + R_2}{1 + SR_1} \overset{\substack{r_{DS} >> R_D \\ R_1 >> 1/S}}{\approx} R_D \,\|\, \frac{1}{S}\left(1 + \frac{R_2}{R_1}\right).$$

Отсюда можно вывести выходное сопротивление холостого хода при $R_1 \to \infty$:

$$r_{a,L} = \left.\frac{u_a}{i_a}\right|_{i_e=0} = R'_D \,\|\, \frac{1}{S} \overset{r_{DS} >> R_D >> 1/S}{\approx} \frac{1}{S}.$$

В рабочей точке, выбранной для примера, точные значения составят $r_{a,K}$ = 556 Ом и $r_{a,L}$ = 181 Ом, а приближенные – $r_{a,K}$ = 602 Ом и $r_{a,L}$ = 223 Ом.

В целом для схемы с общим истоком и отрицательной обратной связью по напряжению справедливы следующие соотношения:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx -\frac{R_2}{R_1 + \dfrac{R_1 + R_2}{SR_D}}, \tag{3.63}$$

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} \approx R_1 + \frac{1}{S}\left(1 + \frac{R_2}{R_D}\right), \tag{3.64}$$

$$r_a = \left.\frac{u_a}{i_a}\right|_{u_e=0} \approx R_D \parallel \frac{1}{S}\left(1 + \frac{R_2}{R_1}\right). \tag{3.65}$$

Режим работы преобразователя ток–напряжение. Если убрать резистор R_1 и для управления схемой применить источник тока I_e, получим схему, показанную на рис. 3.58а и функционирующую как преобразователь тока в напряжение. Ее называют также *усилителем полного переходного сопротивления*. Операционный усилитель с токовым входом и выходом по напряжению (CV-OPV) также называется усилителем полного переходного сопротивления. Характеристика схемы при U_b = 5 В, R_D = 1 кОм и R_2 = 6,3 кОм приведена на рис. 3.58б.

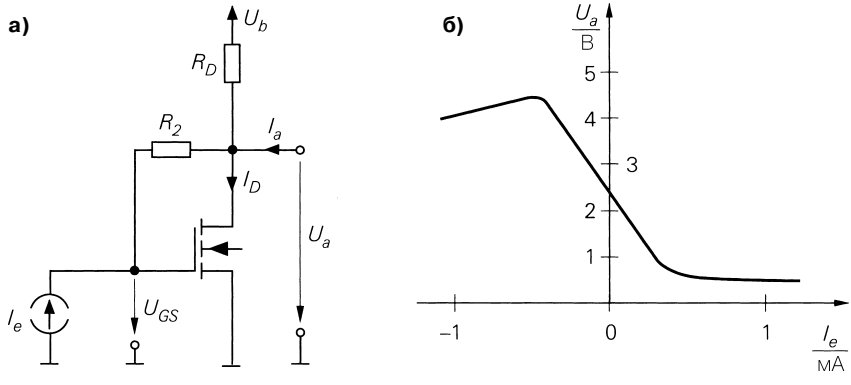


Рис. 3.58. Преобразователь ток–напряжение: а – принципиальная схема; б – характеристика

Согласно рис. 3.58а имеем:

$$U_a = U_b + \left(I_e + I_a - I_D\right)R_D \overset{I_a=0}{=} U_b + I_e R_D - \frac{KR_D}{2}(U_{GS} - U_{th})^2, \tag{3.66}$$

$$I_e = \frac{U_{GS} - U_a}{R_2}. \tag{3.67}$$

Взаимная подстановка этих выражений дает уравнение, квадратное относительно U_a и I_e. Его общее решение весьма громоздко. Полагая вначале $|I_e R_D| << U_b - U_a$ и задав U_a, найдем U_{GS} из (3.66), а затем I_e из (3.67); при U_{th} = 1 В, K = 4 мА/В^2, R_D = 1 кОм и R_2 = 6,3 кОм получим:

$$U_a = 2{,}5 \text{ В} \Rightarrow U_{GS} \approx U_{th} + \sqrt{\frac{2\left(U_b + I_e R_D - U_a\right)}{K R_D}} \overset{|I_e R_D| << U_b - U_a}{\approx} 2{,}12 \text{ В}$$

$$\Rightarrow I_e = \frac{U_{GS} - U_a}{R_2} \approx -60 \text{ мкА} \quad \text{и} \quad I_D = \frac{K}{2}\left(U_{GS} - U_{th}\right)^2 \approx 2{,}509 \text{ мА}.$$

Далее можно воспользоваться итерациями, подставляя найденное значение I_e в (3.66) и рассчитывая новые значения U_{GS} и I_e; следующая итерация дает почти точные оценки $U_{GS} \approx$ 2,105 В, I_e = –63 мкА и $I_D \approx$ 2,44 мА.

Характеристики преобразователя ток–напряжение для малых сигналов выводятся из уравнений, описывающих схему с общим истоком и обратной связью по напряжению. При этом вместо усиления фигурирует сопротивление передачи R_T.

При $R'_D = R_D \| r_{DS}$ получаем:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} = \lim_{R_1 \to \infty} R_1 \left.\frac{u_a}{u_e}\right|_{i_a=0} = \lim_{R_1 \to \infty} R_1 A = R'_D \frac{1 - SR_2}{1 + SR'_D} \overset{\substack{SR_2 >> 1 \\ r_{DS} >> R_D}}{\approx} -R_2 \frac{SR_D}{1 + SR_D}.$$

Входное сопротивление рассчитывается по уравнению для схемы с общим истоком и обратной связью по напряжению путем подстановки R_1 = 0, а выходное сопротивление соответствует выходному сопротивлению холостого хода.

В целом для преобразователя ток–напряжение, выполненного по схеме с общим истоком, справедливы следующие соотношения:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} \approx -R_2 \frac{SR_D}{1 + SR_D}, \tag{3.68}$$

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} \approx \frac{1}{S}\left(1 + \frac{R_2}{R_D}\right), \tag{3.69}$$

$$r_a = \frac{u_a}{i_a} \approx R_D \| \frac{1}{S}. \tag{3.70}$$

В рабочей точке, выбранной для примера, при $I_{D,A}$ = 2,44 мА, K = 4 мА/В^2, R_D = = 1 кОм и R_2 = 6,3 кОм получим оценки $R_T \approx$ –5,14 кОм, $r_e \approx$ 1,65 кОм и $r_a \approx$ 185 Ом.

Преобразователь ток–напряжение особенно часто применяется в фотодиодных приемниках, где приемный диод работает в области запирания и потому действует как источник тока с высоким внутренним сопротивлением. Его ток i_e преобразуется в напряжение $u_a = -R_T i_e$ преобразователем ток–напряжение. Благодаря высокому внутреннему сопротивлению диода шум схемы определяется, прежде всего, тепловыми шумами резистора в цепи обратной связи R_2 и шумами тока на входе полевого транзистора. В этом случае малая величина последних по сравнению с шумами биполярного транзистора позволяет добиваться особенно низких значений коэффициента шума.

Установка рабочей точки

Усилитель слабых сигналов требует стабильной установки рабочей точки: она должна как можно меньше зависеть от параметров конкретного полевого транзистора, поскольку каждый из них характеризуется температурной зависимостью и имеет разброс, связанный с технологией изготовления прибора. Установка рабочей точки вблизи точки температурной компенсации позволяет свести температурную зависимость к минимуму. Технологический разброс особенно значителен у дискретных полевых транзисторов, составляя обычно ± (0,5…1,0) В для порогового напряжения.

Усилители слабых сигналов по схеме с общим истоком на дискретном полевом транзисторе (например, усилители для сверхвысокоомных источников сигнала и описанные выше преобразователи ток–напряжение) применяются лишь в исключительных случаях из-за малого усиления относительно схемы с общим эмиттером.

Установка рабочей точки в случае связи по переменному напряжению. В случае связи по переменному напряжению усилитель соединяется с источником сигнала и нагрузкой через разделительные конденсаторы. Как правило, в усилителях напряжения установка напряжения осуществляется посредством обратной связи по постоянному току (рис. 3.59а), что соответствует установке рабочей точки схемы с общим эмиттером на рис. 2.71а. Варианты схем, приведенных на рис. 2.71б и 2.74, также могут быть использованы в устройствах на полевом транзисторе. При этом крайне высокое входное сопротивление МОП транзистора реализуется только при непосредственном подключении к его входу, в противном случае входное сопротивление схемы определяется входным делителем напряжения.

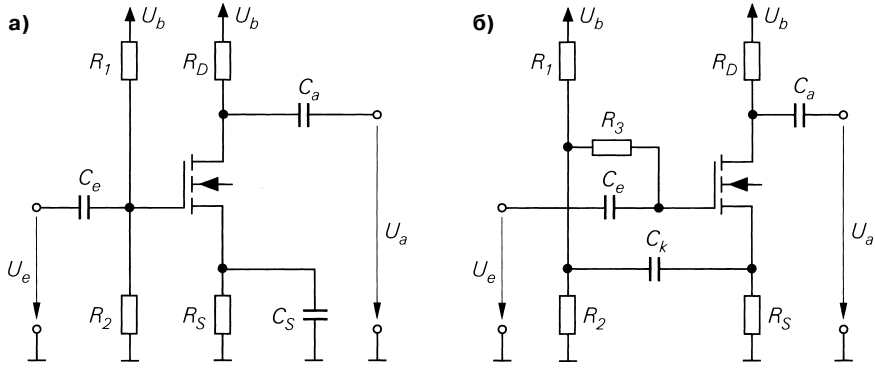


Рис. 3.59. Установка рабочей точки с помощью обратной связи по току: а – отрицательная обратная связь по постоянному току; б – схема с компенсационной обратной связью

Особое место занимает обратная связь по току с компенсацией (рис. 3.59б), когда падение напряжения на резисторе R_3 уменьшается благодаря обратной связи сигнала на делителе напряжения и соответственно повышается входное сопротивление $r_e \approx R_3 (1 + SR_s)$. Однако такая схема эффективно работает только при сильной обратной связи ($SR_s >> 1$), поэтому применяется, как правило, в схеме с общим стоком (см. раздел 3.4.2).

Кроме того, существуют специальные схемы для установки рабочей точки, пригодные только для полевых транзисторов с встроенным каналом. Последние могут эксплуатироваться при $U_G = 0$, что позволяет изъять резистор R_1 из схемы, изображенной на рис. 3.59а, и получить новую схему (рис. 3.60а); сказанное справедливо и применительно к схеме истокового повторителя. Из условия $U_{GS} = -I_D R_S$ и уравнения для области насыщения получим оценку:

$$R_S = \frac{|U_{th}|}{I_{D,A}}\left(1-\sqrt{\frac{2I_{D,A}}{KU_{th}^2}}\right) = \frac{|U_{th}|}{I_{D,A}}\left(1+\sqrt{\frac{I_{D,A}}{I_{D,A(\max)}}}\right).$$

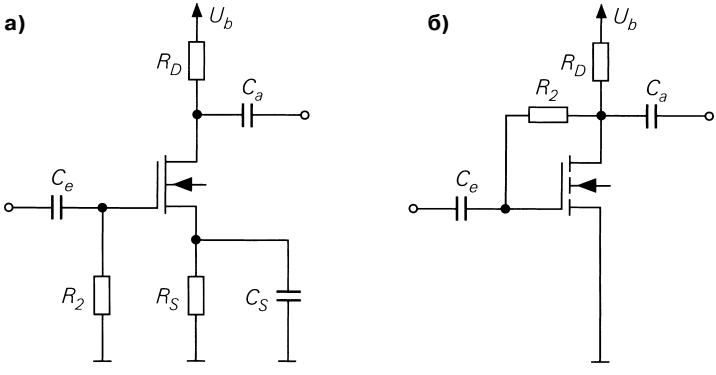


Рис. 3.60. Специальные схемы для установки рабочей точки: а – для полевых транзисторов со встроенным каналом; б – для полевых транзисторов с индуцированным каналом

При этом максимально возможный ток рабочей точки составляет $I_{D,A(\max)} = KU_{th}^2/2$. Если полевой транзистор должен функционировать в точке температурной компенсации при $U_{GS,TK} \approx U_{th} + 1$ В, находим $I_{D,A} \approx K \times 0{,}5\ \text{В}^2$ и тогда

$$R_S = \frac{2|U_{GS,TK}|}{K\left(U_{GS,TK}-U_{th}\right)^2} \approx \frac{|U_{GS,TK}|}{K \times 0{,}5\,\text{В}^2} \quad \text{при} \quad U_{GS,TK} \le 0.$$

МОП транзистор с индуцированным каналом способен работать при $U_{GS} = U_{DS}$ (рис. 3.60б); поскольку ток затвора в таком случае мал или вовсе отсутствует, резистор R_2 может быть настолько большим, что обусловленной им обратной связью по напряжению допустимо пренебречь, а входное сопротивление рассчитывается с помощью уравнения (3.69).

Свойства, достоинства и недостатки обратной связи по переменному напряжению подробно описаны в разделе 2.4.1 в связи с установкой рабочей точки схемы с общим эмиттером.

Установка рабочей точки в случае связи по постоянному напряжению. Связь по постоянному напряжению (прямая или гальваническая) предполагает прямое подключение усилителя к источнику сигнала и нагрузке. Постоянные напряжения на входе и выходе усилителя должны быть согласованы с постоянными напряжениями источника сигнала и нагрузки, поэтому в многокаскадных усилителях невозможно задать индивидуальные рабочие точки для отдельных каскадов.

Связь по постоянному напряжению неизбежна в усилителях постоянного напряжения. Сказанное относится и к интегральным усилителям, так как изготовить емкости связи необходимого номинала достаточно трудно, а внешние емкости нежелательны. Связь по постоянному напряжению в многокаскадных усилителях почти всегда дополняется обратной связью, охватывающей все каскады и обеспечивающей определенность и температурную стабильность установки рабочей точки.

Частотная зависимость и граничная частота

Усиление A слабого сигнала, полученное выше, применимо только для низкочастотных сигналов. На высоких частотах абсолютная величина усиления убывает из-за емкостей полевого транзистора. Строго говоря, для расчета частотной зависимости и граничной частоты необходимо пользоваться динамической моделью полевого транзистора для малых сигналов (см. рис. 3.41), причем наряду с емкостями C_{GS}, C_{GD}, C_{BS} и C_{BD} следует учитывать объемное сопротивление затвора R_G.

К дискретному полевому транзистору без вывода подложки применима простая модель для малых сигналов (см. рис. 3.42а), во многом сходная с аналогичной моделью биполярного транзистора. Поскольку граничная частота в любом случае рассчитывается лишь приближенно, использование модели биполярного транзистора для малых сигналов допустимо и в случае интегральных полевых транзисторов. При этом результаты, найденные для биполярного транзистора, переносятся на полевой транзистор после следующих замен:

$$R_B \to R_G,\ r_{BE} \to \infty,\ r_{CE} \to r_{DS},\ C_E \to C_{GS},\ C_C \to C_{GD}.$$

Схема с общим истоком без обратной связи. На рис. 3.61 представлена динамическая эквивалентная схема усилителя с общим истоком без обратной связи для малых сигналов. Для коэффициента усиления $\underline{A}_B(s) = \underline{u}_a(s) / \underline{u}_g(s)$ при $R'_g = R_g + R_G$ и $R'_D = R_L \| R_D \| r_{DS}$ получим:

$$\underline{A}_B(s) = -\frac{(S - sC_{GD})R'_D}{1 + sc_1 + s^2 c_2}, \tag{3.71}$$

где $$c_1 = C_{GS} R'_g + C_{GD} (R'_g + R'_D + SR'_D R'_g) + C_{DS} R'_D$$

и $$c_2 = (C_{GS}C_{GD} + C_{GS}C_{DS} + C_{GD} C_{DS}) R'_g R'_D.$$

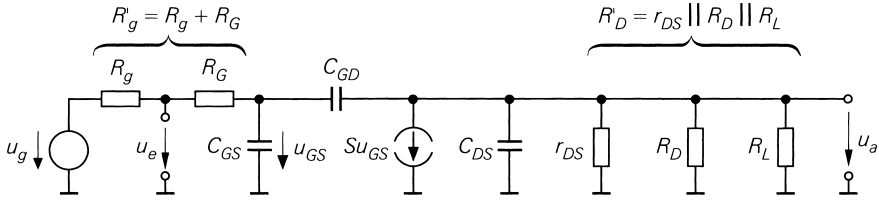


Рис. 3.61. Динамическая эквивалентная схема усилителя с общим истоком без обратной связи для малых сигналов

Как и в схеме с общим эмиттером, частотная зависимость здесь может описываться ФНЧ первого порядка, если пренебречь нулем частотной характеристики и вычеркнуть член с s^2 в знаменателе. При усилении на низких частотах

$$A_0 = \underline{A}_B(0) = -SR'_D \tag{3.72}$$

приходим к

$$\underline{A}_B(s) \approx \frac{A_0}{1 + s(C_{GS}R'_g + C_{GD}(R'_g + R'_D + SR'_DR'_g) + C_{DS}R'_D)}. \tag{3.73}$$

Отсюда получаем приближение для граничной частоты f_{-3dB}, при которой модуль коэффициента усиления убывает на 3 дБ:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{C_{GS}R'_g + C_{GD}(R'_g + R'_D + SR'_DR'_g) + C_{DS}R'_D}. \tag{3.74}$$

В большинстве случаев имеет место $R'_DR'_g >> 1/S$, тогда

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{C_{GS}R'_g + C_{GD}SR'_DR'_g) + C_{DS}R'_D}. \tag{3.75}$$

Подобно схеме с общим эмиттером здесь также можно выразить граничную частоту через усиление на низкой частоте A_0 и две не зависящие от него постоянные времени; из (3.74) следует:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 |A_0|}, \tag{3.76}$$

$$T_1 = (C_{GS} + C_{GD})R'_g, \tag{3.77}$$

$$T_2 = C_{GD}R'_g + \frac{C_{GD} + C_{DS}}{S}. \tag{3.78}$$

Различаются две области:

- при $|A_0| << T_1/T_2$ имеет место $\omega_{-3dB} \approx (T_1)^{-1}$, так что граничная частота не зависит от усиления. Максимальная граничная частота для предельного случая $A_0 \to 0$ и $R_g = 0$ определяется как

$$\omega_{-3dB,\max} = \frac{1}{(C_{GS} + C_{GD})R_G}$$

  и соответствует граничной частоте усиления по току ω_{Y21s} – см. (3.46);
- при $|A_0| >> T_1/T_2$ имеем $\omega_{-3dB} \approx (T_2 |A_0|)^{-1}$, то есть граничная частота обратно пропорциональна усилению, что дает постоянное произведение усиления на ширину полосы пропускания:

$$GBW = f_{-3dB} |A_0| \approx \frac{1}{2\pi T_2}. \tag{3.79}$$

Произведение *GBW* – это важный параметр: оно представляет собой абсолютный верхний предел произведения модуля усиления на низких частотах и граничной частоты, то есть для любых значений $|A_0|$ имеет место $GBW \geq f_{-3dB} |A_0|$.

При наличии емкостной нагрузки на выходе схемы соответствующие значения f_{-3dB}, T_1, T_2 и GBW рассчитывают по формулам (3.74) – (3.79), подставляя (C_{DS} + + C_L) вместо C_{DS}; отсюда для T_2 находим:

$$T_2 = C_{GD}R'_g + \frac{C_{GD} + C_{DS} + C_L}{S}. \qquad (3.80)$$

Эквивалентная схема усилителя. Схема с общим истоком приближенно описывается эквивалентной схемой на рис. 3.62, которая получается из схемы, показанной на рис. 3.51, при добавлении входной емкости C_e и выходной емкости C_a и служит только для приближенных расчетов усиления $\underline{A}_B(s)$ и граничной частоты f_{-3dB}. Оценки C_e и C_a находят из условия, что расчет $\underline{A}_B(s)$ после вычеркивания члена с s^2 из знаменателя в уравнении (3.73) должен приводить к

$$C_e \approx C_{GS} + C_{GD}(1+|A_0|), \qquad (3.81)$$

$$C_a \approx C_{GD} + C_{DS}. \qquad (3.82)$$

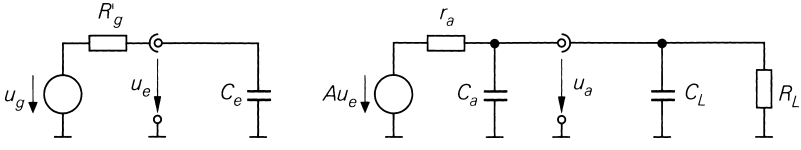


Рис. 3.62. Эквивалентная схема усилителя с эквивалентными переменными A, r_a, C_e и C_a

Входная емкость C_e определяется выходной цепью из-за зависимости A_0 от R_L. C_{GD} входит в C_e с множителем $(1 + |A_0|)$ – этот эффект называют *эффектом Миллера*, а емкость C_{GD} – *емкостью Миллера*. A и r_a задаются выражениями (3.50) и (3.52) и не зависят от устройства схемы. Объемное сопротивление затвора R_G учитывается как составляющая внутреннего сопротивления источника сигнала: $R'_g = R_g + R_G$.

Пример. Для численного примера в схеме с общим истоком без обратной связи согласно рис. 3.48а положим $I_{D,A}$ = 2 мА. При K = 4 мА/В^2, U_A = 50 В, C_{oss} = 5 пФ, C_{rss} = 2 пФ, f_{Y21s} = 1 ГГц и f_T = 100 МГц по табл. 3.8 найдем параметры транзистора для малых сигналов: S = 4 мА/В, r_{DS} = 25 кОм, R_G = 25 Ом, C_{GD} = 2 пФ, C_{GS} = 4,4 пФ и C_{DS} = 3 пФ. При $R_g = R_D$ = 1 кОм, $R_L \to \infty$ и $R'g \approx Rg$ следуют: $A_0 \approx -3{,}85$ из (3.72), $f_{-3dB} \approx 8{,}43$ МГц из (3.74) и $f_{-3dB} \approx 10{,}6$ МГц из (3.75). Находим также $T_1 \approx 6{,}4$ нс из (3.77), $T_2 \approx 3{,}25$ нс из (3.78) и $GBW \approx 49$ МГц из (3.79). При емкостной нагрузке C_L = 1 нФ получаем $T_2 \approx 253$ нс из (3.80), $f_{-3dB} \approx 162$ кГц из (3.76) и $GBW \approx 630$ МГц из (3.79).

Сравнение полученных оценок с аналогичными значениями для схемы с общим эмиттером в разделе 2.4.1 имеет смысл только применительно к произведению усиления на ширину полосы пропускания, поскольку значения усиления на низких частотах различны. В итоге схема с общим истоком без емкостной нагрузки обеспечивает практически те же значения GBW, что и схема с общим эмиттером. При наличии такой нагрузки в предельном случае больших нагрузочных емкостей GBW схемы с общим истоком заметно меньше – в зависимости от отношения значений крутизны, что видно из сравнения (3.80) и (2.96). Отсюда следует практическое правило: схема с общим истоком мало пригодна для работы с емкостными нагрузками из-за недостаточной крутизны полевых транзисторов.

Схема с общим истоком и обратной связью по току. Частотные зависимости и граничная частота схемы с общим истоком и обратной связью по току (см. рис. 3.52а) выводятся из соответствующих зависимостей для схемы с общим истоком без обратной связи с помощью преобразования эквивалентной схемы усилителя для малых сигналов, уже использованной в схеме с общим эмиттером и обратной связью по току (см. рис. 2.81). На рис. 3.63 представлена эквивалентная схема усилителя для малых сигналов для схемы с общим истоком и обратной связью по току до преобразования, при котором параметры усилителя для малых сигналов пересчитывались в эквивалентные значения для полевого транзистора без обратной связи по току:

$$\begin{bmatrix} S' \\ C'_{GS} \\ C'_{DS} \\ \dfrac{1}{r'_{DS}} \end{bmatrix} = \frac{1}{1+(S+S_B)R_S} \begin{bmatrix} S \\ C_{GS} \\ C_{DS} \\ \dfrac{1}{r_{DS}} \end{bmatrix} \overset{u_{BS=0}}{=} \frac{1}{1+SR_S} \begin{bmatrix} S \\ C_{GS} \\ C_{DS} \\ \dfrac{1}{r_{DS}} \end{bmatrix}. \tag{3.83}$$

Крутизна S' соответствует приведенной крутизне S_{red}, уже фигурировавшей в (3.59). Емкость затвор–сток C_{GD} остается неизменной.

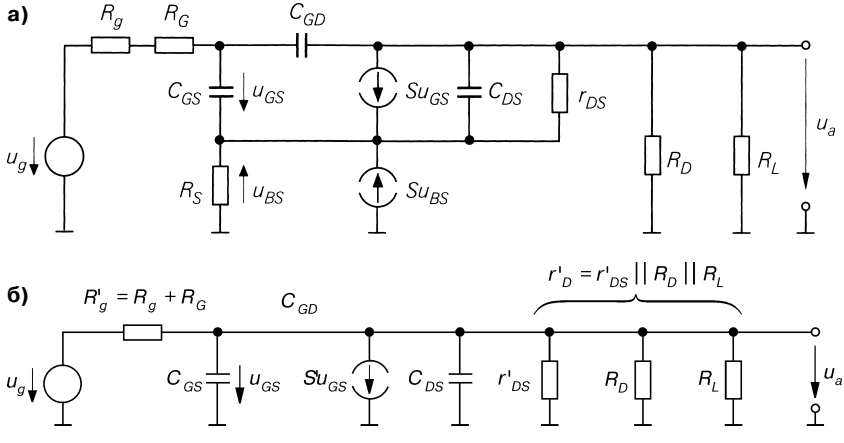


Рис. 3.63. Динамическая эквивалентная схема усилителя с общим истоком и обратной связью по току для малых сигналов: а – до преобразования; б – после преобразования

Теперь эквивалентные значения можно подставить в уравнения (3.72), (3.76) – (3.78) и (3.80) для схемы с общим истоком без обратной связи по току. При $R'_g = R_g + R_G$ и $R'_D = r'_{DS} \| R_D \| R_L$ находим:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 |A_0|}, \tag{3.84}$$

$$T_1 = (C'_{GS} + C_{GD})\, R'_g, \tag{3.85}$$

$$T_2 = C_{GD}R'_g + \frac{C_{GD} + C'_{DS} + C_L}{S'}, \tag{3.86}$$

$$A_0 = -S'R'_D. \tag{3.87}$$

Согласно (3.86), при сильной обратной связи по току даже малая нагрузочная емкость C_L оказывает сильное влияние, так как вслед за ней T_2 сравнительно быстро возрастает благодаря тому, что $S' < S$, и соответственно существенно уменьшается произведение *GBW*.

Пример. Для численного примера в схеме с общим истоком и обратной связью по току, приведенной на рис. 3.52а, положим $I_{D,A}$ = 1,5 мА. При K = 4 мА/В² и U_A = = 50 В по табл. 3.8 найдем параметры транзистора для малых сигналов: S = 3,46 мА/В и r_{DS} = 33,3 кОм. Параметры R_G = 25 Ом, C_{GD} = 2 пФ, C_{GS} = 4,4 пФ и C_{DS} = 3 пФ заимствуем из предыдущего примера, а величиной r_{DS} пренебрежем. Строго говоря, эти параметры следовало бы рассчитывать с помощью табл. 3.8, исходя из C_{rss}, f_T и f_{Y21s}. Но поскольку зависимость этих величин от рабочей точки обычно неизвестна, учитывают, что емкости и объемное сопротивление затвора геометрически масштабируются, то есть определяются только геометрическими характеристиками полевого транзистора, а не рабочей точкой. При R_S = 200 Ом преобразование по (3.83) дает эквивалентные значения S' = 2,04 мА/В, C'_{GS} = 2,6 пФ, C'_{DS} = 1,77 пФ и r'_{DS} = 56,3 кОм. При $R_g = R_D$ = 1 кОм и $R_L \to \infty$ находим $R'_D = R_D \| r_{DS}$ = 983 Ом и R'_g = = $R_g + R_G$ = 1025 Ом, благодаря чему получим $A_0 \approx -2$ из (3.87), $T_1 \approx$ 4,7 нс из (3,85), $T_2 \approx$ 4,9 нс (C_L = 0) из (3.86), $f_{-3dB} \approx$ 11 МГц из (3.76) и $GBW \approx$ 32,5 МГц из (3.79). При нагрузочной емкости C_L = 1 нФ $T_2 \approx$ 494 нс согласно (3.86), $f_{-3dB} \approx$ 160 кГц согласно (3.76) и $GBW \approx$ 322 кГц согласно (3.79).

Схема с общим истоком и обратной связью по напряжению. Эквивалентная схема усилителя для малых сигналов приведена на рис. 3.64 в пренебрежении сопротивлением затвора R_G полевого транзистора. Результаты для схемы с общим эмиттером и обратной связью по напряжению допустимо переносить на схему с общим истоком и обратной связью по напряжению, если учесть, что емкость C_{DS} действует как нагрузочная. При $R'_1 = R_1 + R_g$ и $R'_D = r_{DS} \| R_D \| R_L$ из (2.102) следует:

$$A_0 \approx -\frac{R_2}{R'_1 + \dfrac{R'_1 + R_2}{SR'_D}} \overset{SR'_D >> 1 + R_2/R'_1}{\approx} -\frac{R_2}{R'_1}, \tag{3.88}$$

а из (2.105) – (2.107) вытекает:

$$\omega_{-3dB(A_0)} \approx \frac{1}{T_1 + T_2 |A_0|}, \tag{3.89}$$

$$T_1 = \frac{C_{GS} + C_{DS} + C_L}{S}, \tag{3.90}$$

$$T_2 = \left(\frac{C_{GS}}{SR'_D} + C_{GD}\right)R'_1 + \frac{C_{DS} + C_L}{S}. \tag{3.91}$$

При глубокой отрицательной обратной связи по напряжению могут появиться комплексно-сопряженные полюсы, и тогда уравнения (3.89)–(3.91) дают лишь весьма грубые оценки граничной частоты.

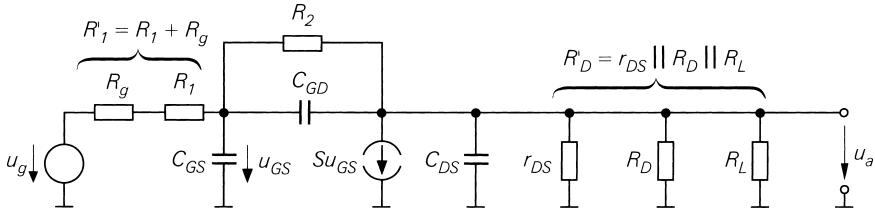


Рис. 3.64. Эквивалентная схема усилителя с общим истоком и обратной связью по напряжению для малых сигналов

Схема с общим истоком и обратной связью по напряжению поддается приближенному описанию также посредством эквивалентной схемы, изображенной на рис. 3.62. В этом случае аналогично схеме с общей базой и обратной связью по напряжению, учитывая емкость C_{DS}, появляющуюся на выходе, получим:

$$C_e = 0,$$

$$C_a \approx \left(C_{GS} \left(\frac{1}{R_2} + \frac{1}{R'_D} \right) + C_{GD} S \right) \left(R'_1 \| R_2 \right) + C_{DS}.$$

Следовательно, входной импеданс является чисто омическим. A, r_e и r_a определяются соотношениями (3.63)–(3.65).

Пример. Для численного примера в схеме с общим истоком и обратной связью по напряжению согласно рис. 3.56а положим $I_{D,A}$ = 2,5 мА. При K = 4 мА/В^2 и U_A = 50 В по табл. 3.8 найдем параметры транзистора для малых сигналов: S = 4,47 мА/В и r_{DS} = 20 кОм. Параметры R_G = 25 Ом, C_{GD} = 2 пФ, C_{GS} = 4,4 пФ и C_{DS} = 3 пФ заимствуем из предыдущих примеров. При R_1 = R_D = 1 кОм, R_2 = 6,3 кОм, $R_L \to \infty$, r_{DS} >> R_D и R_g = 0 находим $R'_D \approx R_D$ = 1 кОм и $R'_1 = R_1$ = 1 кОм, благодаря чему получим $A_0 \approx$ $\approx$ –2,6 из (3.88), $T_1 \approx$ 1,66 нс из (3.90), $T_2 \approx$ 3,66 нс из (3.91), $f_{-3dB} \approx$ 14 МГц из (3.89) и $GBW \approx$ 43 МГц из (3.79). При нагрузочной емкости C_L = 1 нФ имеем $T_1 \approx$ 225 нс согласно (3.90), $T_2 \approx$ 227 нс согласно (3.91), $f_{-3dB} \approx$ 195 кГц согласно (3.89) и $GBW \approx$ $\approx$ 700 кГц согласно (3.79).

Преобразователь ток–напряжение. На рис. 3.65 показана эквивалентная схема преобразователя ток–напряжение для малых сигналов, исходя из рис. 3.58а. При $R'_D = R_D \| R_L \| r_{DS}$ и пренебрегая членом с s^2 в знаменателе, получаем

$$\underline{Z}_T(s) = \frac{\underline{u}_a(s)}{\underline{i}_e(s)} \approx -\frac{SR'_D R_2}{1 + SR'_D} \cdot \frac{1}{1 + s\left(\frac{C_{GS}\left(R_2 + R'_D\right) + C_{DS}R'_D}{1 + SR'_D} + C_{GD}R_2 \right)}.$$

Тогда

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\frac{C_{GC}\left(R_2 + R'_D\right) + C_{DS}R'_D}{1 + SR'_D} + C_{GD}R_2}.$$

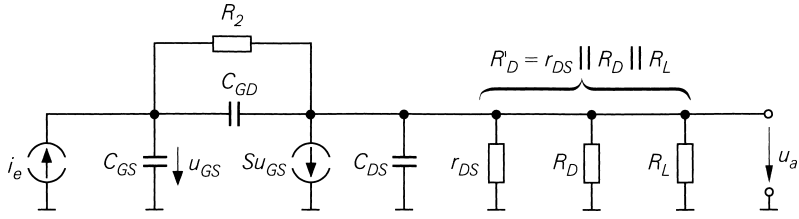


Рис. 3.65. Эквивалентная схема преобразователя ток–напряжение для малых сигналов

При $r_{DS} >> R_D >> 1/S$ и $R_L \to \infty$ выполняется

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\frac{C_{GS}}{S}\left(1+\frac{R_2}{R_D}\right)+\frac{C_{DS}}{S}+C_{GD}R_2}. \qquad (3.92)$$

Чтобы учесть нагрузочную емкость C_L, достаточно включить $C_L + C_{DS}$ вместо C_{DS}.

Пример. Для преобразователя ток–напряжение на рис. 3.58а выберем $I_{D,A}$ = = 2,44 мА. При K = 4 мА/В^2 и U_A = 50 В следует S = 4,42 мА/В и r_{DS} = 20,5 кОм. Параметры R_G = 25 Ом, C_{GD} = 2 пФ, C_{GS} = 4,4 пФ и C_{DS} = 3 пФ заимствуем из предыдущих примеров. При R_D = 1 кОм, R_2 = 6,3 кОм, $R_L \to \infty$ и $r_{DS} >> R_D$ согласно (3.92) находим $f_{-3dB} \approx$ 7,75 МГц.

Заключение

Схема с общим истоком применяется без обратной связи, равно как и с отрицательной обратной связью по току или напряжению. На рис. 3.66 приводятся три названных варианта, а в табл. 3.10 – сводка основных параметров. Схема с общим истоком и обратной связью по напряжению не получила широкого распространения, так как она не позволяет воспользоваться высоким входным сопротивлением полевого транзистора.

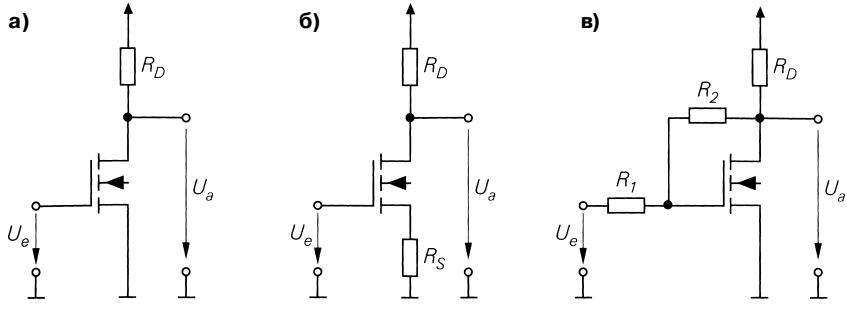


Рис. 3.66. Варианты схемы с общим истоком: а – без обратной свящи; б – с отрицательной обратной связью по току; в – с отрицательной оюратной связью по напряжению

Таблица 3.10. Параметры схемы с общим истоком

	Без обратной связи (рис. 3.66а)	С обратной связью по току (рис. 3.66б)	С обратной связью по напряжению (рис. 3.66в)
A	$-SR_D$	$-\dfrac{SR_D}{1+SR_S}$	$-\dfrac{R_2}{R_1+\dfrac{R_1+R_2}{SR_D}}$
r_e	∞	∞	R_1
r_a	R_D	R_D	$R_D \parallel \dfrac{1}{S}\left(1+\dfrac{R_2}{R_1}\right)$

Схемы с общим истоком без отрицательной обратной связи или с обратной связью по току предпочтительны только там, где требуется высокое входное сопротивление или низкий коэффициент шума при высокоомном источнике. Во всех остальных случаях удобнее схемы с общим эмиттером, обладающие более высоким максимальным усилением, большей крутизной биполярного транзистора при равном токе и меньшим коэффициентом шума при низкоомном источнике.

Схема с общим истоком играет важную роль в интегральных КМОП микросхемах, поскольку там нет биполярных транзисторов. Это относится, прежде всего, к смешанным аналого-цифровым микросхемам высокой степени интеграции, состоящим из множества цифровых и нескольких аналоговых компонентов и поэтому удобным в изготовлении по сравнительно простым и экономичным КМОП технологиям. Однако все шире применяется технология интегральных схем на биполярных и КМОП структурах, позволяющая совмещать биполярные и МОП транзисторы.

3.4.2 Схема с общим стоком

Схема с общим стоком, приведенная на рис. 3.67а состоит из МОП транзистора, резистора в цепи истока R_S, источника напряжения питания U_b и источника напряжения сигнала U_g с внутренним сопротивлением R_g. Передаточная характеристика и свойства режима малых сигналов зависят от способов подключения вывода подложки. В дискретных МОП транзисторах он соединяется с истоком, а в интегральных подключается к наибольшему по модулю отрицательному напряжению питания (здесь – к земле). Далее принимается, что U_b = 5 В и $R_S = R_g$ = 1 кОм; для дискретного МОП транзистора K = 4 мА/В^2 и U_{th} = 1 В, а для интегрального K = = 4 мА/В^2, $U_{th,0}$ = 1 В, γ = 0,5 В$^{-1/2}$ и U_{inv} = 0,6 В.

Передаточная характеристика схемы с общим стоком

Чтобы получить передаточную характеристику, представленную на рис. 3.68, достаточно измерить выходное напряжение U_a как функцию напряжения сигнала U_g.

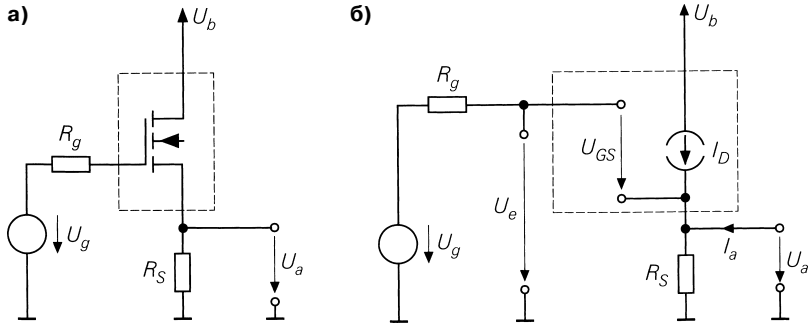


Рис. 3.67. Схема с общим стоком: а – принципиальная схема; б – эквивалентная схема

При $U_g < 1$ В ток стока отсутствует, поэтому $U_a = 0$. Если $U_g \geq 1$ В, появляется ток стока I_D тем больший, чем выше U_g, и выходное напряжение следует за входным с отставанием на U_{GS}. Отсюда второе название схемы с общим стоком – *истоковый повторитель*. Полевой транзистор в таком случае всегда работает в области насыщения, пока напряжение сигнала остается ниже напряжения источника питания или превышает его не более чем на U_{th}.

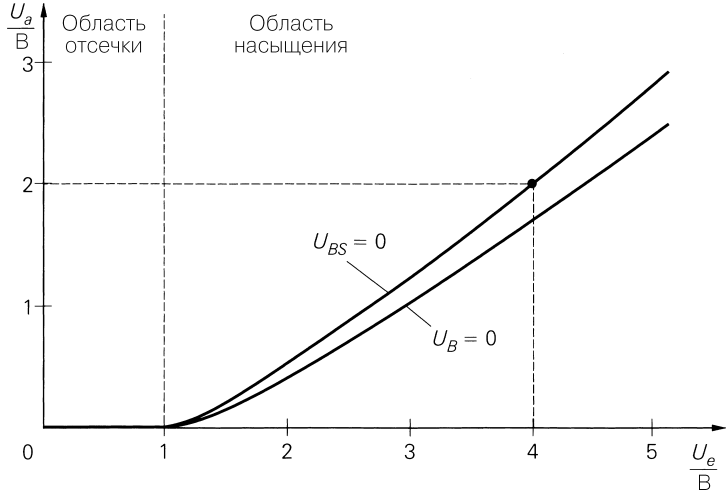


Рис. 3.68. Характеристика схемы с общим стоком для дискретного ($U_{BS} = 0$) и интегрального ($U_B = 0$) МОП транзисторов

Эквивалентная схема усилителя с общим стоком показана на рис. 3.67б. При $U_g \geq U_{th}$ и $I_a = 0$ имеют место:

$$U_a = I_D R_S, \tag{3.93}$$

$$U_e + U_a + U_{GS} = U_a + \sqrt{\frac{2I_D}{K}} + U_{th}. \tag{3.94}$$

В выражении (3.94) используется решенное относительно U_{GS} уравнение (3.3) для тока в области насыщения, а эффектом Эрли пренебрегают. Подставляя (3.93) в (3.94), выводим:

$$U_e = U_a + \sqrt{\frac{2U_a}{KR_S} + U_{th}}. \qquad (3.95)$$

Это выражение справедливо как для дискретных, так и для интегральных МОП транзисторов, однако в последнем случае пороговое напряжение U_{th} зависит от напряжения подложка–исток U_{BS} из-за влияния подложки. При $U_B = 0$ получим $U_{BS} = -U_a$ и, используя (3.18), найдем:

$$U_e = U_a + \sqrt{\frac{2U_a}{KR_S}} + U_{th,0} + \gamma\left(\sqrt{U_{inv} + U_a} - \sqrt{U_{inv}}\right). \qquad (3.96)$$

Благодаря приблизительно линейной характеристике рабочая точка может быть выбрана в широком интервале. Для рабочей точки, отмеченной на характеристике дискретного МОП транзистора (см. рис. 3.68), имеем

$$U_a = 2\text{ В} \Rightarrow I_D = \frac{U_a}{R_S} = 2\text{ мА} \Rightarrow U_{GS} = \sqrt{\frac{2I_D}{K}} + U_{th} = 2\text{ В} \Rightarrow U_e = U_a + U_{GS} = 4\text{ В}.$$

Для интегральных МОП транзисторов при $U_a = 2$ В из (3.96) получим $U_e = 4{,}42$ В.

Режим малых сигналов схемы с общим стоком

Режимом малых сигналов называют управление работой схемы в окрестностях рабочей точки A. Она определяется параметрами рабочей точки $U_{e,A}$, $U_{a,A}$ и $I_{D,A}$. Примером тому служит заданная выше рабочая точка с $U_{e,A} = 4$ В, $U_{a,A} = 2$ В и $I_{D,A} = 2$ мА.

Эквивалентная схема усилителя с общим стоком для малых сигналов в ее непосредственной форме представлена на рис. 3.69а. Переименовав и сведя воедино параллельно включенные элементы, можно получить эквивалентную схему повторителя для малых сигналов (рис. 3.69б), где

$$R'_S = \begin{cases} R_S \parallel r_{DS} & \text{для дискретного МОП транзистора } (u_{BS} = 0) \\ R_S \parallel r_{DS} \parallel \dfrac{1}{S_B} & \text{для интегрального МОП транзистора } (u_{BS} = -u_a) \end{cases}$$

В интегральном МОП транзисторе источник тока с крутизной подложки S_B действует как резистор, поскольку управляющее напряжение u_{BS} равно напряжению источника сигнала. Переход от интегрального МОП транзистора к дискретному происходит при ограничении $u_{BS} = 0$. Тогда в уравнениях полагают $S_B = 0$. Было бы неправильно ограничивать $S_B = 0$: у дискретного МОП транзистора крутизна подложки также не равна нулю, но это не играет роли, так как $u_{BS} = 0$; истинным ограничением служит $u_{BS} = 0$, а $S_B = 0$ выступает как его следствие в уравнениях.

Пользуясь узловым уравнением $Su_{GS} = u_a/R'_S$, при $u_{GS} = u_e - u_a$, находим усиление в режиме малых сигналов:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a = 0} = \frac{SR'_S}{1 + SR'_S} \overset{r_{DS} >> 1/S}{\approx} \frac{SR_S}{1 + (S + S_B)R_S} \overset{u_{BS} = 0}{=} \frac{SR_S}{1 + SR_S}.$$

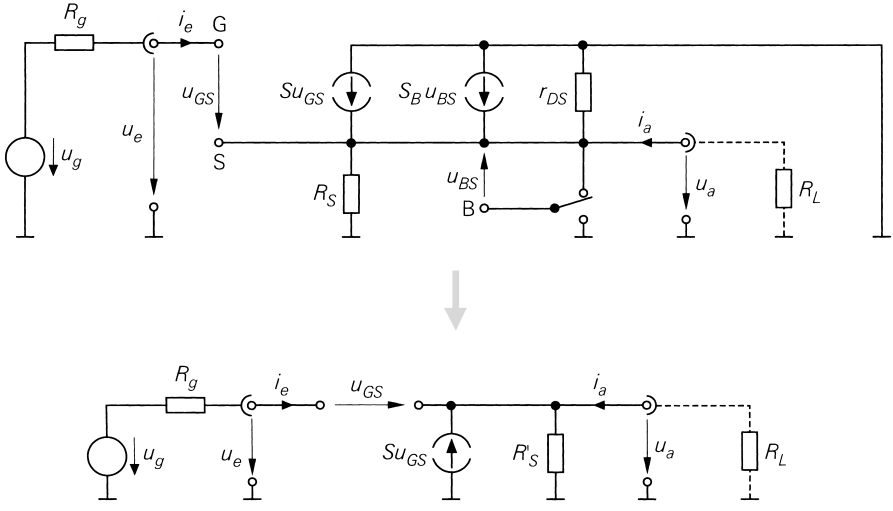


Рис. 3.69. Эквивалентные схемы режима малых сигналов для схемы с общим стоком

При $K = 4$ мА/В^2, $\gamma = 0{,}5$ В$^{1/2}$, $U_{inv} = 0{,}6$ В и $I_{D,A} = 2$ мА из табл. 3.8 и 3.9 следует $S = 4$ мА/В и $S_B = 0{,}62$ мА/В; тогда при $R_S = 1$ кОм находим $A \approx 0{,}8$ в случае применения дискретного МОП транзистора или $A \approx 0{,}71$ в случае применения интегрального. Усиление значительно меньше единицы из-за сравнительно малого значения крутизны.

Входное сопротивление в режиме малых сигналов составляет $r_e = \infty$, а выходное равно

$$r_a = \frac{u_a}{i_a} = \frac{1}{S} \| R'_S \overset{r_{DS} >> 1/S}{\approx} \frac{1}{S} \| \frac{1}{S_B} \| R_S \overset{u_{BS}=0}{=} \frac{1}{S} \| R_S.$$

В численном примере получаем $r_a \approx 200$ Ом или $r_a \approx 178$ Ом в случаях дискретного или интегрального МОП транзистора соответственно.

При $r_{DS} >> 1/S$ и без нагрузочного сопротивления R_L для схемы с общим стоком имеем:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx \frac{SR_S}{1+(S+S_B)R_S} \overset{u_{BS}=0}{=} \frac{SR_S}{1+SR_S}, \tag{3.97}$$

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} = \infty, \tag{3.98}$$

$$r_a = \frac{u_a}{i_a} \approx \frac{1}{S} \| \frac{1}{S_B} \| R_S \overset{u_{BS}=0}{=} \frac{1}{S} \| R_S. \tag{3.99}$$

Чтобы учесть влияние нагрузочного резистора R_L, необходимо R_S заменить в (3.97) параллельной цепочкой из R_S и R_L.

Максимальное усиление в интегральных схемах. Максимальное усиление $A_{\max}$ достигается при замене резистора истока R_S идеальным источником тока. Для интегральной схемы справедливо:

$$A_{\max} = \lim_{R_S \to \infty} A \overset{r_{DS} >> 1/S}{\approx} \frac{S}{S + S_B} \overset{\substack{(3.41)\\ U_{BS} = -U_a}}{=} \frac{1}{1 + \dfrac{\gamma}{2\sqrt{U_{inv} + U_a}}}.$$

В численном примере при $\gamma = 0{,}5$ В$^{1/2}$, $U_{inv} = 0{,}6$ и $U_{a,A} = 2$ В получим $A_{\max} = 0{,}87$. У дискретного МОП транзистора $A_{\max} = 1$.

Нелинейность. Коэффициент нелинейных искажений схемы с общим стоком приближенно определяют путем разложения передаточной характеристики в ряд в рабочей точке. Поскольку уравнение (3.94), описывающее характеристику, справедливо и для схемы с общим истоком и обратной связью по току, можно воспользоваться выражением (3.60):

$$k \approx \frac{\hat{u}_e}{8} \frac{\dfrac{S}{I_{D,A}} + \dfrac{SS_B R_S^2}{U_{inv} + I_{D,A} R_S}}{\left(1 + \left(S + S_B\right) R_S\right)^2} \overset{u_{BS} = 0}{=} \frac{\hat{u}_e}{4\left(U_{GS,A} - U_{th}\right)\left(1 + SR_S\right)^2}. \qquad (3.100)$$

В численном примере для дискретного и интегрального МОП транзисторов получим $\hat{u}_e < k \times 100$ В и $\hat{u}_e < k \times 85{,}5$ В соответственно.

Температурная зависимость. Имеет место:

$$\left.\frac{dU_a}{dT}\right|_A = \frac{dU_a}{dU_{GS}}\left|_A \right. \left.\frac{dU_{GS}}{dT}\right|_A \overset{dU_{GS} = dU_e}{=} A \left.\frac{dU_{GS}}{dT}\right|_A \overset{dU_{GS} = dI_D / S}{=} \frac{A}{S} \left.\frac{dI_D}{dT}\right|_A.$$

Отсюда, подставляя A из (3.97) и dI_D/dT согласно (3.14) с учетом типичных значений, получим:

$$\left.\frac{dU_a}{dT}\right|_A \approx \frac{I_{D,A} R_S}{1 + (S + S_B) R_S} \cdot \frac{1}{K \times 10^3} \left(\frac{4 \ldots 7\ B}{U_{GS,A} - U_{th}} - 5 \right).$$

У дискретных МОП транзисторов $S_B = 0$. В численном примере в случае дискретного МОП транзистора находим $(dU_a/dT)|_A \approx (-0{,}4 \ldots +0{,}8)$ мВ/К. Несколько меньший температурный дрейф наблюдается при использовании интегральных МОП транзисторов.

Установка рабочей точки

Установка рабочей точки осуществляется так же, как и в схеме с общим коллектором (см. рис. 2.91). У n-канальных МОП транзисторов с индуцированным каналом выходное напряжение $U_{a,A}$ всегда меньше входного $U_{e,A}$ в силу того, что $U_{GS,A} > U_{th} > 0$ и $U_{a,A} = U_{e,A} - U_{GS,A}$, но оно бывает и выше входного у n-канальных МОП транзисторов с встроенным каналом. В случае n-канальных полевых транзисторов с управляющим p-n переходом всегда $U_{e,A} \le U_{a,A}$, поскольку $U_{GS,A} \le 0$.

Особое место занимают варианты схемы с n-канальным МОП транзистором с встроенным каналом и источником тока вместо резистора в цепи истока R_S, когда независимо от порогового напряжения соблюдается равенство $U_{e,A} = U_{a,A}$, если оба МОП транзистора характеризуются одинаковыми значениями крутизны и пороговыми напряжениями. В схемах на дискретных элементах это свойство удается использовать, подбирая МОП транзисторы попарно – так, чтобы их пороговые напряжения были приблизительно одинаковы с необходимой точностью. Данный принцип неприменим в интегральных схемах: здесь пороговые напряжения МОП транзисторов зависят от напряжения истока из-за влияния подложки.

Схема, изображенная на рис. 3.70а, пригодна для полевых транзисторов с управляющим p-n переходом лишь условно, так как в рабочей точке имеет место $U_{GS,A} = 0$ и при скачкообразном росте входного напряжения диод затвор–канал начинает проводить ток. Здесь требуется схема, представленная на рис. 3.70б, для которой справедливо $U_{GS,A} = -I_{D,A}R$. Сопротивление резистора R добавляется к выходному сопротивлению и поэтому должно выбираться не слишком большим.

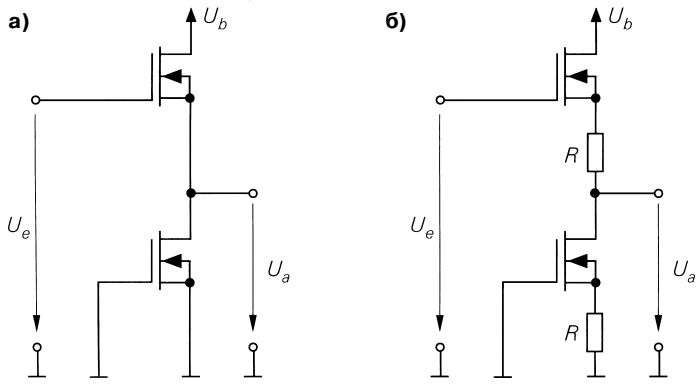


Рис. 3.70. Установка рабочей точки при $U_{e,A} = U_{a,A}$: а – при $U_{GS,A} = 0$; б – при $U_{GS,A} < 0$

Частотная зависимость и граничная частота

Из-за емкостей, присущих полевому транзистору, коэффициент усиления A и коэффициент усиления A_B малых сигналов схемы с общим стоком убывают с ростом частоты. Для определения частотной зависимости и граничной частоты необходимо вести расчеты на основе динамической модели полевого транзистора для малых сигналов. Итоговая динамическая эквивалентная схема для такого режима работы схемы с общим стоком показана на рис. 3.71.

Для коэффициента усиления $\underline{A}_B(s) = \underline{u}_a(s) / \underline{u}_g(s)$ при $R'_g = R_g + R_G$ и $R'_L = R_L \| R_S \| r_{DS} \| 1/S_B$ находим:

$$\underline{A}_B(s) = \frac{1 + s\dfrac{C_{GS}}{S}}{1 + \dfrac{1}{SR'_L} + sc'_1 + s^2 c'_2},$$

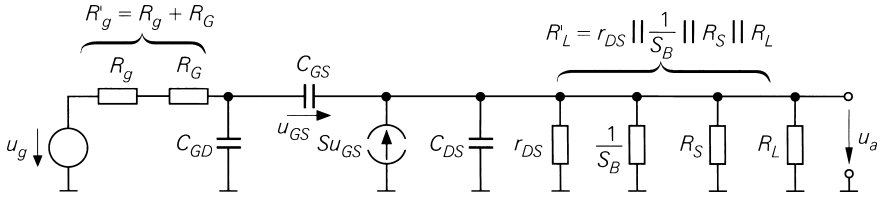


Рис. 3.71. Динамическая эквивалентная схема усилителя с общим стоком для малых сигналов

где
$$c'_1 = \frac{C_{GS} + C_{DS}}{S} + \left(C_{GS} + C_{GD}\right)\frac{R'_g}{SR'_L} + C_{GD}R'_g,$$

$$c'_2 = \left(C_{GS}C_{GD} + C_{GS}C_{DS} + C_{GD}C_{DS}\right)\frac{R'_g}{S}.$$

Нулями частотной характеристики можно пренебречь, так как граничная частота

$$f_N = \frac{S}{2\pi C_{GS}} > f_T$$

лежит выше граничной частоты f_T, о чем свидетельствует сравнение с (3.47). При усилении на низкой частоте

$$A_0 = \underline{A}_B(0) = \frac{SR'_L}{1 + SR'_L}, \tag{3.101}$$

а также

$$\underline{A}_B(s) \approx \frac{A_0}{1 + sc_1 + s^2c_2}, \tag{3.102}$$

$$c_1 = \frac{\left(C_{GS} + C_{DS}\right)R'_L + C_{GS}R'_g}{1 + SR'_L} + C_{GD}R'_g, \tag{3.103}$$

$$c_2 = \frac{\left(C_{GS}C_{GD} + C_{GS}C_{DS} + C_{GD}C_{DS}\right)R'_LR'_g}{1 + SR'_L}. \tag{3.104}$$

Тем самым определяется добротность полюса:

$$Q = \frac{\sqrt{c_2}}{c_1}. \tag{3.105}$$

При $Q \le 0{,}5$ полюс является действительным, а при $Q > 0{,}5$ он оказывается комплексно-сопряженным. В случае действительных полюсов частотная зависимость приближенно описывается фильтром верхних частот первого порядка, если вычеркнуть из знаменателя член с s^2:

$$\underline{A}_B(s) \approx \frac{A_0}{1 + sc_1} \overset{SR'_L >> 1}{\approx} \frac{A_0}{1 + s\left(\frac{C_{GS} + C_{DS}}{S} + \left(\frac{C_{GS}}{SR'_L} + C_{GD}\right)R'_g\right)}.$$

Отсюда вытекает приближение для граничной частоты по уровню –3 дБ f_{-3dB}, при которой усиление уменьшается на 3 дБ:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{c_1} \overset{SR'_L >> 1}{\approx} \frac{1}{\frac{C_{GS}+C_{DS}}{S} + \left(\frac{C_{GS}}{SR'_L} + C_{GD}\right)R'_g}. \qquad (3.106)$$

В случае комплексно-сопряженных полюсов, то есть при $Q > 0{,}5$, можно воспользоваться приближенной оценкой

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\sqrt{c_2}}. \qquad (3.107)$$

Она дает точное значение при $Q = 1/\sqrt{2}$, завышенное – при $0{,}5 < Q < 1/\sqrt{2}$ и заниженное – при $Q > 1/\sqrt{2}$.

Возможная емкость нагрузки C_L параллельна C_{DS}, поэтому она учитывается заменой C_{DS} на $C_L + C_{DS}$.

Область комплексно-сопряженных полюсов. Для практических применений схемы с общим стоком важно знать, при какой нагрузке емкости возникают комплексно-сопряженные полюсы и какие схемотехнические приемы препятствуют их появлению. В связи с этим обратимся к эквивалентной схеме повторителя для малых сигналов, приведенной на рис. 3.72 и полученной из схемы на рис. 3.69 добавлением емкости C_g генератора сигналов и нагрузки емкости C_L.

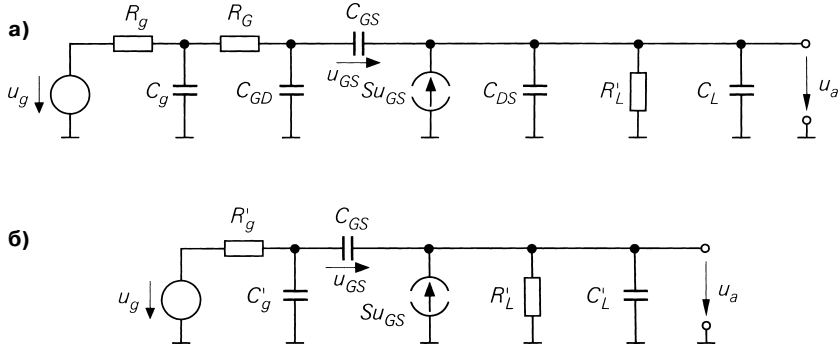


Рис. 3.72. Эквивалентные схемы повторителя для малых сигналов для расчета области комплексно-сопряженных полюсов: а – полная; б – упрощенная

Благодаря тому что $R_g >> R_G$, RC-цепочки $R_g - C_g$ и $R_G - C_{GD}$ сводятся в единую цепь, состоящую из $R'_g = R_g + R_G$ и $C'_g = C_g + C_{GD}$; со стороны выхода имеем $C'_L = C_L + C_{DS}$. Вводя постоянные времени

$$T_g = C'_g R'_g,\ T_L = C'_L R'_L,\ T_{GS} = \frac{C_{GS}}{S} \approx \frac{1}{\omega_T} \qquad (3.108)$$

и отношения сопротивлений

$$k_g = \frac{R'_g}{R'_L}, k_S = \frac{1}{SR'_L}, \tag{3.109}$$

по (3.103) и (3.104) находим:

$$c_1 = \frac{T_{GS}(1+k_g)+T_L k_S}{1+k_S} + T_g, c_2 = \frac{T_g T_{GS} + T_g T_L k_S + T_L T_{GS} k_g}{1+k_S}. \tag{3.110}$$

Область комплексно-сопряженных полюсов определяется условием

$$Q = \frac{\sqrt{c_2}}{c_1} > 0{,}5$$

и отображается на рис. 3.73 как функция нормированной постоянной времени источника сигнала T_g/T_{GS} и нормированной постоянной времени нагрузки T_L/T_{GS} для различных значений k_g; при этом типичным значением принято k_S = 0,2. Нетрудно заметить, что комплексно-сопряженные полюсы не возникают при весьма низких и весьма высоких нагрузочных емкостях (T_L/T_{GS} соответственно мало и велико) и при достаточно большой выходной емкости генератора сигналов (T_g/T_{GS} велико). Кроме того, область комплексно-сопряженных полюсов сильно зависит от k_g.

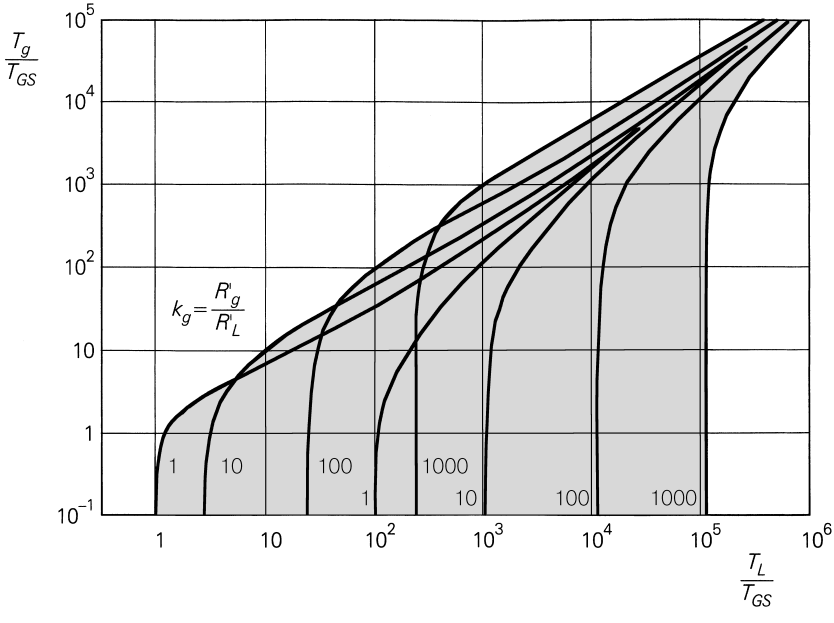


Рис. 3.73. Область комплексно-сопряженных полюсов для k_S = 0,2

Если пренебречь влиянием параметров полевого транзистора на постоянные времени T_g и T_L и на отношения k_g и k_S, а также свести сопротивления резисторов

R_S и R_L к одному значению, получим схему, показанную на рис. 3.74. Тогда для постоянных времени и отношений сопротивлений справедливы приближения:

$$T_g \approx R_g C_g,\ T_L \approx R_L C_L,\ T_{GS} \approx \frac{1}{\omega_T},\ k_g \approx \frac{R_g}{R_L} \text{ и } k_S \approx \frac{1}{SR_L}.$$

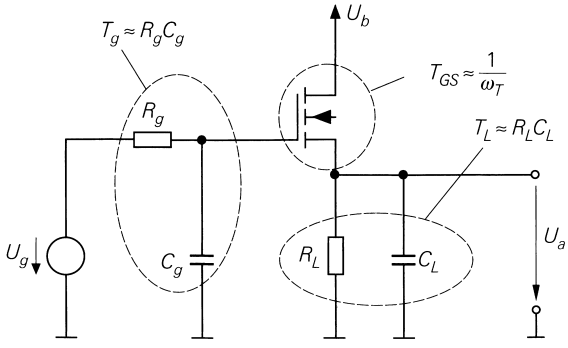


Рис. 3.74. Схема для ориентировочного расчета постоянных времени

Если R_g, C_g, R_L и C_L заданы и имеются комплексно-сопряженные полюсы, есть несколько различных способов выйти за пределы их областей:

- увеличив T_g, можно покинуть область комплексно-сопряженных полюсов через ее верхнюю границу. Для этого между входом схемы с общим коллектором и землей или клеммой питания нужно добавить конденсатор. На эквивалентной схеме повторителя для малых сигналов такой конденсатор включается параллельно C_g и вызывает увеличение T_g. Описанный прием всегда доступен и широко используется на практике;
- находясь близ левой границы области, допустимо увеличить T_{GS} и выйти за ее левый край. Здесь требуется менее быстродействующий полевой транзистор с большей постоянной времени T_{GS}, то есть с меньшей граничной частотой f_T;
- будучи у правой границы области, уменьшают T_{GS}, чтобы выйти из нее вверх и вправо. В таком случае надо воспользоваться более быстродействующим транзистором с меньшей постоянной времени T_{GS} и с более высокой граничной частотой f_T;
- находясь у правой границы области, увеличивают T_L, чтобы покинуть ее через правый край. Это обеспечивается дополнительной емкостью, подключаемой параллельно емкости нагрузки C_L.

Перечисленные возможности выхода из области комплексно-сопряженных полюсов показаны на рис. 3.75. Есть еще пятая возможность – уменьшить T_L, но она редко используется на практике, так как при заданных R_L и C_L нужно подключать резистор, параллельный нагрузочному, что увеличивает нагрузку на выходе схемы. Все перечисленные способы влекут за собой снижение граничной частоты. Чтобы свести его к минимуму, выходить из области комплексно-сопряженных полюсов следует по кратчайшему пути.

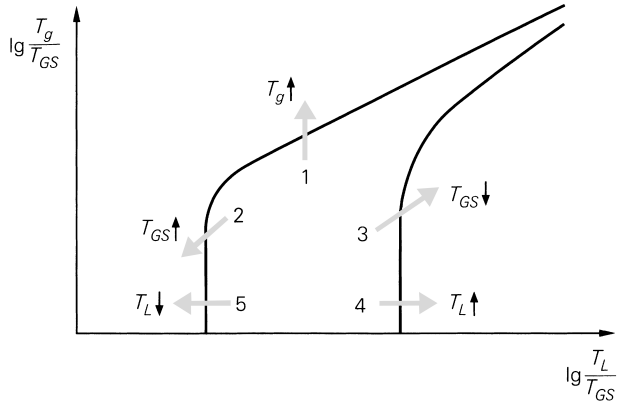


Рис. 3.75. Возможности выхода из области комплексно-сопряженных полюсов

Пример. Для численного примера согласно рис. 3.67а возьмем $I_{D,A}$ = 2 мА. При K = 4 мА/В², U_A = 50 В, C_{oss} = 5 пФ, C_{rss} = 2 пФ, f_{Y21s} = 1 ГГц и f_T = 100 МГц по табл. 3.8 находим S = 4 мА/В, r_{DS} = 25 кОм, R_G = 25 Ом, C_{GD} = 2 пФ, C_{GS} = 4,4 пФ и C_{DS} = 3 пФ. При $R_g = R_s$ = 1 кОм и $R_L \to \infty$ получим $R'_g = R_g + R_G$ = 1025 Ом, $R'_L = R_L \| R_S \| r_{DS}$ = 960 Ом и тогда найдем A_0 = 0,793 ≈ 1 из (3.101) и приближение $f_{-3dB} \approx$ 31,4 МГц из (3.106). Более точный расчет с помощью (3.103) – (3.105) дает c_1 = 4,45 нс, c_2 = 5,69 нс² и $Q \approx$ 0,54; следовательно, имеют место комплексно-сопряженные полюсы, а (3.107) предлагает приближенную оценку $f_{-3dB} \approx$ 67 МГц. Она может быть завышенной в силу того, что $0{,}5 < Q < 1/\sqrt{2}$. При нагрузочной емкости C_L = 1 нФ из (3.108) и (3.109) получаем T_g = 2,05 нс, T_L = 960 нс, T_{GS} = 1,1 нс, k_g = 1,07 и k_S = 0,26; тогда из (3.110) находим c_1 = 202 нс и c_2 = 1305 нс²; из (3.105) следует Q = 0,179, значит, полюсы являются действительными, а из (3.106) вытекает $f_{-3dB} \approx$ 788 кГц. Убедиться в том, что полюсы действительны, можно, не рассчитывая c_1, c_2 и Q, а воспользовавшись рис. 3.73, поскольку точка $T_L/T_{GS} \approx$ 1000, $T_g/T_{GS} \approx$ 2 и $k_g \approx$ 1 находится вне области комплексно-сопряженных полюсов.

3.4.3 Схема с общим затвором

На рис. 3.76 представлена схема с общим затвором, состоящая из МОП транзистора, резистора стока R_D, источника напряжения питания U_b, источника напряжения сигнала U_e без внутреннего сопротивления R_g, благодаря чему параметры не зависят от R_g и гасящего резистора затвора R_{GV}. Последний не действует на передаточные характеристики, но влияет на частотную характеристику и ширину полосы пропускания. Передаточные характеристики и режим малых сигналов определяются способом подключения вывода подложки. В дискретных МОП транзисторах он подсоединяется к истоку, а в интегральных – к отрицательному зажиму источника питающего напряжения U_B, меньшего, чем минимальное входное напряжение. Тем самым гарантируется блокирование диода подложка–исток.

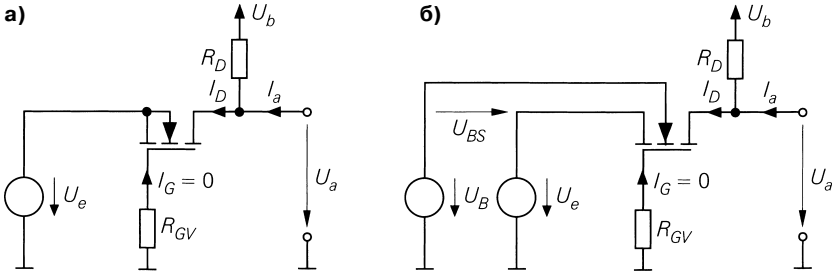


Рис. 3.76. Схема с общим затвором: а – с дискретным МОП транзистором; б – с интегральным МОП транзистором

В дальнейшем изложении принимается, что $U_b = 5$ В, $U_B = -5$ В, $R_D = R_{GV} = 1$ кОм; для дискретного МОП транзистора полагаем $K = 4$ мА/В^2 и $U_{th} = 1$ В, а для интегрального – $K = 4$ мА/В^2, $U_{th} = 1$ В, $\gamma = 0{,}5\sqrt{\text{В}}$ и $U_{inv} = 0{,}6$ В.

Передаточная характеристика схемы с общим затвором

Чтобы определить передаточную характеристику такой схемы (рис. 3.77), надо измерить ее выходное напряжение U_a как функцию напряжения сигнала U_e при $U_{BS} = 0$ для дискретного МОП транзистора или при $U_B = -5$ В для интегрального.

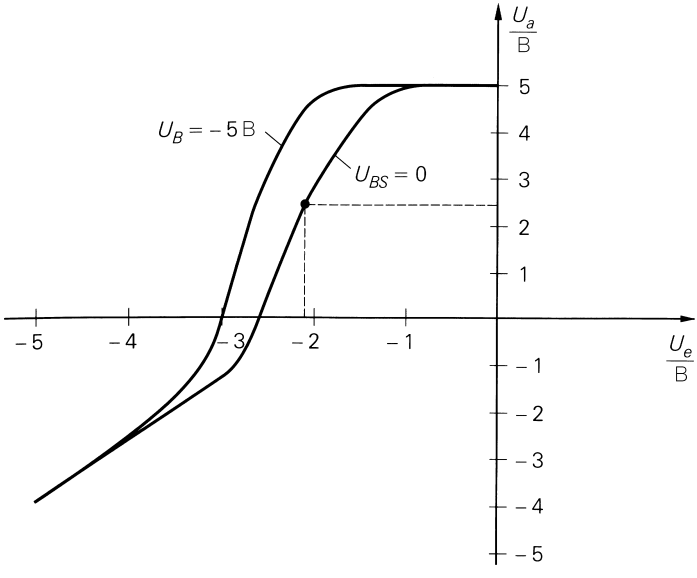


Рис. 3.77. Передаточная характеристика схемы с общим затвором на дискретном ($U_{BS} = 0$) и интегральном ($U_B = -5$ В) МОП транзисторе

Дискретный МОП транзистор работает в области насыщения при $-2{,}7 < U_e < -U_{th} = -1$ В. Здесь $U_{GS} = -U_e$; пренебрегая эффектом Эрли, получаем:

$$U_a = U_b - I_D R_D = U_b - \frac{KR_D}{2}\left(U_{GS} - U_{th}\right)^2, \tag{3.111}$$

$$U_e = -U_{GS} - I_G R_{GV} \overset{I_G=0}{=} -U_{GS}. \tag{3.112}$$

Подставив (3.112) в (3.111), найдем передаточную характеристику:

$$U_a = U_b - \frac{KR_D}{2}(-U_e - U_{th})^2 = U_b - \frac{KR_D}{2}(U_e + U_{th})^2. \tag{3.113}$$

Для рабочей точки, приведенной на рис. 3.77, имеем:

$$U_a = 2{,}5 \text{ В} \Rightarrow I_D = \frac{U_b - U_a}{R_C} = 2{,}5 \text{ мА} \Rightarrow U_{GS} = U_{th} + \sqrt{\frac{2I_D}{K}} = 2{,}12 \text{ В} \Rightarrow U_e = -U_{GS} = -2{,}12 \text{ В}.$$

Передаточная характеристика при управлении посредством источника тока. Для управления работой схемы используется также источник тока I_e (рис. 3.78). В этом случае при $I_e < 0$ схема функционирует как преобразователь ток–напряжение, или усилитель полного переходного сопротивления:

$$U_a = U_b - I_D R_D \overset{I_D=-I_e}{=} U_b + I_e R_D, \tag{3.114}$$

$$U_e = -U_{GS} = -U_{th} - \sqrt{\frac{2I_D}{K}} \overset{I_D=-I_e}{=} -U_{th} - \sqrt{-\frac{2I_e}{K}}. \tag{3.115}$$

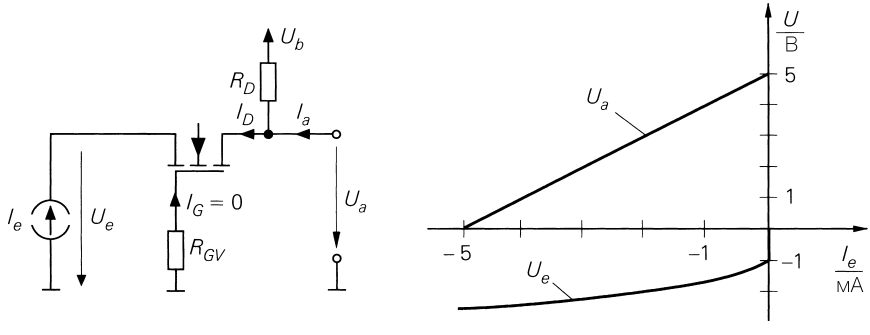


Рис. 3.78. Схема с общим затвором и ее характеристика при управлении посредством источника тока

На практике управление по току чаще всего реализуется в схеме с общим истоком и открытым затвором или с помощью токового зеркала; подробнее об этом говорится в связи с обсуждением установки рабочей точки (см. раздел 3.1.4).

Режим малых сигналов схемы с общим затвором

Режимом малых сигналов называется работа под управлением сигнала вблизи рабочей точки; в качестве примера используется вышеуказанная рабочая точка с параметрами $U_{e,a} = -2{,}12$ В, $U_{a,A} = 2{,}5$ В и $I_{D,A} = 2{,}5$ мА.

Эквивалентная схема усилителя с общим затвором для малых сигналов приведена на рис. 3.79. Для перехода от интегрального МОП транзистора к дискретному достаточно ввести ограничение $u_{BS} = 0$; тогда в уравнении полагают $S_B = 0$. Было бы неправильно использовать $S_B = 0$ в качестве определяющего условия, так как в дискретном МОП транзисторе крутизна подложки не равна нулю, но это не играет роли, так как $u_{BS} = 0$; поэтому истинным ограничением является $u_{BS} = 0$, а $S_B = 0$ служит лишь его проявлением в уравнениях.

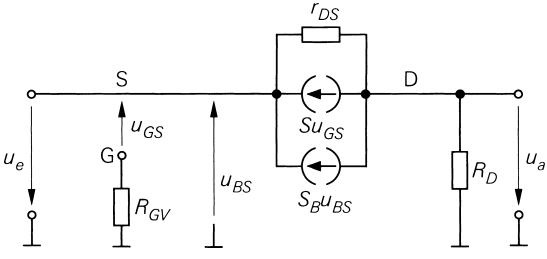


Рис. 3.79. Эквивалентная схема усилителя с общим затвором для малых сигналов

Из узлового уравнения

$$\frac{u_a}{R_D} + \frac{u_a - u_e}{r_{DS}} + Su_{GS} + S_B u_{BS} = 0$$

при $u_e = -u_{GS} = -u_{BS}$ следует:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = \left(S + S_B \frac{1}{r_{DS}}\right)\left(R_D \parallel r_{DS}\right) \overset{r_{DS} >> R_D,\, 1/S}{\approx} \left(S + S_B\right)R_D \overset{u_{BS}=0}{=} SR_D.$$

Если $I_{D,A} = 2{,}5$ мА, $K = 4$ мА/В^2 и $U_A = 50$ В, из табл. 3.8 получаем $S = 4{,}47$ мА/В и $r_{DS} = 20$ кОм. Тогда в случае дискретного МОП транзистора при подстановке $S_B = 0$ и $R_D = 1$ кОм получим точную оценку $A = 4{,}3$ и в первом приближении $A = 4{,}47$. При использовании интегрального МОП транзистора усиление несколько повышается в силу того, что $S_D > 0$, а прочие параметры неизменны.

Входное сопротивление при малых сигналах составляет

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} = \frac{R_D + r_{DS}}{1 + (S + S_B)r_{DS}} \overset{r_{DS} >> R_D,\, 1/S}{\approx} \frac{1}{S + S_B} \overset{u_{BS}=0}{=} \frac{1}{S}$$

и зависит от сопротивления нагрузки, причем из-за того, что $i_a = 0$ ($R_L \to \infty$), здесь представлено входное сопротивление холостого хода. Для расчета входного сопротивления при других значениях R_L достаточно вместо R_D включить параллельную цепочку из R_D и R_L. Положив $R_L = R_D = 0$, вычислим входное сопротивление при

короткозамкнутом выходе. Однако зависимость от R_L настолько слаба, что становится незаметной при переходе к приближенным значениям. Для рабочей точки дискретного МОП транзистора, взятой в качестве примера, найдем точное значение r_e = 232 Ом; приближение дает r_e = 224 Ом.

Выходное сопротивление при малых сигналах описывается выражением

$$r_a = \frac{u_a}{i_a} = R_D \parallel \frac{\left(1+\left(S+S_B\right)R_g\right)r_{DS}+R_g}{1+S_BR_g} \overset{r_{DS}>>R_D}{\approx} R_D$$

и зависит от внутреннего сопротивления R_g генератора сигналов; при R_g = 0 получаем выходное сопротивление при короткозамкнутом входе:

$$r_{a,K} = R_D \| r_{DS},$$

а при $R_g \to \infty$ вычисляем выходное сопротивление холостого хода:

$$r_{a,L} = R_D \parallel \frac{1+\left(S+S_B\right)r_{DS}}{S_B} \overset{u_{BS}=0}{=} R_D.$$

На практике в большинстве случаев $r_{DS} >> R_D$, что позволяет пренебрегать зависимостью выходного сопротивления от R_g. Следовательно, в нашем примере $r_{a,K}$ = = 952 Ом и $r_{a,L}$ = 1 кОм.

При $r_{DS} >> R_D$, $1/S$ и в отсутствие нагрузочного резистора R_L для схемы с общим затвором получаем:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} \approx (S+S_B)R_D \overset{u_{BS}=0}{=} SR_D, \tag{3.116}$$

$$r_e = \left.\frac{u_e}{i_e}\right|_{i_a=0} \approx \frac{1}{(S+S_B)} \overset{u_{BS}=0}{=} \frac{1}{S}, \tag{3.117}$$

$$r_a = \frac{u_a}{i_a} \approx R_D. \tag{3.118}$$

Функционирование схемы совместно с источником сигнала с внутренним сопротивлением R_g и резистором нагрузки R_L характеризуется коэффициентом усиления

$$A_B = \frac{r_e}{r_e+R_G} A \frac{R_L}{r_a+R_L} \approx \frac{S\left(R_D \parallel R_L\right)}{1+\left(S+S_B\right)R_g} \overset{u_{BS}=0}{=} \frac{S\left(R_D \parallel R_L\right)}{1+SR_g}. \tag{3.119}$$

Управление схемой посредством источника тока описывается сопротивлением передачи R_T (полным переходным сопротивлением), а не усилением; для преобразователя ток–напряжение по схеме с общим затвором находим:

$$R_T = \left.\frac{u_a}{i_e}\right|_{i_a=0} = \left.\frac{u_a}{u_e}\right|_{i_a=0} \left.\frac{u_e}{i_e}\right|_{i_a=0} = Ar_e = R_D. \tag{3.120}$$

Входное и выходное сопротивления определяются выражениями (3.117) и (3.118).

Нелинейность. Когда управляющий сигнал подается от источника напряжения, имеет место $\hat{u}_{GS} = \hat{u}_e$. Это позволяет применять уравнение (3.13), описывающее зависимость между амплитудой малого синусоидального входного сигнала и коэффициентом нелинейных искажений k тока стока, равным клирфактору выходного напряжения в схеме с общим затвором. Следовательно, справедливо $\hat{u}_e < 4k \times \times (U_{GS,A} - U_{th})$. Под управлением источника тока схема работает в линейном режиме, то есть клирфактор равен нулю.

Температурная зависимость. Схема с общим затвором характеризуется таким же температурным дрейфом, как и схема с общим истоком без обратной связи, поскольку в обоих случаях приложено постоянное входное напряжение между затвором и истоком, а выходное напряжение задается разностью $U_a = U_b - I_D R_D$:

$$\left.\frac{dU_a}{dT}\right|_A = -R_D \left.\frac{dI_D}{dT}\right|_A \approx I_{D,A} R_D \frac{1}{K \times 10^3}\left(5 - \frac{4\ldots7\,\text{В}}{U_{GS,A} - U_{th}}\right).$$

Установка рабочей точки

Рабочая точка устанавливается так же, как и в случае схемы с общей базой. На рис. 3.80 показаны варианты схем с управлением по напряжению и току, соответствующие схемам на рис. 2.106. При управлении по напряжению (рис. 3.80а) для управления схемой с общим затвором (T_2) применяется схема с общим стоком (T_1), в результате чего получается дифференциальный усилитель с несимметричными входом и выходом. Управление по току (рис. 3.80б) осуществляется схемой с общим истоком (T_1) – *каскодной схемой*. Здесь делитель напряжения из резисторов R_1 и R_2 действует как гасящий резистор затвора величиной $R_{GV} = R_1 \| R_2$.

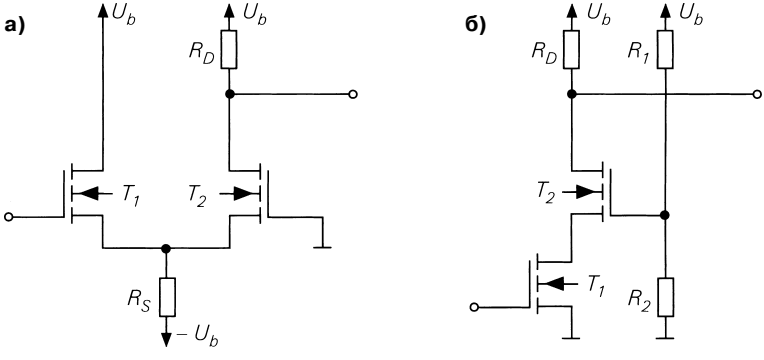


Рис. 3.80. Установка рабочей точки схемы с общим затвором: а – с управлением по напряжению; б – с управлением по току

Частотная характеристика и граничная частота

Коэффициент усиления малых сигналов A и коэффициент усиления A_B схемы с общим затвором убывают на высоких частотах из-за емкостей полевого транзистора.

Чтобы получить представление о частотной зависимости коэффициента усиления и граничной частоте, необходимо воспользоваться динамической моделью полевого транзистора для малых сигналов.

Управление посредством источника напряжения. Точный расчет коэффициента усиления $A_B(s) = u_a(s)/u_g(s)$ трудоемок и приводит к громоздким выражениям. Достаточно точное приближение выводят, пренебрегая сопротивлением r_{DS} и емкостью C_{DS}; впрочем, последняя имеется только у дискретных МОП транзисторов. В случае интегральных МОП транзисторов дополнительными параметрами служат крутизна подложки S_B и емкости подложки C_{BS} и C_{BD}; здесь они не учитываются. Для дискретного и интегрального МОП транзистора рассчитываем упрощенную эквивалентную схему для малых сигналов (рис. 3.81), во многом аналогичную эквивалентной схеме усилителя с общей базой для малых сигналов (см. рис. 2.107). Это позволяет перенести полученные там результаты на схему с общим затвором, если в соотношения (2.139) и (2.140) подставить соответствующие параметры и совершить предельный переход $\beta \to \infty$. При $R'_{GV} = R_{GV} + R_G$ и $R'_D = R_D \| R_L$ находим усиление на низких частотах

$$A_0 = \underline{A}_B(0) \approx \frac{SR'_D}{1+SR_g} \tag{3.121}$$

и приближение для частотной зависимости коэффициента усиления в виде фильтра нижних частот первого порядка:

$$\underline{A}_B(s) \approx \frac{A_0}{1+s\dfrac{C_{GS}(R_g+R'_{GV})+C_{GD}R'_D(1+S(R_g+R'_{GV}))}{1+SR_g}}. \tag{3.122}$$

Отсюда получаем приближение для граничной частоты f_{-3dB}:

$$\omega_{-3dB} \approx \frac{1+SR_g}{C_{GS}(R_g+R'_{GV})+C_{GD}R'_D(1+S(R_g+R'_{GV}))}. \tag{3.123}$$

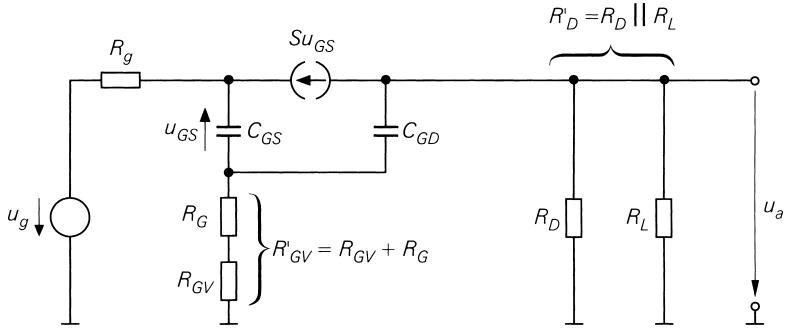


Рис. 3.81. Упрощенная динамическая эквивалентная схема усилителя с общим затвором для малых сигналов

Из соотношений (3.121) и (3.123) находим граничную частоту, выраженную через две постоянные времени, которые не зависят от усиления на низких частотах A_0. Считается, что изменение A_0 происходит вследствие вариаций R'_D; поэтому постоянные времени не зависят от A_0, когда последнее не зависит от R'_D:

$$\omega_{-3dB}(A_0) \approx \frac{1}{T_1 + T_2 A_0}, \tag{3.124}$$

где

$$T_1 = C_{GS}\frac{R_g + R'_{GV}}{1 + SR_g}, \tag{3.125}$$

$$T_2 = C_{GD}\left(R_g + R'_{GV} + \frac{1}{S}\right). \tag{3.126}$$

Произведения значений коэффициента усиления на ширину полосы пропускания *GBW*, включая полученное из уравнения (3.79), справедливы и для схемы с общим затвором.

Если параллельно нагрузочному резистору R_L включена емкость C_L, имеем:

$$T_2 = C_{GD}\left(R_g + R'_{GV} + \frac{1}{S}\right) + C_L\left(R_g + \frac{1}{S}\right). \tag{3.127}$$

Постоянная времени T_1 не зависит от C_L.

Управление посредством источника тока. Здесь интересна частотная зависимость полного переходного сопротивления $\underline{Z}_T(s)$; с учетом (3.122) можно воспользоваться приближением в виде фильтра нижних частот первого порядка:

$$\underline{Z}_T(s) = \frac{\underline{u}_a(s)}{\underline{i}_e(s)} = \lim_{R_g \to \infty} R_g \underline{A}_B(s) \approx \frac{R'_D}{1 + s\left(\frac{C_{GS}}{S} + C_{GD}R'_D\right)}. \tag{3.128}$$

В этом случае граничная частота определяется выражением:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{\frac{C_{GS}}{S} + C_{GD}R'_D}. \tag{3.129}$$

При емкостной нагрузке следует заменять C_{GD} на $C_L + C_{GD}$.

Пример. Для численного примера схемы с общим затвором (см. рис. 3.76а) принято $I_{D,A}$ = 2,5 мА. Параметры полевого транзистора для малых сигналов возьмем из примера для рис. 3.56а: S = 4,47 мА/В, R_G =25 Ом, C_{GD} = 2 пФ и C_{GS} = 4,4 пФ. При R_D = 1 кОм, $R_L \to \infty$, $r_{DS} >> R_D$ и $R_g = R_{GV}$ = 0 получим $R'_D = R_D$ = 1 кОм и $R'_{GV} = R_G$ = 25 Ом. Тогда из (3.121) находим $A_0 \approx$ 4,47, а из (3.123) определим $f_{-3dB} \approx$ 68 МГц. Граничная частота сильно зависит от R_{GV}: при R_{GV} = 1 кОм она составляет лишь $f_{-3dB} \approx$ 10 МГц.

При управлении посредством источника тока и $R_L \to \infty$ из (3.128) следует $R_T = \underline{Z}_T(0) \approx R_D$ = 1 кОм, а из (3.129) находим $f_{-3dB} \approx$ 53 МГц. В этой ситуации резистор R_{GV} не оказывает влияния.

Литература

[3.1] Sze, S. M.: Physics of Semiconductor devices, 2nd Edition. New York: John Wiley & Sons, 1981.

[3.2] Hoffmann, K.: VLSIEntwurf. München: R. Oldenburg, 1990.

[3.3] Antognetti, P.; Massobrio, G.: Semiconductor Device Modeling with SPICE. New York: McGraw-Hill, 1988.

[3.4] Spenke, E.: pn-Übergänge. Halbleiter-Elektronik Band 5. Berlin: Springer, 1979.

[3.5] MicroSim: PSpice A/D Reference Manual.

[3.6] Müller, R.: Rauschen. Halbleiter-Elektronik Band 15. Berlin: Springer, 1990.

Глава 4
Усилители

Усилители являются важными элементами аналоговых средств обработки сигналов. Они усиливают входной сигнал малой амплитуды настолько, чтобы он обеспечивал функционирование устройства, следующего за усилителем. Так, например, чтобы воспроизвести с помощью громкоговорителя звук, воспринятый микрофоном, сигнал с выхода последнего уровнем в несколько микровольт должен быть усилен рядом устройств до нескольких вольт. Точно так же сигналы, созданные термоэлементами, фотодиодами, магнитными головками, приемными антеннами и множеством других источников можно подвергнуть дальнейшей обработке только после соответствующего усиления. Поскольку для обработки и анализа сложных сигналов все шире применяются цифровые устройства в виде микропроцессоров или цифровых сигнальных процессоров (ЦСП), цепь обработки сигналов обычно образуют следующие звенья или каскады:

1. Датчик, преобразующий физическую величину, например давление воздуха (микрофон), температуру (термоэлемент), свет (фотодиод) или напряженность электромагнитного поля (приемная антенна), в электрический сигнал.
2. Один или несколько каскадов, которые усиливают и фильтруют сигналы.
3. Аналого-цифровой преобразователь для перевода сигнала из аналоговой в цифровую форму.
4. Микропроцессор, ЦСП или другие цифровые устройства, способные обрабатывать оцифрованный сигнал.
5. Цифро-аналоговый преобразователь, на выходе которого формируется аналоговый сигнал.
6. Один или несколько усилителей, которые усиливают и фильтруют сигналы настолько, чтобы их можно было подать на исполнительный элемент.
7. Исполнительный элемент, преобразующий сигнал в физическую величину, например в давление (громкоговоритель), температуру (нагревательный элемент), свет (лампа накаливания) или напряженность электромагнитного поля (передающая антенна).

Семь звеньев такой цепи для обработки сигнала показаны на рис. 4.1, где усилители представлены одним из символов, изображенных на рис. 4.2.

Первый усилитель работает со сравнительно слабыми сигналами и потому называется усилителем, функционирующим в режиме малых сигналов. Как правило, его выходная мощность не превышает 1 мВт. Второй относится к усилителям мощности, способным развивать на выходе от нескольких милливатт (при использовании в качестве нагрузки головных телефонов, дистанционного управления и т.п.) до многих киловатт (в крупных громкоговорящих установках, широковещательных передатчиках и т.д.) – см. главу 15 (том 2).

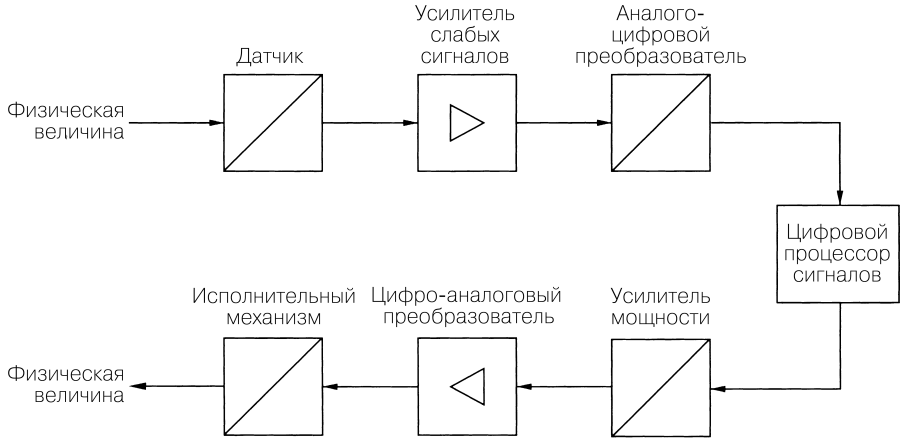


Рис. 4.1. Последовательность устройств для обработки сигнала

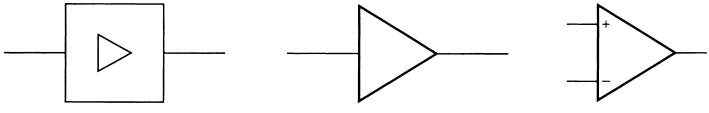


Рис. 4.2. Условные графические обозначения усилителей

Наряду с пассивными фильтрами для частотной селекции сигналов все шире используются активные фильтры, в состав которых также входят усилители (см. главу 13, том 2). Строгое разграничение усилителей и фильтров затруднительно, поскольку любой усилитель одновременно фильтрует сигнал из-за ограниченности собственной полосы пропускания, а любой активный фильтр не может обойтись без усиления сигнала.

Частотный диапазон также служит важнейшей характеристикой усилителя. Нижней граничной частотой f_H характеризуются усилители переменного тока, верхней граничной частотой f_B – низкочастотные и высокочастотные усилители, а по значению ширины полосы пропускания $B = f_B - f_H$ их подразделяют на широко- и узкополосные. От верхней граничной частоты зависит принадлежность устройства к усилителям звуковой частоты (УЗЧ или УНЧ), видеоусилителям, усилителям промежуточной частоты (УПЧ) или радиочастотным (УРЧ). Разделение на усилители постоянного или переменного тока определяется непосредственно их схемным решением и связью между цепями по постоянному или переменному напряжению, тогда как деление на низко- и высокочастотные устройства неопределенно. Нередко границей между ними служит частота 1 МГц.

Столь же неоднозначно разбиение на широко- и узкополосные усилители; последние часто характеризуются средней частотой $f_C = (f_B - f_H) / 2$ и шириной полосы пропускания $B = f_B - f_H$, которая у узкополосных усилителей обычно составляет 1/10 от средней частоты: $B < f_C/10$.

При разнообразии назначения все усилители весьма сходны по способу построения схем, так как собираются из типовых транзисторных схем для усиления постоянного напряжения. Подразделение на типы схем в значительной мере обусловлено характером связи с входом и выходом, а также между отдельными каскадами многокаскадных устройств: в усилителях постоянного тока используется непосредственная связь (по постоянному напряжению или гальваническая), в усилителях переменного тока применяется емкостная связь с помощью конденсаторов связи (по переменному напряжению), а в узкополосных устройствах избирательная связь осуществляется посредством колебательных LC-контуров, керамических резонаторов или фильтров на поверхностных акустических волнах. Способ связи названных усилителей и зависимость усиления от частоты вместе с параметрами f_H, f_B, f_C и B приведены на рис. 4.3.

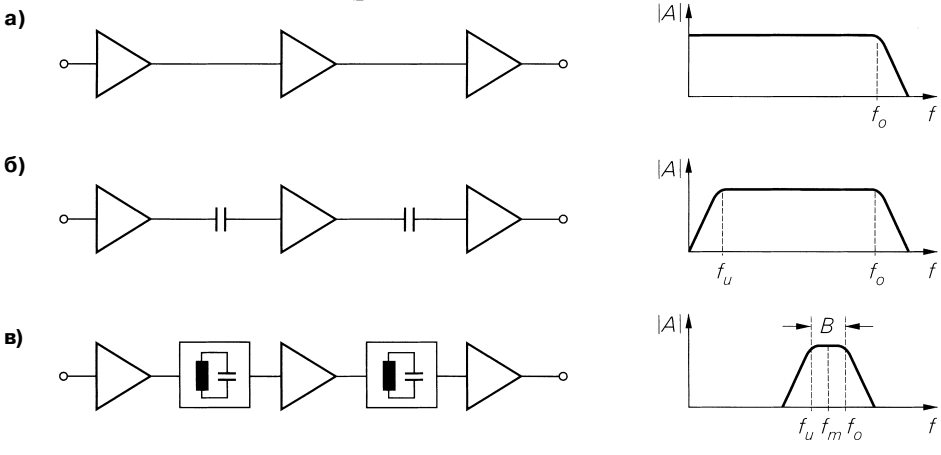


Рис. 4.3. Способы связи и частотные характеристики усилителей: а – постоянного тока; б – переменного тока; в – узкополосного усилителя

Принадлежность к низко- или высокочастотным усилителям определяется не столько построением схемы, сколько верхней граничной частотой применяемых транзисторов. Важную роль играет также ток покоя транзистора в рабочей точке, поскольку граничная частота f_C приблизительно пропорциональна ему в диапазоне слабых токов. К примеру, граничная частота дифференциального усилителя достигает 10 МГц при токе покоя 1 мА и всего лишь 100…300 кГц при токе 10 мкА.

Особое место занимают операционные усилители, которые получили большое распространение, прежде всего на низких частотах, в качестве усилителей постоянного тока универсального назначения. Операционные усилители (см. главу 5) применяют, как правило, для решения стандартных задач. К проектированию оригинальных интегральных усилителей или устройств на дискретных транзисторах прибегают только в тех случаях, когда серийно выпускаемые операционные усилители, перечисленные в библиотеках модулей, не удовлетворяют необходимым требованиям. В остальных случаях по возможности пользуются готовыми модулями, объединенными в библиотеки.

4.1 Схемы

Усилители состоят из одного или нескольких усилительных каскадов, каждый из которых реализуется посредством одной или нескольких типовых схем на биполярных или полевых транзисторах. Кроме того, отдельные транзисторы применяются для установки рабочей точки остальных транзисторов. Применение типовых схем во многих случаях позволяет пользоваться соотношениями, представленными в разделах 2.4 и 3.4.

Характеристики транзисторов. Насколько это возможно и целесообразно, описываемые ниже схемы построены на биполярных и МОП транзисторах, работающих в режиме обогащения; МОП транзисторы в режиме обеднения и полевые транзисторы с управляющим p-n переходом применяются лишь в исключительных ситуациях. Для расчетов характеристик и рабочих точек воспользуемся основными выражениями (2.2) и (2.3) или (3.3) и (3.4):

n-p-n транзистор: $I_C = I_S e^{\frac{U_{BE}}{U_T}}\left(1+\frac{U_{CE}}{U_A}\right)$, $I_B = \frac{I_C}{B}$;

n-канальный МОП транзистор: $I_D = \frac{K}{2}\left(U_{GS}-U_{th}\right)^2\left(1+\frac{U_{DS}}{U_A}\right)$, $I_G = 0$.

В случае МОП транзисторов следует также учитывать эффект подложки; согласно (3.18), для n-канального МОП транзистора справедливо равенство:

$$U_{th} = U_{th,0} + \gamma\left(\sqrt{U_{inv}-U_{BS}} - \sqrt{U_{inv}}\right).$$

Масштабирование. Выбранный способ представления ориентирован на интегральную схемотехнику, опирающуюся на почти неограниченную масштабируемость транзисторов. У биполярных транзисторов обратный ток насыщения I_S модифицируется путем изменения площади эмиттера, а удельная крутизна КМОП транзистора – изменением отношения ширины к длине канала W/L, причем делается это за счет ширины канала, тогда как его длина L остается постоянной. Обычно длина канала у цифровых ИС составляет 0,2…0,5 мкм; у аналоговых интегральных микросхем она, как правило, превышает 1 мкм, поскольку с удлинением канала увеличивается напряжение Эрли U_A и, следовательно, максимальное усиление.

Чаще всего масштабирование осуществляется в соответствии с током покоя в рабочей точке: $I_S \sim I_{C,A}$ и $W \sim K \sim I_{D,A}$ (L = const), чем обеспечивается равенство плотности тока всех транзисторов. Иными словами, в рабочей точке, исключая слабые отклонения из-за эффекта Эрли, все n-p-n транзисторы работают при одинаковом напряжении база–эмиттер $U_{BE,A}$:

$$U_{BE,A} \approx U_T \ln\frac{I_{C,A}}{I_S} \overset{I_{C,A}\sim I_S}{=} \text{const} \approx 0{,}7\ \text{В}.$$

Эти соотношения усложняются для МОП транзисторов вследствие эффекта подложки: пара таких транзисторов с одинаковыми плотностями тока (в пренебрежении

эффектом Эрли) функционируют при равном напряжении затвор–исток $U_{CS,A}$ только тогда, когда равны напряжения подложка–исток:

$$U_{GS,A} \approx U_{th}(U_{BS,A}) + \sqrt{\frac{2I_{D,A}}{K}} \overset{\substack{I_{D,A} \sim K \sim W \\ U_{BS,A} = \text{const}}}{=} \text{const}.$$

Нормирование. Размеры отдельного транзистора нормируются путем сравнения с размерами эталонного прибора, относительная величина которого считается равной единице. Тогда биполярный транзистор величины 5 характеризуется в 5 раз более сильным обратным током насыщения I_S, а МОП транзистор величины 5 обладает в 5 раз более высокой удельной крутизной по сравнению с соответствующим транзистором величины 1.

В качестве эталонного транзистора часто используется наименьший из изготавливаемых по одной и той же технологии. В этом случае имеют дело только с относительными величинами, большими или равными единице. У биполярных транзисторов эталонный прибор характеризуется наименьшей площадью эмиттера, поэтому он оказывается наименьшим как геометрически, так и электрически (относительно I_S). Благодаря произвольности выбора ширины W и длины L канала, у МОП транзистора появляется дополнительная степень свободы. В аналоговых схемах эффекты короткого и узкого канала нежелательны, а значит, W и L не должны быть меньше технологически обусловленных пределов: $W \geq W_{\min}$ и $L \geq L_{\min}$. При $W = W_{\min}$ и $L = L_{\min}$ получим геометрически наименьший МОП транзистор, который служит эталонным прибором величины 1. МОП транзисторы большей величины изготавливаются с большим значением W при неизменной $L = L_{\min}$. Можно также сохранить $W = W_{\min}$, увеличивая L, и получить МОП транзистор, который окажется электрически (относительно $K \sim W/L$) меньше, а геометрически больше эталонного. Таким образом, следует различать электрическую и геометрическую величины транзистора (далее под величиной всегда понимается электрическая составляющая). Пропорциональное увеличение W и L оставляет величину МОП транзистора неизменной; однако этим обстоятельством почти не пользуются ради экономии места. При равной электрической величине геометрически больший МОП транзистор характеризуется меньшими шумами и более высоким напряжением Эрли, тогда как его емкости убывают. Рис. 4.4 поясняет масштабирование и нормирование на примере биполярного транзистора величиной 1 и 2 и n-канального МОП транзистора величиной 1, 2 и 1/2.

Комплементарные транзисторы. Большинству биполярных технологий доступны только p-n-p транзисторы горизонтальной структуры, электрические свойства которых существенно уступают свойствам n-p-n транзисторов вертикальной структуры. Главным образом это касается усиления по току и граничной частоты f_T.

При существующих технологиях в сигнальном тракте усилителя предпочтительны n-p-n транзисторы; p-n-p транзисторы применяют только в источниках тока и схемах с общей базой или коллектором, где недостатки таких элементов почти незаметны. В особых комплементарных технологиях становятся доступными p-n-p транзисторы вертикальной структуры сравнимого качества, но и в этом случае n-p-n транзисторы отличаются более приемлемыми свойствами. Различия между

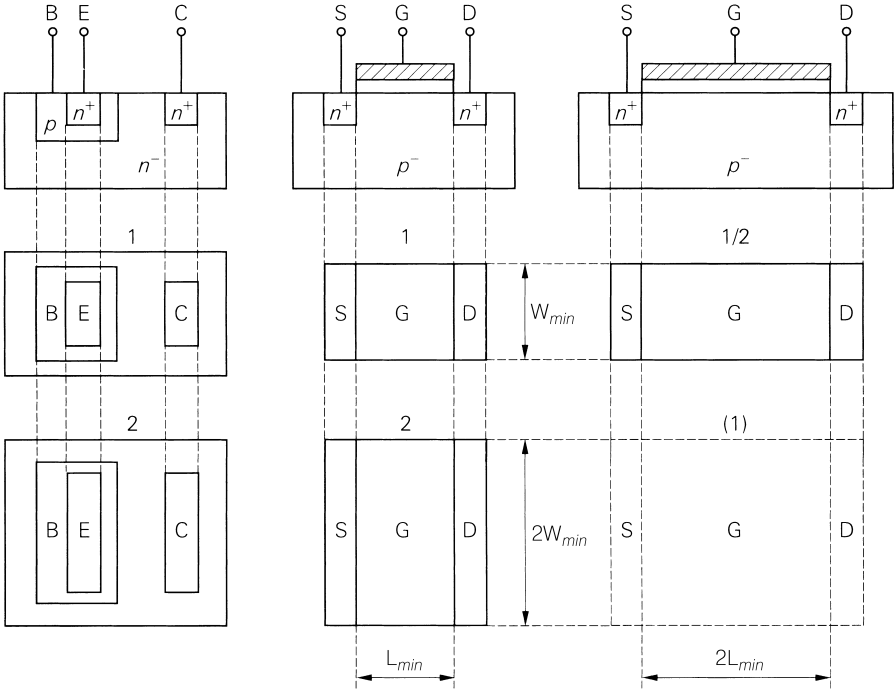


Рис. 4.4. Масштабирование и нормирование у биполярных и МОП транзисторов

биполярными транзисторами вертикальной и горизонтальной структуры подробно рассмотрены в разделе 2.2.

Что касается МОП технологий, то здесь речь идет преимущественно о комплементарных, то есть КМОП технологиях. В данной области доступны n- и p-канальные МОП транзисторы сравнимого качества. Впрочем, относительный коэффициент крутизны K'_p p-канального МОП транзистора в 2…3 раза меньше относительного коэффициента крутизны K'_n n-канального МОП транзистора. Отсюда следует, что при одинаковой длине канала L p-канальный МОП транзистор по сравнению с n-канальным должен обладать в 2…3 раза большей шириной канала W, чтобы обеспечить ту же удельную крутизну $K = K'_{n/p}W/L$. При этом речь идет о равенстве лишь статических свойств. Динамические свойства p-канального МОП транзистора хуже из-за увеличения собственных емкостей вследствие больших габаритов, что и заставляет отдавать предпочтение n-канальным МОП транзисторам. Приблизительно уравнять не только статические, но и динамические свойства можно, увеличив ширину и длину канала (W и L) n-канального МОП транзистора в $\sqrt{2}…\sqrt{3}$ раз с тем, чтобы его площади и емкости приблизительно соответствовали аналогичным параметрам p-канального МОП транзистора. При этом электрическая величина n-канального МОП транзистора не изменится, а его пропускаемая частота понизится до уровня, свойственного p-канальному прибору. Приведенную закономерность

используют лишь в тех случаях, когда к симметричности свойств комплементарных транзисторов предъявляются особо жесткие требования.

Рассматриваемые ниже схемы описываются на основе комплементарной биполярной и КМОП технологии. Важнейшие параметры транзисторов приведены в табл. 4.1 и 4.2.

Таблица 4.1. Параметры биполярных транзисторов относительной величины 1

Наименование	Параметр	PSpice	n-p-n	p-n-p	Размерность
Обратный ток отсечки	I_S	IS	1	0,5	фА
Усиление по току	B	BF	100	50	
Напряжение Эрли	U_A	VAF	100	50	В
Объемное сопротивление базы	R_B	RBM	100	50	Ом
Эмиттерная емкость	$C_{S0,E}$	CJE	0,1	0,1	пФ
Коллекторная емкость	$C_{S0,C}$	CJC	0,2	0,5	пФ
Емкость подложки	$C_{S0,S}$	CJS	1	2	пФ
Время распространения сигнала	$\tau_{0,N}$	TF	100	150	пс
Граничная частота	f_T		1,3	0,85	ГГц
Типовой ток в рабочей точке	$I_{C,A}$		100	–100	мкА

В табл. 4.2 подвижность носителей указывается как в PSpiece в см^2/Вс; типовая граничная частота f_T пропорциональна $(U_{GS} - U_{th})$ и соответственно $\sqrt{I_{D,A}}$; она указана здесь для типовых аналоговых схем при $(U_{GS} - U_{th}) = 1$ В.

Влияние производственных допусков. Биполярная технология предусматривает изготовление n-p-n и p-n-p транзисторов с использованием раздельных операций. Поскольку допуск на изготовление n-p-n транзисторов в ходе отдельной операции сказывается на них в первом приближении одинаково, параметры всех таких транзисторов изменяются сходным образом. Отсюда следует, что производственный разброс обратного тока насыщения не влияет на относительную величину прибора, задаваемую масштабированием: n-p-n транзистор величины 5 всегда характеризуется в 5 раз большим обратным током насыщения относительно n-p-n транзистора величины 1. То же справедливо и применительно к p-n-p транзисторам. Напротив, отношения параметров n-p-n и p-n-p транзисторов непостоянны. Так, например, отношения обратных токов насыщения n-p-n транзистора и p-n-p транзистора величины 1 существенно колеблются. Аналогичные соображения применимы и к n- и p-канальным МОП транзисторам, выполненным по КМОП технологии, особенно в том, что касается удельной крутизны.

Таблица 4.2. Параметры МОП транзисторов относительной величины 1

Наименование	Параметр	PSpice	n-p-n	p-n-p	Размерность
Пороговое напряжение	U_{th}	VTO	1	–1	В
Относительный коэффициент крутизны	K'_n, K'_p	KP	30	12	мкА/В^2
Подвижность носителей	μ_n, μ_p	UO	500	200	см^2/Вс
Толщина оксидного слоя	d_{ox}	TOX	57,5	57,5	нм
Погонная емкость затвора	C'_{ox}		0,6	0,6	фФ/мкм^2
Погонная емкость подложки	C'_S	CJ	0,2	0,2	фФ/мкм^2
Погонная емкость стока	$C'_{GD,b}$	CGDO	0,5	0,5	фФ/мкм^2
Напряжение Эрли	U_A		50	33	В
Модуляция длины канала	λ	LAMBDA	0,02	0,033	В$^{-1}$
Коэффициент управления подложки	γ	GAMMA	0,5	0,5	В$^{1/2}$
Инверсное напряжение	U_{inv}	PHI	0,6	0,6	В
Ширина канала	W	W	3	7,5	мкм
Длина канала	L	L	3	3	мкм
Удельная крутизна	K		30	30	мкА/В^2
Типовая пропускаемая частота	f_T		1,3	0,5	ГГц
Типовой ток в рабочей точке	$I_{D,A}$		10	–10	мкА

Диоды. В интегральных схемах диоды реализуются с помощью транзисторов. В качестве диода, кроме того, используется n-p-n или p-n-p транзистор с короткозамкнутым переходом база–коллектор (рис. 4.5). Такой диод называется *трансдиодом* и применяется в основном для масштабирования тока (см. ниже); коллекторный или эмиттерный переходы здесь в качестве диодов непригодны. Кроме того, следует различать диоды на основе n-p-n и p-n-p транзисторов, поскольку их параметры неодинаковы. Масштабирование происходит аналогично транзисторам, то есть n-p-n диод величины 5 соответствует n-p-n транзистору величины 5 с короткозамкнутым переходом база–коллектор.

В интегральных МОП микросхемах применяются полевые диоды (Fet-диоды), образованные полевыми транзисторами с короткозамкнутыми перемычками, как показано на рис. 4.6.

Преобразование тока в напряжение по схеме, изображенной на рис. 4.7а, служит примером одного из основных применений таких диодов, когда он определяет значение тока I_C:

$$I = I_{S,D}\left(e^{\frac{U}{U_T}} - 1\right) \Rightarrow U = U_T \ln\left(\frac{I}{I_{S,D}} + 1\right) \overset{I >> I_{S,D}}{\approx} U_T \ln\frac{I}{I_{S,D}},$$

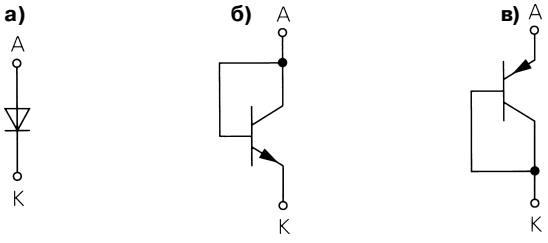


Рис. 4.5. Биполярные диоды в интегральных схемах: а – обычный диод; б – n-p-n диод; в – p-n-p диод

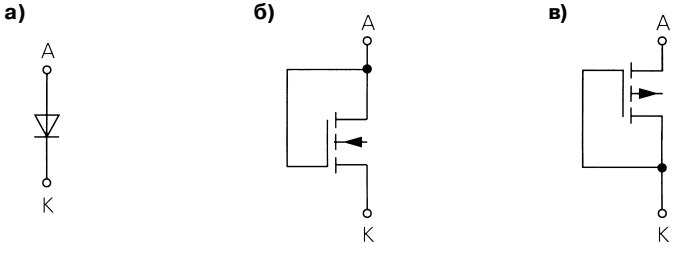


Рис. 4.6. Полевые диоды в интегральных схемах: а – обычный диод; б – n-канальный диод; в – p-канальный диод

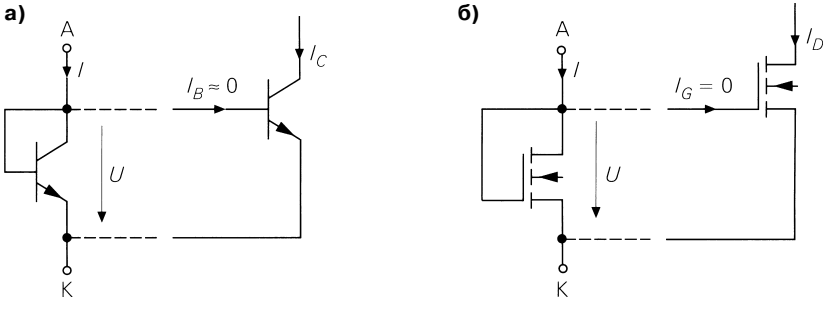


Рис. 4.7. Преобразование тока в напряжение и масштабирование тока: а – с n-p-n диодом; б – с n-канальным диодом

где $I_{S,D}$ – обратный ток насыщения диода. Если приложить это напряжение к переходу база–эмиттер транзистора с обратным током насыщения $I_{S,T}$, предположив, что транзистор работает в нормальном режиме, а ток базы пренебрежимо мал, получим:

$$I_C \approx I_{S,T} e^{\frac{U_{BE}}{U_T} U_{BE}=U} = I_{S,T} e^{\ln \frac{I}{I_{S,D}}} = I \frac{I_{S,T}}{I_{S,D}}.$$

Таким образом, ток масштабируется в соответствии с отношением обратных токов насыщения. Однако масштабирование однозначно только при условии сочетания n-p-n диода с n-p-n транзистором или p-n-p диода с p-n-p транзистором, когда отношение обратных токов насыщения определяется отношением величин транзисторов.

Для преобразования тока в напряжение по схеме на рис. 4.7б справедливо:

$$I = \frac{K_D}{2}\left(U_{GS} - U_{th}\right)^2 \Rightarrow U = U_{th} + \sqrt{\frac{2I}{K_D}},$$

где K_D – удельная крутизна полевого диода. Если приложить это напряжение к переходу затвор–исток МОП транзистора с удельной крутизной K_M, предположив, что МОП транзистор работает в области насыщения, то получим:

$$I_D \approx \frac{K_M}{2}\left(U_{GS} - U_{th}\right)^2 \overset{U_{GS}=U}{=} I\frac{K_M}{K_D}.$$

Здесь также следует сочетать n-канальный полевой диод с n-канальным МОП транзистором и p-канальный полевой диод с p-канальным МОП транзистором, чтобы масштабирование токов определялось отношением величин транзисторов.

4.1.1 Источники тока и токовое зеркало

Источник тока предназначен для создания стабилизированного тока и применяется прежде всего для установки рабочей точки транзистора. На выходе подобного источника воспроизводится усиленный или ослабленный входной ток, так что он работает аналогично токовому зеркалу, управляемому током. Любое токовое зеркало может служить источником тока, если поддерживать постоянство входного тока, поэтому источник тока представляет собой особый случай токового зеркала.

Принцип действия токового зеркала

Выходные характеристики биполярного и МОП транзистора почти горизонтальны в широкой области напряжений на коллекторе или на стоке, как видно из графиков, представленных на рис. 2.3 и 3.4; здесь токи коллектора и стока почти не зависят от напряжения коллектор–эмиттер или сток–исток. Это позволяет применять одиночный транзистор в качестве источника тока, если подавать на него постоянное входное напряжение, а вывод коллектора или стока использовать в качестве выходного:

$$I_a = \begin{cases} I_C(U_{BE}, U_{CE}) \approx I_C(U_{BE}) \overset{U_{BE}=\text{const}}{=} \text{const} \\ I_D(U_{GS}, U_{DS}) \approx I_D(U_{GS}) \overset{U_{GS}=\text{const}}{=} \text{const} \end{cases}$$

Для стабильной работы также необходима обратная связь по току, чтобы выходной ток оставался неизменным при неизбежных технологических и температурных разбросах параметров транзистора. С данной целью собирают схемы, показанные на рис. 4.8. К выходу источника тока должна подключаться нагрузка, через которую протекает ток I_a; такой нагрузкой в схеме на рис. 4.8 служит резистор R_L.

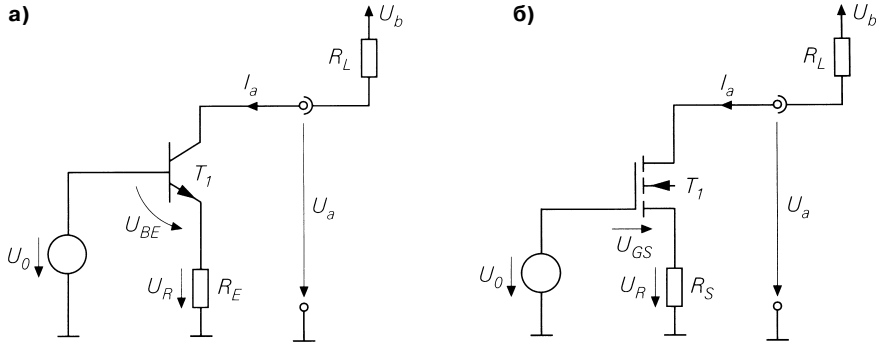


Рис. 4.8. Принцип действия источника тока: а – с биполярным транзистором; б – с МОП транзистором

Выходной ток. Для источника тока на биполярном транзисторе со стороны входа (рис. 4.8а) можно составить уравнение контурных токов:

$$U_0 = U_{BE} + U_R = U_{BE} + (I_C + I_B)R_E \overset{I_C >> I_B}{\approx} U_{BE} + I_C R_E.$$

При $I_C = I_a$ отсюда следует:

$$I_a \approx \frac{U_0 - U_{BE}}{R_E} \overset{U_{BE} \approx 0{,}7\ \text{В}}{\approx} \frac{U_0 - 0{,}7\ \text{В}}{R_E}.$$

Зависимость от падения напряжения на эмиттерном переходе U_{BE} уменьшится, если U_0 выбрать достаточно большим. Для предельной ситуации, когда $U_0 >> U_{BE}$, находим $I_a \approx U_0/R_E$. С другой стороны, напряжение U_0 не должно быть слишком большим: в противном случае снизится управляемость на выходе. Источник тока правильно работает как раз тогда, когда транзистор T_1 функционирует в нормальном режиме; для этого необходимо, чтобы $U_{CE} > U_{CE,sat}$ и вместе с тем

$$U_a = U_{RE} + U_{CE} > U_{RE} + U_{CE,sat} = U_0 - U_{BE} + U_{CE,sat}.$$

Выходная характеристика. Если величину выходного тока I_a нанести на график как функцию U_a при разных значениях U_0, получим семейство выходных характеристик (рис. 4.9). Минимальное выходное напряжение составляет

$$U_{a,\min} = U_0 - U_{BE} + U_{CE,sat} \overset{\substack{U_{CE,sat} \approx 0{,}2\ \text{В} \\ U_{BE} \approx 0{,}7\ \text{В}}}{\approx} U_0 - 0{,}5\ \text{В}.$$

При $U_a > U_{a,\min}$ и $U_0 = \text{const}$ схема работает как источник тока. Далее величину $U_{a,\min}$ мы будем называть *границей диапазона управления*.

Выходное сопротивление. Наряду с выходным током I_a и границей диапазона управления $U_{a\,\min}$ в рабочей области важно знать выходное сопротивление схемы

$$r_a = \left.\frac{\partial U_a}{\partial I_a}\right|_{U_{0=\text{const}}}$$

У идеального источника тока $r_a = \infty$, так что у реального источника оно должно быть как можно более высоким. Конечное выходное сопротивление обусловлено

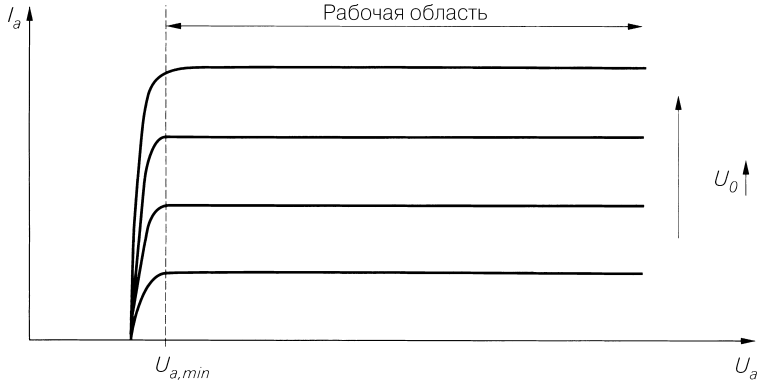


Рис. 4.9. Семейство выходных характеристик источника тока на биполярном транзисторе

эффектом Эрли и рассчитывается с помощью эквивалентной схемы транзистора для малых сигналов. Схема на рис. 4.8а во многом соответствует схеме с общим эмиттером и обратной связью по току, приведенной на рис. 2.58а, что позволяет воспользоваться полученным там результатом, положив $R_g = 0$ и $R_C \to \infty$; в таком случае имеем:

$$r_a = \frac{u_a}{i_a}\bigg|_{U_0=\text{const}} \overset{r_{CE} >> r_{BE}}{\approx} r_{CE}\left(1+\frac{\beta R_E}{R_E + r_{BE}}\right). \qquad (4.1)$$

В схеме с общим эмиттером R_C выступает как ее составная часть, которую необходимо учитывать в расчетах выходного резистора. Напротив, в источнике тока нас интересует выходное сопротивление в цепи коллектора без остальной части схемы. Подставляя $R_C \to \infty$, мы удаляем резистор R_C. При условии $\beta >> 1$ и $r_{BE} = \beta/S$ находим:

$$r_a \approx \begin{cases} r_{CE}(1+SR_E) & \text{при} \quad R_E << r_{BE} \\ \beta\, r_{CE} & \text{при} \quad R_E >> r_{BE} \end{cases}$$

Зависимость r_a от R_E при постоянном выходном токе показана на рис. 4.10.

Положив $r_{CE} = U_A/I_a$, $S = I_a/U_T$, $r_{BE} = \beta U_T/I_a$ и $U_R \approx I_a R_E$, найдем зависимость выходного сопротивления от выходного тока:

$$r_a \approx \begin{cases} \dfrac{U_A}{I_a} + \dfrac{U_A R_E}{U_T} & \text{при} \quad U_R << \beta U_T \\ \dfrac{\beta U_A}{I_a} & \text{при} \quad U_R >> \beta U_T \end{cases}$$

Выходное сопротивление становится максимальным, если падение напряжения U_R на сопротивлении обратной связи выбрать большим, чем $\beta U_T \approx 2{,}6$ В. В этом случае получаем постоянное произведение $I_a r_a$:

$$I_a r_a \approx \beta U_A \overset{\substack{U_A \approx 30\ldots200\ \text{В} \\ \beta \approx 50\ldots500}}{\approx} 1{,}5\ldots100\ \text{кВ}.$$

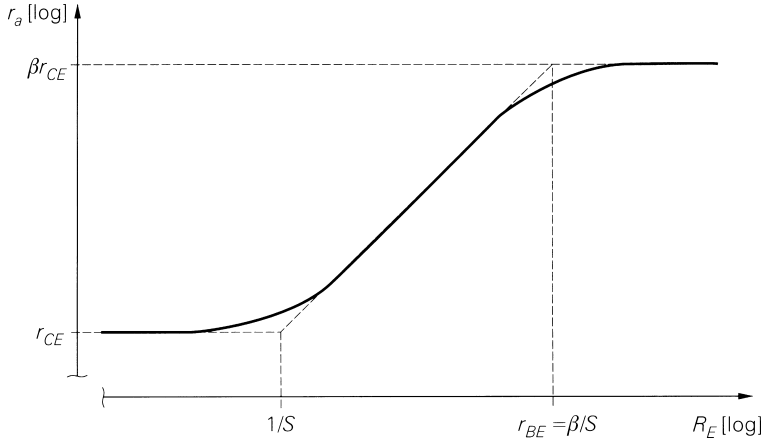


Рис. 4.10. Выходное сопротивление источника тока на биполярном транзисторе при постоянном выходном токе

Таким образом, произведение напряжения Эрли на усиление по току β служит решающим критерием для суждения о целесообразности применения биполярного транзистора в схеме источника тока.

Источник тока на МОП транзисторе. Для источника тока на МОП транзисторе, схема которого приведена на рис. 4.8б, при $I_a = I_D$ находим:

$$U_0 = U_R + U_{GS} = I_a R_S + U_{GS} = I_a R_S + U_{th} + \sqrt{\frac{2I_a}{K}}.$$

Расчет выходного тока $I_a = I_D$ затруднителен, так как для U_{GS} нет простых аналитических выражений, соответствующих $U_{BE} \approx 0{,}7$ В у биполярного транзистора. В случае дискретного МОП транзистора I_a и U_0 могут быть заданы, что позволит вычислить R_S:

$$R_S = \frac{U_0 - U_{th}}{I_a} - \sqrt{\frac{2}{KI_a}}.$$

В интегральных МОП транзисторах такой подход неэффективен из-за непостоянства порогового напряжения вследствие влияния подложки.

МОП транзистор должен работать в области насыщения, поскольку только там выходные характеристики идут почти горизонтально и граница диапазона управления $U_{a,\min} = U_R + U_{DS,ab}$; она выше, чем у биполярного транзистора, так как $U_{DS,ab} > U_{CE,sat}$. Сравнение со схемой с общим истоком и обратной связью по току приводит к выражению для выходного сопротивления:

$$r_a = \left.\frac{u_a}{i_a}\right|_{U_0=\text{const}} \overset{r_{DS} >> 1/S}{\approx} r_{DS}(1 + (S + S_B)R_S) \overset{S >> S_B}{\approx} r_{DS}(1 + SR_S). \qquad (4.2)$$

Выходное сопротивление оказывается меньше, чем у биполярного транзистора, из-за более низкого напряжения Эрли и меньшей крутизны характеристики тока

стока. Поэтому в схемах на дискретных элементах источники тока строятся почти исключительно на биполярных транзисторах.

Простые источники тока для схем на дискретных элементах

Схемы трех наиболее распространенных источников тока на дискретных элементах показаны на рис. 4.11. При $I_q >> I_B \approx 0$ для схемы на рис. 4.11а находим:

$$\left.\begin{aligned} I_q &\approx \frac{U_b}{R_1+R_2} \\ I_q R_2 &\approx I_a R_3 + U_{BE} \end{aligned}\right\} \Rightarrow I_a \approx \frac{1}{R_3}\left(\frac{U_b R_2}{R_1+R_2} - U_{BE}\right) \quad \text{при} \quad U_{BE} \approx 0{,}7 \text{ В}.$$

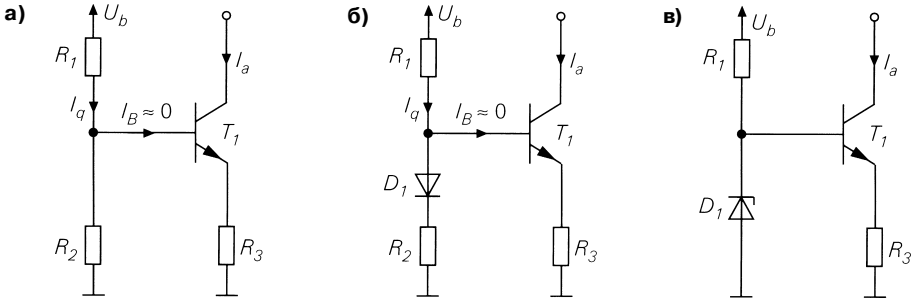


Рис. 4.11. Простые источники тока для схем на дискретных элементах: а – без компенсации по U_{BE}; б – с компенсацией по U_{BE}; в – со стабилитроном

Выходной ток определяется температурой из-за наличия температурной зависимости U_{BE}:

$$\frac{dI_a}{dT} = -\frac{1}{R_3}\frac{dU_{BE}}{dT} \approx \frac{2 \text{ мВ/К}}{R_3}.$$

Температурная зависимость уменьшится, если увеличить коэффициент обратной связи, повысив сопротивление резистора R_3; одновременно нужно изменить R_1 и R_2 таким образом, чтобы выходной ток оставался неизменным.

Температурная зависимость тока в схеме, приведенной на рис. 4.11б, ослабляется, если напряжение U_{BE} скомпенсировать падением напряжения на диоде; при $U_D \approx U_{BE}$ и $I_q >> I_B \approx 0$ имеет место:

$$\left.\begin{aligned} I_q &\approx \frac{U_b - U_D}{R_1+R_2} \\ I_q R_2 &\approx I_a R_3 \end{aligned}\right\} \Rightarrow I_a \approx \frac{(U_b - U_D)R_2}{(R_1+R_2)R_3} \quad \text{при} \quad \mathrm{U_D} \approx 0{,}7 \text{ В}.$$

Для температурной зависимости получаем:

$$\frac{dI_a}{dT} = -\frac{R_2}{(R_1+R_2)R_3}\frac{dU_D}{dT} \approx \frac{2 \text{ мВ/К}}{R_3}\frac{R_2}{R_1+R_2} \approx 2 \text{ мВ/К} \; \frac{I_a}{U_b - U_D}.$$

Здесь температурная зависимость в $(1 + R_1/R_2)$ раз меньше по сравнению со схемой на рис. 4.11а и полностью исчезает, если R_1 заменить не зависящим от температуры источником с током I_q. Переход к источнику тока осуществляется через предельный переход $R_1 \to \infty$; при этом одновременно надо положить $U_b \to \infty$ ради неизменности выходного тока.

Для схемы, изображенной на рис. 4.11в, имеем:

$$I_a \approx \frac{U_Z - U_{BE}}{R_3} \approx \frac{U_z - 0{,}7\ \text{В}}{R_3},$$

где U_Z – напряжение стабилизации стабилитрона. Температурная зависимость определяется температурным коэффициентом стабилитрона. Если этот коэффициент мал, можно скомпенсировать U_{BE}, последовательно включив обычный диод аналогично показанному на рис. 4.11б. Тогда

$$I_a \approx \frac{U_Z}{R_3}$$

и остается только температурная зависимость стабилитрона. Она минимальна при $U_Z \approx 5\ldots6$ В.

Простые схемы токового зеркала

Простейшее токовое зеркало состоит из пары транзисторов T_1 и T_2 и двух дополнительных резисторов обратной связи R_1 и R_2 (рис. 4.12). Оно не имеет специального наименования, так что мы будем называть его простым токовым зеркалом. Добавочное сопротивление резистора R_V делает возможной установку стабильного опорного тока, что превращает зеркало в источник тока.

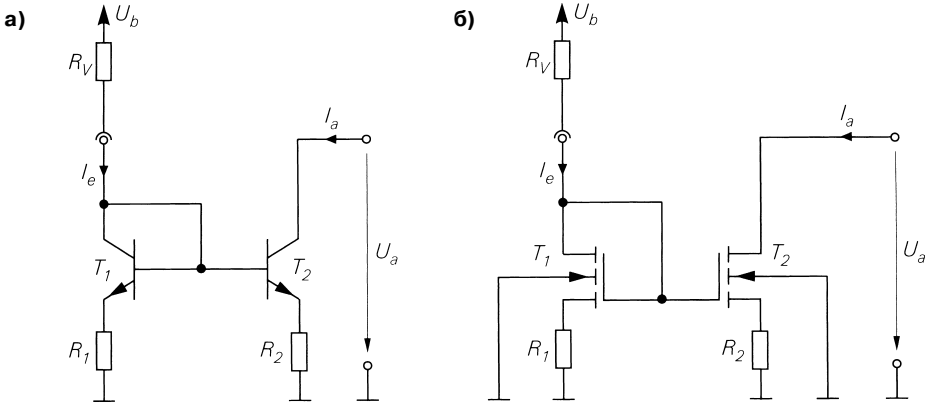


Рис. 4.12. Простое токовое зеркало: а – с n-p-n транзистором; б – с n-канальным МОП транзистором

Токовое зеркало на n-p-n транзисторах. Токи и напряжения в простом токовом зеркале на n-p-n транзисторах (для краткости – в n-p-n зеркале) представлены

на рис. 4.13. Уравнение контурных токов участка база–эмиттер и резистор обратной связи дает:

$$(I_{C1} + I_{B1})\, R_1 + U_{BE1} = (I_{C2} + I_{B2})\, R_2 + U_{BE2}. \tag{4.3}$$

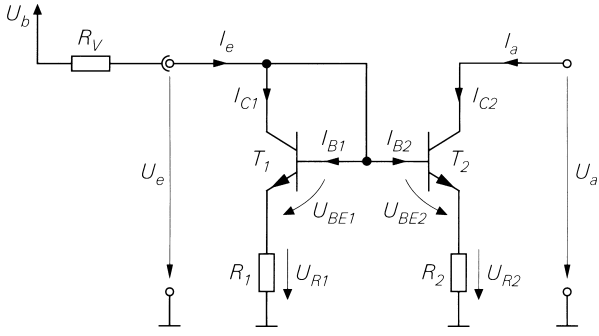


Рис. 4.13. Токи и напряжения в токовом зеркале на n-p-n транзисторах

В рабочей области оба транзистора функционируют в нормальном режиме, что позволяет воспользоваться основными уравнениями (2.2) и (2.3):

$$I_{C1} = I_{S1} e^{\frac{U_{BE1}}{U_T}}, \quad I_{B1} = \frac{I_{C1}}{B},$$
$$I_{C2} = I_{S2} e^{\frac{U_{BE2}}{U_T}} \left(1 + \frac{U_{CE2}}{U_A}\right), \quad I_{B2} = \frac{I_{C2}}{B}. \tag{4.4}$$

В транзисторе T_1 пренебрегаем эффектом Эрли в силу того, что $U_{CE1} = U_{BE1} << U_A$. Из рис. 4.13 следует:

$$I_e = I_{C1} + I_{B1} + I_{B2}, \qquad I_a = I_{C2}. \tag{4.5}$$

Токовое зеркало на n-p-n транзисторах без обратной связи. При $R_1 = R_2 = 0$ из (4.3) находим $U_{BE1} = U_{BE2}$, откуда, применяя (4.4) и (4.5) с учетом $U_{CE2} = U_a$, получим коэффициент передачи тока:

$$k_I = \frac{I_a}{I_e} = \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1 + \frac{1}{B}\right)\left(1 + \frac{U_a}{U_A}\right) + \frac{1}{B}}. \tag{4.6}$$

При $U_a << U_A$ находим:

$$k_I = \frac{I_a}{I_e} \approx \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1 + \frac{1}{B}\right) + \frac{1}{B}} \overset{B>>1,\ I_{S2}/I_{S1}}{\approx} \frac{I_{S2}}{I_{S1}}. \tag{4.7}$$

Если напряжение Эрли U_A и усиление по току B достаточно велики, а отношение значений I_{S2}/I_{S1} транзисторов существенно меньше усиления по току B,

коэффициент передачи тока k_I приблизительно равен отношению величин транзисторов. При равной величине обоих транзисторов имеет место $I_{S1} = I_{S2}$, и тогда

$$k_I = \frac{1}{\left(1+\frac{1}{B}\right)\left(1+\frac{U_a}{U_A}\right)+\frac{1}{B}} \overset{U_a \ll U_A}{\approx} \frac{1}{1+\frac{2}{B}} \overset{B \gg 1}{\approx} 1. \qquad (4.8)$$

Передаточная характеристика и коэффициент передачи тока токового зеркала при $I_{S1} = I_{S2}$, то есть $k_I \approx 1$, показаны на рис. 4.14. Как видно, характеристики токового зеркала линейны в интервале протяженностью в несколько порядков. Однако при очень слабых и очень сильных токах усиление по току резко падает, а передаточная характеристика перестает быть линейной (эта область на рисунке не показана).

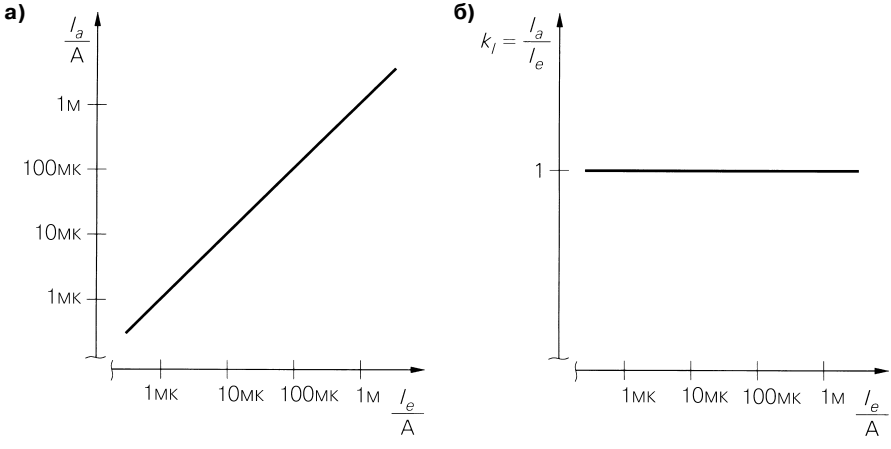


Рис. 4.14. Характеристики токового зеркала при $I_{S1} = I_{S2}$: а – передаточная характеристика; б – коэффициент передачи тока

Выходная характеристика. Имея дело с токовым зеркалом, наряду с коэффициентом передачи тока важно знать его рабочую область и выходное сопротивление при малых сигналах в рабочей области. С этой целью рассмотрим семейство выходных характеристик, где значения тока I_a представлены как функции напряжения U_a при разных токах I_e в качестве параметра. Обычно ограничиваются характеристиками при заданном токе в рабочей точке $I_e = I_{e,A}$. Выходная характеристика токового зеркала на n-p-n транзисторах при $k_I = 1$ и $I_e = 100$ мкА показана на рис. 4.15. Она соответствует выходной характеристике транзистора T_2 (характеристику n-канального токового зеркала на том же рисунке рассмотрим позднее). При $U_a > U_{CE,sat}$ он функционирует в нормальном режиме; только в данной рабочей области токовое зеркало действует согласно рассчитанному коэффициенту передачи тока. При $U_a \le U_{CE,sat}$ транзистор T_2 переходит в состояние отсечки, и ток падает. Важным параметром является минимальное выходное напряжение $U_{a,\min}$ – в дальнейшем

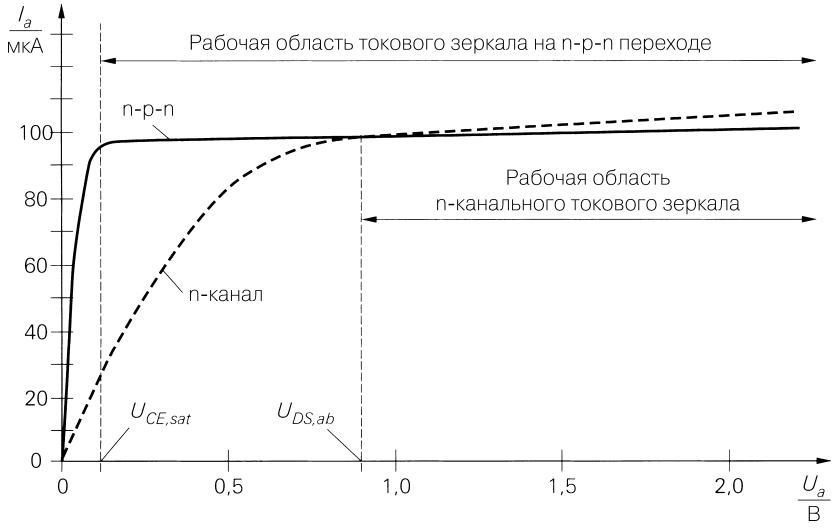


Рис. 4.15. Выходные характеристики токового зеркала на n-p-n и n-канальном транзисторах

будем называть его *границей диапазона управления*. Для токового зеркала на n-p-n транзисторе имеет место:

$$U_{a,\min} = U_{CE,sat} \approx 0{,}2 \text{ В}.$$

Здесь для напряжения насыщения коллектор–эмиттер принято сравнительно высокое значение $U_{CE,sat} \approx 0{,}2$ В, так как при нем выходная характеристика транзистора уже должна иметь горизонтальный участок.

Выходное сопротивление обратно пропорционально крутизне выходной характеристики в рабочей области. Если в выражении (4.6) выполнить только приближения для усиления по току, сохранив напряжение Эрли, в рабочей области получим

$$k_I = \frac{I_a}{I_e} \approx \frac{I_{S2}}{I_{S1}}\left(1 + \frac{U_a}{U_A}\right),$$

откуда найдем выходное сопротивление для режима малых сигналов:

$$r_a = \left.\frac{\partial U_a}{\partial I_a}\right|_{I_e=\text{const}} = \frac{U_a + U_A}{I_a} \overset{U_a \ll U_A}{\approx} \frac{U_A}{I_a} = \frac{U_A}{I_{C2}} = r_{CE2}.$$

Выходное сопротивление обычно рассчитывают, пользуясь эквивалентной схемой транзистора для малых сигналов, о чем будет сказано ниже.

Токовое зеркало на n-p-n транзисторах с обратной связью. Наличие резисторов обратной связи позволяет стабилизировать коэффициент передачи тока и увеличить выходное сопротивление. В отсутствие резисторов обратной связи коэффициент передачи тока зависит только от отношения величин транзисторов,

а при наличии таких резисторов появляется дополнительная зависимость от их отношения R_2/R_1. Подставляя (4.4) в (4.3) и пренебрегая эффектом Эрли, находим:

$$\left(1+\frac{1}{B}\right)R_1 I_{C1} + U_T \ln\frac{I_{C1}}{I_{S1}} = \left(1+\frac{1}{B}\right)R_2 I_{C2} + U_T \ln\frac{I_{C2}}{I_{S2}}. \qquad (4.9)$$

Это уравнение не имеет рационального решения, так как коллекторные токи входят в него в линейной и логарифмической форме. При достаточно больших сопротивлениях резисторов преобладают линейные члены, и тогда:

$$R_1 I_{C1} \approx R_2 I_{C2}. \qquad (4.10)$$

С учетом (4.5) получаем:

$$k_I = \frac{I_a}{I_e} \approx \frac{R_1}{R_2 + \dfrac{R_1 + R_2}{B}} \overset{B>>1+R_1/R_2}{\approx} \frac{R_1}{R_2}. \qquad (4.11)$$

В таком случае коэффициент передачи тока перестает зависеть от величин транзисторов и определяется только отношением сопротивлений резисторов.

У интегральных токовых зеркал данное отношение обычно выбирают примерно равным отношению величин транзисторов:

$$\frac{I_{S2}}{I_{S1}} \approx \frac{R_1}{R_2}.$$

При этом сопротивления резисторов практически не влияют на коэффициент передачи тока, вызывая лишь рост выходного сопротивления; подробнее об этом сказано ниже. У токовых зеркал, работающих в широком диапазоне токов, указанное условие является обязательным, так как соотношение линейных и логарифмических членов в (4.9) зависит от силы тока: при слабых токах коэффициент передачи тока определяется отношением I_{S2}/I_{S1}, а при сильных – отношением сопротивлений резисторов R_1/R_2. На рис. 4.16 названные зависимости показаны на примере токового зеркала из транзисторов равной величины ($I_{S2}/I_{S1} = 1$) для различных значений R_1/R_2. Постоянный коэффициент передачи тока получается только при $I_{S2}/I_{S1} = R_1/R_2$.

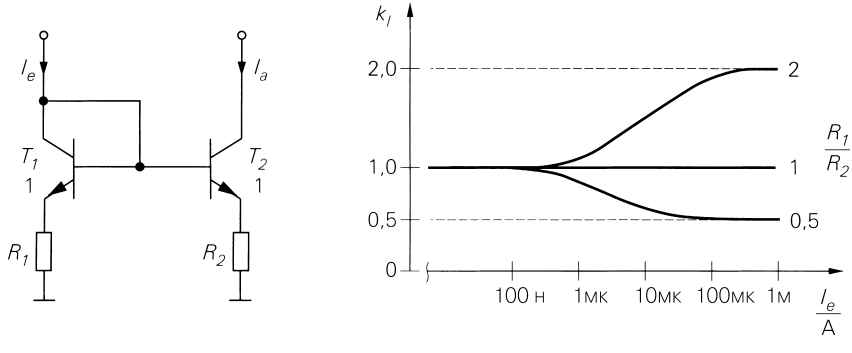


Рис. 4.16. Зависимость коэффициента передачи тока от тока у транзисторов равной величины ($I_{S2}/I_{S1} = 1$) для различных значений R_1/R_2

В токовых зеркалах на дискретных элементах всегда должны использоваться резисторы обратной связи, так как разброс параметров отдельных транзисторов настолько велик, что отношение I_{S2}/I_{S1} остается неопределенным даже у транзисторов одинакового типа. Следовательно, коэффициент передачи тока нужно задавать принудительно, пользуясь этими резисторами. Для определения необходимой минимальной величины сопротивлений резисторов дифференцируют обе части уравнения (4.9) по току и требуют, чтобы преобладало влияние членов с резисторами:

$$\left(1+\frac{1}{B}\right)R_1 >> \frac{U_T}{I_{C1}}, \qquad \left(1+\frac{1}{B}\right)R_2 >> \frac{U_T}{I_{C2}}.$$

Отсюда

$$U_{R1} = \left(1+\frac{1}{B}\right)R_1 I_{C1} >> U_T, \qquad U_{R2} = \left(1+\frac{1}{B}\right)R_2 I_{C2} >> U_T,$$

где U_{R1} и U_{R2} – падения напряжений на сопротивлениях резисторов R_1 и R_2 (см. рис. 4.13). Поскольку оба условия в силу (4.10) равноценны и для их соблюдения необходим множитель величиной около 10, необходимо выбрать

$$U_{R1} \approx U_{R2} \geq 10U_T \approx 250 \text{ мВ}, \tag{4.12}$$

чтобы коэффициент передачи тока зависел только от резисторов. Как правило, у токовых зеркал, работающих в широком диапазоне токов, условие (4.12) не выполняется на всем его протяжении. В этом случае по мере ослабления тока коэффициент передачи тока все больше зависит от неизвестного отношения I_{S2}/I_{S1}.

Обратная связь сужает рабочую область, тогда как предел диапазона управления $U_{a,\min}$ повышается на величину падения напряжения на сопротивлениях резисторов:

$$U_{a,\min} = U_{CE,sat} + U_{R2} \geq 0{,}2 \text{ В} + 0{,}25 \text{ В} = 0{,}45 \text{ В}.$$

Таким образом, их нельзя делать сколь угодно большими.

Режим источника тока. Простое токовое зеркало на n-p-n транзисторах способно работать как источник тока, если добавить резистор R_V, показанный на рис. 4.13. Этим резистором задается стабильный входной ток. Из $U_e = U_{BE1} + U_{R1}$ и $U_b = U_e + I_e R_V$ следует:

$$U_b = I_e R_V + (I_{C1} + I_{B1})\, R_1 + U_{BE1}.$$

Если пренебречь токами базы транзисторов и положить $U_{BE} \approx 0{,}7$ В, получим:

$$I_e \approx \frac{U_b - U_{BE1}}{R_V + R_1} \approx \frac{U_b - 0{,}7 \text{ В}}{R_V + R_1}.$$

Для выходного тока выполняется $I_a = k_I I_e$.

Токовое зеркало Видлара. Если применяется очень малый коэффициент передачи тока, то его неудобно задавать через отношение величин транзисторов, так как T_2 не может быть меньше базисной величины и потому величина T_1 должна быть очень большой. В данной ситуации целесообразно воспользоваться токовым зеркалом Видлара (рис. 4.17а), в котором задается только сопротивление резистора обратной связи R_2. При $R_1 = 0$ и $B >> 1$ из (4.9) следует:

$$U_T \ln\frac{I_{C1}}{I_{S1}} = R_2 I_{C2} + U_T \ln\frac{I_{C2}}{I_{S2}}.$$

При $I_e \approx I_{C1}$ и $I_a \approx I_{C2}$ для коэффициента передачи тока получим:

$$k_I = \frac{I_a}{I_e} \approx \frac{I_{C2}}{I_{C1}} = \frac{I_{S2}}{I_{S1}} e^{-\frac{U_{R2}}{U_T}}, \quad \text{где } U_{R2} = R_2 I_{C2}. \tag{4.13}$$

Он изменяется по экспоненте вслед за отношением U_{R2}/U_T и десятикратно убывает с ростом U_{R2} на $U_T \ln 10 \approx 60$ мВ. Эта зависимость показана на рис. 4.17б для случая одинаковых транзисторов, то есть $I_{S1} = I_{S2}$. Из (4.13) ясно также, что токовое зеркало Видлара пригодно только для стабильных токов из-за сильной зависимости коэффициента передачи тока от тока.

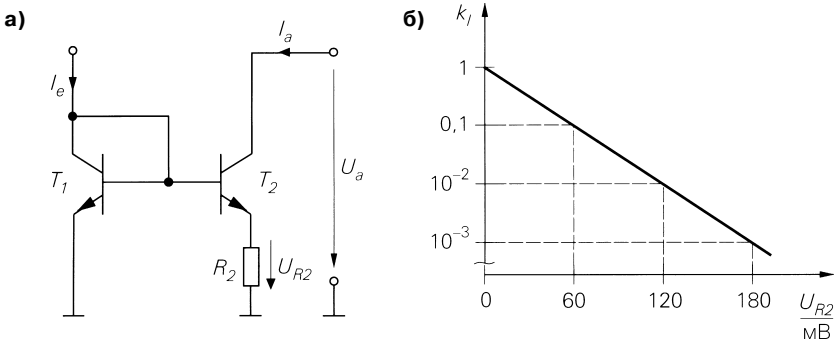


Рис. 4.17. Токовое зеркало Видлара: а – принципиальная схема; б – коэффициент передачи тока k_I при одинаковых транзисторах ($I_{S1} = I_{S2}$)

Казалось бы, по аналогии можно добиться очень высокого коэффициента передачи тока, если в схему на рис. 4.12а включить только резистор R_1. В принципе это не запрещается, но на практике подобный прием не используется, поскольку при большем выходном токе требуется и более крупный транзистор. Такое обращенное токовое зеркало Видлара удобно лишь в случае, если коэффициент передачи тока настолько велико, что применять обычное токовое зеркало Видлара бессмысленно, а выходной ток настолько мал, что и на выходе пригоден транзистор величины 1; однако описанная ситуация встречается крайне редко.

Пример. Из входного тока $I_e = 1$ мА требуется получить выходной ток $I_a = 10$ мкА. Поскольку в наших примерах предусмотрен выбор транзистора величины 1 (см. табл. 4.1), рассчитанного на ток 100 мкА, положим для T_1 величину 10, а для T_2 – минимальную величину 1. Тогда $I_{S2}/I_{S1} = 0{,}1$. Чтобы обеспечить требуемый коэффициент передачи тока $k_I = I_a/I_e = 0{,}01$, экспоненциальный множитель в уравнении (4.13) также должен принять значение 0,1. Отсюда следует $U_{R2} = U_T \ln 10 \approx 60$ мВ и $R_2 = U_{R2}/I_a \approx 6$ кОм.

Трехтранзисторное токовое зеркало. Низкое усиление по току, свойственное транзисторам, отрицательно сказывается на коэффициенте передачи тока простого токового зеркала. Ток базы выходного транзистора может оказаться настолько большим, что коэффициент передачи тока существенно отклонится от отношения величин транзисторов. Особенно такая опасность проявляется при большом коэффициенте передачи

тока. В этих условиях он зависит уже не только от геометрических параметров, но во все большей степени и от усиления по току, дополнительным естественным разбросом параметров. Здесь поможет трехтранзисторное токовое зеркало (рис. 4.18а), в схеме которого ток базы транзисторов T_1 и T_2 проходит через дополнительный транзистор T_3. Очень слабый ток базы этого транзистора дает малый вклад во входной ток I_e, чем существенно ослабляется зависимость от усиления по току.

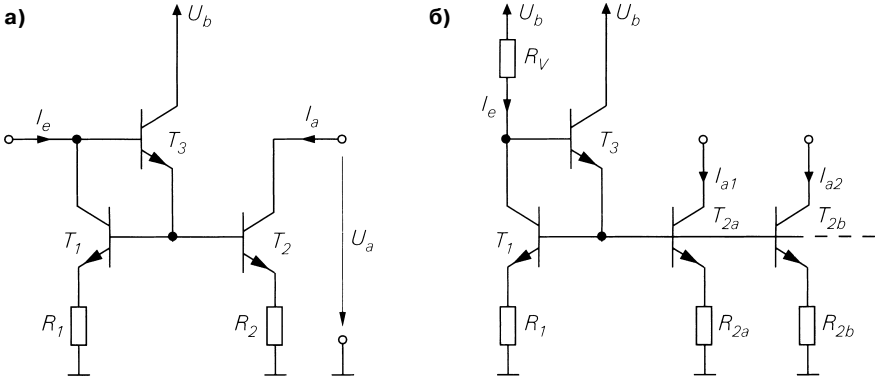


Рис. 4.18. Трехтранзисторное токовое зеркало: а – принципиальная схема; б – применение в группе источников тока

В отсутствие резисторов обратной связи, то есть при $R_1 = R_2 = 0$, из уравнения контурных токов получим $U_{BE1} = U_{BE2}$, откуда, пренебрегая эффектом Эрли, находим:

$$\frac{I_{C2}}{I_{C1}} = \frac{I_{S2}}{I_{S1}}.$$

Используя узловые уравнения

$$I_e = I_{C1} + I_{B3}, \qquad I_{B1} + I_{B2} = I_{C3} + I_{B3}, \qquad I_a = I_{C2},$$

при $I_{B1} = I_{C1}/B$, $I_{B2} = I_{C2}/B$ *и* $I_{B3} = I_{C3}/B$ получим коэффициент передачи тока:

$$k_I = \frac{B^2 + B}{\frac{I_{S1}}{I_{S2}}\left(B^2 + B + 1\right) + 1} \overset{B>>1}{\approx} \frac{I_{S2}}{I_{S1}}. \qquad (4.14)$$

Если $I_{S1} = I_{S2}$, то имеет место

$$k_I = \frac{1}{1 + \frac{2}{B^2 + B}} \overset{B>>1}{\approx} 1.$$

Сравнение с (4.8) показывает, что вместо погрешности $2/B$ здесь появилась погрешность $2/(B^2 + B) \approx 2/B^2$. Снижение погрешности в B раз соответствует коэффициенту передачи по току транзистора T_3. Аналогичный результат получается при использовании резисторов обратной связи, если их выбрать соответственно величинам транзисторов: $I_{S2}/I_{S1} = R_1/R_2$.

Режим источника тока. Трехтранзисторное токовое зеркало применяется главным образом в группе источников тока (рис. 4.18б), где множество выходных транзисторов подключаются к общей опорной цепи. Благодаря этому получают набор выходных токов, произвольно масштабируемых посредством отношений величин транзисторов и сопротивлений резисторов и находящихся в неизменном соотношении друг с другом. В описанной ситуации сумма токов баз выходных транзисторов может оказаться весьма значительной, поэтому для T_3 необходимо предусмотреть большее усиление по току. При $U_{BE} \approx 0{,}7$ В согласно рис. 4.18б имеем:

$$I_e \approx \frac{U_b - U_{BE3} - U_{BE1}}{R_V + R_1} \approx \frac{U_b - 1{,}4\ B}{R_V + R_1}.$$

Подобные группы источников тока обычно применяются как источники тока для задания рабочих точек в интегральных схемах.

Токовое n-канальное зеркало. На рис. 4.19 показаны токи и напряжения в простом токовом зеркале на n-канальных МОП транзисторах (для краткости – в n-канальном токовом зеркале). В нормальном рабочем диапазоне оба они функционируют в области насыщения, что позволяет воспользоваться основным уравнением (3.3):

$$I_{D1} = \frac{K_1}{2}(U_{GS1} - U_{th})^2,$$

$$I_{D2} = \frac{K_2}{2}\left(U_{GS2} - U_{th}\right)^2\left(1 + \frac{U_{DS2}}{U_A}\right), \qquad (4.15)$$

где в силу того, что $U_{DS1} = U_{GS1} << U_A$, пренебрегаем эффектом Эрли для T_1. Поскольку у МОП транзисторов через затвор ток не течет, токи на входе и выходе соответствуют токам стока:

$$I_e = I_{D1},\ I_a = I_{D2}. \qquad (4.16)$$

Из рис. 4.19 вытекает уравнение контурных токов:

$$I_{D1}R_1 + U_{GS1} = I_{D2}R_2 + U_{GS2}. \qquad (4.17)$$

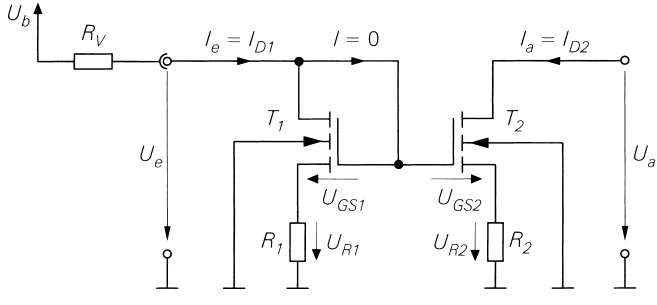


Рис. 4.19. Токи и напряжения в n-канальном токовом зеркале

Токовое n-канальное зеркало без обратной связи. При $R_1 = R_2 = 0$ из выражений (4.15)–(4.17) с учетом того, что $U_{DS2} = U_a$, найдем коэффициент передачи тока:

$$k_I = \frac{I_a}{I_e} = \frac{K_2}{K_1}\left(1 + \frac{U_a}{U_A}\right) \overset{U_a << U_A}{\approx} \frac{K_2}{K_1}. \qquad (4.18)$$

Оно зависит от отношения величин МОП транзисторов, если напряжение Эрли U_A достаточно велико.

Выходная характеристика n-канального токового зеркала показана на рис. 4.15 вместе с выходной характеристикой аналогичной схемы токового зеркала на n-p-n транзисторах. При таких условиях n-канальное токовое зеркало всегда имеет меньшую протяженность рабочей области, поскольку $U_{a,\min} = U_{DS,ab} > U_{CE,sat}$. Однако граница диапазона управления не остается постоянной, а зависит от величины МОП транзистора:

$$U_{a,\min} = U_{DS,ab} = U_{GS} - U_{th} \overset{U_{DS,ab} << U_A}{\approx} \sqrt{\frac{2I_D}{K}}.$$

В аналоговых интегральных схемах обычно рабочие точки транзисторов имеют $U_{GS} - U_{th} \approx 1$ В, откуда следует $U_{a,\min} \approx 1$ В. Чтобы довести границу диапазона управления до значения $U_{a,\min} \approx 0{,}1\ldots0{,}2$ В в соответствии с требованиями к токовому зеркалу, понадобится увеличить МОП транзистор в 25…100 раз. На практике такое возможно только в исключительных случаях: при этом возрастет емкость затвора, а граничная частота уменьшится во столько же раз. Большая выходная емкость создает дополнительные трудности и в случае использования схемы в качестве источника тока.

Токовое n-канальное зеркало с обратной связью. Расчет коэффициента передачи тока при наличии обратной связи в рациональной форме невыполним, так как падения напряжений на сопротивлениях резисторов R_1 и R_2 не только входят в уравнение контурных токов (4.17), но и приводят к смещению пороговых напряжений из-за эффекта подложки; также имеет место $U_{BS1} = -U_{R1}$ и $U_{BS2} = -U_{R2}$. При равенстве обоих напряжений эффект подложки одинаково влияет на оба МОП транзистора, и пороговые напряжения возрастают на одну и ту же величину. Поэтому необходимо выбирать сопротивления в соответствии с величиной МОП транзисторов:

$$\frac{K_2}{K_1} = \frac{R_1}{R_2}.$$

В таком случае получится коэффициент передачи тока, равный n-канальному токовому зеркалу без обратной связи.

Обратная связь повышает выходное сопротивление токового зеркала, о чем подробнее сказано ниже. При этом граничное значение диапазона управления увеличивается на величину падения напряжения на резисторах:

$$U_{a,\min} = U_{DS2,ab} + U_{R2} = U_{DS2,ab} + I_{D2}R_2 \overset{I_{D2} = I_a}{=} \sqrt{\frac{2I_a}{K_2}} + I_a R_2.$$

Режим источника тока. Простое n-канальное токовое зеркало способно служить источником тока, если обеспечить постоянство входного тока, добавив резистор R_V, показанный на рис. 4.19. Исходя из того, что $U_e = U_{GS1} + U_{R1}$ и $U_b = U_e + I_e R_V$, следует:

$$I_e = \frac{U_b - U_{GS1}}{R_V + R_1}.$$

И для выходного тока выполняется равенство $I_a = k_I I_e$.

Выходное сопротивление. Значение выходного тока токового зеркала должно зависеть только от входного тока, но не от выходного напряжения. Следовательно, выходное сопротивление в режиме малых сигналов

$$r_a = \left.\frac{\partial U_a}{\partial I_a}\right|_{I_e=\text{const}} = \left.\frac{u_a}{i_a}\right|_{i_e=0}$$

необходимо сделать предельно большим. Его можно определить по наклону выходной характеристики в рабочей области или с помощью малосигнальной эквивалентной схемы. При этом, как следует из определения, вход управляется идеальным источником тока: I_e = const и $i_e = 0$. Строго говоря, речь здесь идет о выходном сопротивлении холостого хода. В малосигнальной эквивалентной схеме холостой ход по входу выражается в том, что последний разомкнут, и к нему не подключены какие-либо цепи. Хотя холостой ход по входу практически никогда не реализуется, расхождение между реальным выходным сопротивлением и выходным сопротивлением холостого хода, как правило, пренебрежимо мало.

Эквивалентная схема для малых сигналов (рис. 4.20) описывает токовое зеркало на n-p-n транзисторах, причем сами они представлены малосигнальной эквивалентной схемой, приведенной на рис. 2.12. Левая часть с транзистором T_1 и резистором R_1 эквивалентна резистору R_g. Регулируемый источник тока $S_1 u_{BE1}$ имеет сопротивление $1/S_1$, а управляющее напряжение u_{BE1} равно напряжению источника:

$$R_g = R_1 + \frac{1}{S_1 + \dfrac{1}{r_{BE1}} + \dfrac{1}{r_{CE1}}} \approx R_1 + \frac{1}{S_1}.$$

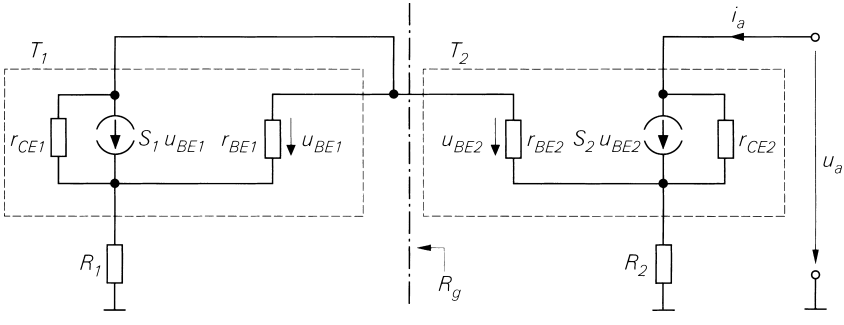


Рис. 4.20. Эквивалентная схема токового зеркала на n-p-n транзисторах в режиме малых сигналов

Подставляя R_g при $r_{BE2} >> 1/S_1$, получим:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx r_{CE2}\left(1+\frac{\beta R_2}{R_1+R_2+r_{BE2}}\right), \qquad (4.19)$$

где $r_{CE2} = U_A/I_a$ *и* $R_{BE2} = \beta U_T/I_a$.

Отсюда вытекают три особых случая:

$$r_a \approx \begin{cases} r_{CE2} & \text{при} \quad R_2=0 \quad \rightarrow \text{ без обратной связи} \\ r_{CE2}(1+S_2R_2) & \text{при} \quad R_1, R_2 \ll r_{BE2} \quad \rightarrow \text{ слабая обратная связь} \\ \beta r_{CE2} & \text{при} \quad R_2 \gg R_1, r_{BE2} \quad \rightarrow \text{ сильная обратная связь} \end{cases}$$

При этом $S_2 = \beta/r_{BE2}$ используется при слабой обратной связи, а $\beta >> 1$ – при сильной. Выходное сопротивление при сильной обратной связи оказывается максимально достижимым с биполярным транзистором при наличии обратной связи. С помощью усилителей или схемных решений, применяющих обратную связь, можно добиться еще более высоких значений выходного сопротивления, но лишь при самой тщательной настройке. На практике это достигается при включении вместо R_2 источника тока. Примером служит каскодное токовое зеркало, описанное ниже.

Выходное сопротивление n-канального токового зеркала рассчитывается на основе эквивалентной схемы для малых сигналов (рис. 4.21), где представлены только выходные элементы T_2 и R_2, поскольку благодаря изолированности вывода затвора нет никакой связи с входной частью токового зеркала. В случае МОП транзисторов применяется малосигнальная эквивалентная схема (см. рис. 3.16). Как свидетельствует сравнение с рис. 3.54, эквивалентная схема n-канального токового зеркала для малых сигналов соответствует схеме с общим истоком и обратной связью по току, если удалить резистор R_D, а вывод подложки подключить к общей шине. Это служит основой для расчета выходного сопротивления; при $S_2 >> 1/r_{DS2}$ получим:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx r_{DS2}\left(1+\left(S_2+S_{B2}\right)R_2\right), \qquad (4.20)$$

где $r_{DS2} = U_A/I_a$.

Различают два особых случая:

$$r_a \approx \begin{cases} r_{DS2} & \text{при} \quad R_2=0 \quad \rightarrow \text{ без обратной связи} \\ r_{DS2}S_2R_2) & \text{при} \quad R_2,\ 1/S_{B2} \gg 1/S_2 \quad \rightarrow \text{ сильная обратная связь} \end{cases}$$

В противоположность токовому зеркалу на n-p-n транзисторах выходное сопротивление n-канального токового зеркала не ограничено сверху: при $R_2 \rightarrow \infty$ получим $r_a \rightarrow \infty$.

На рис. 4.22 сравниваются выходные сопротивления токового зеркала на n-p-n транзисторах и n-канального токового зеркала для $k_I = 1$ при токе $I_a = 100$ мкА. В целом в отсутствие обратной связи выходное сопротивление первого из них превышает аналогичный параметр второго. Причина кроется в более высоком

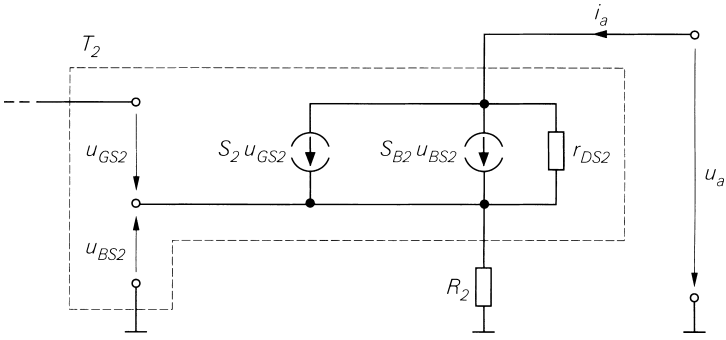


Рис. 4.21. Малосигнальная эквивалентная схема для расчета выходного сопротивления n-канального токового зеркала

напряжении Эрли у n-p-n транзисторов. В области слабой обратной связи имеет место $r_a \approx S_2 R_2 r_{CE2}$ для токового зеркала на n-p-n транзисторах и $r_a \approx r_{DS2} \ldots S_2 R_2 r_{DS2}$ для n-канального токового зеркала. Здесь преимущества n-p-n зеркала выражены ярче, так как наряду с более высоким напряжением Эрли сказывается еще и большая крутизна n-p-n транзисторов. В случае сильной обратной связи выходное сопротивление n-p-n зеркала выходит на свое максимальное значение $r_a \approx \beta r_{CE2}$, тогда как у n-канального зеркала оно продолжает нарастать при $r_a \approx S_2 R_2 r_{DS2}$. При выходном токе I_a = 100 мкА омическое сопротивление цепи обратной связи может составлять $R_2 \approx 10$ кОм; тогда падение напряжения на резисторах окажется меньше $U_{R2} \approx I_a R_2$ = 100 мкА × 10 кОм = 1 В. Но если бы понадобилось иметь R_2 = 10 МОм, к R_2 пришлось бы приложить напряжение $U_{R2} \approx I_a R_2$ = 1000 В; поэтому более высокие сопротивления резистора обратной связи реализуются с помощью источников тока.

Рассмотрение рис. 4.22 приводит к двум важным выводам:

- в случае токового зеркала на n-p-n транзисторах граница с областью сильной обратной связи достигается при $R_2 = r_{BE2} = \beta / S_2$; дальнейший рост R_2 не дает заметного улучшения. Падение напряжения на R_2 составляет:

$$U_{R2} = I_a R_2 = I_a \frac{\beta}{S} = I_a \frac{\beta U_T}{I_a} = \beta U_T \overset{\beta \approx 100}{\approx} 2{,}6 \text{ В}.$$

  Отсюда следует, что при омическом сопротивлении цепи обратной связи можно достичь максимального выходного сопротивления, если смириться с границей рабочего участка характеристики $U_{a,\min} \approx U_{R2} + U_{CE,sat} \approx 2{,}8$ В. Указанный предел снижается с уменьшением усиления по току;
- в n-канальном токовом зеркале из-за существенно меньшей крутизны МОП транзисторов необходимы резисторы цепи обратной связи соответственно большего сопротивления, способные обеспечить такие же выходные сопротивления, как и в n-p-n зеркале. В этом случае вместо R_2 надо применить источник тока, то есть переделать простое токовое зеркало в каскодное.

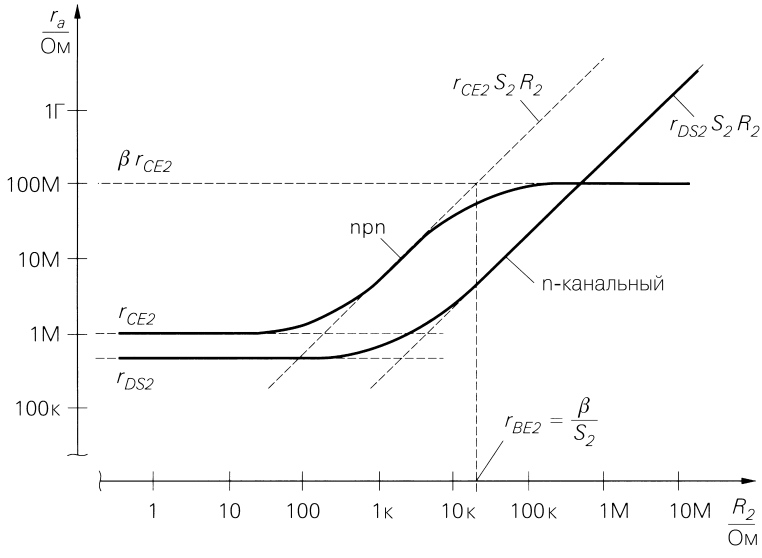


Рис. 4.22. Выходные сопротивления n-p-n и n-канального токовых зеркал для коэффициента передачи тока $k_I = 1$, $I_e = I_a = 100$ мкА и $R_1 = R_2$

Токовое зеркало на основе каскодной схемы

Если требуется особенно высокое выходное сопротивление, в простом токовом зеркале в цепи обратной связи нужны весьма высокоомные резисторы либо источник тока. Однако воспользоваться такими резисторами, как правило, не удается из-за резкого повышения границы рабочего участка модуляционной характеристики $U_{a,\min}$, что вынуждает обращаться к источнику тока. Поскольку источники тока обычно реализуются с помощью токовых зеркал, в простейшем случае приходим к токовому зеркалу на каскодной схеме (рис. 4.23), где в отличие от исходной схемы (см. рис. 4.8) резистор обратной связи R_E или R_S заменяется простым токовым зеркалом на транзисторах T_1 и T_2. В результате со стороны выхода получаем последовательную цепочку, состоящую из схемы с общим эмиттером или истоком (T_2) и схемы с общей базой или затвором (T_3), – *каскодную схему* (см. раздел 4.1.2).

В этой связи следует обратить внимание на различие между рассматриваемым здесь токовым зеркалом с каскодной схемой и описываемым ниже каскодным токовым зеркалом. У обоих на выходе применена каскодная схема, но рабочая точка устанавливается по-разному: в токовом зеркале с каскодной схемой данную функцию выполняет внешний источник напряжения U_0, тогда как во втором случае требуемое напряжение вырабатывается в самом каскодном токовом зеркале.

Токовое зеркало на n-p-n транзисторах с каскодной схемой. Коэффициент передачи тока k_I токового зеркала на n-p-n транзисторах с каскодной схемой (рис. 4.23а) рассчитывается по коэффициенту передачи тока простого токового

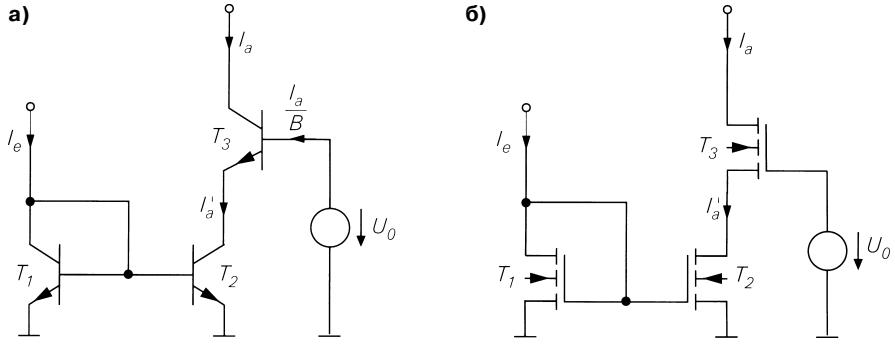


Рис. 4.23. Токовое зеркало с каскодной схемой: а – с n-p-n транзистором; б – с n-канальным МОП транзистором

зеркала. Согласно формуле (4.6), для токового зеркала на транзисторах T_1 и T_2 выполняется:

$$\frac{I'_a}{I_e} = \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1+\frac{1}{B}\right)+\frac{1}{B}}.$$

Здесь не проявляется эффект Эрли, так как транзистор T_2 работает с почти неизменным напряжением коллектор–эмиттер $U_{CE2} = U_0 - U_{BE3} \approx U_0 - 0{,}7$ В. При

$$I'_a = I_a + \frac{I_a}{B}$$

получаем:

$$k_I = \frac{I_a}{I_e} = \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1+\frac{1}{B}\right)^2+\frac{1}{B}+\frac{1}{B^2}} \overset{B>>1}{\approx} \frac{I_{S2}}{I_{S1}}. \qquad (4.21)$$

При $I_{S1} = I_{S2}$ находим:

$$k_I = \frac{1}{1+\frac{3}{B}+\frac{2}{B^2}} \overset{B\gg 1}{\approx} \frac{1}{1+\frac{3}{B}} \approx 1.$$

Коэффициент передачи тока зависит только от величины транзисторов T_1 и T_2; параметры T_3 на K_1 не влияют. Поскольку k_I не зависит от U_a, выходное сопротивление в первом приближении является бесконечно большим.

Токовое n-канальное зеркало с каскодной схемой. Для n-канального токового зеркала с каскодной схемой (рис. 4.23б) имеем $I_a = I'_a$; с учетом (4.18) находим:

$$k_i = \frac{I_a}{I_e} = \frac{K_2}{K_1}. \qquad (4.22)$$

Здесь коэффициент передачи тока также зависит только от отношения величин МОП транзисторов T_1 и T_2.

Выходные характеристики. Выходные характеристики n-p-n и n-канального токовых зеркал с каскодными схемами представлены на рис. 4.24. Характеристика токового зеркала на n-p-n транзисторах практически горизонтальна при $U_a > U_{a,\min,npn}$, то есть выходное сопротивление очень велико. При $U_{CE,sat} \approx 0{,}2$ В и $U_{BE} \approx 0{,}7$ В для границы диапазона управления получаем:

$$U_{a,\min,npn} = U_0 - U_{BE3} + U_{CE3,sat} \approx U_0 - 0{,}5 \text{ В}.$$

Чтобы T_2 функционировал в нормальном режиме, должно выполняться условие $U_{CE2} > U_{CE2,sat}$; отсюда:

$$U_0 = U_{CE2} + U_{BE3} > U_{CE2,sat} + U_{BE3} \approx 0{,}9 \text{ В}.$$

Для предельного случая $U_0 = 0{,}9$ В находим $U_{a,\min,npn} = 2U_{CE,sat} \approx 0{,}4$ В. Ниже границы рабочего участка ток резко убывает.

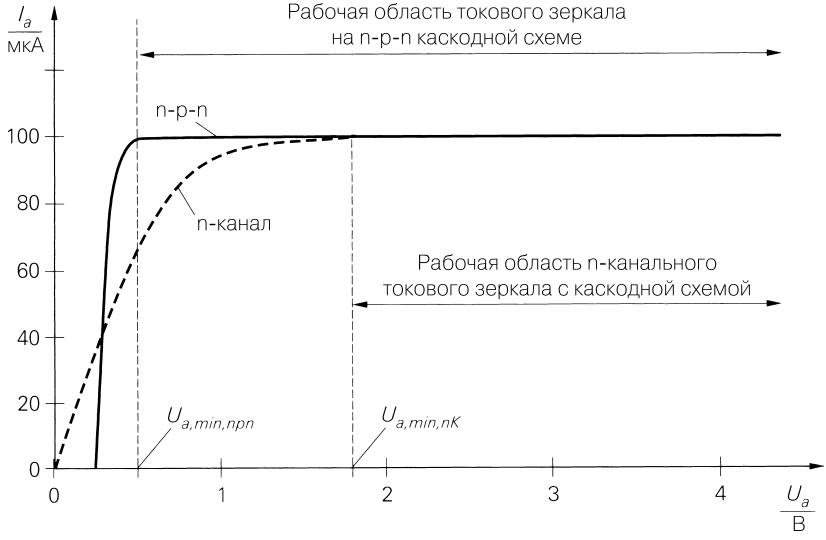


Рис. 4.24. Выходные характеристики n-p-n и n-канального токовых зеркал с каскодной схемой

Характеристика n-канального каскодного токового зеркала также проходит горизонтально при $U_a > U_{a,\min,nK}$. Здесь имеет место:

$$U_{a,\min,nK} = U_0 - U_{GS3} + U_{DS3,ab} = U_0 - U_{th3},$$

где $U_{DS3,ab} = U_{GS3} - U_{th3}$. При условии $U_{DS2} > U_{DS2,ab}$ транзистор T_2 работает в области насыщения. Отсюда следует:

$$U_0 = U_{DS2} + U_{GS3} > U_{DS2,ab} + U_{GS3} = U_{GS2} - U_{th2} + U_{GS3},$$

где $U_{DS2,ab} = U_{GS2} - U_{th2}$. Типичные значения составляют $U_{th} \approx 1$ В и $U_{GS} \approx 1{,}5\ldots2$ В; $U_0 \approx 2\ldots3$ В и $U_{a,\min,nK} \approx 1\ldots2$ В. При $I_{D2} = I_{D3} = I_a$ и

$$U_{GS} \approx U_{th} + \sqrt{\frac{2I_D}{K}}$$

найдем зависимость границы рабочего участка модуляционной характеристики от выходного тока и величины МОП транзисторов:

$$U_{a,\min,nK} = U_{GS2} - U_{th2} + U_{GS3} - U_{th3} = \sqrt{2I_a}\left(\frac{1}{\sqrt{K_2}} + \frac{1}{\sqrt{K_3}}\right).$$

Следовательно, данную границу можно понизить, увеличив МОП транзисторы; впрочем, их величина входит в это выражение под знаком квадратного корня. В зоне ниже указанного предела T_3 быстро переходит в линейную область. Ток определяется транзистором T_2 и потому остается почти неизменным, но выходное сопротивление существенно уменьшается. С дальнейшим падением выходного напряжения T_2 также попадает в линейную область, а характеристика переходит в выходную характеристику транзистора T_2.

Выходное сопротивление. Чтобы определить выходное сопротивление токового зеркала на n-p-n транзисторах, достаточно подставить в выражение (4.1) малосигнальные параметры для T_3 и заменить R_E на r_{CE2}:

$$r_a = r_{CE3}\left(1 + \frac{\beta\, r_{CE2}}{r_{CE2} + r_{BE3}}\right).$$

При $r_{CE2} \approx r_{CE3} = U_A/I_a$, $r_{CE2} >> r_{BE3}$ и $\beta >> 1$ имеем:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx \beta\, r_{CE3}. \qquad (4.23)$$

В случае n-канального токового зеркала с каскодной схемой, исходя из формулы (4.2), получим:

$$r_a = r_{DS3}\,(1 + (S_3 + S_{B3})\, r_{DS2})$$

и при $r_{DS2} = r_{DS3} = U_A/I_a$ и $S_3 r_{DS2} >> 1$ найдем:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx \left(S_3 + S_{B3}\right) r_{DS3}^2. \qquad (4.24)$$

Каскодное токовое зеркало

Схема из пары соединенных последовательно простых токовых зеркал (рис. 4.25), именуемая каскодным токовым зеркалом по образцу каскодной схемы из раздела 4.1.2, открывает дополнительные возможности по увеличению выходного сопротивления. Она похожа на токовое зеркало с каскодной схемой (см. рис. 4.23),

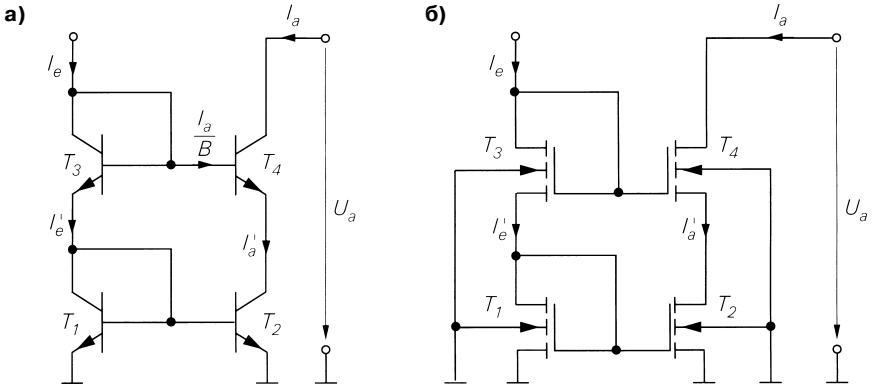


Рис. 4.25. Каскодное токовое зеркало: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

однако не нуждается во внешнем источнике напряжения и потому называется также *каскодным токовым зеркалом с автоматической установкой рабочей точки.* Это устройство отличается от токового зеркала с каскодной схемой и в том, что касается границы рабочего участка характеристики и выходного сопротивления.

Каскодное токовое зеркало на n-p-n транзисторах. Коэффициент передачи тока каскодного токового зеркала на n-p-n транзисторах (рис. 4.25а) рассчитывается с помощью коэффициента передачи тока простого токового зеркала. Согласно выражению (4.6), для токового зеркала, собранного на транзисторах T_1 и T_2, имеет место соотношение:

$$\frac{I'_a}{I'_e} = \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1+\frac{1}{B}\right)+\frac{1}{B}}.$$

Здесь не сказывается эффект Эрли, так как T_2 функционирует при почти неизменном напряжении коллектор–эмиттер $U_{CE2} = U_{BE1} + U_{BE3} - U_{BE4} \approx 0{,}7$ В. При

$$I_e = I'_e + \frac{I_a}{B}, \qquad I'_a = I_a + \frac{I_a}{B}$$

получаем:

$$k_I = \frac{I_a}{I_e} = \frac{1}{\frac{I_{S1}}{I_{S2}}\left(1+\frac{1}{B}\right)^2+\frac{2}{B}+\frac{1}{B^2}} \overset{B>>1}{\approx} \frac{I_{S2}}{I_{S1}}. \qquad (4.25)$$

При $I_{S1} = I_{S2}$ имеем:

$$k_I = \frac{1}{1+\frac{4}{B}+\frac{2}{B^2}} \overset{B>>1}{\approx} \frac{1}{1+\frac{4}{B}} \approx 1.$$

Коэффициент передачи тока определяется исключительно отношением величин транзисторов T_1 и T_2, но не T_3 или T_4. Поскольку k_I не зависит от выходного напряжения U_a, выходное сопротивление в первом приближении бесконечно велико.

Каскодное n-канальное токовое зеркало. В n-канальном каскодном токовом зеркале (рис. 4.25б) соблюдается $I_e = I'_e$ и $I_a = I'_a$; отсюда с учетом выражения (4.18) следует:

$$k_I = \frac{I_a}{I_e} = \frac{K_2}{K_1}. \qquad (4.26)$$

Как и в предыдущем случае, здесь коэффициент передачи тока зависит только от отношения величин МОП транзисторов.

Выходные характеристики. Выходные характеристики каскодного токового зеркала на n-p-n транзисторах и n-канального каскодного токового зеркала показаны на рис. 4.26. При $U_a > U_{a,\min,npn}$ характеристика каскодного токового зеркала на n-p-n транзисторах идет почти горизонтально, то есть выходное сопротивление весьма велико.

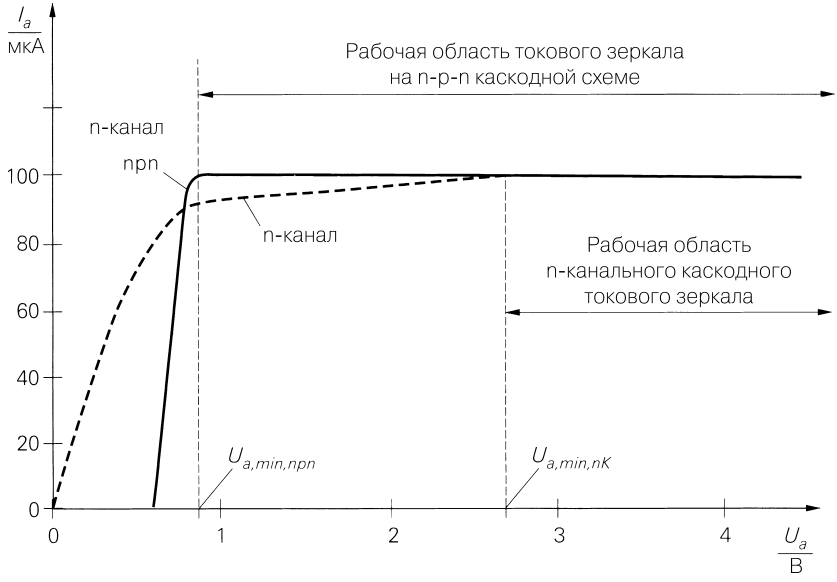


Рис. 4.26. Выходные характеристики каскодного токового зеркала на n-p-n транзисторах и n-канального каскодного токового зеркала

При $U_{CE,sat} \approx 0{,}2$ В и $U_{BE} \approx 0{,}7$ В граница рабочего участка характеристики составляет

$$U_{a,\min,npn} = U_{BE1} + U_{BE3} - U_{BE4} + U_{CE4,sat} \approx 0{,}9 \text{ В}.$$

Она превышает аналогичный параметр токового зеркала с каскодной схемой, у которого $U_{a,\min,npn} \approx 0{,}4$ В при минимальном напряжении U_0.

Характеристика каскодного n-канального токового зеркала также проходит горизонтально при $U_a > U_{a,\min,nK}$; здесь имеет место:

$$U_{a,\min,nK} = U_{GS1} + U_{GS3} - U_{GS4} + U_{DS4,ab} = U_{GS1} + U_{GS3} - U_{th4},$$

где $U_{DS4,ab} = U_{GS4} - U_{th4}$. При типичных значениях $U_{th} \approx 1$ В и $U_{GS} \approx 1{,}5\ldots2$ В получаем $U_{a,\min,nK} \approx 2\ldots3$ В. Считая пороговые напряжения U_{th} равными у всех МОП транзисторов (то есть пренебрегая влиянием подложки), при $I_{D1} = I_{D3} = I_e$ и

$$U_{GS} \approx U_{th} + \sqrt{\frac{2I_D}{K}}$$

найдем зависимость границы рабочего участка характеристики от входного тока и величин МОП транзисторов:

$$U_{a,\min,nK} \approx U_{th} + \sqrt{2I_e}\left(\frac{1}{\sqrt{K_1}} + \frac{1}{\sqrt{K_3}}\right).$$

Следовательно, выбирая МОП транзисторы большей величины, можно понижать данную границу, однако, поскольку они входят в уравнение под знаком корня, выигрыш здесь оказывается незначительным. Наименьшая граница выводится из равенства $U_{a,\min,nK} = U_{th}$. Она достигается только при использовании очень больших МОП транзисторов. Когда выходное напряжение оказывается ниже границы рабочего участка характеристики, T_4 первым среди транзисторов переходит в линейную область. Однако ток определяется транзистором T_2 и потому остается почти неизменным, тогда как выходное сопротивление резко уменьшается. При дальнейшем снижении выходного напряжения T_2 также попадает в линейную область, и характеристика принимает форму выходной характеристики T_2.

Выходное сопротивление. Выходное сопротивление каскодного токового зеркала на n-p-n транзисторах рассчитывается по эквивалентной схеме для малых сигналов, приведенной на рис. 4.27. Здесь выполняются следующие соотношения:

$$r_{CE2} \approx r_{CE4} = \frac{U_A}{I_a}, \quad S_2 \approx S_4 = \frac{I_a}{U_T},$$

$$r_{BE2} \approx r_{BE4} = \frac{\beta U_T}{I_a}, \quad S_1 \approx S_3 \approx \frac{I_e}{U_T} = \frac{I_a}{k_I U_T},$$

где U_A – напряжение Эрли, U_T – температурный потенциал, β – коэффициент передачи транзисторов по току при малых сигналах и k_I – коэффициент передачи тока токового зеркала. При $k_I << \beta$ расчет выходного сопротивления дает:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx r_{CE4}\left(1 + \frac{\beta}{1+k_I}\right) \approx \frac{\beta r_{CE4}}{1+k_I}. \qquad (4.27)$$

Выходное сопротивление каскодного токового зеркала в β / (1 + k_I) раз больше, нежели у простого токового зеркала. Максимально возможное выходное сопротивление βr_{CE} недостижимо, так как на переходе база–эмиттер транзистора T_4 наблюдается обратное воздействие на опорную цепь и, следовательно, на U_{BE2} (см. рис. 4.27). Поэтому ток $S_2 u_{BE2}$ зависит от выходного напряжения, и выходное сопротивление транзистора T_2 меньше, чем r_{CE2}.

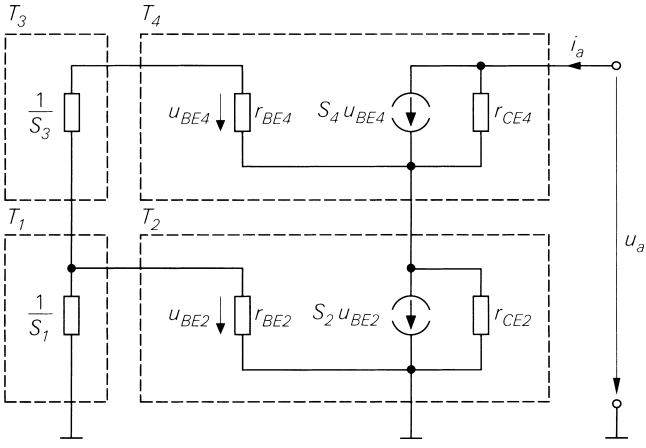


Рис. 4.27. Эквивалентная схема каскодного токового зеркала на n-p-n транзисторах при малых сигналах

В случае n-канального каскодного токового зеркала обратного воздействия на опорную цепь не происходит. Таким образом, допустимо рассчитать выходное сопротивление с помощью выражения (4.20), подставив r_{DS2} вместо R_2:

$$r_a = r_{DS4}\,(1 + (S_4 + S_{B4})\,r_{DS2}).$$

При $r_{DS2} = r_{DS4} = U_A/I_a$ и $S_4 r_{DS2} >> 1$ находим:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx \left(S_4 + S_{B4}\right) r_{DS4}^2. \qquad (4.28)$$

Пример. Требуется рассчитать источник тока на n-p-n транзисторах и n-канальный источник тока для выходного тока I_a = 100 мкА с максимально высоким выходным сопротивлением и предельно малой выходной емкостью. Требование высокого выходного сопротивления r_a приводит к выбору каскодного токового зеркала, а необходимость минимизации выходной емкости вынуждает применять малогабаритные выходные транзисторы. Относительно коэффициента передачи тока требования противоречивы: с одной стороны, оно должно быть как можно больше, позволяя обойтись слабым входным током $I_e = I_a/k_I$; с другой стороны, желательно иметь его достаточно малым, чтобы выходное сопротивление каскодного токового зеркала на n-p-n транзисторах было предельно высоким. Для обоих токовых зеркал выбирается $k_I \approx 1$.

Для каскодного токового зеркала на n-p-n транзисторах получаем схему, представленную на рис. 4.28а. Она построена на транзисторах величины 1, которые согласно табл. 4.1 рассчитаны на ток коллектора 100 мкА. Другими параметрами являются I_S = 1 фА, $B = \beta$ = 100 и U_A = 100 В. Из соотношения (4.25) при $I_{S1} = I_{S2} = I_{S3} = I_{S4} = I_S$ следует коэффициент передачи тока

$$k_I \approx \frac{1}{1+\frac{4}{B}} = \frac{1}{1{,}04} \approx 0{,}96$$

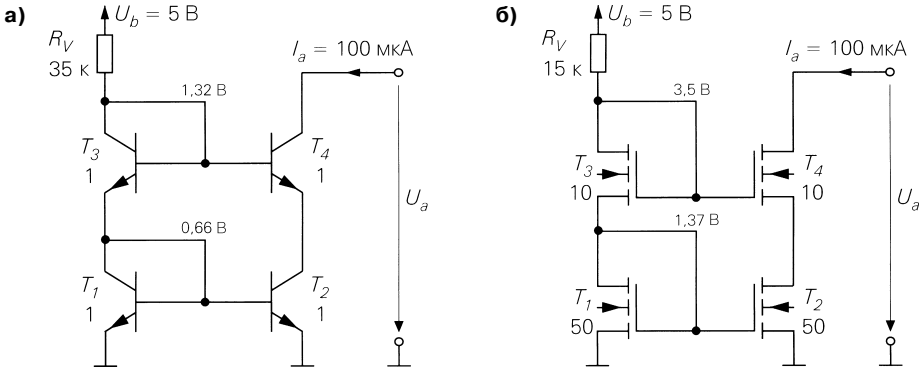


Рис. 4.28. Пример каскодного источника тока: а – с n-p-n транзистором; б – с n-канальным МОП транзистором

и входной ток $I_e = I_a/k_I \approx 104$ мкА. Коллекторные токи транзисторов приблизительно одинаковы, что позволяет принять единое напряжение база–эмиттер U_{BE}:

$$U_{BE} \approx U_T \ln \frac{I_a}{I_S} = 26\,\text{мВ} \times \ln \frac{100\,\text{мкА}}{1\,\text{фА}} = 26 \times 10^{-3} \ln \frac{10^{-4}}{10^{-15}} \approx 660\,\text{мВ}.$$

Для гасящего резистора R_V получим:

$$R_V = \frac{U_b - U_{BE1} - U_{BE3}}{I_e} \approx \frac{U_b - 2U_{BE}}{I_e} = \frac{3{,}68\ \text{В}}{104\ \text{мкА}} \approx 35\ \text{кОм}.$$

При $r_{CE4} = U_A/I_a$ = 100 В / 100 мкА = 1 МОм выходное сопротивление составит

$$r_a \approx \frac{\beta\, r_{CE4}}{1 + k_I} \approx \frac{\beta\, r_{CE4}}{2} \approx 50\ \text{МОм},$$

а граница диапазона управления $U_{a,\min} = U_{BE} + U_{CE,sat} \approx 0{,}9$ В.

Каскодное n-канальное токовое зеркало строится по схеме, приведенной на рис. 4.28б. В качестве T_3 и T_4 используются МОП транзисторы величины 10 (см. табл. 4.2), поскольку транзисторы величины 1 рассчитаны на ток 10 мкА, а здесь требуется 100 мкА. Транзисторами T_1 и T_2 также могут служить приборы величины 10, но, чтобы снизить границу рабочего участка характеристики $U_{a,\min}$, здесь применяются МОП транзисторы величины 50. Выходная емкость определяется в основном транзистором T_4, поэтому величина транзисторов T_1 и T_2 практически безразлична. По табл. 4.2 находим K = 30 мкА/В^2 для величины 1, $U_{th,0}$ = 1 В, γ = 0,5 В$^{1/2}$, U_{inv} = 0,6 В и U_A = 50 В. Коэффициент передачи тока составляет k_I = 1; отсюда I_e = = I_a = 100 мкА. Для МОП транзисторов имеет место:

$$K_1 = K_2 = 50K = 1{,}5\frac{\text{мА}}{\text{В}^2}, \qquad K_3 = K_4 = 10K = 300\frac{\text{мкА}}{\text{В}^2}$$

У T_1 и T_2 эффект подложки незаметен в силу того, что $U_{BS1} = U_{BS2} = 0$; тогда $U_{th1} = U_{th2} = U_{th,0}$ и

$$U_{GS1} = U_{GS2} = U_{th,0} + \sqrt{\frac{2I_e}{K_1}} = 1\ \text{В} + \sqrt{\frac{200\ \text{мкА}}{1{,}5\ \text{мА/В}^2}} \approx 1{,}37\ \text{В}.$$

Напротив, для T_3 и T_4 выполняется

$$U_{th3} = U_{th4} = U_{th,0} + \gamma\left(\sqrt{U_{inv} - U_{BS3}} - \sqrt{U_{inv}}\right) \overset{U_{BS3}=U_{GS1}}{=} 1\text{В} + 0{,}5 \times \left(\sqrt{1{,}97} - \sqrt{0{,}6}\right)\text{В} \approx 1{,}32\ \text{В}$$

$$\text{и } U_{GS3} = U_{GS4} = U_{th3} + \sqrt{\frac{2I_e}{K_3}} \approx 1{,}32\,\text{В} + \sqrt{\frac{200\,\text{мкА}}{300\,\text{мкА/В}^2}} \approx 2{,}14\,\text{В}.$$

Отсюда находим сопротивление гасящего резистора

$$R_V = \frac{U_b - U_{GS1} - U_{GS3}}{I_e} \approx \frac{(5 - 1{,}37 - 2{,}14)\text{В}}{100\,\text{мкА}} \approx 15\,\text{кОм}.$$

При $r_{DS2} = r_{DS4} = U_A/I_a$ = 500 кОм и

$$S_4 = \sqrt{2K_4 I_a} = \sqrt{2 \times 300\text{мкА/В}^2 \times 100\,\text{мкА}} \approx 245\ \frac{\text{мкА}}{\text{В}},$$

$$S_{B4} = \frac{\gamma S_4}{2\sqrt{U_{inv} - U_{BS4}}} \overset{U_{BS4}=-U_{GS2}}{=} \frac{0{,}5S_4}{2\sqrt{1{,}97}} \approx 44\ \frac{\text{мкА}}{\text{В}}$$

для выходного сопротивления находим:

$$r_a \approx (S_4 + S_{B4})r_{DS4}^2 \approx 289\frac{\text{мкА}}{\text{В}}(500\ \text{кОм})^2 \approx 72\,\text{МОм}.$$

Граница рабочего участка характеристики составляет:

$$U_{a,\min} = U_{GS1} + U_{GS3} - U_{th4} \approx 1{,}37\ \text{В} + 2{,}14\ \text{В} - 1{,}32\ \text{В} \approx 2{,}2\ \text{В}.$$

Таким образом, при рабочем напряжении 5 В почти половина этого напряжения не используется.

Каскодный n-канальный источник тока отличается большим выходным сопротивлением, однако с этим связан неоправданно высокая граница рабочего участка характеристики, хотя ее пытаются снизить за счет выбора более крупных транзисторов T_1 и T_2. Если граница должна быть такой же, как у каскодного источника тока на n-p-n транзисторах, следует воспользоваться простым n-канальным источником тока с гораздо меньшим выходным сопротивлением $r_a = r_{DS2}$ = 500 кОм. В подобной ситуации каскодный источник тока на n-p-n транзисторах значительно удобнее.

В связи с этим интересно сопоставить каскодное токовое зеркало и простое токовое зеркало с обратной связью при условии одинакового рабочего участка обеих схем. Граница рабочего участка характеристики каскодного токового зеркала на n-p-n транзисторах составляет $U_{a,\min} = U_{BE} + U_{\text{CE,sat}}$ и на величину $U_{BE} \approx 0{,}7$ В больше, чем у аналогичного простого токового зеркала без обратной связи. Следовательно, чтобы обеспечить такую же границу рабочего участка, достаточно добавить обратную связь через резистор сопротивлением $R_2 = U_{BE}/I_a \approx 7$ кОм. В этом случае выходное сопротивление простого токового зеркала, собранного на n-p-n транзисторах, составит:

$$r_a \approx r_{CE2}(1 + SR_2) = \frac{U_A}{I_a}\left(1 + \frac{I_a}{U_T}\frac{U_{BE}}{I_a}\right) \approx \frac{U_A U_{BE}}{U_T I_a} \approx 27\,\text{МОм} < 50\,\text{МОм}.$$

Как видно, выходное сопротивление простого токового зеркала на n-p-n транзисторах меньше, нежели у аналогичного каскодного, но всего лишь вдвое. На

практике оба варианта характеризуются выходными сопротивлениями одного порядка. Если необходимо добиться равных границ рабочего участка характеристики, у простого n-канального токового зеркала к резистору обратной связи можно приложить напряжение $U_{GS2} \approx 1{,}37$ В от аналогичного каскодного зеркала. Отсюда $R_2 \approx 13{,}7$ кОм и

$$r_a = r_{DS2}\left(1+\left(S+S_B\right)R_2\right) \approx \left(S+S_B\right)R_2 r_{DS2} \approx 289\ \frac{\text{мкА}}{\text{В}} \times 13{,}7\ \text{кОм}\ \times 500\ \text{кОм} \approx$$

$$\approx\ 2\ \text{МОм} << 72\ \text{МОм}.$$

Таким образом, выходное сопротивление простого n-канального токового зеркала с обратной связью существенно меньше выходного сопротивления n-канального каскодного токового зеркала.

Токовое зеркало Вильсона

Кроме каскодного токового зеркала, высокое выходное сопротивление обеспечивает токовое зеркало Вильсона, которое собрано всего на трех транзисторах (рис. 4.29а). От других токовых зеркал его отличает очень слабая зависимость коэффициента передачи тока от усиления по току при использовании биполярных транзисторов, поэтому токовое зеркало Вильсона считается прецизионным. Его можно собирать и на МОП транзисторах, но без выигрыша в точности, так как в цепи затвора МОП транзистора не протекает ток. Остается лишь одно преимущество – высокое выходное сопротивление.

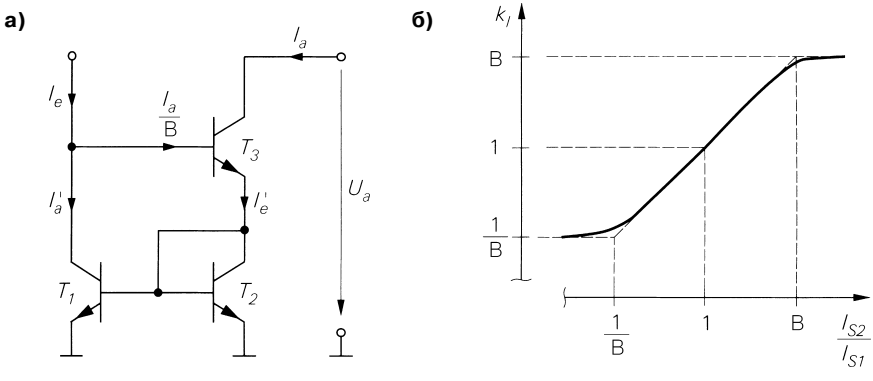


Рис. 4.29. Токовое зеркало Вильсона на n-p-n транзисторах: а – принципиальная схема; б – коэффициент передачи тока

Токовое зеркало Вильсона на n-p-n транзисторах. При расчетах этого зеркала учитывают, что в его состав входит простое токовое зеркало на n-p-n транзисторах с токами I'_e и I'_a. Тогда имеем:

$$\frac{I'_a}{I'_e} = \frac{1}{\frac{I_{S2}}{I_{S1}}\left(1+\frac{1}{B}\right)+\frac{1}{B}}.$$

При

$$I_e = I'_a + \frac{I_a}{B} \quad \text{и} \quad I'_e = I_a + \frac{I_a}{B}$$

получаем коэффициент передачи тока:

$$k_I = \frac{I_a}{I_e} = \frac{B\left(\dfrac{I_{S2}}{I_{S1}} + \dfrac{1}{B+1}\right)}{\dfrac{I_{S2}}{I_{S1}} + B + \dfrac{1}{B+1}} \overset{B>>1}{\approx} \frac{B\dfrac{I_{S2}}{I_{S1}} + 1}{\dfrac{I_{S2}}{I_{S1}} + B}. \tag{4.29}$$

Величина транзистора T_3 не влияет на k_I. На рис. 4.29б показана зависимость k_I от отношения величин I_{S2}/I_{S1}.

При $I_{S1} = I_{S2}$ находим:

$$k_I = \frac{1}{1 + \dfrac{2}{B^2 + 2B}} \overset{B>>1}{\approx} \frac{1}{1 + \dfrac{2}{B^2}}.$$

Погрешность составляет здесь только $2/B^2$ против $2/B$ у простого токового зеркала и $4/B$ – у каскодного. В трехтранзисторном токовом зеркале она также равна $2/B^2$, но при допущении, что все три транзистора характеризуются одинаковым усилением по току. Однако транзистор T_3 на рис. 4.18а функционирует при очень слабом токе, поэтому его усиление по току практически намного ниже, чем у остальных транзисторов. Напротив, если $I_{S1} = I_{S2}$, в токовом зеркале Вильсона через все транзисторы течет приблизительно одинаковый ток и усиление по току максимально при правильном выборе величины всех транзисторов. При $I_{S1}/I_{S2} = 1$ токовое зеркало Вильсона характеризуется минимальной погрешностью – это вытекает из симметричности кривой, приведенной на рис. 4.29б.

Выходная характеристика. Выходная характеристика токового зеркала Вильсона соответствует каскодному токовому зеркалу (см. рис. 4.26); граница диапазона управления у них также одинакова:

$$U_{a,\min} = U_{BE} + U_{CE,sat} \approx 0{,}9 \text{ В}.$$

Выходное сопротивление. Выходное сопротивление токового зеркала Вильсона рассчитывается с помощью малосигнальной эквивалентной схемы, представленной на рис. 4.30. Здесь выполняются следующие соотношения:

$$r_{CE3} = \frac{U_A}{I_a}, \qquad r_{CE1} \approx \frac{U_A}{I_e} = \frac{k_I U_A}{I_a} = k_I r_{CE3},$$

$$S_2 \approx S_3 = \frac{I_a}{U_T}, \qquad S_1 \approx \frac{I_e}{U_T} = \frac{I_a}{k_I U_T} = \frac{S_3}{k_I},$$

$$r_{BE3} = \frac{\beta U_T}{I_a} = \frac{\beta}{S_3}, \qquad r_{BE1} \approx \frac{\beta U_T}{I_e} \approx \frac{k_I \beta U_T}{I_a} = \frac{k_I \beta}{S_3},$$

где U_A – напряжение Эрли, U_T – температурный потенциал, β – коэффициент передачи транзисторов по току для малых сигналов и k_I – коэффициент передачи тока токового зеркала. Расчет выходного сопротивления при $\beta >> 1$ дает:

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx r_{CE3}\left(1 + \frac{\beta}{1+k_I}\right) \approx \frac{\beta r_{CE3}}{1+k_I} \overset{k_I=1}{=} \frac{\beta r_{CE3}}{2}. \tag{4.30}$$

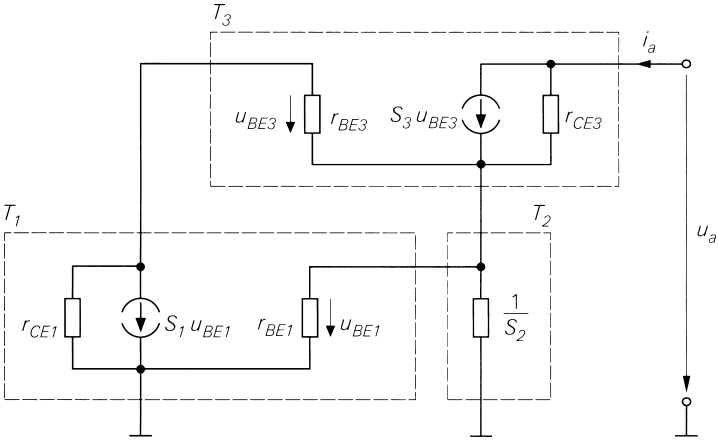


Рис. 4.30. Малосигнальная эквивалентная схема токового зеркала Вильсона

Сравнение этого выражения с формулой (4.27) показывает, что токовое зеркало Вильсона и каскодное токовое зеркало на n-p-n транзисторах характеризуются одинаковым выходным сопротивлением.

Динамический режим

Если токовое зеркало используется в цепи передачи сигналов, наряду с выходным сопротивлением важно знать частотную зависимость коэффициента передачи тока и отклик на импульсное воздействие большим сигналом, иначе говоря – переходную характеристику. Расчет частотной зависимости в общем виде крайне сложен, а его результат с трудом поддается истолкованию из-за обилия параметров. Поэтому основные динамические свойства токового зеркала описываются на основании результатов моделирования. Сравним четыре токовых зеркала на n-p-n транзисторах: простое, трехтранзисторное, каскодное и Вильсона, задав для всех одинаковые исходные значения: $k_1 = 1$ и $I_a = 100$ мкА. На рис. 4.31 показаны их частотные зависимости при короткозамкнутом выходе для малых сигналов ($U_{a,A} = 5$ В и $u_a = 0$), а на рис. 4.32 приведена переходная характеристика при перепаде тока от $I_a = 10$ мкА до $I_a = 100$ мкА.

Как видно, простое токовое зеркало отличается наилучшими динамическими свойствами и ведет себя как фильтр нижних частот первого порядка. Токовое зеркало Вильсона обеспечивает несколько более высокую граничную частоту благодаря комплексно-сопряженному полюсу, но при этом переходная характеристика имеет выброс почти на 15%. Граничная частота каскодного токового зеркала примерно в 2,5 раза ниже, а время установления соответственно больше, чем у простого. Наихудшие показатели свойственны трехтранзисторному токовому зеркалу: оно характеризуется наименьшей граничной частотой и выбросом более 20%. Причина заключается в небольшом значении тока рабочей точки транзистора T_3 в схеме на рис. 4.18а, следствием чего оказывается низкая граничная частота.

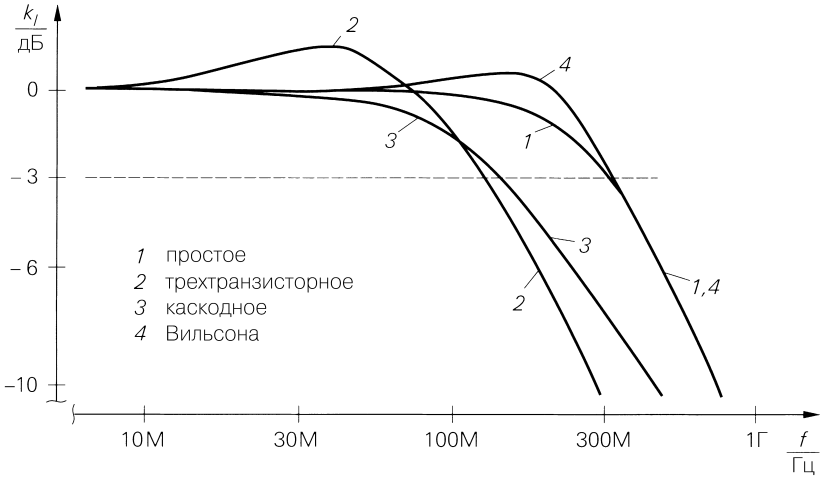


Рис. 4.31. Частотные характеристики коэффициента передачи тока токовых зеркал на n-p-n транзисторах с $k_I = 1$ при короткозамкнутом выходе для малых сигналов

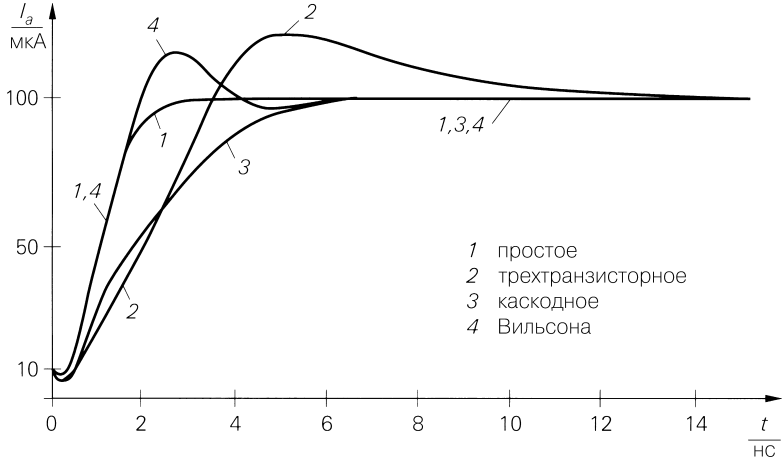


Рис. 4.32. Переходные характеристики токовых зеркал на n-p-n транзисторах

Численные значения граничной частоты, времени установления и выброса зависят, естественно, от параметров используемых транзисторов. С изменением параметров мы получим иные численные оценки, но соотношения между характеристиками токовых зеркал различного типа останутся практически неизменными.

Токовые зеркала и источники тока других типов

В то время как каскодное токовое зеркало и зеркало Вильсона обеспечивают весьма высокие выходные сопротивления, другие варианты подобных схем служат для

снижения границы $U_{a,\min}$ рабочего участка характеристики. Границу можно несколько понизить также в каскодном зеркале и в зеркале Вильсона ценой значительного укрупнения транзисторов, но этот способ не подходит для интегральных микросхем из-за чрезмерного расходования полезной площади. Решением проблемы стали токовые зеркала, работающие при $U_{a,\min} \approx 2U_{CE,sat}$ или $U_{a,\min} \approx 2U_{DS,ab}$.

Каскодное токовое зеркало со смещением. Если в каскодном токовом зеркале (см. рис. 4.25а) заменить транзистор T_3 источником напряжения $U_{CE,sat}$, получим токовое зеркало со смещением, представленное на рис. 4.33а. Из уравнения контурных токов $U_{CE,sat} + U_{BE1} = U_{CE2,sat} + U_{BE4}$ и $U_{BE1} \approx U_{BE4}$ следует $U_{CE2,sat} \approx U_{CE,sat}$, откуда

$$U_{a,\min} = U_{CE2,sat} + U_{CE4,sat} = 2U_{CE,sat} \approx 0{,}4 \text{ В}.$$

При фиксированном входном токе, то есть при использовании токового зеркала в качестве источника тока, смещение можно получить с помощью резистора R_1, как показано на рис. 4.33б; тогда, пренебрегая током базы транзистора T_4, имеем:

$$R_1 \approx \frac{U_{CE2,sat}}{I_e}.$$

Коэффициент передачи тока и выходное сопротивление остаются почти неизменными согласно соотношениям (4.25) и (4.27), но у транзисторов T_1 и T_2 нарушается равенство напряжений коллектор–эмиттер, приблизительно соблюдающееся в каскодном токовом зеркале, поэтому коэффициент передачи тока слегка зависит от напряжения Эрли транзисторов.

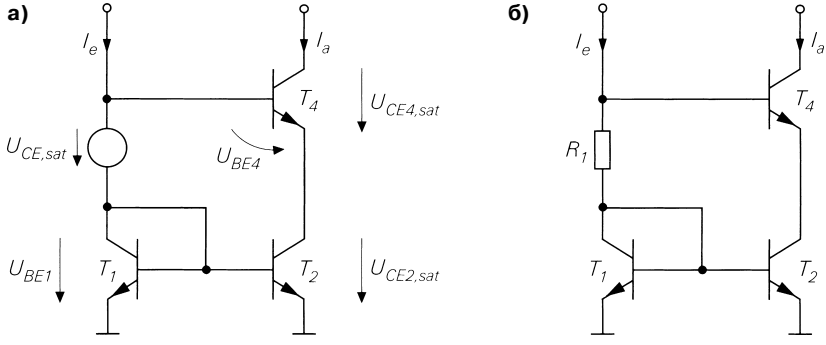


Рис. 4.33. Каскодное токовое зеркало со смещением: а – принцип действия; б – с дополнительным резистором

Точно так же можно поступить и с n-канальным каскодным токовым зеркалом (см. рис. 4.25б), в этом случае имеет место

$$U_{a,\min} = U_{DS2,ab} + U_{DS4,ab} = \sqrt{2I_a}\left(\frac{1}{\sqrt{K_2}} + \frac{1}{\sqrt{K_4}}\right),$$

а также

$$R_1 = \frac{U_{DS2,\,ab}}{I_e}.$$

Подачу смещения можно обеспечить и с помощью отдельной цепи, как показано на рис. 4.34а. Тогда $U_V \approx U_{BE5} + I_0 R_1 > U_{CE2,sat} + U_{BE4}$ для рис. 4.34а и $U_V \approx U_{GS5} + I_0 R_1 > U_{DS2,ab} + U_{GS4}$ для рис. 4.34б.

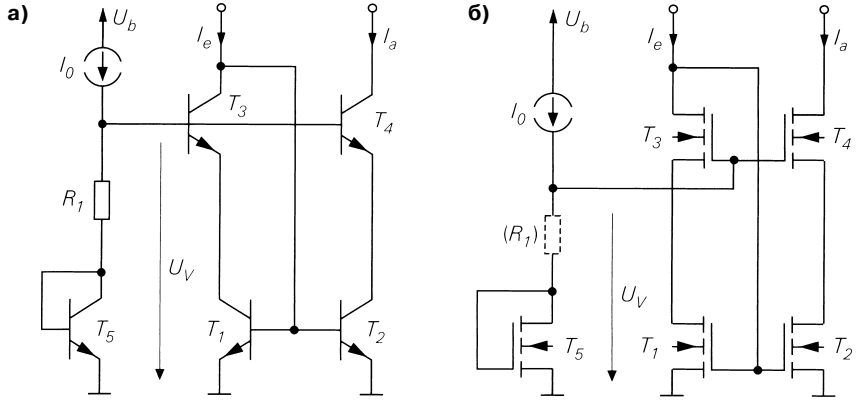


Рис. 4.34. Каскодное токовое зеркало с отдельной цепью смещения: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

В отличие от схемы, представленной на рис. 4.33б, здесь смещение от отдельной цепи позволяет работать с изменяемыми входными токами – в режиме токового зеркала, – если построить его так, чтобы вышеприведенные условия соблюдались и при максимальном токе (при максимальных значениях U_{BE4} или U_{GS4}). Кроме того, подобные схемы функционируют и без транзистора T_3; впрочем, в этом случае нарушается равенство напряжений коллектор–эмиттер или сток–исток транзисторов T_1 и T_2 и коэффициент передачи тока слабо зависит от напряжения Эрли транзисторов. При использовании МОП транзисторов R_1 не понадобится, если I_0 настолько велик, а величина транзистора T_5 выбрана настолько малой, что выполняется неравенство $U_{GS5} > U_{DS2,ab} + U_{GS4}$.

Токовое зеркало с двойной каскодной схемой. На рис. 4.35а представлено n-p-n токовое зеркало с двойной каскодной схемой. По сравнению с каскодным токовым зеркалом произошли некоторые изменения: здесь коллектор T_4 подключен к источнику напряжения питания U_b и добавлена вторая каскодная схема на транзисторах T_5 и T_6. Если T_5 и T_6 работают при $U_{CE} > U_{CE,sat}$, получим коэффициент передачи тока

$$k_I = \frac{I_a}{I_e} \approx \frac{I_{S5}}{I_{S1}}$$

и выходное сопротивление

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx \beta\, r_{CE6} = \frac{\beta\, U_A}{I_a}.$$

В отличие от каскодного токового зеркала, множителя $(1 + k_I)$ здесь нет, так как T_4 предотвращает обратное воздействие со стороны T_6 на опорную цепь.

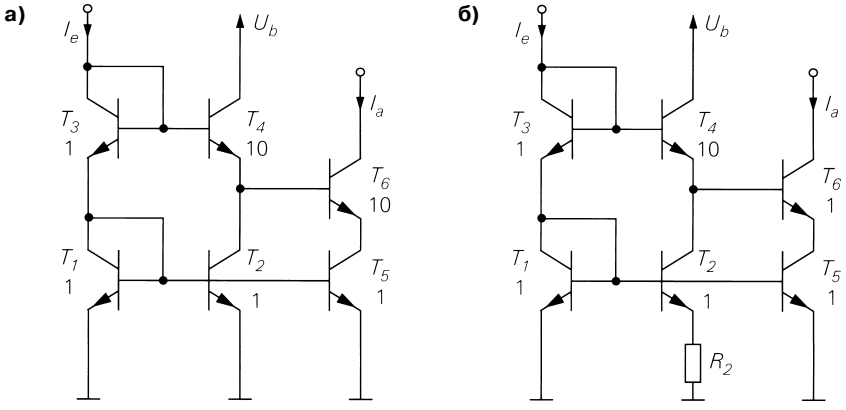


Рис. 4.35. Токовое зеркало с двойной каскодной схемой на n-p-n транзисторах: а – стандартное исполнение; б – с каскадом Видлара

Теперь величина транзисторов может выбираться так, что T_5 работает при $U_{CE5} \approx$ $\approx U_{CE,sat}$ и достигается граница рабочего участка характеристики, равная

$$U_{a,\min} = U_{CE5,sat} + U_{CE6,sat} = 2U_{CE,sat} \approx 0{,}4 \text{ В}.$$

Исходя из уравнения контурных токов

$$U_{BE1} + U_{BE3} = U_{BE4} + U_{CE5} + U_{BE6},$$

при

$$I_{C1} \approx I_{C3} \approx I_e,$$

$$I_{C4} \approx I_{C2} \approx I_e \frac{I_{S2}}{I_{S1}},$$

$$I_{C5} \approx I_{C6} = I_a = k_I I_e$$

$$\text{и } U_{BE} \approx U_T \ln (I_C/I_S)$$

получим:

$$U_{CE5} \approx U_T \ln \frac{I_{S4} I_{S6}}{k_I I_{S2} I_{S3}}.$$

При соотношении величин транзисторов на рис. 4.35а найдем:

$$U_{CE5} \approx U_T \ln \frac{10 \times 10}{1 \times 1 \times 1} = U_T \ln 100 \approx 26 \text{ мВ} \times 4{,}6 \approx 120 \text{ мВ}.$$

Хотя полученное напряжение ниже принятого до сих пор напряжения насыщения $U_{CE,sat} \approx 0{,}2$ В, в большинстве практических случаев его достаточно. В этом можно убедиться, рассмотрев зависимость выходного сопротивления и коэффициента передачи тока от U_{CE5} (рис. 4.36). При $U_{CE} = 120$ мВ коэффициент передачи тока бли-

зок к 1, а выходное сопротивление $r_a \approx 30$ МОм составляет треть от максимально возможного. При $U_{CE} = 200$ мВ хотя и достигаются более приемлемые значения, но для транзисторов T_4 и T_6 приходится выбрать величину 50:

$$U_{CE5} \approx U_T \ln \frac{50 \times 50}{1 \times 1 \times 1} = U_T \ln 2500 \approx 200 \text{ мВ}.$$

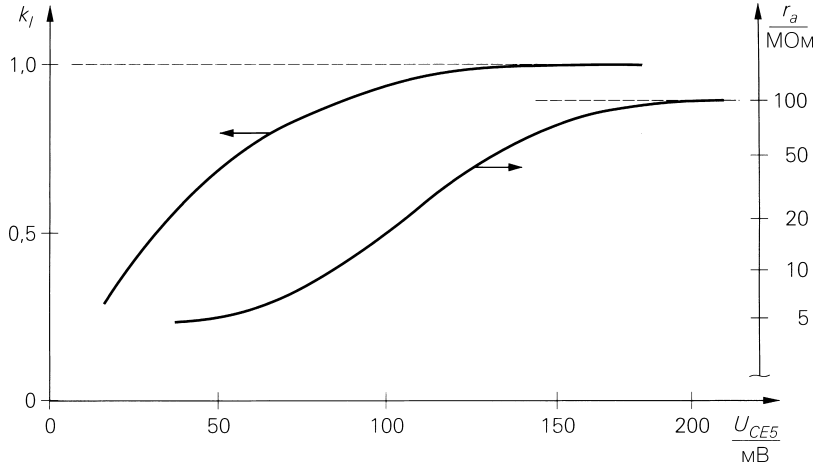


Рис. 4.36. Зависимость коэффициента передачи тока k_I и выходного сопротивления r_a от U_{CE5} у токового зеркала на n-p-n транзисторах с двойной каскодной схемой

Из-за большого расхода полезной площади кристалла транзисторы такой величины используются в интегральных микросхемах лишь в крайнем случае. Как правило, транзисторы T_4 и T_5 выбираются одинаковыми: это минимизирует расход площади для достижения требуемой величины U_{CE5}.

Недостаток схемы, изображенной на рис. 4.35а, заключается в большой выходной емкости, которая обусловлена величиной транзистора T_6. Если T_6 уменьшить в 10 раз до величины 1, придется либо T_4 умножить на 10 и довести до величины 100, либо в 10 раз ослабить ток $I_{C4} \approx I_{C2}$. В последнем случае необходимо также в 10 раз уменьшить T_2 или, если это невозможно, так как T_2 уже имеет минимальную величину, соответственно увеличить остальные транзисторы. Если токовое зеркало предназначено для использования в режиме источника тока, для снижения I_{C2} подключают резистор обратной связи к T_2, в итоге получая токовое зеркало с двойной каскодной схемой и каскадом Видлара.

В схеме (см. рис. 4.35а) коллектор транзистора T_4 можно использовать в качестве добавочного вывода; тогда I_{C4} служит выходным током каскодного токового зеркала с $k_I \approx I_{S2}/I_{S1}$, а I_{C6} – выходным током токового зеркала с двойной каскодной схемой и $k_I \approx I_{S5}/I_{S1}$.

На рис. 4.37 показано n-канальное токовое зеркало с двойной каскодной схемой. Если T_5 и T_6 работают при $U_{DS} > U_{DS,ab}$, получаем коэффициент передачи тока

$$k_I = \frac{I_a}{I_e} \approx \frac{K_5}{K_1}$$

и выходное сопротивление

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx (S_6 + S_{B6}) r_{DS6}^2.$$

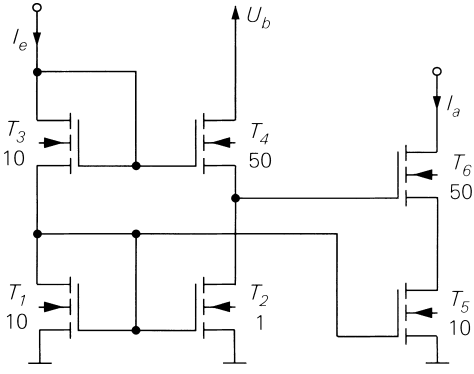


Рис. 4.37. Токовое n-канальное зеркало с двойной каскодной схемой

Пренебрегая крутизной подложки S_{B6} при $S_6 = \sqrt{2K_6 I_a}$ и $r_{DS6} = U_A/I_a$, находим

$$r_a \overset{S_{B6} << S_6}{\approx} U_A^2 \sqrt{\frac{2K_6}{I_a^3}}.$$

Для схемы, изображенной на рис. 4.37, при $K_6 = 50K = 1{,}5$ мА/В^2, $U_A = 50$ В и $I_a = 100$ мкА получаем выходное сопротивление $r_a \approx 140$ МОм.

Когда T_5 функционирует при $U_{DS5} = U_{DS5,ab}$, граница рабочего участка характеристики минимальна:

$$U_{a,\min} = U_{DS5,ab} + U_{DS6,ab}.$$

Из уравнения контурных токов

$$U_{GS1} + U_{GS3} = U_{GS4} + U_{DS5} + U_{GS6}$$

при $U_{GS} = U_{th} + \sqrt{2I_D/K}$, $I_{D1} = I_{D3} = I_e$, $I_{D2} = I_{D4} = I_e K_2/K_1$, $I_{D5} = I_{D6} = I_a = I_e K_5/K_1$ имеем:

$$U_{DS5} = U_{th1} + U_{th3} - U_{th4} - U_{th6} + \sqrt{\frac{2I_a}{K_6}}\left(\sqrt{\frac{K_1 K_6}{K_3 K_5}} + \sqrt{\frac{K_6}{K_5}} - \sqrt{\frac{K_2 K_6}{K_4 K_5}} - 1\right).$$

При $\Delta U_{th} = U_{th1} + U_{th3} - U_{th4} - U_{th6}$ для схемы на рис. 4.37 находим:

$$U_{DS5} \approx \Delta U_{th} + \sqrt{\frac{2I_a}{K_6}}\left(\sqrt{5} + \sqrt{5} - \sqrt{0{,}1} - 1\right) \overset{\substack{K_6=1{,}5\ \text{мА/В}^2 \\ I_a=100\ \text{мкА}}}{\approx} \Delta U_{th} + 1{,}15\ \text{В}.$$

Напряжение ΔU_{th} выражает различия пороговых напряжений, обусловленные эффектом подложки. Оно всегда отрицательно и не поддается расчету в рациональной форме. Моделирование с помощью пакета PSpice дает $\Delta U_{th} \approx -0{,}3$ В и $U_{DS5} = 0{,}85$ В; тогда

$$U_{DS5} > U_{DS5,ab} = \sqrt{\frac{2I_{D5}}{K_5}} = \sqrt{\frac{2I_a}{K_5}} \approx 0{,}82 \text{ В}.$$

При $U_{DS6,ab} = U_{GS6} - U_{th6} = \sqrt{2I_a / K_6} \approx 0{,}37$ В граница рабочего участка характеристики равна $U_{a,\min} = U_{DS5,ab} + U_{DS6,ab} \approx 1{,}2$ В. Пропорциональное увеличение T_1, T_2 и T_5 позволяет снизить $U_{a,\min}$, тем самым уменьшая и $U_{DS5,ab}$ в соответствии с ростом K_5.

Регулируемое каскодное токовое зеркало. Если в каскодном токовом зеркале (см. рис. 4.25б) удалить МОП транзистор T_3 и установить напряжение затвора транзистора T_4 посредством усилителя с регулируемым усилением, получим регулируемое каскодное токовое зеркало, представленное на рис. 4.38а. При достаточно высоком усилении A подобного усилителя напряжение затвора T_4 устанавливается таким, что выполняется $U_{DS2} \approx U_{soll}$. Задавая $U_{soll} \approx U_{DS2,ab}$, с помощью простых средств получаем токовое зеркало с минимальной границей рабочего участка характеристики $U_{a,\min}$.

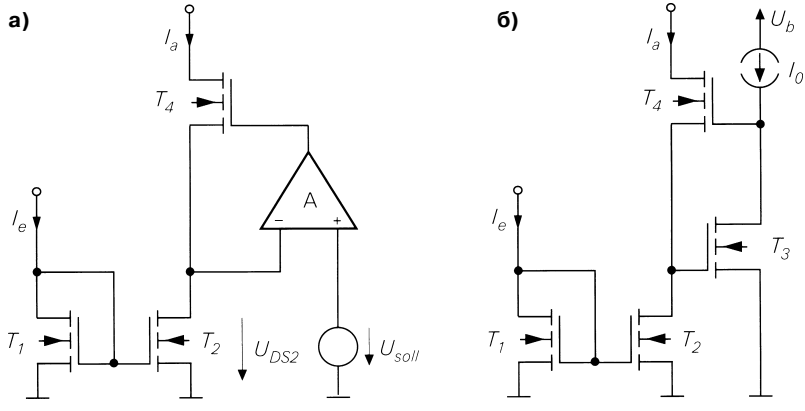


Рис. 4.38. Регулируемое n-канальное токовое зеркало: а – принцип действия; б – на основе схемы с общим истоком

Выбрав в качестве усилителя с регулируемым усилением простую схему с общим истоком, составим схему согласно рис. 4.38б, где напряжение U_{soll} играет роль напряжения затвор–исток транзистора T_3 в рабочей точке:

$$U_{soll} = U_{GS3} = U_{th3} + \sqrt{\frac{2I_0}{K_3}}.$$

Обычно любые МОП транзисторы функционируют при $U_{GS} < 2U_{th}$ и $U_{DS,\text{ab}} = U_{GS} - U_{th} < U_{th}$. В таком случае имеет место $U_{soll} = U_{GS3} > U_{DS2,ab}$, то есть транзистор T_2 действует в области насыщения. Если требуется сохранить низкое U_{soll} ради

как можно более низкой границы рабочего участка характеристики, следует установить малый ток I_0 и выбрать большой МОП транзистор T_3, но это сильно сократит ширину полосы усилителя с регулируемым усилением. На практике ищут разумный компромисс между управляемостью и шириной полосы пропускания, учитывая требования прикладной задачи.

Выходное сопротивление рассчитывают с помощью малосигнальной эквивалентной схемы (см. рис. 4.39):

$$r_a = \left.\frac{u_a}{i_a}\right|_{i_e=0} \approx r_{DS4}\left(1+\left(S_4\left(1+A\right)+S_{B4}\right)r_{DS2}\right) \overset{\substack{r_{DS2}=r_{DS4}\\ A>>1}}{\approx} AS_4 r_{DS4}^2.$$

Следовательно, выходное сопротивление здесь в A раз больше, чем у каскодного токового зеркала. Если усилителем с регулируемым усилением служит схема с общим истоком (см. рис. 4.38б), имеет место $A = S_3 r_{DS3} = \sqrt{2K_3/I_0} \times U_A$; при I_0 = 10 мкА, K_3 = 30 мкА/В^2 (T_3 величины 1) и U_A = 50 В получаем $A \approx 120$. При этом достигаются выходные сопротивления гигаомного диапазона.

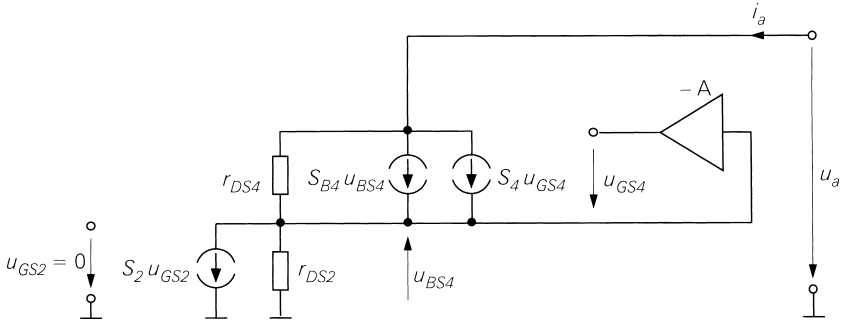


Рис. 4.39. Малосигнальная эквивалентная схема регулируемого n-канального каскодного токового зеркала

В принципе регулируемое каскодное токовое зеркало можно построить и на n-p-n транзисторах, но тогда невозможно применять простую схему с общим эмиттером в качестве усилителя с регулируемым усилением. Для правильного функционирования надо, в частности, чтобы входное сопротивление $r_{e,RV}$ регулирующего усилителя было больше, чем выходное сопротивление T_2 (r_{DS2} или r_{CE2} в случае МОП транзистора или биполярного транзистора соответственно). Это условие автоматически выполняется у МОП транзисторов, но обеспечить достаточно высокое входное сопротивление $r_{e,RV}$, применяя биполярный транзистор, не так просто. Аналогичная ситуация на выходе: в случае МОП транзисторов усилитель с регулируемым усилением не нагружается транзистором T_4 и может иметь высокоомный выход, тогда как в схеме на биполярных транзисторах входному сопротивлению транзистора T_4 требуется соответствующий низкоомный выход усилителя. Поэтому биполярный усилитель с регулируемым усилением должен быть многокаскадным. С помощью идеального усилителя ($r_{e,RV} = \infty$ и $r_{a,RV} = 0$) приходят к такому же выходному сопротивлению, как у регулируемого n-канального каскодного токового зеркала, а именно $r_a \approx AS_4 r_{CE4}^2$.

Токовое зеркало для схем на дискретных элементах. В таких схемах нельзя оперировать отношением величин транзисторов, так как обратные токи отсечки и удельная крутизна сильно колеблются даже у однотипных устройств. Занимаясь компьютерным проектированием схем на дискретных элементах, необходимо учитывать, что при моделировании все однотипные транзисторы характеризуются одинаковыми параметрами, поскольку применяется одна и та же модель. Невосприимчивость к колебаниям параметров необходимо проверять путем целенаправленного изменения характеристик отдельных транзисторов. Здесь хорошо подходит, например, метод Монте-Карло, в котором определенная величина подвергается стохастическим изменениям. По этим причинам следует вводить резисторы обратной связи и задавать коэффициент передачи тока с помощью этих резисторов. Здесь используются почти исключительно биполярные транзисторы, отличающиеся повышенным напряжением Эрли и пониженной границей рабочего участка характеристики.

4.1.2 Каскодная схема

Эффект Миллера вызывает особые затруднения в расчетах граничной частоты схем с общим эмиттером или истоком (см. разделы 2.4.1 и 3.4.1). Он связан с емкостью Миллера C_M между базой и коллектором или затвором и стоком вследствие падения на ней напряжения:

$$u_e - u_a = u_e - Au_e \overset{A<0}{=} u_e(1+|A|) = -u_a\left(1+\frac{1}{|A|}\right)\overset{|A|>>1}{\approx} -u_a,$$

где $A < 0$ – усиление схемы с общим эмиттером или истоком. Таким образом, емкость Миллера провляется со стороны входа с коэффициентом $(1 + |A|)$, а со стороны выхода – с коэффициентом $(1 + 1/|A|) \approx 1$. На рис. 4.40 это демонстрируется на примере схемы с общим эмиттером. Надо учитывать, что указанные здесь напряжения относятся к напряжениям для режима больших сигналов, но в расчетах фигурирует только малосигнальная составляющая напряжений. Эквивалентная входная емкость $C_M\ (1 + |A|)$ вместе с внутренним сопротивлением R_g источника сигнала образует ФНЧ с относительно низкой граничной частотой, из-за чего граничная частота схемы заметно уменьшается при средних и в особенности высоких значениях внутреннего сопротивления. В качестве емкости Миллера выступают

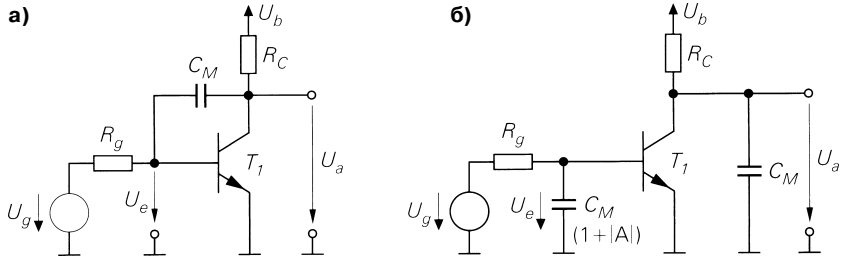


Рис. 4.40. Эффект Миллера в схеме с общим эмиттером: а – с емкостью Миллера; б – с эквивалентной емкостью

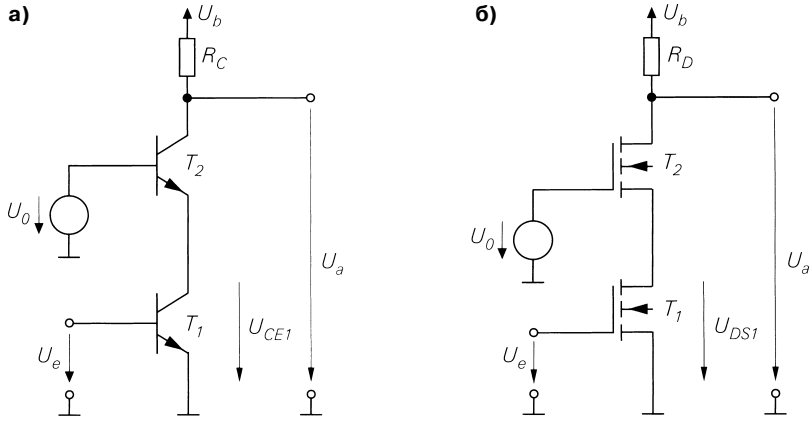


Рис. 4.41. Каскодная схема: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

коллекторная емкость C_C у биполярных транзисторов и емкость затвор–сток C_{GD} у полевых.

На помощь приходит каскодная схема, образованная последовательно включенными схемами с общим эмиттером и общей базой или с общим истоком и общим затвором (рис. 4.41). В рабочей точке через оба транзистора течет один и тот же ток, если в каскодной схеме на n-p-n транзисторах пренебречь током базы T_2: $I_{C1,A} \approx$ $\approx I_{C2,A} \approx I_0$ и $I_{D1,A} = I_{D2,A} = I_0$. Отсюда

$$A = \frac{u_a}{u_e} = A_{Emitter} \frac{r_{e,Basis}}{r_{a,Emitter} + r_{e,Basis}} A_{Basis} = -S_1 r_{CE1} \frac{1/S_2}{r_{CE1} + 1/S_2} S_2 R_C \overset{r_{CE1} >> 1/S_2}{\approx} -S_1 R_C$$

для каскодной схемы на n-p-n транзисторах получим такое же усиление, как и у простой схемы с общим эмиттером. В то же время усиление схемы с общим эмиттером в каскодной схеме составляет только

$$A_{B,Emitter} \approx -S r_{e,Basis} = -S_1/S_2 \approx -1.$$

Отсюда находим эквивалентную входную емкость C_M $(1 + |A|) \approx 2C_M$, а это значит, что влияние эффекта Миллера устранено. Он отсутствует у схемы с общей базой, входящей в состав каскодной схемы, так как потенциал базы транзистора T_2 постоянен. Следовательно, коллекторная емкость этого транзистора влияет только на выход. Указанные закономерности присущи также n-канальной каскодной схеме. Впрочем, в данном случае значения крутизны S_1 и S_2 одинаковы лишь при равенстве величин МОП транзисторов: $K_1 = K_2$.

Для установки рабочей точки требуется источник напряжения U_0 (рис. 4.41), которое должно быть выбрано с соблюдением соотношений

$$U_{CE1} = U_0 - U_{BE2} > U_{CE1,sat} \text{ и } U_{DS1} = U_0 - U_{GS2} > U_{DS1,ab},$$

чтобы транзистор T_1 функционировал в нормальном режиме или в режиме насыщения (МОП транзистор). Значения этого напряжения для каскодной схемы, со-

бранной на n-p-n транзисторах, и для n-канальной приведены в выражениях за фигурной скобкой друг над другом:

$$U_0 > \begin{cases} U_{CE1,sat} + U_{BE2} \approx 0{,}8...1\ \text{В} \\ U_{DS1,ab} + U_{GS2} = U_{GS1} - U_{th1} + U_{GS2} \approx 2...3\ \text{В} \end{cases}$$

Значение U_0 выбирается как можно ближе к нижнему пределу ради максимальной управляемости на выходе. В каскодной схеме на n-p-n транзисторах часто используется падение напряжения на двух диодах, то есть $U_0 \approx 1{,}4$ В, если допускает связанная с этим пониженная управляемость.

Режим малых сигналов каскодной схемы

Каскодная схема с простым источником тока. В интегральных микросхемах вместо резисторов R_C и R_D применяются источники тока. Пример такой схемы с простым токовым зеркалом приведен на рис. 4.42. В этом случае коэффициент усиления зависит от выходных сопротивлений r_{aK} и r_{aS} каскодной схемы и источника тока:

$$A = -S_1\ (r_{aK} \| r_{aS}).$$

Выходное сопротивление каскодной схемы соответствует выходному сопротивлению токового зеркала с каскодной схемой (см. рис. 4.23 и 4.24). Значения для каскодной схемы на n-p-n транзисторах и для n-канального каскода приведены в следующих выражениях за фигурной скобкой друг над другом:

$$r_{aK} \approx \begin{cases} \beta_2 r_{CE2} \\ (S_2 + S_{B2}) r_{DS2}^2 \overset{S_2 >> S_{B2}}{\approx} S_2 r_{DS2}^2 \end{cases}$$

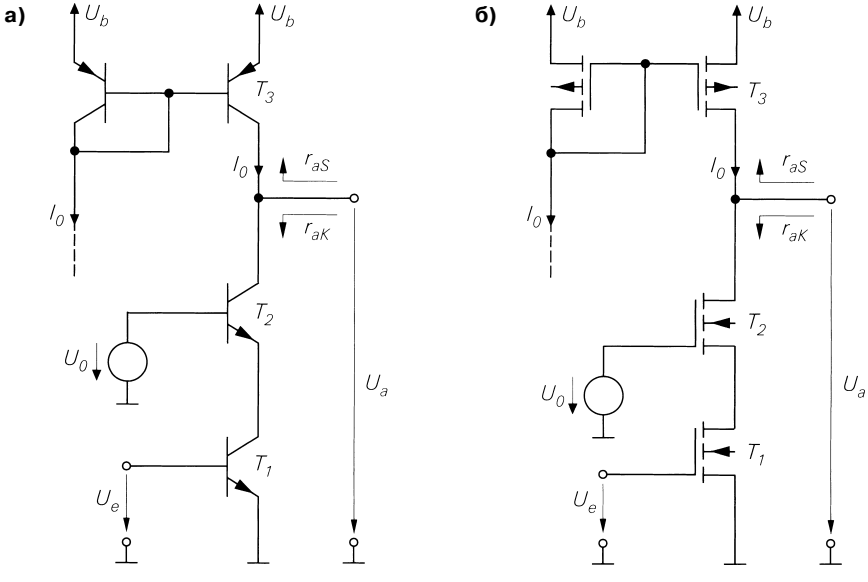


Рис. 4.42. Каскодная схема с простым токовым зеркалом: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

Для простого токового зеркала справедливо $r_{aS} = r_{CE3}$ или $r_{aS} = r_{DS3}$. Отсюда получаем для каскодной схемы с простым токовым зеркалом:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = -S_1(r_{aK} \parallel r_{aS}) \overset{r_{aS} << r_{aK}}{\approx} \begin{cases} -S_1 r_{CE3} \\ -S_1 r_{DS3} \end{cases} \tag{4.31}$$

$$r_e = \frac{u_e}{i_e} = \begin{cases} r_{BE1} \\ \infty \end{cases} \tag{4.32}$$

$$r_a = \left.\frac{u_a}{i_a}\right|_{u_e=0} = r_{aS} \parallel r_{aK} \overset{r_{aS} << r_{aK}}{\approx} \begin{cases} r_{CE3} \\ r_{DS3} \end{cases} \tag{4.33}$$

В каскодной схеме на n-p-n транзисторах при $S_1 \approx I_0/U_T$ и $r_{CE3} \approx U_{A,pnp}/I_0$ имеем:

$$A \approx -\frac{U_{A,pnp}}{U_T}, \tag{4.34}$$

где $U_{A,pnp}$ – напряжение Эрли p-n-p транзистора T_3, а U_T – температурный потенциал.

Для n-канальной каскодной схемы при $S_1 = \sqrt{2K_1 I_0}$ и $r_{DS3} = U_{A,pK}/I_0$ находим:

$$A \approx -U_{A,pK}\sqrt{\frac{2K_1}{I_0}} = -\frac{2U_{A,pK}}{U_{GS1} - U_{th,nK}}, \tag{4.35}$$

где $U_{A,pK}$ – напряжение Эрли p-канального МОП транзистора и $U_{th,nK}$ – пороговое напряжение n-канального МОП транзистора. Если n-p-n и p-n-p транзисторы или n- и p-канальные МОП транзисторы характеризуются одинаковыми напряжениями Эрли, модуль усиления соответствует максимальному усилению μ схемы с общим эмиттером или с общим истоком:

$$|A| \approx \mu = \begin{cases} Sr_{CE} = \dfrac{U_A}{U_T} \approx 1000...6000 \\ Sr_{DS} = \dfrac{2U_A}{U_{GS} - U_{th}} \approx 40...200 \end{cases}$$

Здесь вновь отрицательно сказывается меньшая крутизна МОП транзисторов по сравнению с биполярными приборами.

Каскодная схема с каскодным источником тока. Усиление этой схемы возрастет еще больше, если выходное сопротивление r_{aS} увеличить до значения

$$r_{aS} \approx \begin{cases} \beta_3 r_{CE3} \\ (S_3 + S_{B3}) r_{DS3}^2 \overset{S_3 >> S_{B3}}{\approx} S_3 r_{DS3}^2 \end{cases}$$

добавив источник тока с каскодом; тогда для каскодной схемы с каскодным источником тока согласно рис. 4.43 получим:

$$A = \left.\frac{u_a}{u_e}\right|_{i_e=0} = -S_1 r_a \approx \begin{cases} -S_1(\beta_2 r_{CE2} \parallel \beta_3 r_{CE3}) \\ -S_1(S_2 r_{DS2}^2 \parallel S_3 r_{DS3}^2) \end{cases} \tag{4.36}$$

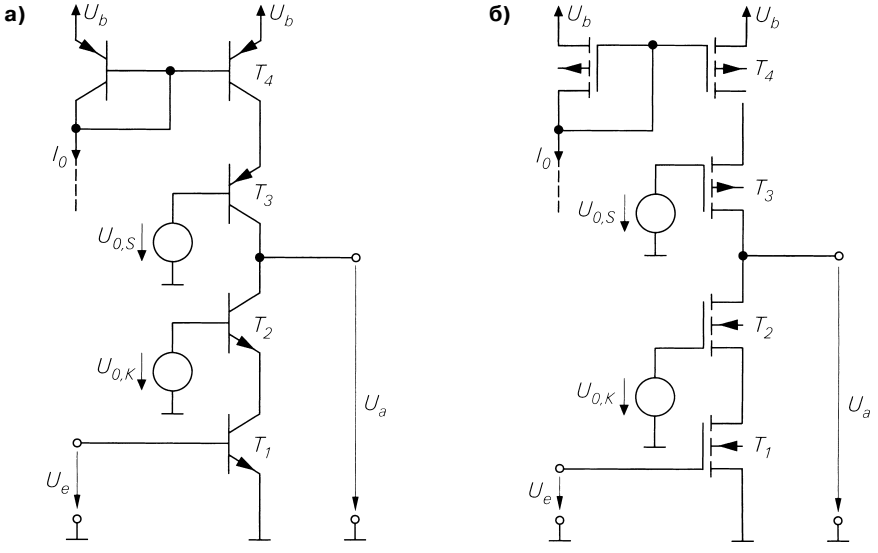


Рис. 4.43. Каскодная схема с каскодным источником тока: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

$$r_a = \left.\frac{u_a}{i_a}\right|_{u_e=0} = r_{aS} \parallel r_{aK} \approx \begin{cases} \beta_2 r_{CE2} \parallel \beta_3 r_{CE3} \\ S_2 r_{DS2}^2 \parallel S_3 r_{DS3}^2 \end{cases} \tag{4.37}$$

Входное сопротивление r_e определяется выражением (4.32).

Строго говоря, название «каскодная схема с каскодным источником тока» неправильно, так как на рис. 4.43 источником тока служит не каскодное токовое зеркало, а токовое зеркало с каскодной схемой. Однако правильное название – «каскодная схема с источником тока с каскодом» – слишком громоздко. Если в качестве источника тока применить настоящее каскодное токовое зеркало, усиление n-p-n каскода уменьшится на треть, поскольку согласно (4.27) в каскодном токовом зеркале при коэффициенте передачи тока $k_I = 1$ достигается выходное сопротивление $r_{aS} = \beta_3 r_{CE3}/2$ по сравнению с $r_{aS} = \beta_3 r_{CE3}$ у токового зеркала с каскодом. В случае n-канального каскода оба варианта эквивалентны.

Подставляя малосигнальные параметры, получим

$$A \approx -\frac{1}{U_T\left(\dfrac{1}{\beta_{npn}U_{A,npn}} + \dfrac{1}{\beta_{pnp}U_{A,pnp}}\right)} \tag{4.38}$$

для каскодной схемы на биполярных транзисторах и

$$A \approx -\frac{2K}{I_D\left(\dfrac{1}{U_{A,nK}^2} + \dfrac{1}{U_{A,pK}^2}\right)} = -\frac{4}{\left(U_{GS} - U_{th}\right)^2\left(\dfrac{1}{U_{A,nK}^2} + \dfrac{1}{U_{A,pK}^2}\right)} \tag{4.39}$$

для каскодной схемы на МОП транзисторах одинаковой величины ($K_1 = K_2 = K_3 = K$).

При равенстве напряжений Эрли и коэффициентов передачи по току у n-p-n и p-n-p транзисторов и напряжений Эрли у n- и p-канальных МОП транзисторов находим:

$$|A| \approx \begin{cases} \dfrac{\beta S r_{CE}}{2} = \dfrac{\beta U_A}{2U_T} \overset{\beta \approx 100}{\approx} 50000 \ldots 300000 \\ \dfrac{S^2 r_{DS}^2}{2} = 2\left(\dfrac{U_A}{U_{GS} - U_{th}}\right)^2 \approx 800 \ldots 20000 \end{cases}$$

Таким образом, каскодная схема на n-p-n транзисторах способна обеспечить усиление до 10^5 (100 дБ по напряжению), тогда как максимальное усиление n-канальной каскодной схемы достигает 10^4 (80 дБ).

Коэффициент усиления A_B. Высокое усиление каскодной схемы – это следствие высокого выходного сопротивления каскода и источника тока:

$$r_a = r_{aK} \| r_{aS}.$$

При $\beta = 100$, $U_A = 100$ В и $I_C = 100$ мкА для каскодной схемы с каскодным источником тока на n-p-n транзисторах получим $r_a = \beta r_{CE}/2 = 50$ МОм, а при $K = 300$ мкА/В^2, $U_A = 50$ В и $I_D = 100$ мкА для n-канальной каскодной схемы с каскодным источником тока найдем $r_a = SR_{DS}^2/2 = 31$ МОм; при этом для n-p-n и p-n-p транзисторов или n- и p-канальных транзисторов принимаются равные значения параметров.

При наличии нагрузки R_L коэффициента усиления

$$A_B = A\frac{R_L}{r_a + R_L} = -S(r_a \| R_L)$$

достигает значений, сравнимых с A, лишь если R_L столь же велико, как и r_a. В большинстве случаев к выходу каскодной схемы подключается следующий каскад усиления с входным сопротивлением $r_{e,n}$. Если в КМОП интегральных микросхемах таким каскадом служит схема с общим истоком или стоком, каскодная схема достигает максимального усиления $A_B = A$ без особых мер – просто благодаря тому, что $R_L = r_{e,n} = \infty$. В биполярной схеме потребуется одна или несколько схем с общим коллектором для преобразования полного внутреннего сопротивления. При этом для каждой из них должно выполняться $r_a \approx R_g/\beta$, то есть выходное сопротивление от схемы к схеме возрастает на величину, равную коэффициенту передачи по току β. При $\beta = 100$ и $r_a = 50$ МОм для одной схемы с общим коллектором $r_a \approx 500$ кОм, а для двух – $r_a \approx 5$ кОм. Во многих операционных усилителях за каскодной схемой с каскодным источником тока следуют три комплементарные схемы с общим коллектором, чем достигается $A \approx 2\times10^5$ и $r_a \approx 50$ Ом.

Частотная зависимость усиления и граничная частота каскодной схемы

Каскодная схема на n-p-n транзисторах. Полная малосигнальная эквивалентная схема для каскодной схемы на n-p-n транзисторах T_1 и T_2 с источником тока приведена на рис. 4.44. Транзисторы описываются малосигнальной моделью, представленной на рис. 2.38 с учетом емкости подложки C_S. Источник тока определяется

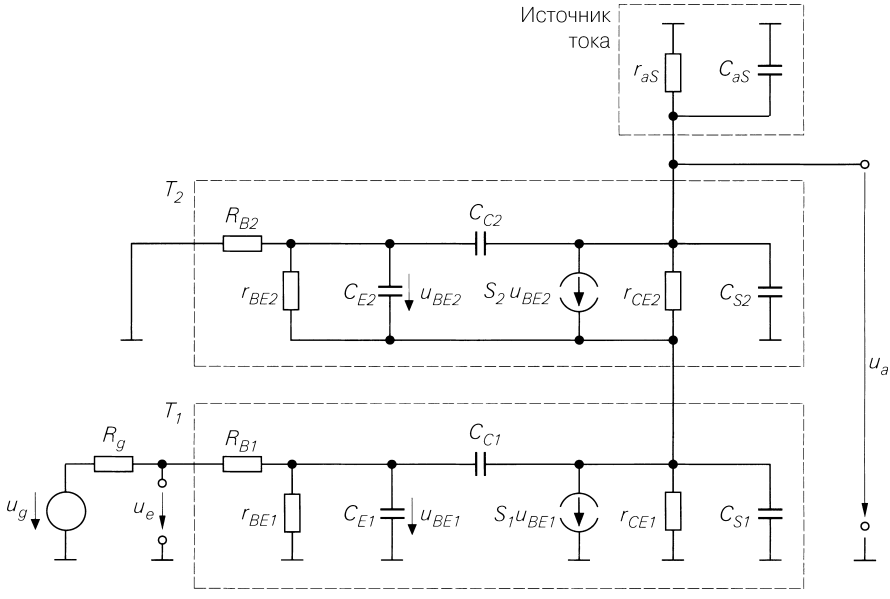


Рис. 4.44. Полная малосигнальная эквивалентная схема для каскодной схемы на n-p-n транзисторах

выходным сопротивлением r_{aS} и выходной емкостью C_{aS}. Для вычисления частотной характеристики вводятся следующие упрощения малосигнальной эквивалентной схемы:

- опускается объемное сопротивление базы R_{B2} транзистора T_2;
- сопротивления r_{CE1}, r_{CE2} и r_{aS} заменяются на выходе уже рассчитанным сопротивлением r_a согласно (4.33) при использовании простого источника тока или согласно (4.37), если применяется источник тока с каскодной схемой;
- емкости C_{aS} и C_{S2} приводятся к объединенной емкости C'_a;
- резисторы R_g и R_{B1} сводятся к эквивалентному резистору R'_g;
- управляемый источник $S_2 u_{BE2}$ заменяется двумя эквивалентными источниками.

В итоге получается упрощенная малосигнальная эквивалентная схема (рис. 4.45, вверху). После переименований имеем эквивалентную схему, представленную в нижней части рис. 4.45 и включающую следующие элементы:

$$C_a = C_{C2} + C'_a = C_{C2} + C_{S2} + C_{aS} = C_{C2} + C_{S2} + C_{C3} + C_{S3},$$

$$C_{ES} = C_{E2} + C_{S1},$$

$$r_{E2} = 1/S_2 \| r_{BE2}.$$

Такое упрощение является почти эквивалентным, но пренебрежение сопротивлением резистора R_{B2} вызывает небольшую погрешность.

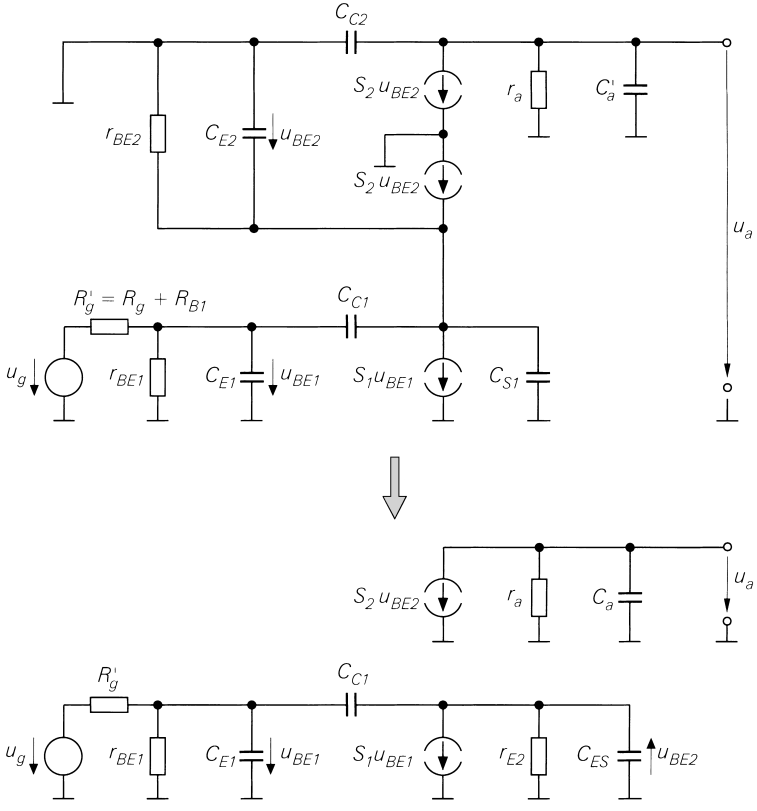


Рис. 4.45. Упрощенная малосигнальная эквивалентная схема для каскодной схемы на n-p-n транзисторах

Разделение малосигнальной эквивалентной схемы, изображенной на рис. 4.45, на входную и выходную части свидетельствует о том, что каскодная схема практически свободна от обратных связей и, следовательно, не подвержена влиянию эффекта Миллера. Частотная зависимость усиления складывается из зависимостей $\underline{A}_1(s) = \underline{u}_{BE2}(s) / \underline{u}_g(s)$ и $\underline{A}_2(s) = \underline{u}_a(s) / \underline{u}_{BE2}(s)$:

$$\underline{A}_B(s) = \frac{\underline{u}_a(s)}{\underline{u}_g(s)} = \frac{\underline{u}_a(s)}{\underline{u}_{BE2}(s)} \frac{\underline{u}_{BE2}(s)}{\underline{u}_g(s)} = \underline{A}_2(s)\underline{A}_1(s). \tag{4.40}$$

В отсутствие нагрузки частотная характеристика выходной цепи выражается как

$$\underline{A}_2(s) = \frac{\underline{u}_a(s)}{\underline{u}_{BE2}(s)} = -\frac{S_2 r_a}{1 + sC_a r_a}.$$

Сравнение с рис. 2.77 показывает, что малосигнальная эквивалентная схема для каскодного каскада со стороны входа соответствует схеме с общим эмиттером

и емкостно-омической нагрузкой ($R_L = r_{E2}$, $C_L = C_{ES}$). При подстановке $r_{E2} / (1 + sC_{ES}r_{E2})$ вместо R'_C и с учетом направления отсчета u_{BE2} из (2.86) следует:

$$\underline{A}_1(s) = \frac{S_1 r_{E2}}{1 + \dfrac{R'_g}{r_{BE1}}} \frac{1 - s\dfrac{C_{C1}}{S_1}}{1 + sc_1 + s^2 c_2},$$

где

$$c_1 = \left(C_{E1} + C_{C1}(1 + S_1 r_{E2})\right)\left(R'_g \parallel r_{BE1}\right) + \frac{C_{C1} r_{E2} r_{BE1}}{R'_g + r_{BE1}} + C_{ES} r_{E2}$$

$$\text{и } c_2 = (C_{E1}C_{C1} + C_{E1}C_{ES} + C_{C1}C_{ES})\ (R'_g \| r_{BE1})\ r_{E2}.$$

Поскольку оба транзистора работают при почти одинаковом токе, $S_1 \approx S_2 \approx 1/r_{E2}$, откуда $S_1 r_{E2} \approx 1$. Пренебрегая нулями частотной характеристики, членами, содержащими s^2 в знаменателе, и средним слагаемым в c_1 имеем приближение в виде фильтра нижних частот первого порядка:

$$\underline{A}_1(s) \approx \frac{r_{BE1}}{R_g + r_{BE1}} \frac{1}{1 + s\left((C_{E1} + 2C_{C1})(R'_g \parallel r_{BE1}) + \dfrac{C_{ES}}{S_1}\right)}.$$

При $R'_g = R_g + R_{B1} \approx R_g$, емкостно-омической нагрузке и в предположении равенства малосигнальных параметров всех транзисторов получим малосигнальную эквивалентную схему, представленную на рис. 4.46. Объединяя $\underline{A}_1(s)$ и $\underline{A}_2(s)$ в соответствии с выражением (4.40), еще раз пренебрегая членом, содержащим s^2, и подставляя $r_a \| R_L$ вместо r_a и $C_a + C_L$ вместо C_a, найдем приближение для частотной зависимости усиления каскодной схемы:

$$\underline{A}_B(s) \approx \frac{A_0}{1 + s\left((C_E + 2C_C)R_1 + \dfrac{C_E + C_S}{S} + (2C_C + 2C_S + C_L)R_2\right)} \approx$$

$$\approx \frac{A_0}{1 + s\left((C_E + 2C_C)R_1 + (2C_C + 2C_S + C_L)R_2\right)}, \tag{4.41}$$

$$A_0 = \underline{A}_B(0) = -\frac{\beta R_2}{R_g + r_{BE}}, \tag{4.42}$$

где $R_1 = R_g \| r_{BE}$ и $R_2 = r_a \| R_L$.

При этом в (4.41) используется приближение R_1, $R_2 >> 1/S$. Для граничной частоты по уровню –3 дБ получаем:

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{(C_E + 2C_C)(R_g \parallel r_{BE}) + (2C_C + 2C_S + C_L)(r_a \parallel R_L)}. \tag{4.43}$$

Граничная частота зависит от коэффициента усиления A_0 в области нижних частот. Полагая, что изменения A_0 обусловлены изменением $R_2 = r_a \| R_L$, тогда как

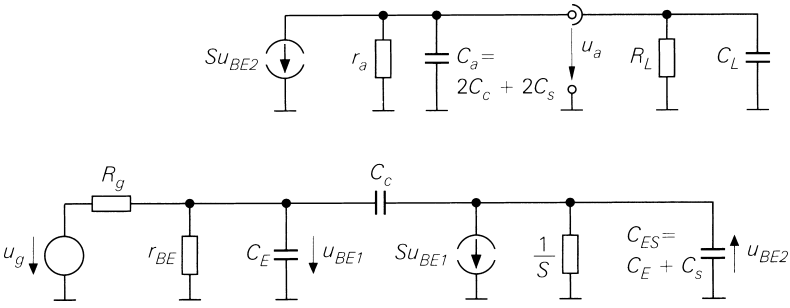


Рис. 4.46. Упрощенная малосигнальная эквивалентная схема каскодной схемы на n-p-n транзисторах с равными малосигнальными параметрами всех транзисторов и емкостно-омической нагрузкой

остальные параметры остаются прежними, и решая (4.42) относительно R_2 с подстановкой его в (4.43), получим выражение с двумя постоянными времени, не зависящими от A_0:

$$\omega_{-3dB}(A_0) = \frac{1}{T_1 + T_2 \mid A_0 \mid}, \tag{4.44}$$

$$T_1 = (C_E + 2C_C)\ (R_g \| r_{BE}), \tag{4.45}$$

$$T_2 = (2C_C + 2C_S + C_L)\left(\frac{R_g}{\beta} + \frac{1}{S}\right). \tag{4.46}$$

Благодаря высокому усилению обычно соблюдается $|A_0| >> T_1/T_2$, откуда следует

$$\omega_{-3dB} \approx \frac{1}{T_2 \mid A_0 \mid}.$$

Граничная частота при этом обратно пропорциональна коэффициенту усиления, вследствие чего произведение усиления на ширину полосы пропускания *GBW* получается постоянным:

$$GBW = f_{-3dB} \mid A_0 \mid \approx \frac{1}{2\pi T_2}. \tag{4.47}$$

Здесь интересны два особых случая:

- если вместо источника тока в цепи коллектора включить резистор R_C, исчезает выходная емкость $C_{aS} = C_C + C_S$ источника тока и

$$T_2 = (C_C + C_S + C_L)\left(\frac{R_g}{\beta} + \frac{1}{S}\right);$$

- в каскодной схеме на дискретных элементах нет емкостей подложки C_S; в этой ситуации находим:

$$T_2 = \left(\frac{R_g}{\beta} + \frac{1}{S}\right) \times \begin{cases} (C_C + C_L) & \text{с коллекторным резистором } R_C \\ (2C_C + C_L) & \text{с источником тока} \end{cases}$$

Сравнение каскодной схемы на n-p-n транзисторах и схемы с общим эмиттером. Частотные характеристики каскодной схемы и схемы с общим эмиттером имеет смысл сравнивать только по произведению ширины полосы пропускания на коэффициент усиления, поскольку в случаях коллекторного резистора R_C, простого источника тока и каскодного источника тока коэффициенты усиления различаются на порядки, а граничные частоты при высоком усилении принципиально низки. Напротив, произведение *GBW* не зависит от усиления. Далее ради наглядности мы будем сравнивать не *GBW*, а постоянные времени T_2 согласно (4.47): меньшая постоянная времени T_2 соответствует большему *GBW* и, следовательно, более высокой граничной частоте при заданном усилении.

Для цепей на дискретных элементах с коллекторным резистором в случае схемы с общим эмиттером и с использованием $R'_g = R_g + R_B \approx R_g$ согласно (2.96) получим:

$$T_{2,Emitter} = \left(C_C + \frac{C_L}{\beta}\right)R_g + \frac{C_C + C_L}{S} \overset{C_L=0}{=} C_C\left(R_g + \frac{1}{S}\right),$$

а для каскодной схемы согласно (4.46) при $C_S = 0$ (то есть без емкостей подложки, отсутствующих у дискретных транзисторов) найдем:

$$T_{2,Kaskode} = (C_C + C_L)\left(\frac{R_g}{\beta} + \frac{1}{S}\right) \overset{C_L=0}{=} C_C\left(\frac{R_g}{\beta} + \frac{1}{S}\right).$$

Очевидно, что каскодная схема характеризуется гораздо меньшей постоянной времени и, как следствие, более высоким *GBW*, нежели схема с общим эмиттером, особенно при высоком сопротивлении генератора R_g и малой нагрузочной емкости C_L. Каскодная схема не имеет никаких преимуществ при очень низком сопротивлении генератора ($R_g < 1/S$) или очень высокой емкости нагрузки ($C_L > \beta C_C$).

В интегральных схемах с источниками тока необходимо изменить постоянную времени схемы с общим эмиттером, чтобы учесть емкость подложки C_S транзистора и емкость $C_{aS} = C_C + C_S$ источника. Они действуют как дополнительные нагрузочные емкости, что позволяет подставить $C_C + 2C_S + C_L$ вместо C_L:

$$T_{2,Emitter} = \left(C_C + \frac{C_C + 2C_S + C_L}{\beta}\right)R_g + \frac{2C_C + 2C_S + C_L}{S}.$$

Для каскодной схемы имеет место (4.46):

$$T_{2,Kaskode} = (2C_C + 2C_S + C_L)\left(\frac{R_g}{\beta} + \frac{1}{S}\right).$$

При $\beta >> 1$ отсюда следует:

$$T_{2,Emitter} \approx T_{2,Kaskode} + C_C R_g. \qquad (4.48)$$

Каскодная схема и здесь обеспечивает меньшую постоянную времени и соответственно более высокое значение *GBW*. Однако в интегральных микросхемах почти всегда $C_S >> C_C$, поэтому выигрыш по *GBW* при использовании каскодной схемы вместо схемы с общим эмиттером даже при высоком внутреннем сопротивлении генератора R_g и в отсутствие емкости нагрузки C_L оказывается, как правило, в 2…3 раза меньше, чем в схемах на дискретных элементах. На практике

решающим доводом в пользу применения каскодной схемы служит высокое усиление (особенно в сочетании с источником тока с каскодом), а не более высокая граничная частота.

В заключение сравним схемы, изображенные на рис. 4.47. Соответствующие им частотные зависимости в области предельно высоких частот, где эти зависимости отклоняются от своих асимптот из-за наличия нулей и полюсов и где вычисления граничной частоты по величине *GBW* невозможны, здесь не представлены. В расчетах коэффициента усиления на низких частотах приняты параметры $\beta = 100$ и $U_A = 100$ В для n-p-n и p-n-p транзисторов, а также $R_g = 0$ и $R_L \to \infty$. В

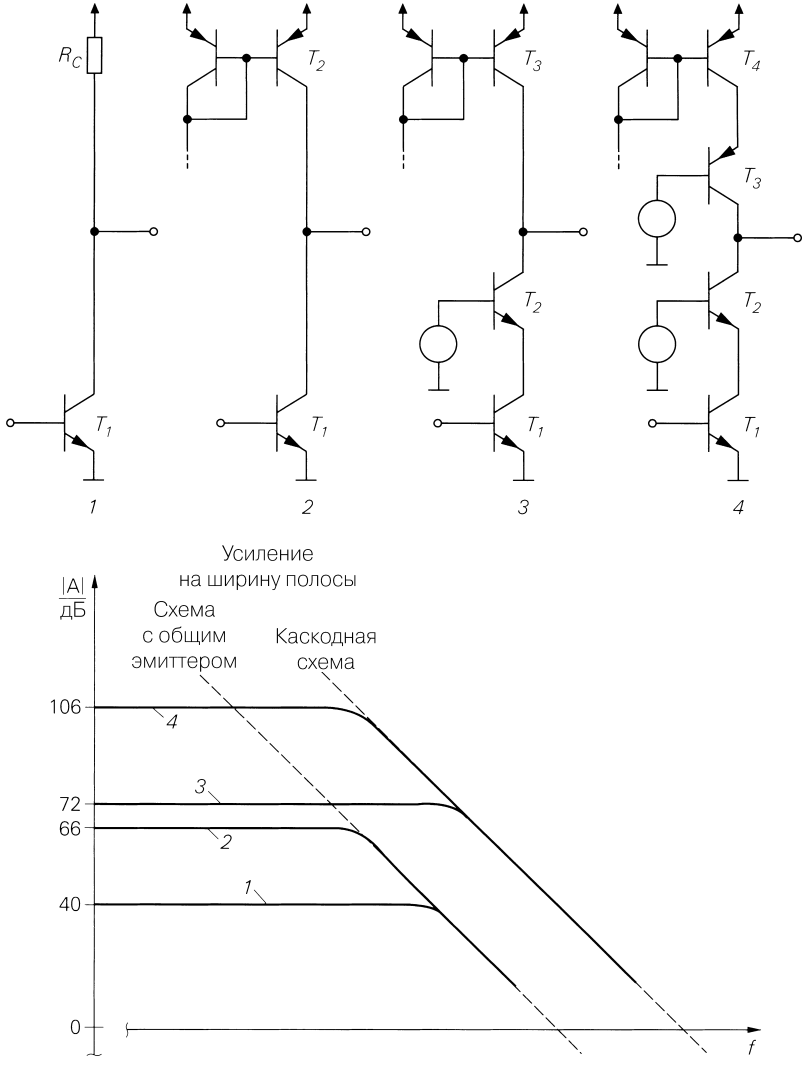


Рис. 4.47. Сравнение схем и частотных характеристик

этом случае каскодная схема с простым токовым зеркалом характеризуется усилением $|A| = U_A/U_T = 4000$ (72 дБ), а коэффициент усиления каскодной схемы с каскодным источником тока достигает $|A| = \beta U_A / (2U_T) = = 200000$ (106 дБ). Для сравнения: у схемы с общим эмиттером и простым токовым зеркалом $|A| = U_A / (2U_T) = = 2000$ (66 дБ). Схема с общим эмиттером и идеальным источником тока дает максимальное усиление $|A| = \mu = U_A/U_T$. Применение простого источника тока на транзисторе с теми же параметрами снижает выходное сопротивление с r_{CE} до $r_{CE} \| r_{CE} = r_{CE}/2$, что вдвое уменьшает усиление. В схеме с общим эмиттером и каскодным источником тока, не показанной на рис. 4.47, выходное сопротивление транзистора пренебрежимо мало, поэтому здесь достигается $|A| = U_A/U_T$ – то же усиление, какое имеет каскодная схема с простым токовым зеркалом. Для схемы с общим эмиттером и коллекторным резистором типичное значение составляет $|A| = 100$ (40 дБ). Сравнение схем свидетельствует о том, что улучшение их качества происходит благодаря добавлению новых транзисторов.

Пример. Схемы 2, 3 и 4 на рис. 4.47 функционируют при токе покоя $I_0 = 100$ мкА и напряжении питания $U_b = 5$ В. Схемы на рис. 4.48 представлены вместе с добавлениями, необходимыми для установки рабочей точки:

- схема с общим эмиттером и простым токовым зеркалом (T_1 и T_2);
- каскодная схема с простым токовым зеркалом ($T_3 \ldots T_5$);
- каскодная схема с каскодным источником тока ($T_6 \ldots T_9$).

Установка тока покоя в рабочей точке осуществляется трехтранзисторным токовым зеркалом ($T_{10} \ldots T_{12}$). В сочетании с транзисторами T_2, T_5 и T_9 оно образует токовую линейку с опорным током I_0 на четырех выходах. Ток транзистора T_{11} течет через транзисторы T_{13} и T_{14}, используемые в качестве диодов, и создает напряжение смещения для транзисторов T_4 и T_7, равное $U_1 = 2U_{BE} \approx 1{,}4$ В. Смещение для транзистора T_8 образуется трехтранзисторным токовым зеркалом: $U_2 = U_b - 2U_{BE} \approx U_b - 1{,}4$ В $= 3{,}6$ В.

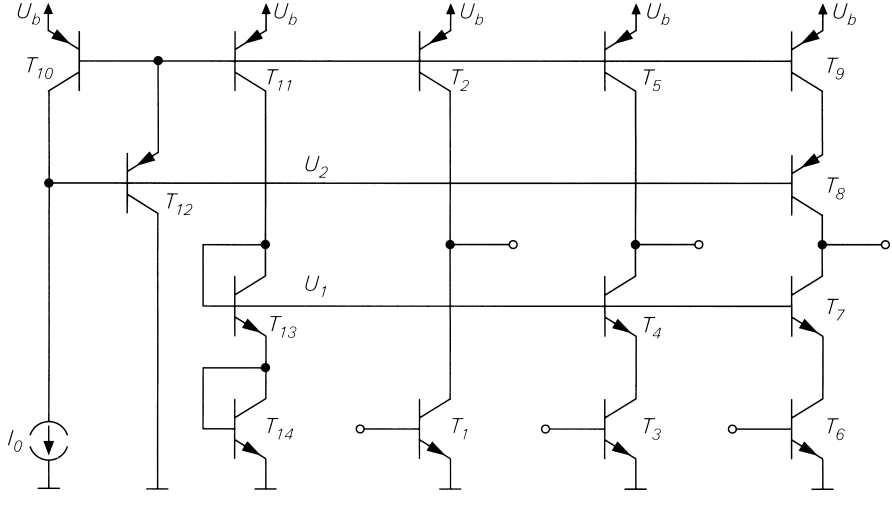


Рис. 4.48. Пример эмиттерной и каскодных схем (все транзисторы величины 1)

В простейшем случае источник опорного тока I_0 можно получить с помощью резистора сопротивлением $R = U_2/I_0 \approx 3{,}6$ В / 100 мкА = 36 кОм.

Пренебрегая токами баз, для транзисторов $T_1 \ldots T_9$ имеем $I_{C,A} \approx I_0 = 100$ мкА, откуда $S = I_{C,A}/U_T \approx 3{,}85$ мА/В. Пользуясь параметрами из табл. 4.1, для n-p-n транзисторов находим $r_{BE,npn} = \beta_{npn}/S \approx 26$ кОм и $r_{CE,npn} = U_{A,npn}/I_{C,A} \approx 1$ МОм, а для p-n-p транзисторов $r_{CE,pnp} = U_{A,pnp}/I_{C,A} \approx 500$ кОм.

В случае барьерных емкостей вместо (2.37) используется приближение: $C_S(U)$ обозначает барьерную емкость p-n перехода, тогда как C_S, $C_{S,npn}$ и $C_{S,pnp}$ характеризуют емкости подложки в рабочей точке. Указанные величины отличаются только аргументом U:

$$C_S(U) \approx \begin{cases} C_{S0} & \text{в области запирания} \\ 2C_{S0} & \text{в области пропускания} \end{cases}$$

Это позволяет обходиться без определения напряжений на барьерных емкостях, которое необходимо для расчетов, выполняемых по уравнению (2.37). Диоды коллектора и подложки функционируют в области запирания, поэтому

$$C_C \approx C_{S0,C}, \qquad C_S \approx C_{S0,S}. \tag{4.49}$$

По параметрам, приведенным в табл. 4.1, находим $C_{C,npn} \approx 0{,}2$ пФ, $C_{C,pnp} \approx 0{,}5$ пФ, $C_{S,npn} \approx 1$ пФ и $C_{S,pnp} \approx 2$ пФ. Эмиттерная емкость складывается из эмиттерной барьерной емкости в области запирания и диффузионной емкости:

$$C_E = C_{S,E} + C_{D,N} \approx 2C_{S0,E} + \frac{\tau_{0,N} I_{C,A}}{U_T}. \tag{4.50}$$

Для n-p-n транзисторов находим $C_E \approx 0{,}6$ пФ.

Если схемы работают от источника сигнала с внутренним сопротивлением $R_g =$ = 10 кОм и без нагрузки ($R_L \to \infty$, $C_L = 0$), для каскодной схемы с каскодным источником тока получается:

$$A_0 = -\frac{\beta_{npn}\left(\beta_{npn} r_{CE,npn} \parallel \beta_{pnp} r_{CE,pnp}\right)}{R_g + r_{BE,npn}} \approx -56000,$$

а для каскодной схемы с простым источником тока –

$$A_0 = -\frac{\beta_{npn}\left(\beta_{npn} r_{CE,npn} \parallel r_{CE,pnp}\right)}{R_g + r_{BE,npn}} \approx -1400.$$

Для обеих каскодных схем согласно выражению (4.46):

$$T_{2,Kaskode} = (C_{C,npn} + C_{C,pnp} + C_{S,npn} + C_{S,pnp})\left(\frac{R_g}{\beta_{npn}} + \frac{1}{S}\right) \approx 1{,}3 \text{ нс}.$$

Для схемы с общим эмиттером и простым источником тока из формул (2.87) и (4.48) следует:

$$A_0 = -\frac{r_{BE,npn}}{R_g + r_{BE,npn}} S(r_{CE,npn} \parallel r_{CE,pnp}) = -\frac{\beta_{npn}(r_{CE,npn} \parallel r_{CE,pnp})}{R_g + r_{BE,npn}} \approx -900,$$

$$T_{2,Emitter} \approx T_{2,Kaskode} + R_g C_{C,npn} \approx 3{,}3 \text{ нс}.$$

Из (4.47) для каскодных схем получают $GBW \approx 122$ МГц, а для схем с общим эмиттером $GBW \approx 48$ МГц. При емкости нагрузки $C_L = 10$ пФ находим $T_{2,Kaskode} \approx 4{,}9$ нс

и $T_{2,Emitter} \approx 6{,}9$ нс. Отсюда для каскодной схемы $GBW \approx 32$ МГц, а для схемы с общим эмиттером $GBW \approx 23$ МГц. Ясно, что это преимущество каскодной схемы убывает с ростом нагрузочной емкости и при ее значении

$$C_L\left(\frac{R_g}{\beta}+\frac{1}{S}\right) >> C_C R_g$$

исчезает. В таком случае единственным достоинством каскодной схемы остается высокое усиление.

Преимущество каскодной схемы становится еще отчетливее, если она выполнена на дискретных элементах, где отсутствуют емкости подложки. При $R_g = 10$ кОм и без нагрузки ($R_L \to \infty$, $C_L = 0$) получаем $T_{2,Kaskode} \approx 0{,}25$ нс и $T_{2,Emitter} \approx 2{,}25$ нс, если $C_{S,npn} = C_{S,pnp} = 0$, а остальные параметры неизменны. Здесь каскодная схема на дискретных элементах достигает $GBW \approx 637$ МГц, что по порядку величины соответствует граничной частоте транзисторов, а у схемы с общим эмиттером на дискретных элементах этот показатель составляет всего лишь $GBW = 71$ МГц. Преимущество первой из них быстро убывает с ростом емкости нагрузки.

Каскодная n-канальная схема. На рис. 4.49 показана полная малосигнальная эквивалентная схема для n-канальной каскодной схемы с МОП транзисторами T_1 и T_2 и источником тока. Эти МОП транзисторы описываются малосигнальной моделью (см. рис. 3.41), где управляемые источники с значениями крутизны подложки S_{B1} и S_{B2} не указаны по следующим соображениям:

- в цепи T_1 источник $S_{B1}u_{BS1}$ не действует в силу того, что $u_{BS1} = 0$;
- в цепи T_2 управляемые источники $S_2 u_{GS2}$ и $S_{B2}u_{BS2}$ сводятся к единому источнику с $S_2' = S_2 + S_{B2}$.

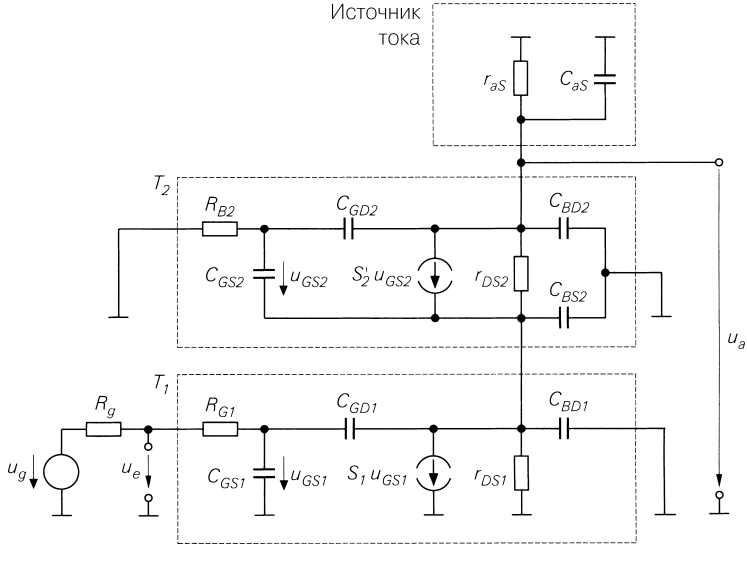


Рис. 4.49. Полная малосигнальная эквивалентная схема n-канальной каскодной схемы с МОП транзисторами и источником тока

В статике $u_{GS2} = u_{BS2}$ из-за отсутствия падения постоянного напряжения на R_{G2}. Но, поскольку в ходе дальнейших расчетов сопротивлением R_{G2} пренебрегают, эта зависимость имеет место и в динамике.

Источник тока описывается выходным сопротивлением r_{aS} и выходной емкостью C_{aS}. При сопоставлении с малосигнальной эквивалентной схемой каскодного усилителя на n-p-n транзисторах (см. рис. 4.44) наряду с обычными соответствиями ($R_B = R_G$, $r_{BE} \to \infty$, $C_E = C_{GS}$ и т.д.) имеются следующие соотношения:

$$C_{S1} = C_{BD1} + C_{BS2},\ C_{S2} = C_{BD2}.$$

Это позволяет переносить результаты, полученные для каскодной схемы на n-p-n транзисторах, на n-канальную каскодную схему; при R_g, $R_L >> 1/S$ из (4.43) следует

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{(C_{GS} + 2C_{GD})R_g + (2C_{GD} + 2C_{BD} + C_L)(r_a \parallel R_L)}, \quad (4.51)$$

а из соотношений (4.44) – (4.46) находим

$$\omega_{-3dB}(A_0) = \frac{1}{T_1 + T_2 |A_0|}, \quad (4.52)$$

$$T_1 = (C_{GS} + 2C_{GD})R_g, \quad (4.53)$$

$$T_2 = \frac{2C_{GD} + 2C_{BD} + C_L}{S_1}, \quad (4.54)$$

где усиление на низкой частоте составляет:

$$A_0 = \underline{A}_B(0) = -S_1(r_a \parallel R_L). \quad (4.55)$$

Усиление на низких частотах и постоянная времени T_2 n-канальной каскодной схемы не зависят от внутреннего сопротивления R_g источника сигнала вследствие бесконечно большого входного сопротивления каскода ($r_e = \infty$).

4.1.3 Дифференциальный усилитель

Дифференциальный усилитель является симметричным и имеет два входа и два выхода (рис. 4.50). Его образует пара схем с общим эмиттером или с общим истоком, где выводы эмиттеров или истоков соединены и подключены к общему источнику тока. Обычно такой усилитель питается положительным и отрицательным напряжениями, которые часто (но не обязательно) симметричны относительно нуля как, например, на рис. 4.50. Если имеется только положительное или только отрицательное напряжение питания, второе напряжение питания равно нулю. В интегральных дифференциальных усилителях на МОП транзисторах вывод подложки n-канальных МОП транзисторов соединяется с отрицательным напряжением питания, а p-канальных – с положительным. В случае дискретных МОП транзисторов все выводы подложки подключаются к истоку соответствующего МОП транзистора.

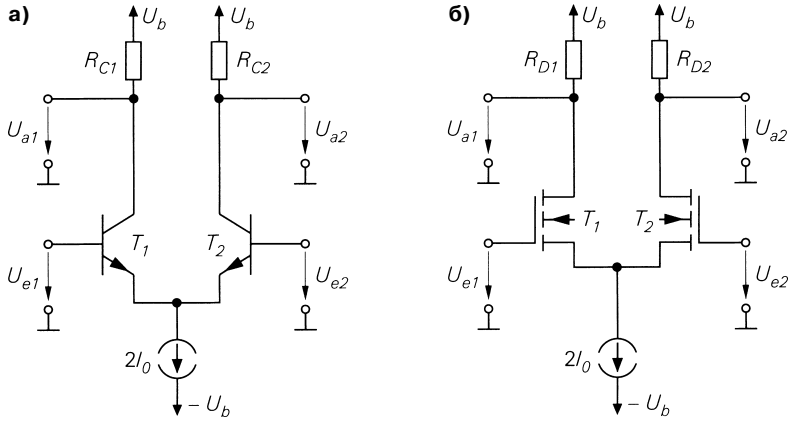


Рис. 4.50. Базовые схемы дифференциальных усилителей: а – с n-p-n транзисторами; б – с n-канальными МОП транзисторами

Сумма токов через источник тока постоянна:

$$2I_0 = \begin{cases} I_{C1} + I_{B1} + I_{C2} + I_{B2} \approx I_{C1} + I_{C2} & \text{при } B = I_C / I_B >> 1 \\ I_{D1} + I_{D2} \end{cases}$$

Здесь верхняя строка за фигурной скобкой относится к дифференциальному усилителю на n-p-n транзисторах, а нижняя – к n-канальному дифференциальному усилителю. В последующем изложении принимается, что $R_{C1} = R_{C2} = R_C$ и $R_{D1} = R_{D2} = R_D$. Кроме того, входные напряжения U_{e1} и U_{e2} заменяются синфазным напряжением U_{Gl} и разностным напряжением U_D:

$$U_{Gl} = \frac{U_{e1} + U_{e2}}{2}, \qquad U_D = U_{e1} - U_{e2}. \tag{4.56}$$

Отсюда следует:

$$U_{e1} = U_{Gl} + \frac{U_D}{2}, \qquad U_{e2} = U_{Gl} - \frac{U_D}{2}. \tag{4.57}$$

Рис. 4.51 иллюстрирует замену U_{e1} и U_{e2} синфазным напряжением U_{Gl} и разностным напряжением U_D. Последнее в соответствии с выражениями (4.57) приводит к двум источникам с напряжением $U_D/2$.

Синфазное и дифференциальное усиление. При равных входных напряжениях ($U_{e1} = U_{e2} = U_{Gl}$, $U_D = 0$) реализуется симметричный режим, и ток от источника тока разделяется поровну между обоими транзисторами:

$$I_{C1} = I_{C2} \overset{B>>1}{\approx} I_0 \quad \text{или} \quad I_{D1} = I_{D2} = I_0.$$

В этом случае для выходных напряжений можно записать:

$$U_{a1} = U_{a2} \approx U_b - I_0 R_C \text{ или } U_{a1} = U_{a2} = U_b - I_0 R_D.$$

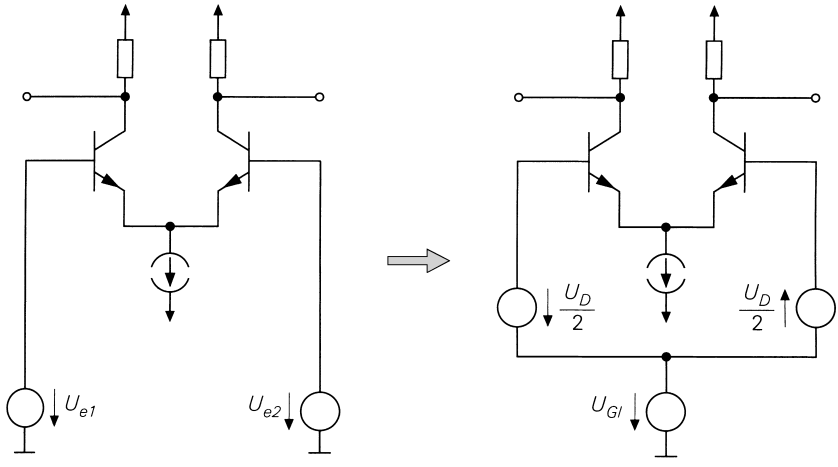


Рис. 4.51. Замена входных напряжений U_{e1} и U_{e2} синфазным напряжением U_{Gl} и разностным напряжением U_D

Изменения синфазного напряжения U_{Gl} называются *синфазным сигналом*. Он ничего не меняет в распределении тока, пока транзисторы и источник тока не подвергнутся перегрузкам. Следовательно, при синфазном сигнале выходные напряжения остаются неизменными. Усиление синфазного сигнала

$$A_{Gl} \approx \left.\frac{dU_{a1}}{dU_{Gl}}\right|_{U_D=0} = \left.\frac{dU_{a2}}{dU_{Gl}}\right|_{U_D=0} \tag{4.58}$$

в идеальном случае равно нулю, но на практике оно характеризуется небольшой отрицательной величиной $A_{Gl} \approx -10^{-4}\ldots-1$. Причиной тому служит наличие внутреннего сопротивления реального источника тока; подробнее об этом мы поговорим при обсуждении режима малых сигналов.

При наличии разностного входного напряжения U_D распределение тока изменяется, а вместе с ним меняются и выходные напряжения. Такой сигнал называют *дифференциальным сигналом*, а соответствующее усиление – *дифференциальным коэффициентом усиления*:

$$A_D = \left.\frac{dU_{a1}}{dU_D}\right|_{U_{Gl}=\text{const}} = \left.\frac{dU_{a2}}{dU_D}\right|_{U_{Gl}=\text{const}} \tag{4.59}$$

Эта величина отрицательная и лежит в интервале $A_D \approx -10\ldots-100$ при использовании резисторов R_C и R_D (см. рис. 4.50) или $A_D \approx -100\ldots-1000$ при замене их источником тока.

Отношение дифференциального коэффициента усиления к синфазному называется *ослаблением синфазного сигнала*:

$$G = \frac{A_D}{A_{Gl}}. \tag{4.60}$$

В идеальном случае $A_{Gl} \to -0$ и, следовательно, $G \to \infty$. В зависимости от внутреннего сопротивления источника тока реальный дифференциальный усилитель характеризуется ослаблением синфазного сигнала $G \approx 10^3 \ldots 10^5$. Здесь рассматриваются дифференциальные усилители с положительным G, так как A_{Gl} и A_D отрицательны. Однако в некоторых случаях знаки A_{Gl} и A_D не совпадают; иногда приводится только модуль ослабления синфазного сигнала, хотя сама величина G является знакопеременной. Интервал значений G не настолько широк, как ожидается, исходя из предельных значений A_{Gl} и A_D: причина кроется в связи между A_{Gl} и A_D, из-за которой G ограничено сверху и снизу.

Свойства дифференциального усилителя. Среди особенностей дифференциального усилителя центральное место занимает следующее положение: он усиливает разностное напряжение между обоими входами независимо от напряжения синфазного сигнала, пока оно остается меньше некоторой предельной величины.

Таким образом, выходные напряжения в допустимом интервале определяются током источника тока, а не напряжением синфазного сигнала U_{Gi}. Поэтому рабочая точка малосигнального режима также не зависит от U_{Gi} в широких пределах. Хотя вслед за изменениями U_{Gi} варьируются и некоторые другие напряжения, величины, определяющие положение рабочей точки (выходные напряжения и токи), остаются практически неизменными. Это качество отличает дифференциальный усилитель от всех описанных ранее и облегчает установку рабочей точки и связей в многокаскадных усилителях. Здесь не нужны цепи для согласования уровней постоянного напряжения, например в виде разделительных конденсаторов связи.

Еще одно преимущество дифференциального усилителя заключается в подавлении влияния температурных колебаний в обеих ветвях, поскольку они действуют аналогично синфазной модуляции. В интегральных схемах по той же причине эффективно ослабляется влияние разброса параметров элементов, так как соседние транзисторы и резисторы дифференциального усилителя в первом приближении характеризуются допусками одного и того же знака.

Несимметричный режим. Дифференциальный усилитель способен работать в несимметричном режиме, когда один из входов находится под постоянным потенциалом, используется только один выход или оба варианта реализуются одновременно. Эти возможности отражают три схемы (рис. 4.52), использующие дифференциальный усилитель на n-p-n транзисторах.

На рис. 4.52а вход 2 находится под постоянным потенциалом (соединен с общей шиной). В этом случае имеет место:

$$A_1 = \left.\frac{dU_{a1}}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} = \left.\frac{dU_{a1}}{dU_D}\frac{dU_D}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} + \left.\frac{dU_{a1}}{dU_{Gl}}\frac{dU_{Gl}}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} = A_D + A_{Gl} = A_D\left(1+\frac{1}{G}\right)^{G>>1} \approx A_D,$$

$$A_2 = \left.\frac{dU_{a2}}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} = \left.\frac{dU_{a2}}{dU_D}\frac{dU_D}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} + \left.\frac{dU_{a2}}{dU_{Gl}}\frac{dU_{Gl}}{dU_{e1}}\right|_{\substack{U_{e2}=\\ \text{const}}} = -A_D + A_{Gl} = -A_D\left(1+\frac{1}{G}\right)^{G>>1} \approx -A_D.$$

При достаточно высоком ослаблении синфазного сигнала получаются противофазные выходные сигналы одинаковой амплитуды, что позволяет применять представленную схему для преобразования входного сигнала от заземленного источника в два противофазных сигнала.

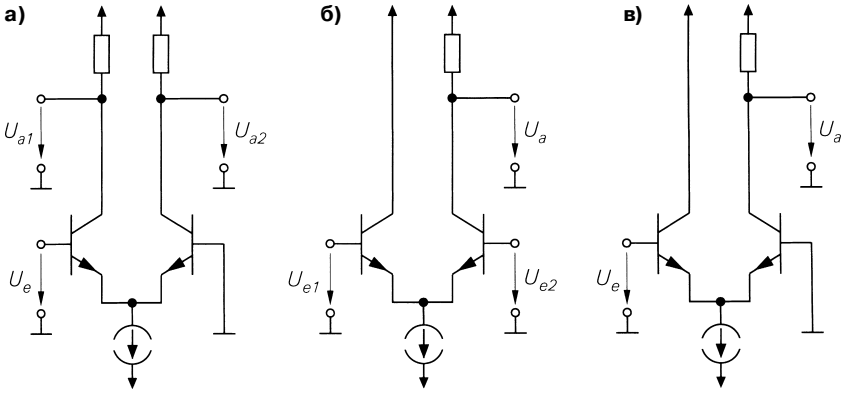


Рис. 4.52. Несимметричный режим работы дифференциального усилителя на n-p-n транзисторах: а – несимметричный вход; б – несимметричный выход; в – несимметричные вход и выход

В схеме, приведенной на рис. 4.52б, задействован только выход 2, но вместо него можно активизировать также выход 1. Коэффициенты синфазного и дифференциального усиления определяются из (4.58) и (4.59), где в зависимости от используемого выхода полагают $U_a = U_{a2}$ или $U_a = U_{a1}$. В силу того что $A_D < 0$, вариант схемы на рис. 4.52б работает без инвертирования сигнала при $U_a = U_{a2}$ и с инвертированием – при $U_a = U_{a1}$. Схема служит для преобразования двух сигналов в разностный сигнал относительно земли.

В схеме на рис. 4.52в задействованы только вход 1 и выход 2; с учетом уже полученного коэффициента усиления A_2 имеет место:

$$A = \frac{dU_a}{dU_e} = \left.\frac{dU_{a2}}{dU_{e1}}\right|_{U_{e2}=\text{const}} = A_2 = -A_D + A_{Gl} \overset{G>>1}{\approx} -A_D.$$

Эта схема может быть построена в виде последовательного соединения двух каскадов из схем с общим коллектором и общей базой. Она отличается высокой граничной частотой, так как здесь не используется схема с общим эмиттером и отсутствует эффект Миллера.

Передаточная характеристика n-p-n дифференциального усилителя

На рис. 4.53 приведена схема дифференциального усилителя с напряжениями и токами, необходимыми при расчете характеристик для случая $U_{Gl} = 0$. Для транзисторов равной величины (одинаковых обратных токов отсечки I_S) и в пренебрежении эффектом Эрли имеет место:

$$I_{C1} = I_S e^{\frac{U_{BE1}}{U_T}}, \quad I_{C2} = I_S e^{\frac{U_{BE2}}{U_T}}.$$

Согласно схеме и без учета токов базы получим:

$$I_{C1} + I_{C2} = 2I_0, \qquad U_D = U_{BE1} - U_{BE2}.$$

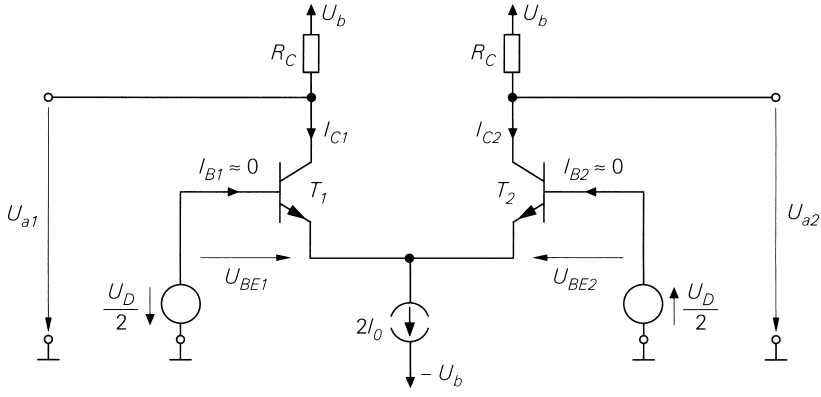


Рис. 4.53. Напряжения и токи в дифференциальном усилителе на n-p-n транзисторах

Для отношения коллекторных токов находим:

$$\frac{I_{C1}}{I_{C2}} = e^{\frac{U_{BE1}}{U_T}} e^{-\frac{U_{BE2}}{U_T}} = e^{\frac{U_{BE1}-U_{BE2}}{U_T}} = e^{\frac{U_D}{U_T}}.$$

Подставляя в $I_{C1} + I_{C2} = 2I_0$ и решая относительно I_{C1} и I_{C2}, получаем:

$$I_{C1} = \frac{2I_0}{1+e^{-\frac{U_D}{U_T}}}, \quad I_{C2} = \frac{2I_0}{1+e^{\frac{U_D}{U_T}}}.$$

Пользуясь соотношением

$$\frac{2}{1+e^{-x}} = \frac{1+e^{-x}+1-e^{-x}}{1+e^{-x}} = 1+\frac{1-e^{-x}}{1+e^{-x}} = 1+th\frac{x}{2}$$

запишем

$$I_{C1} = I_0\left(1+th\frac{U_D}{2U_T}\right), \quad I_{C2} = I_0\left(1-th\frac{U_D}{2U_T}\right), \tag{4.61}$$

а при

$$U_{a1} = U_b - I_{C1}R_C, \quad U_{a2} = U_b - I_{C2}R_C$$

вычисляем передаточные характеристики дифференциального усилителя на n-p-n транзисторах:

$$\begin{aligned} U_{a1} &= U_b - I_0R_C\left(1+th\frac{U_D}{2U_T}\right), \\ U_{a2} &= U_b - I_0R_C\left(1-th\frac{U_D}{2U_T}\right). \end{aligned} \tag{4.62}$$

На рис. 4.54 представлен ход этих характеристик при U_b = 5 В, R_C = 20 кОм и I_0 = 100 мкА в зависимости от разностного напряжения U_D в случае U_{Cl} = 0. Наклон характеристики при U_D = 0 составляет

$$\left.\frac{dU_{a1}}{dU_D}\right|_{U_D=0} = -\left.\frac{dU_{a2}}{dU_D}\right|_{U_D=0} = -\frac{I_0 R_C}{2U_T} \approx -\frac{2\text{ В}}{52\text{ мВ}} \approx -38$$

и соответствует дифференциальному усилению в рабочей точке (U_D = 0, U_{Cl} = 0).

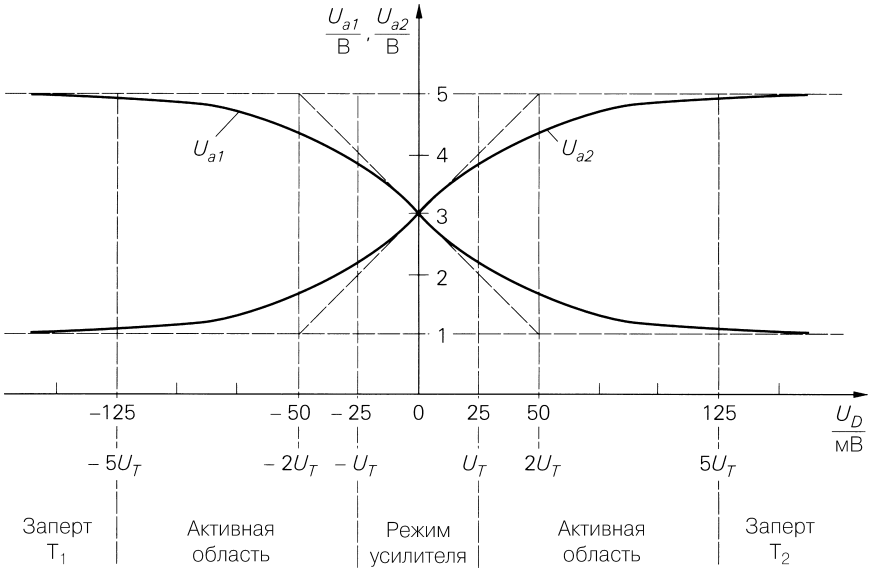


Рис. 4.54. Ход передаточных характеристик дифференциального усилителя на n-p-n транзисторах по рис. 4.53 при U_b = 5 В, R_C = 20 кОм и I_0 = 100 мкА

Активный участок характеристики приходится на область $|U_D| < 5U_T \approx 125$ мВ. При $|U_D| > 5U_T$ дифференциальный усилитель перегружен и ток от источника тока почти целиком (более 99%) протекает через один из транзисторов, тогда как другой оказывается запертым. При $U_D < -5U_T$ закрыт транзистор T_1 и на выходе 1 появляется максимальное выходное напряжение $U_{a,\max} = U_b$; в этом состоянии на выходе 2 наблюдается минимальное выходное напряжение $U_{a,\min} = U_b - 2I_0R_C$. При $U_D > 5U_T$ заперт T_2.

Рабочая точка при малосигнальном режиме. Функционирование усилителя имеет смысл только в области $|U_D| < 5U_T$, вне которой характеристики становятся все более горизонтальными, усиление падает, а искажения растут. В качестве рабочей точки выбирается точка с U_D = 0; тогда

$$U_D = 0 \Rightarrow U_{a1} = U_{a2} = U_b - I_0R_C \Rightarrow U_{a1} - U_{a2} = 0.$$

Следовательно, относительно выходного разностного напряжения $U_{a1} - U_{a2}$ дифференциальный усилитель аналогичен усилителю постоянного напряжения,

у которого отсутствует напряжение смещения. Замечательно также, что выбор рабочей точки не накладывает ограничений на напряжение синфазного сигнала U_{Gl} и оно может быть произвольным в пределах допустимой области.

Область синфазной модуляции. В расчетах с использованием уравнений транзисторов для нормального режима предполагалось, что ни один из них не переходит в состояние отсечки. Источник тока считался идеальным и без насыщения. В данном случае характеристики практически не зависят от напряжения синфазного сигнала U_{Gl}. Слабое синфазное усиление, обусловленное внутренним сопротивлением источника тока, проводит к очень малым изменениям выходного напряжения (несколько милливольт). Диапазон допустимых входных напряжений определяется теперь согласно рис. 4.55; при этом необходимо соблюдать два условия:

- напряжения коллектор–эмиттер U_{CE1} и U_{CE2} должны быть выше напряжения отсечки $U_{CE,sat}$. Согласно рис. 4.55

  $$U_{CE1} = U_{a1} + U_{BE1} - U_{e1},\ U_{CE2} = U_{a2} + U_{BE2} - U_{e2}.$$

  При $U_{CE} > U_{CE,sat} \approx 0{,}2$ В, $U_{BE} \approx 0{,}7$ В и минимальном выходном напряжении $U_{a,\min} = U_b - 2I_0R_C$ получим:

  $$\max\{U_{e1}, U_{e2}\} < U_b - 2I_0R_C - U_{CE,sat} + U_{BE} \approx U_b - 2I_0R_C + 0{,}5 \text{ В};$$

- запрещается выходить за пределы рабочего участка передаточной характеристики $U_{0,\min}$, то есть должно соблюдаться требование $U_0 > U_{0,\min}$. Согласно рис. 4.55

  $$U_0 = U_{e1} - U_{BE1} - (-U_b) = U_{e2} - U_{BE2} - (-U_b).$$

  Поскольку в нормальном режиме по крайней мере один транзистор проводит ток, работая при $U_{BE} \approx 0{,}7$ В, получим:

  $$\min\{U_{e1}, U_{e2}\} > U_{0,\min} + (-U_b) + U_{BE} \approx U_{0,\min} + (-U_b) + 0{,}7 \text{ В}.$$

  Если источником тока служит простое токовое зеркало на n-p-n транзисторах, имеет место

  $$U_{0,\min} = U_{CE,sat} \approx 0{,}2 \text{ В и } \min\{U_{e1}, U_{e2}\} > (-U_b) + 0{,}9 \text{ В}.$$

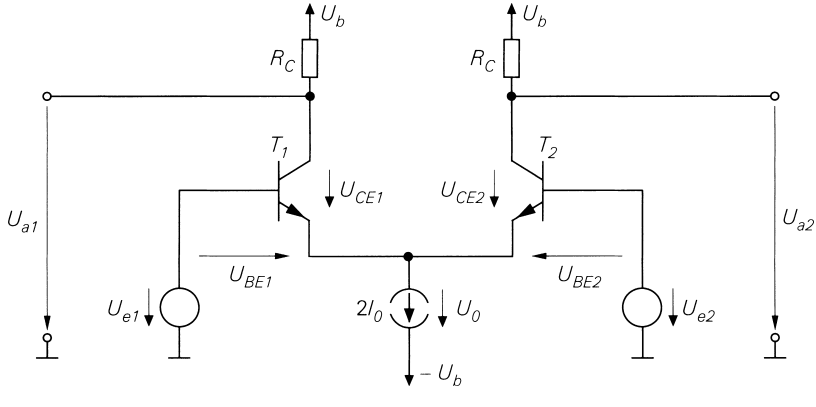


Рис. 4.55. К расчету допустимого диапазона входного напряжения дифференциального усилителя на n-p-n транзисторах

Допустимый диапазон входного напряжения обычно задается при чисто синфазном сигнале, то есть при $U_{e1} = U_{e2} = U_{Gl}$ и $U_D = 0$, когда отпадают операторы минимума и максимума. В таком случае возникает погрешность, поскольку для достижения минимального выходного напряжения необходим сигнал разностного напряжения величиной не менее $5U_T$. Поэтому следовало бы использовать $\max\{U_{e1}, U_{e2}\} = U_{Gl} + U_{D,\max}/2$ и $\min\{U_{e1}, U_{e2}\} = U_{Gl} - U_{D,\max}/2$. Однако этой погрешностью пренебрегают: максимальное разностное напряжение $U_{D,\max}$ зависит от области применения, будучи крайне низким у усилителей ($U_{D,\max} < U_T$). В итоге получаем *диапазон допустимых синфазных сигналов*:

$$U_{0,\min} + (-U_b) + U_{BE} < U_{Gl} < U_b - 2I_0R_C - U_{CE,sat} + U_{BE}. \qquad (4.63)$$

Для схемы на рис. 4.53 имеет место $U_b = 5$ В, $-U_b = -5$ В, $R_C = 20$ кОм, $I_0 = 100$ мкА, и, если используется простое токовое зеркало на n-p-n транзисторах с $U_{0,\min} = U_{CE,sat}$, диапазон синфазных сигналов составит $-4{,}1$ В $< U_{Gl} < 1{,}5$ В. При выходе за пределы указанного диапазона переходные характеристики становятся другими, что показано на рис. 4.56 для случая $U_{Gl} = 2{,}5$ В. Поскольку распределение тока меняется с отсечкой одного из транзисторов, отсечка влияет и на другую ветвь схемы.

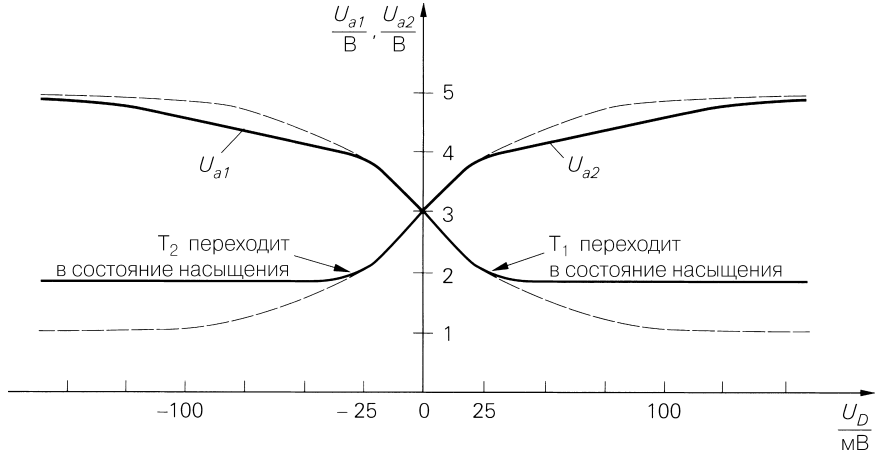


Рис. 4.56. Ход передаточной характеристики дифференциального усилителя на n-p-n транзисторах по рис. 4.53 при $U_b = 5$ В, $R_C = 20$ кОм и $I_0 = 100$ мкА в случае отсечки транзисторов ($U_{Gl} = 2{,}5$ В)

В области $|U_D| < 25$ мВ характеристика неизменна, и потому здесь еще допустима работа схемы в качестве усилителя, хотя она уже вышла из диапазона допустимых синфазных сигналов. Это мнимое противоречие связано с тем, что в качестве такого диапазона взята область, в которой отсечка при максимальном сигнале не наступает. Если ограничиться частью характеристики, диапазон допустимого синфазного сигнала расширится. В предельном случае достаточно бесконечно малого разностного напряжения, если отсечка не наступает при $U_D = 0$. Тогда минимальное выходное

напряжение составит $U_{a,\min} \approx U_b - I_0 R_C$ вместо $U_{a,\min} \approx U_b - 2I_0 R_C$; таким образом, приходим к диапазону допустимого синфазного сигнала в малосигнальном режиме:

$$U_{0,\min} + (-U_b) + U_{BE} < U_{Gl} < U_b - I_0 R_C - U_{CE,sat} + U_{BE}. \qquad (4.64)$$

Для схемы, приведенной на рис. 4.53, при вышеназванных значениях получим $-4{,}1$ В $< U_{Gl} < 3{,}5$ В. Отсюда ясно, что ситуация, представленная на рис. 4.56, при $U_{Gl} = 2{,}5$ В укладывается в диапазон допустимого синфазного сигнала в малосигнальном режиме.

Дифференциальный n-p-n усилитель с обратной связью по току. Отрицательная обратная связь по току вводится в дифференциальный усилитель для улучшения его линейности. Два варианта решения, эквивалентные по передаточной характеристике, представлены на рис. 4.57. Два резистора R_E и источник тока используются в схеме на рис. 4.57а. Если разностного сигнала нет, на обоих резисторах падает напряжение $I_0 R_E$, и тогда нижний предел допустимого синфазного сигнала поднимается на эту величину. В схеме на рис. 4.57б применен единственный резистор, который обесточен в отсутствие разностного сигнала. В данной схеме нижний предел допустимого синфазного сигнала остается неизменным, но требуются два источника тока.

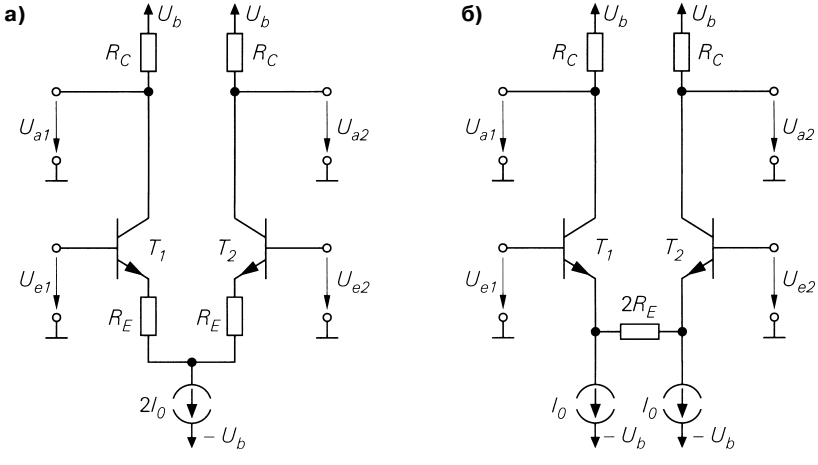


Рис. 4.57. Дифференциальный усилитель на n-p-n транзисторах с обратной связью по току: а – с двумя резисторами и единственным источником тока; б – с одним резистором и двумя источниками тока

На рис. 4.58 представлены передаточные характеристики дифференциального усилителя при $U_b = 5$ В, $R_C = 20$ кОм, $I_0 = 100$ мкА и различных значениях R_E. Последние приведены к крутизне транзисторов в рабочей точке $U_D = 0$:

$$S = \frac{I_0}{U_T} \approx \frac{1}{260 \text{ Ом}} = 3{,}85 \text{ мА/В}, \; SR_E = 0/2/5 \Rightarrow R_E = 0/250/1300 \text{ Ом}.$$

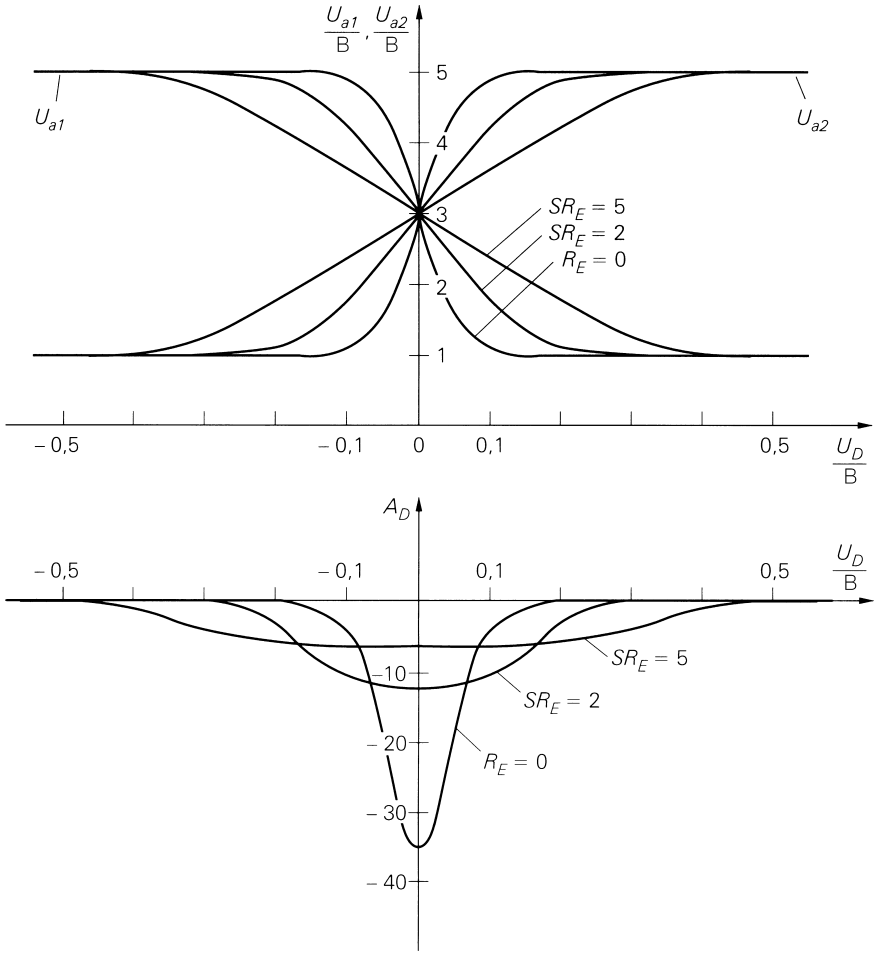


Рис. 4.58. Передаточные характеристики и дифференциальные коэффициенты усиления дифференциального усилителя на n-p-n транзисторах с обратной связью по току

С углублением обратной связи передаточная характеристика становится линейной в более широком диапазоне. Следовательно, дифференциальное усиление убывает, но остается приблизительно постоянным в более протяженной области.

Выражаемые через клирфактор нелинейные искажения также убывают с увеличением коэффициента обратной связи.

Непосредственный расчет характеристики невозможен. Для случая сильной обратной связи предлагается приближение, основанное на допущении, что напряжение база–эмиттер постоянно. Пренебрегая токами базы в обеих схемах (см. рис. 4.57), имеем:

$$U_D = U_{e1} - U_{e2} = U_{BE1} + I_{C1}R_E - U_{BE2} - I_{C2}R_E \overset{U_{BE1} \approx U_{BE2}}{\approx} (I_{C1} - I_{C2})R_E.$$

Подставляя $I_{C1} + I_{C2} = 2I_0$ и решая уравнение относительно I_{C1} и I_{C2} с учетом того, что $0 \le I_{C1}, I_{C2} \le 2I_0$, получаем:

$$I_{C1} \approx I_0 + \frac{U_D}{2R_E}, \quad I_{C2} \approx I_0 - \frac{U_D}{2R_E} \text{ для } |U_D| < 2I_0R_E,$$

откуда

$$\left.\begin{aligned} U_{a1} &= U_b - I_{C1}R_C \approx U_b - I_0R_C - \frac{R_C}{2R_E}U_D \\ U_{a2} &= U_b - I_{C2}R_C \approx U_b - I_0R_C + \frac{R_C}{2R_E}U_D \end{aligned}\right\} \text{ для } |U_D| < 2I_0R_E. \qquad (4.65)$$

В активной области характеристики оказываются практически линейными.

Передаточные характеристики n-канального дифференциального усилителя. На рис. 4.59 приведена схема со всеми напряжениями и токами, необходимыми для расчета характеристики в случае $U_{Gl} = 0$. Для МОП транзисторов одинаковой величины, то есть с равными значениями удельной крутизны K, в пренебрежении эффектом Эрли имеет место:

$$I_{D1} = \frac{K}{2}\left(U_{GS1} - U_{th}\right)^2, \quad I_{D2} = \frac{K}{2}\left(U_{GS2} - U_{th}\right)^2.$$

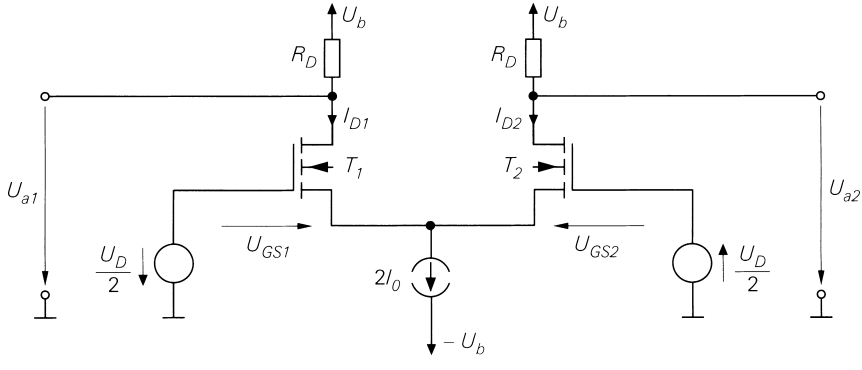


Рис. 4.59. Напряжения и токи n-канального дифференциального усилителя

Пороговые напряжения обоих МОП транзисторов равны, поскольку устройства функционируют при одинаковых напряжениях подложка–исток (выводы их истоков соединены друг с другом). Согласно схеме,

$$I_{D1} + I_{D2} = 2I_0, \quad U_D = U_{GS1} - U_{GS2}.$$

Дальнейшие расчеты более громоздки, нежели в случае дифференциального усилителя на n-p-n транзисторах. Сначала записываем

$$U_D = U_{GS1} - U_{GS2} = \sqrt{\frac{2I_{D1}}{K}} - \sqrt{\frac{2I_{D2}}{K}}$$

и решаем уравнение относительно члена с I_{D2}, затем возводим обе части в квадрат, подставляем $I_{D2} = 2I_0 - I_{D1}$ и после подстановки $x = \sqrt{I_{D1}}$ решаем уравнение относи-

тельно x с помощью формул для решения квадратных уравнений; после возведения в квадрат получаем I_{D1} и $I_{D2} = 2I_0 - I_{D1}$:

$$\left.\begin{aligned} I_{D1} &= I_0 + \frac{U_D}{2}\sqrt{2KI_0 - \left(\frac{KU_D}{2}\right)^2} \\ I_{D2} &= I_0 - \frac{U_D}{2}\sqrt{2KI_0 - \left(\frac{KU_D}{2}\right)^2} \end{aligned}\right\} \quad \text{для } |U_D| < 2\sqrt{\frac{I_0}{K}}. \tag{4.66}$$

Вне интервала применимости (4.66) ток от источника протекает целиком через один из МОП транзисторов, тогда как другой заперт. При $U_{a1} = U_b - I_{D1}R_D$ и $U_{a2} = U_b - I_{D2}R_D$ находим передаточную характеристику n-канального дифференциального усилителя:

$$\left.\begin{aligned} U_{a1} &= U_b - I_0R_D - \frac{U_DR_D}{2}\sqrt{2KI_0 - \left(\frac{KU_D}{2}\right)^2} \\ U_{a2} &= U_b - I_0R_D + \frac{U_DR_D}{2}\sqrt{2KI_0 - \left(\frac{KU_D}{2}\right)^2} \end{aligned}\right\} \quad \text{для } |U_D| < 2\sqrt{\frac{I_0}{K}}. \tag{4.67}$$

Вне интервала применимости (4.67) на одном из выходов возникает максимальное выходное напряжение $U_{a,\max} = U_b$, а на другом – минимальное $U_{a,\min} = U_b - 2I_0R_D$.

Сравнивая выражения (4.67) с соответствующими выражениями (4.62), легко заметить, что характеристика n-канального дифференциального усилителя зависит также от величины МОП транзистора, выражаемой через удельную крутизну K. Напротив, величина биполярных транзисторов, задаваемая через обратный ток отсечки I_s, не входит в характеристику дифференциального усилителя на n-p-n транзисторах. Это позволяет подбирать характеристику n-канального дифференциального усилителя исключительно масштабированием МОП транзисторов, не затрагивая внешнюю цепь. В случае дифференциального усилителя на n-p-n транзисторах такой прием можно использовать только при наличии отрицательной обратной связи по току. Согласно (4.67), выбор характеристики определяется величиной

$$U_{DM} = 2\sqrt{\frac{I_0}{K}}. \tag{4.68}$$

Условие $|U_D| < U_{DM}$ задает активную область характеристики. Поскольку в рабочей точке $U_D = 0$ наблюдаются распределение тока $I_{D1} = I_{D2} = I_0$ и одновременно $U_{GS1} = U_{GS2} = U_{GS,A}$, подстановка в характеристику приводит к альтернативному представлению:

$$U_{DM} = \sqrt{2}\left(U_{GS,A} - U_{th}\right).$$

Характеристики для $U_b = 5$ В, $R_D = 20$ кОм, $I_0 = 100$ мкА и $K = 0{,}4/1{,}6/6{,}4$ мА/В^2 или $U_{DM} = 1/0{,}5/0{,}25$ В указаны на рис. 4.60. При сравнении с рис. 4.58 видно, что изменение величины МОП транзисторов в n-канальном дифференциальном усилителе дает такой же эффект, как наличие отрицательной обратной связи по току

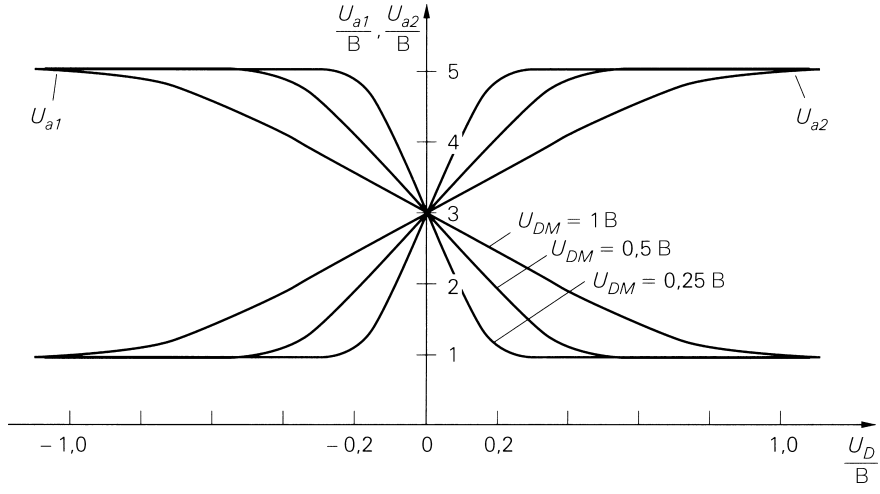


Рис. 4.60. Передаточные характеристики n-канального дифференциального усилителя (рис. 4.59) при U_b = 5 В, R_D = 20 кОм и I_0 = 100 мкА

в дифференциальном усилителе на n-p-n транзисторах, причем наклон характеристики уменьшается с уменьшением величины МОП транзисторов в n-канальном дифференциальном усилителе и с углублением степени обратной связи в случае усилителя на n-p-n транзисторах. Отсюда следует, что n-канальный дифференциальный усилитель на мелких МОП транзисторах обладает лучшей линейностью, а на крупных – более высоким дифференциальным коэффициентом усиления.

Рабочий участок передаточной характеристики при синфазном сигнале. Подставляя $U_{GS} = U_{th} + \sqrt{2I_D / K}$ вместо U_{BE} и $U_{DS,ab} = U_{GS} - U_{th}$ вместо $U_{CE,sat}$, из выражений (4.63) и (4.64) найдем рабочий участок передаточной характеристики при синфазном сигнале

$$U_{0,\min} + (-U_b) + U_{th} + \sqrt{\frac{4I_0}{K}} < U_{Gl} < U_b - 2I_0 R_D + U_{th} \tag{4.69}$$

и рабочий участок малосигнальной передаточной характеристики при синфазном сигнале

$$U_{0,\min} + (-U_b) + U_{th} + \sqrt{\frac{2I_0}{K}} < U_{Gl} < U_b - I_0 R_D + U_{th}, \tag{4.70}$$

где $U_{0,\min}$ – граница передаточной характеристики. Непосредственное определение таких границ невозможно, так как вследствие эффекта подложки пороговое напряжение U_{th} зависит от напряжения подложка–исток U_{BS}, а на него, в свою очередь, влияет U_{Gl}. Для оценки границы пренебрегают эффектом подложки и полагают $U_{th} = U_{th,0}$.

Дифференциальный n-канальный усилитель с обратной связью по току. Отрицательная обратная связь по току способствует улучшению линейности и в случае

n-канального дифференциального усилителя. Но, чтобы ответить на вопрос, приводит ли она при том же усилении к лучшему результату, по сравнению с уменьшением МОП транзисторов, описанным в предыдущем разделе, сравним схемы (рис. 4.61), дифференциальное усиление которых одинаково благодаря тождественности характеристик в рабочей точке $U_D = 0$ (рис. 4.62). Как видно, схема

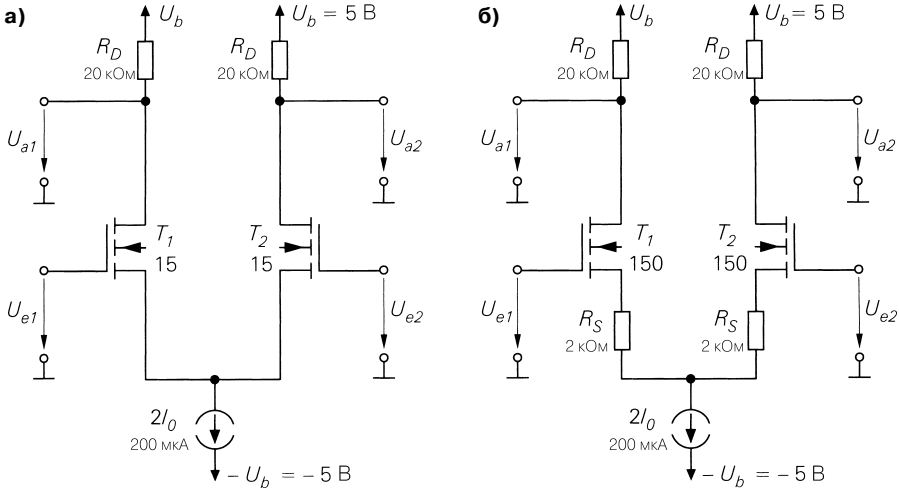


Рис. 4.61. Сравнение n-канального дифференциального усилителя с обратной связью по току и без нее при равных дифференциальных коэффициентах усиления: а – без отрицательной обратной связи с малыми МОП транзисторами; б – с отрицательной обратной связью и крупными МОП транзисторами

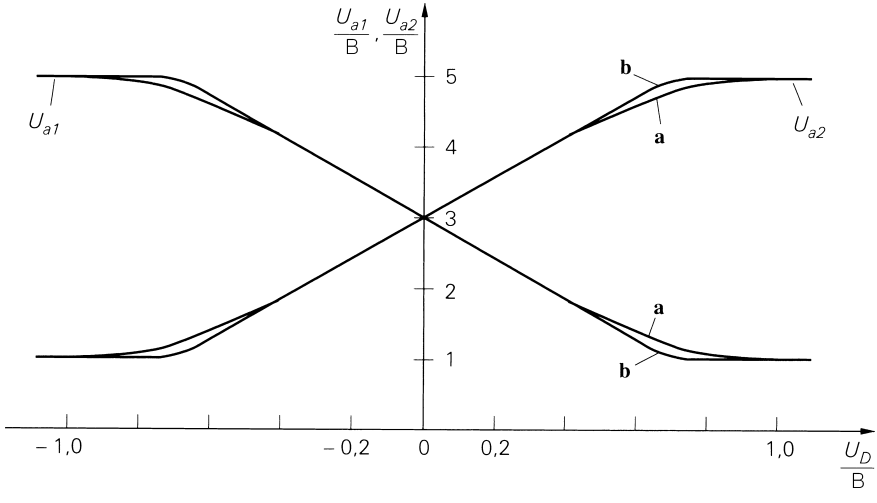


Рис. 4.62. Характеристики дифференциального усилителя (рис. 4.61): а – без отрицательной обратной связи с малыми МОП транзисторами; б – с отрицательной обратной связью и крупными МОП транзисторами

с обратной связью и более крупными МОП транзисторами отличается лучшей линейностью. Однако ей требуется гораздо больше места из-за десятикратного увеличения габаритов МОП транзисторов и необходимости установки резисторов обратной связи, а ее полоса заметно сужается вследствие повышенной емкости МОП транзисторов сравнительно со схемой без обратной связи.

Дифференциальный усилитель с активной нагрузкой

В интегральных усилителях используются источники тока вместо коллекторного или истокового резисторов, благодаря чему достигается существенно более высокое дифференциальное усиление при равных и даже меньших габаритах. Используемые здесь схемотехнические приемы мы рассмотрим на примере дифференциального усилителя на n-p-n транзисторах.

Дифференциальный усилитель с симметричным выходом. В схеме, приведенной на рис. 4.63а, применяются два источника тока I_0 вместо коллекторных резисторов. В этом случае для выходных токов с учетом (4.61) имеем:

$$I_{a1} = I_{C1} - I_0 = I_0 th\frac{U_D}{2U_T}, \qquad I_{a2} = I_{C2} - I_0 = -I_0 th\frac{U_D}{2U_T}.$$

Поскольку дифференциальный усилитель в целом представляет собой узел тока, здесь должен выполняться первый закон Кирхгофа. Это справедливо для рассматриваемых уравнений и рис. 4.63 только в пренебрежении током базы. В рабочей точке $U_D = 0$ оба выхода обесточены. Схемы выходов должны быть построены так, чтобы при протекании выходных токов не происходила отсечка транзисторов или источников тока. Выходные напряжения не поддаются определению безотносительно к устройству схемы.

Распределение токов поясняется схемой с разностным током, изображенной на рис. 4.63б:

$$I_D = I_0 th\frac{U_D}{2U_T}. \tag{4.71}$$

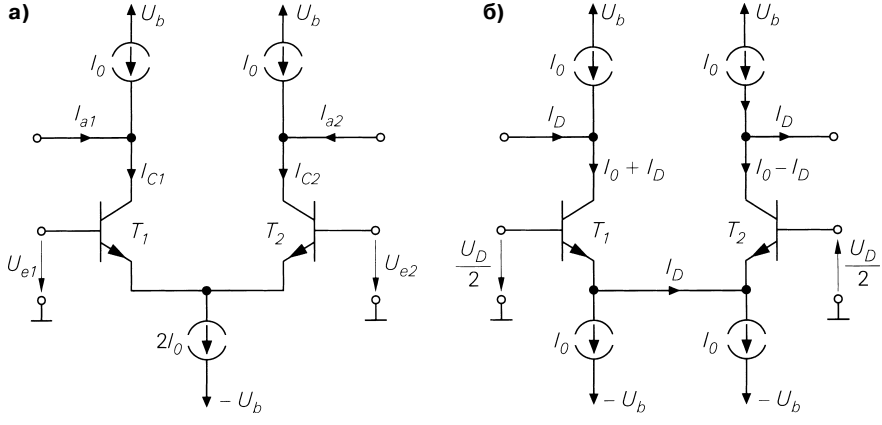


Рис. 4.63. Дифференциальный усилитель на n-p-n транзисторах с активной нагрузкой: а – с абсолютными величинами; б – с разностными величинами

Ради симметрии источник тока $2I_0$ в эмиттерной цепи делится на два источника, поэтому в соединительном проводнике протекает именно разностный ток I_D. Как видно, разностный ток течет от выхода 1 через T_1, перемычку между эмиттерами и T_2 к выходу 2, проходя сквозь весь дифференциальный усилитель. Отсюда следует, что токопотребление остается постоянным, пока транзистор или источник тока не окажутся в состоянии отсечки и не нарушится условие $|I_D| < I_0$. Иными словами, ток, поступивший на один из выходов, покинет схему через другой выход.

Дифференциальный усилитель с несимметричным выходом. Если требуется несимметричный выход дифференциального усилителя, можно воспользоваться схемой, приведенной на рис. 4.63а, соединив свободный выход с источником напряжения питания U_b и удалив соответствующий источник тока. На рис. 4.64а показано более приемлемое решение, где источники тока заменяются токовым зеркалом, а ток направляют на оставшийся выход вместо отсутствующего:

$$I_a = I_{C2} - I_{C4} \overset{I_{C4} \approx I_{C2}}{\approx} I_{C2} - I_{C1} = -2I_0 th\frac{U_D}{2U_T}.$$

В рабочей точке $U_D = 0$ выход обесточен. Здесь также необходимо строить схему выхода так, чтобы при протекании выходного тока не возникало состояние отсечки T_1 или T_2. На рис. 4.64б показана схема с разностным током I_D. Ток от источника отрицательного напряжения остается постоянным, а от положительного при модуляции изменяется на $2I_D$.

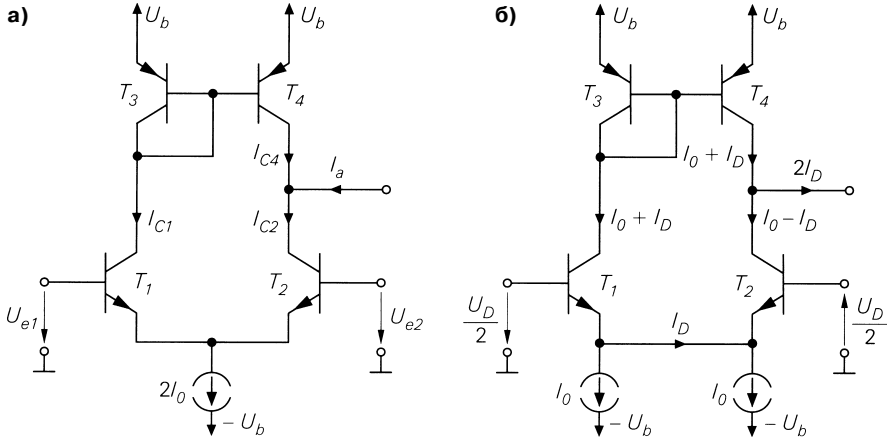


Рис. 4.64. Дифференциальный усилитель на n-p-n транзисторах с несимметричным выходом: а – с абсолютными величинами; б – с разностными величинами

Источники тока и токовые зеркала. Для реализации источников тока, представленных на рис. 4.63 и 4.64, в принципе годятся все схемы, описанные в разделе 4.1.1, но на практике в качестве источника тока предпочитают простое или

каскодное токовое зеркало. Токовое зеркало на рис. 4.64 также реализуют в разных вариантах.

Поскольку коэффициент передачи тока должен как можно меньше отклоняться от единицы, чаще всего применяется трехтранзисторное токовое зеркало или зеркало Вильсона.

Выбор источника тока или токового зеркала очень слабо влияет на выходной ток, однако от него зависит малосигнальное выходное напряжение. Подробнее об этом будет сказано при обсуждении режима малых сигналов.

Напряжение смещения нуля дифференциального усилителя

До сих пор напряжения и токи в рабочей точке $U_D = 0$ считались строго симметричными, но на практике это допущение не соблюдается из-за неизбежного разброса параметров элементов схемы. В результате некоторые схемы оказываются несимметричными, так что учет казалось бы ничтожных эффектов приводит к несимметричному распределению тока. Примером служит дифференциальный усилитель с несимметричным выходом (см. рис. 4.64), где вследствие незначительного отклонения коэффициента передачи тока токового зеркала от единицы происходит несимметричное распределение тока при $U_D = 0$.

Напряжение смещения нуля обычно обозначают как U_O (индекс O), но во избежание путаницы с символом U_0 (индекс нуль) здесь применяется обозначение U_{off}. Оно служит характеристикой смещения и указывает, какое разностное напряжение надо приложить, чтобы выходные напряжения сравнялись или – при несимметричном выходе – чтобы выходное напряжение достигло наперед заданной величины:

$$U_D = U_{off} \Rightarrow U_{a1} = U_{a2} \text{ или } U_a = U_{a,soll}. \tag{4.72}$$

Соответствующее распределение тока может (но не обязательно) быть симметричным. У передаточных характеристик напряжение смещения нуля проявляется в их смещении вдоль оси U_D (рис. 4.65 для случая $U_{off} > 0$).

Как уже говорилось, напряжение смещения нуля складывается из систематической составляющей, обусловленной асимметрией самой схемы, и случайного компонента, связанного с разбросом параметров элементов. Поэтому на практике часто указывается интервал значений, в который напряжение смещения нуля попадает с определенной вероятностью (например, 99%).

Для расчета напряжения смещения нуля необходимо воспользоваться весьма точными уравнениями для транзисторов и для всех параметров задать верхние или нижние пределы, однако такой подход связан с громоздкими вычислениями. Гораздо проще найти смещение нуля путем измерений или компьютерного моделирования, используя схему, приведенную на рис. 4.66. Благодаря отрицательной обратной связи по выходному разностному напряжению $U_{a1} - U_{a2}$ применительно к входу 1 выходное напряжение поддерживается приблизительно постоянным, и тогда входное напряжение $U_{e1} \approx U_{off}$. В схеме фактически отсутствует дифференциальный сигнал, а имеющееся напряжение синфазного сигнала $U_{Gl} \approx U_{off}/2$ не влияет на результат из-за сильного ослабления синфазного сигнала.

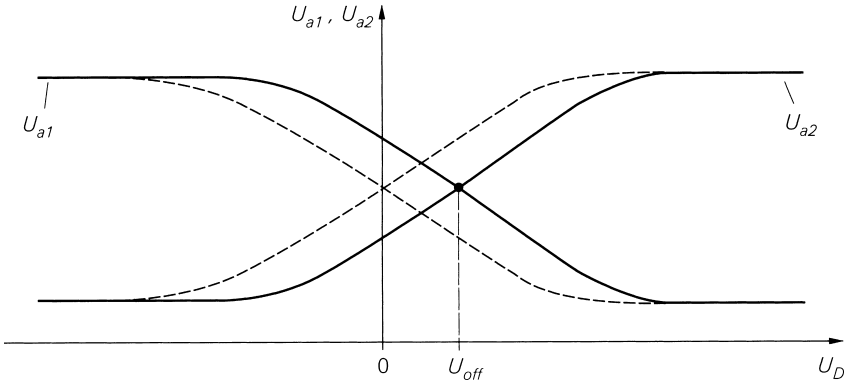


Рис. 4.65. Передаточная характеристика при наличии напряжения смещения

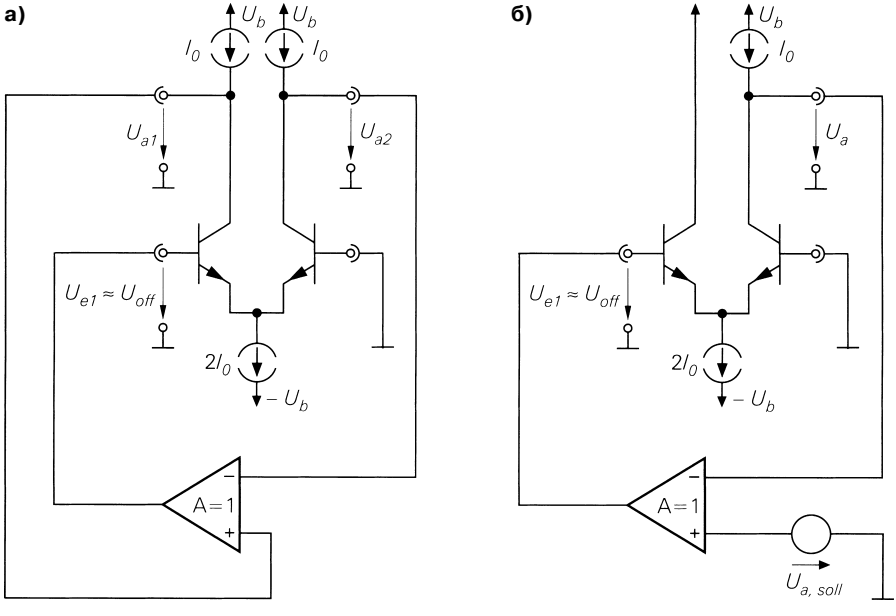


Рис. 4.66. Схемы для измерения напряжения смещения: а – симметричный выход; б – несимметричный выход

Измеряя напряжение смещения нуля, нельзя использовать даже полностью настроенный обычный операционный усилитель в качестве устройства для регулировки усиления, так как дифференциальный усилитель при замкнутой цепи обратной связи дает дополнительное усиление, что может привести к нестабильности схемы. Здесь удобнее измерительный усилитель с коэффициентом усиления $A = 1$ и граничной частотой $f_{g,RV}$, лежащей ниже граничной частоты дифференциального усилителя f_g по крайней мере на величину дифференциального коэффициента усиления:

$f_{g,RV} < f_g/A_D$, чем обеспечивается стабильное функционирование схемы. При компьютерном моделировании в качестве усилителя с регулируемым усилением допустимо применять источник напряжения с управлением по напряжению и коэффициентом усиления $A = 1$, уменьшая его в случае возможной нестабильности.

Дифференциальный усилитель в режиме малых сигналов

Режим при модуляции в окрестностях рабочей точки A называют *режимом малых сигналов*. Рабочая точка задается входными напряжениями $U_{e1,A}$ и $U_{e2,A}$ или $U_{D,A}$ и $U_{Gl,A}$, выходными напряжениями $U_{a1,A}$ и $U_{a2,A}$, а также коллекторным и истоковым токами транзисторов. Далее принимается, что напряжение смещения нуля равно нулю, и тогда для рабочей точки

$$U_{D,A} = 0,\ U_{a1,A} = U_{a2,A}.$$

Предполагается, что напряжение синфазного сигнала лежит в пределах области модуляции синфазного сигнала и не влияет на распределение тока.

Эквивалентные схемы для дифференциальной и синфазной модуляции. Когда источник тока в эмиттерной или истоковой ветви дифференциального усилителя разделен на два эквивалентных источника тока, дифференциальный усилитель полностью симметричен – это иллюстрирует рис. 4.67 на примере дифференциального усилителя на n-p-n транзисторах. Если проанализировать вариации токов и напряжений в плоскости симметрии при модуляции в рабочей точке, выяснится следующее:

- смещенно-симметричная модуляция при достаточно малой амплитуде приводит к смещенно-симметричному изменению всех токов и напряжений. Отсюда вытекает, что все напряжения в плоскости симметрии остаются постоянными; на рис. 4.67а это справедливо относительно напряжения U_0 на эмиттерных выводах транзисторов. Поскольку постоянное напряжение заменяется источником напряжения, приходим к эквивалентной схеме в нижней части рис. 4.67а, где дифференциальный усилитель распался на две схемы с общим эмиттером и источники тока исчезли. Источники напряжения U_0 идеальны и становятся короткозамкнутыми при переходе к малосигнальной эквивалентной схеме. По указанной причине эмиттерные выводы транзисторов на малосигнальной эквивалентной схеме соединены с малосигнальной массой;
- симметричная синфазная модуляция вызывает симметричные изменения токов и напряжений. Следовательно, все токи, протекающие через плоскость симметрии, равны нулю; на рис. 4.67б это относится к току I в перемычке между эмиттерами. Поскольку позволительно удалять проводник без тока, приходим к эквивалентной схеме в нижней части рис. 4.67а, где дифференциальный усилитель также распался на две схемы с общим эмиттером. В случае источника тока I_0 речь идет соответственно о половине исходного источника тока; рис. 4.68 поясняет переход от идеального источника тока к реальному и разделение последнего на два источника тока. В малосигнальной эквивалентной схеме отпадают источники тока, а отрицательное напряжение питания совпадает с малосигнальной массой.

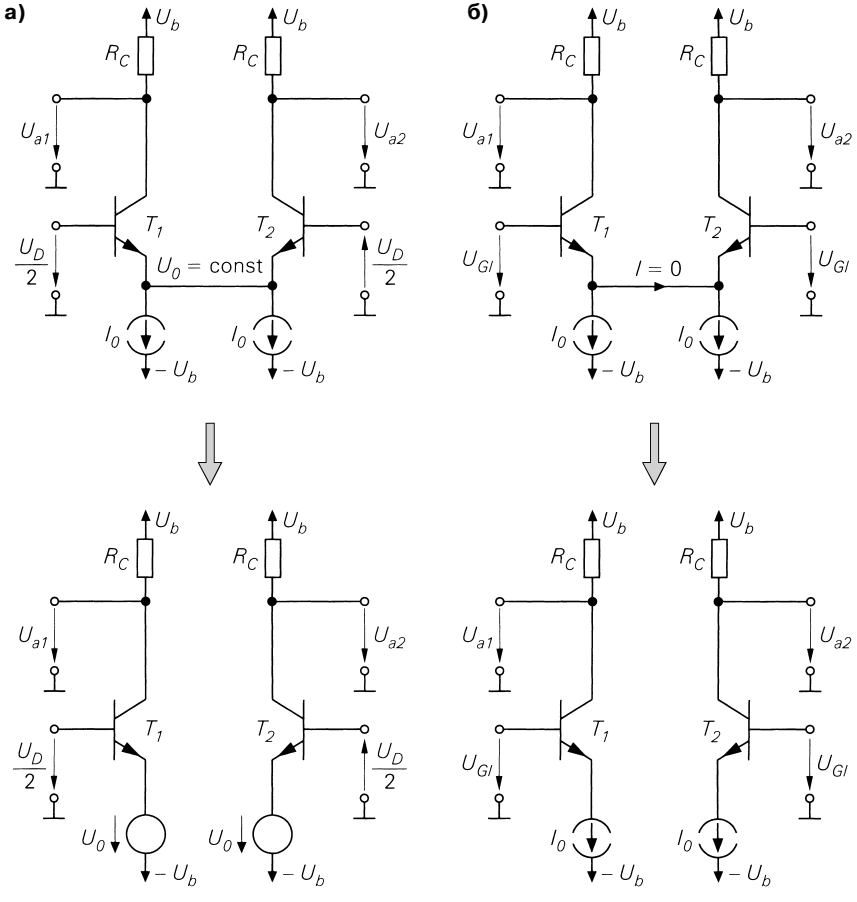


Рис. 4.67. Входные сигналы дифференциального усилителя на n-p-n транзисторах в рабочей точке: а – управление разностным сигналом; б – управление синфазным сигналом

Таким образом, дифференциальный усилитель на n-p-n транзисторах сводится к схеме с общим эмиттером, что позволяет воспользоваться результатами, полученными в разделе 2.4.1. Это справедливо и относительно n-канального дифференциального усилителя: он разделяется на две идентичные схемы с общим истоком и к нему применимы соотношения из раздела 3.4.1.

Разделение на обособленные эквивалентные схемы для дифференциального и синфазного сигналов иллюстрирует использование теоремы симметрии Бартлетта, справедливой лишь для линейных схем. Строго говоря, чтобы применение данной теоремы к дифференциальному усилителю было оправданным, сначала нужно перейти к малосигнальной эквивалентной схеме. Впрочем, ограничение линейными схемами важно только при разностном сигнале, поскольку в этой ситуации характеристики схемных элементов изменяются смещенно-симметрично относительно рабочей точки, а получаемые на выходе изменения могут быть смещенно-симметричными только в случае линейности характеристик. Напротив, при син-

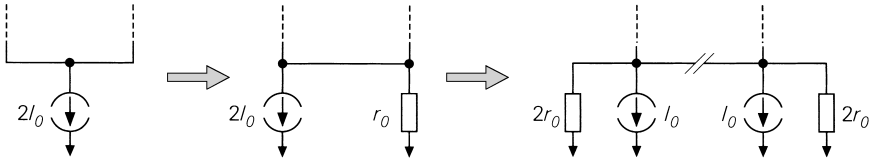


Рис. 4.68. Переход от идеального источника тока к реальному и разделение последнего на два равнозначных источника тока

фазном входном сигнале изменения на выходе окажутся симметричными даже в случае нелинейности самих характеристик. Поэтому названная теорема применима и к нелинейным схемам, если разностный сигнал ограничить диапазоном, где характеристики практически линейны; у дифференциальных усилителей на n-p-n транзисторах такой диапазон определяется условием $|U_D| < U_T$. Описанная процедура была выбрана потому, что разложение дифференциального усилителя на две подсхемы в виде типовых схем нагляднее малосигнальной эквивалентной схемы.

Дифференциальный усилитель с резисторами. На рис. 4.69 показана схема дифференциального усилителя на n-p-n транзисторах вместе с малосигнальными эквивалентными схемами для равнозначных схем с общим эмиттером применительно к разностным и синфазным входным сигналам; последние получаются путем линеаризации подсхем на рис. 4.67 и подстановки источника тока согласно рис. 4.68. Для малосигнальных параметров при $U_{D,A} = 0$ имеет место:

$$u_{e1} = U_{e1} - U_{e1,A} = U_{e1} - U_{Gl,A},\ u_{a1} = U_{a1} - U_{a1,A},$$

$$u_D = U_D - U_{D,A} = U_D,\ u_{Gl} = U_{Gl} - U_{GL,A}.$$

Как видно, малосигнальная эквивалентная схема для разностного сигнала соответствует схеме с общим эмиттером без обратной связи, а для синфазного сигнала – схеме с общим эмиттером и отрицательной обратной связью. При синфазном входном сигнале выходное сопротивление $2r_0$ разделенного источника тока действует как сопротивление обратной связи. Соответствующая малосигнальная эквивалентная схема n-канального дифференциального усилителя представлена на рис. 4.70.

По малосигнальной эквивалентной схеме для разностного сигнала рассчитываются дифференциальное усиление A_D, дифференциальное выходное сопротивление $r_{a,D}$ и дифференциальное входное сопротивление $r_{e,D}$:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{\substack{i_{a1}=i_{a2}=0\\ u_{Gl}=0}} = \left.\frac{u_a}{2u_e}\right|_{i_a=0} = \frac{1}{2}A_{Эмиттер/Исток}, \tag{4.73}$$

$$r_{a,D} = \left.\frac{u_{a1}}{i_{a1}}\right|_{\substack{u_{a1}=-u_{a2}\\ u_D=u_{Gl}=0}} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = r_{a,Эмиттер/Исток}, \tag{4.74}$$

$$r_{e,D} = \left.\frac{u_D}{i_{e1}}\right|_{u_{Gl}=0} = \frac{2u_e}{i_e} = 2r_{e,Эмиттер/Исток}, \tag{4.75}$$

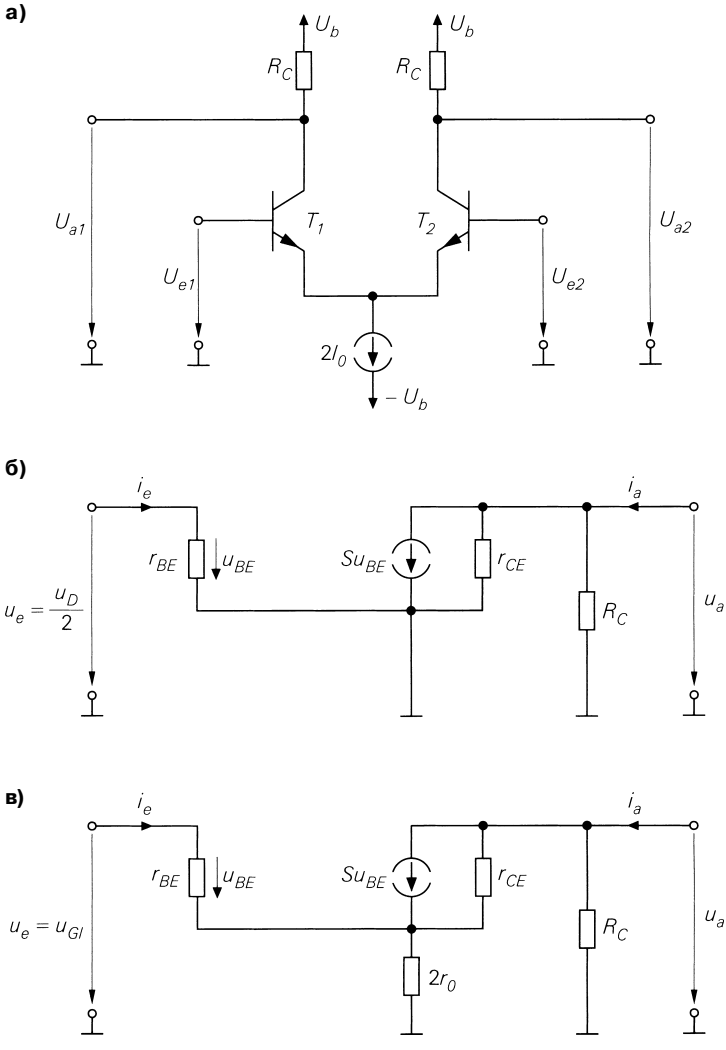


Рис. 4.69. Дифференциальный усилитель на n-p-n транзисторах: а – принципиальная схема; б – эквивалентная схема с общим эмиттером для разностного сигнала; в – эквивалентная схема с общим эмиттером для синфазного сигнала

Выясняется, что входное напряжение в малосигнальной эквивалентной схеме для разностной модуляции составляет не u_D, а $u_D/2$, поэтому усиление дифференциального усилителя достигает лишь половины, тогда как входное сопротивление удваивается по сравнению с равнозначными схемами с общим эмиттером или истоком.

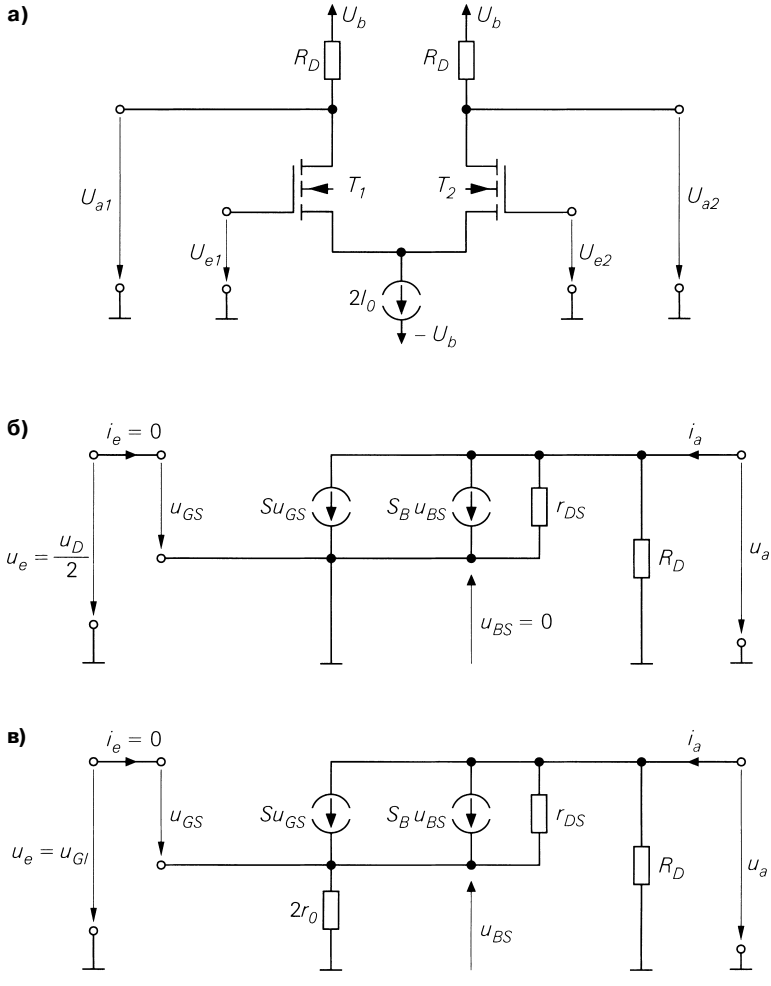


Рис. 4.70. Дифференциальный n-канальный усилитель: а – принципиальная схема; б – эквивалентная схема с общим истоком для разностного сигнала; в – эквивалентная схема с общим истоком для синфазного сигнала

По малосигнальной эквивалентной схеме для синфазного сигнала найдем усиление синфазного сигнала A_{Gl}, выходное $r_{a,Gl}$ и входное $r_{e,Gl}$ сопротивления для синфазного сигнала:

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{\substack{i_{a1}=i_{a2}=0 \\ u_D=0}} = \left.\frac{u_a}{u_e}\right|_{i_a=0} = A_{Эмиттер\,/\,Исток}, \qquad (4.76)$$

$$r_{a,Gl} = \left.\frac{u_{a1}}{i_{a1}}\right|_{\substack{u_{a1}=u_{a2}\\ u_D=0,\ u_{Gl}=0}} = \left.\frac{u_a}{i_a}\right|_{u_e=0} = r_{a,\text{Эмиттер / Исток}}, \tag{4.77}$$

$$r_{e,Gl} = \frac{u_{Gl}}{i_{e1}} = \frac{u_e}{i_e} = r_{e,\text{Эмиттер / Исток}}. \tag{4.78}$$

Для дифференциального усилителя здесь получаются такие же значения, как у равнозначных схем с общим эмиттером или истоком. Стоит отметить, что малосигнальные параметры в выражениях (4.76)–(4.78) относятся к иной малосигнальной эквивалентной схеме, нежели параметры в формулах (4.73)–(4.75). Так, например, из (4.73) и (4.76) не следует, что $A_D = A_{Gl}/2$.

Измерения или моделирование этих параметров должны проходить в условиях чисто разностного или синфазного сигнала. Сказанное касается не только входа, где данное обстоятельство выражается параметрами u_D и U_{Gl}, но и выхода. Поскольку специальные разностные или синфазные параметры там не определены, приходится применять дополнительные условия $u_{a1} = -u_{a2}$ и $u_{a1} = u_{a2}$ в качестве признаков разностного и синфазного сигналов. Как следствие, определения выходных сопротивлений для разностного и синфазного сигналов отличаются не малосигнальными параметрами, а дополнительными условиями. Оба выходных сопротивления выражаются в виде отношения u_{a1}/i_{a1}; разница проявляется в неодинаковом управлении вторым выходом.

У дифференциального усилителя на n-p-n транзисторах, как и у схемы с общим эмиттером, выходные сопротивления зависят от внутреннего сопротивления источника сигнала R_g. Как правило, оно меньше входных сопротивлений, что позволяет обходиться выходными сопротивлениями, определенными в режиме короткозамкнутого входа, без особых погрешностей. Поэтому $r_{a,D}$ и $r_{a,Gl}$ задаются дополнительным условием $u_D = u_{Gk} = 0$. Приведенная зависимость не проявляется в n-канальном дифференциальном усилителе благодаря изолированным выводам затворов у МОП транзисторов; в таком случае R_g невидимо со стороны выхода.

Опираясь на результаты, полученные в разделах 2.4.1 и 3.4.1 для схем с общим эмиттером и истоком соответственно, для дифференциального усилителя с резисторами получим:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_{a1}=i_{a2}=0} = \begin{cases} -\dfrac{S}{2}\left(R_C \parallel r_{CE}\right) \overset{r_{CE}>>R_C}{\approx} -\dfrac{1}{2}SR_C \\ -\dfrac{S}{2}\left(R_D \parallel r_{DS}\right) \overset{r_{DS}>>R_D}{\approx} -\dfrac{1}{2}SR_D \end{cases} \tag{4.79}$$

$$r_{a,D} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=-u_{a2}} = \begin{cases} R_C \parallel r_{CE} \overset{r_{CE}>>R_C}{\approx} R_C \\ R_D \parallel r_{DS} \overset{r_{DS}>>R_D}{\approx} R_D \end{cases} \tag{4.80}$$

$$r_{e,D} = \frac{u_D}{i_{e1}} = \begin{cases} 2r_{BE} \\ \infty \end{cases} \tag{4.81}$$

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_a=0} = \begin{cases} -\dfrac{R_C}{2r_0} \\ -\dfrac{SR_D}{2(S+S_B)r_0} \overset{S>>S_B}{\approx} -\dfrac{R_D}{2r_0} \end{cases} \tag{4.82}$$

$$r_{a,Gl} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=u_{a2}} = \begin{cases} R_C \parallel \beta r_{CE} \approx R_C \\ R_D \parallel 2Sr_{DS}r_0 \approx R_D \end{cases} \tag{4.83}$$

$$r_{e,Gl} = \frac{u_{Gl}}{i_{e1}} = \begin{cases} 2\beta r_0 + r_{BE} \approx 2\beta r_0 \\ \infty \end{cases} \tag{4.84}$$

$$G = \frac{A_D}{A_{Gl}} \approx \begin{cases} Sr_0 \\ (S+S_B)r_0 \overset{S>>S_B}{\approx} Sr_0 \end{cases} \tag{4.85}$$

Верхняя строка за фигурной скобкой характеризует дифференциальный усилитель на n-p-n транзисторах, а нижняя – n-канальный дифференциальный усилитель.

Здесь использовались выражения (2.61)–(2.63), (2.70)–(2.72), (3.50)–(3.52) и (3.56)–(3.58) и подставлялись $R_E = 2r_0$ в (2.70) и $R_S = 2r_0$, $2Sr_0 >> 1$ в (3.56).

В случае n-канального дифференциального усилителя с интегральными МОП транзисторами усиление синфазного сигнала определяется синфазным напряжением $U_{Gl,A}$ в рабочей точке, поскольку от него зависят напряжение подложка–исток U_{BS} и крутизна подложки S_B. Но у n-канального дифференциального усилителя согласно рис. 4.71 $U_{BS} < 0$, так что крутизна подложки меньше, чем у схемы с общим истоком, и поэтому на практике ею часто пренебрегают. Напротив, в дифференциальном усилителе на дискретных МОП транзисторах $U_{BS} = 0$, а значит, в уравнениях можно положить $S_B = 0$. В дальнейшем изложении крутизна подложки, как правило, не учитывается.

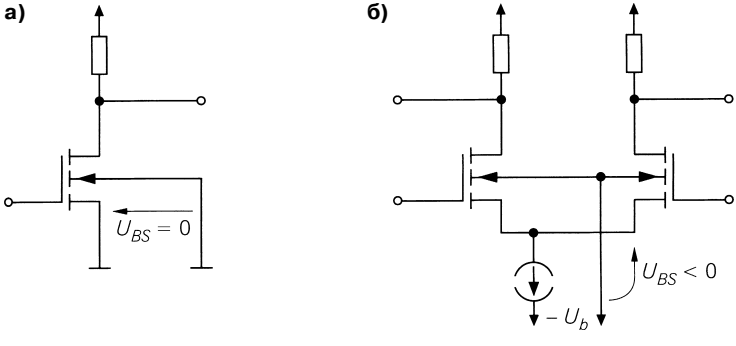


Рис. 4.71. Напряжение подложка–исток: а – в случае схемы с общим истоком; б – в случае n-канального дифференциального усилителя

В принципе источник тока реализуется по любой из схем, описанных в разделе 4.1.1. Существенно, что выходное сопротивление r_0 входит в усиление и ослабление синфазного сигнала. На практике обычно используется простое токовое зеркало.

Соотношения для симметричного дифференциального усилителя. Коэффициенты усиления разностного и синфазного сигналов могут быть выражены соответственно через выходные сопротивления для этих сигналов, что с учетом выражений (4.79)–(4.85) позволяет записать следующие основные соотношения для симметричного дифференциального усилителя:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_{a1}=i_{a2}=0} = -\frac{1}{2} S r_{a,D}, \tag{4.86}$$

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_{a1}=i_{a2}=0} \approx -\frac{r_{a,Gl}}{2r_0}, \tag{4.87}$$

$$G = \frac{A_D}{A_{Gl}} \approx S r_0 \frac{r_{a,D}}{r_{a,Gl}} \overset{r_{a,D} \approx r_{a,Gl}}{\approx} S r_0. \tag{4.88}$$

Если, как и в случае дифференциального усилителя с резисторами, выходные сопротивления $r_{a,D}$ и $r_{a,Gl}$ приблизительно одинаковы, ослабление синфазного сигнала зависит только от крутизны транзисторов и выходного сопротивления источника тока.

Отрицательная обратная связь по току, подобная показанной на рис. 4.57 или 4.61б, легко учитывается, если крутизну S заменить приведенной крутизной

$$S_{red} = S' = \begin{cases} \dfrac{S}{1+SR_E} \\ \dfrac{S}{1+\left(S+S_B\right)R_S} \overset{S>>S_B}{\approx} \dfrac{S}{1+SR_S} \end{cases} \tag{4.89}$$

при этом дифференциальное усиление снижается, но усиление синфазного сигнала остается прежним, потому что сопротивление обратной связи в малосигнальной эквивалентной схеме для синфазного сигнала включено последовательно с выходным сопротивлением источника тока r_0 и может не учитываться, так как $r_0 >> R_E, R_S$. В итоге при наличии отрицательной обратной связи по току ослабление синфазного сигнала $G = A_D/A_{Gl}$ убывает.

Дифференциальные усилители с простыми источниками тока. На рис. 4.72 представлены дифференциальный усилитель на n-p-n транзисторах и n-канальный дифференциальный усилитель с простыми источниками тока вместо резисторов. На малосигнальных эквивалентных схемах и в уравнениях резисторы заменяются простыми источниками тока: $R_C \to r_{CE3}$ в случае дифференциального усилителя с n-p-n транзисторами и $R_D \to r_{DS3}$ в случае n-канального усилителя. Тогда для дифференциальных усилителей с простыми источниками тока получаем:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_{a1}=i_{a2}=0} = -\frac{1}{2} S_1 r_{a,D},$$

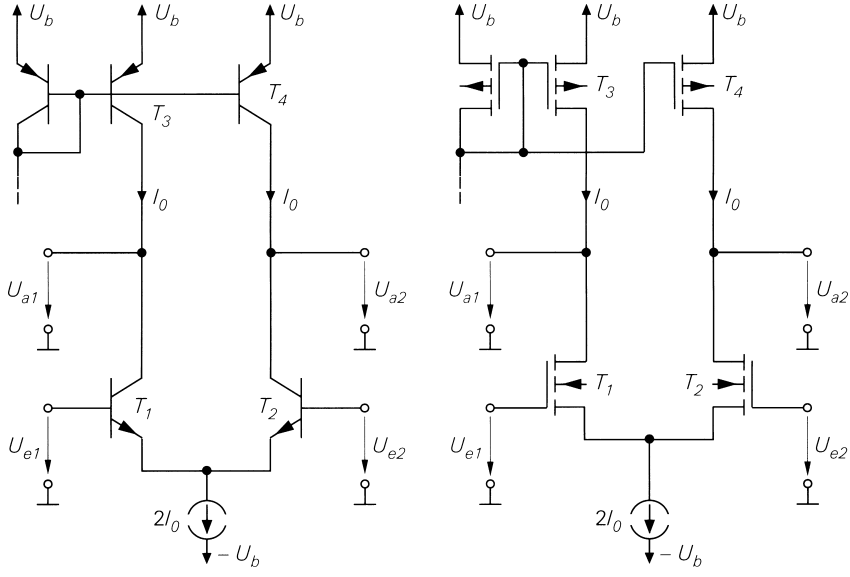


Рис. 4.72. Дифференциальный усилитель с простым источником тока

$$r_{a,D} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=-u_{a2}} \approx \begin{cases} r_{CE1} \parallel r_{CE3} \overset{r_{CE1}\approx r_{CE3}}{\approx} \dfrac{r_{CE3}}{2} \\ r_{DS1} \parallel r_{DS3} \overset{r_{DS1}\approx r_{DS3}}{\approx} \dfrac{r_{DS3}}{2} \end{cases} \tag{4.90}$$

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_{a1}=i_{a2}=0} = -\frac{r_{a,Gl}}{2r_0},$$

$$r_{a,Gl} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=u_{a2}} \approx \begin{cases} \beta_1 r_{CE1} \parallel r_{CE3} \approx r_{CE3} \\ 2S_1 r_{DS1} r_0 \parallel r_{DS3} \approx r_{DS3} \end{cases} \tag{4.91}$$

$$G = \frac{A_D}{A_{Gl}} \approx S_1 r_0 \frac{r_{a,D}}{r_{a,Gl}} \overset{\substack{r_{CE1}\approx r_{CE3} \\ r_{DS1}\approx r_{DS3}}}{\approx} \frac{S r_0}{2}. \tag{4.92}$$

Входные сопротивления $r_{e,D}$ и $r_{e,Gl}$ не изменяются, так что выражения (4.81) и (4.84) справедливы и для дифференциального усилителя с источниками тока.

Подставляя $S_1 = I_0/U_T$, $r_{CE1} = U_{A,npn}/I_0$ и $r_{CE3} = U_{A,pnp}/I_0$, для дифференциального усилителя на n-p-n транзисторах с простым источником тока находим:

$$A_D = -\frac{1}{2U_T\left(\dfrac{1}{U_{A,npn}} + \dfrac{1}{U_{A,pnp}}\right)}, \tag{4.93}$$

где $U_{A,npn}$ и $U_{A,pnp}$ – напряжения Эрли транзисторов, а температурный потенциал $U_T \approx$ $\approx$ 26 мВ при T = 300 К. Величина транзисторов и установившийся ток I_0 вообще не влияют на дифференциальное усиление. Для транзисторов из табл. 4.1 имеет место $U_{A,npn}$ = 100 В и $U_{A,pnp}$ = 50 В, откуда A_D = –640.

В случае n-канального дифференциального усилителя при $S_1 = \sqrt{2K_1 I_0}$, r_{DS1} = $= U_{A,nK}/I_0$ и $r_{DS3} = U_{A,pK}/I_0$ получим:

$$A_D = -\sqrt{\frac{K_1}{2I_0}}\frac{1}{\dfrac{1}{U_{A,nK}}+\dfrac{1}{U_{A,pK}}} = -\frac{1}{\left(U_{GS1}-U_{th1}\right)\left(\dfrac{1}{U_{A,nK}}+\dfrac{1}{U_{A,pK}}\right)}, \tag{4.94}$$

где $U_{A,nK}$ и $U_{A,pK}$ – напряжения Эрли МОП транзисторов. Дифференциальное усиление здесь также зависит от величины МОП транзисторов T_1 и T_2, выражаемой через удельную крутизну K_1; оно растет вслед за их величиной. Для МОП транзисторов из табл. 4.2 $U_{A,nK}$ = 50 В и $U_{A,pK}$ = 33 В, что дает A_D = –20 при типичном значении $U_{GS1} - U_{th1}$ = 1 В.

Дифференциальные усилители с каскодными источниками тока. Дифференциальное усиление увеличится, если вместо простого источника тока применить токовое зеркало с каскодной схемой или каскодный источник тока (различия между ними иллюстрируют рис. 4.23 и 4.25). Рис. 4.73 дает представление о схемах, которые получаются при использовании токовых зеркал с каскодной схемой. Строго говоря, в этом случае наименование «дифференциальный усилитель с каскодным источником тока» неправильно, но оно более удобочитаемо, нежели точное определение – «дифференциальный усилитель с источником тока с каскодом».

Применение токового зеркала с каскодной схемой приводит к росту выходного сопротивления источника тока относительно r_{CE3} или r_{DS3}:

$$r_{aS} \approx \begin{cases} \beta_3 r_{CE3} \\ \left(S_3 + S_{B3}\right) r_{DS3}^2 \overset{S_3 >> S_{B3}}{\approx} S_3\, r_{DS3}^2 \end{cases}$$

Отсюда для дифференциального усилителя с токовым зеркалом с каскодной схемой получим

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_{a1}=i_{a2}=0} = -\frac{1}{2} S_1 r_{a,D},$$

$$r_{a,D} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=-u_{a2}} \approx \begin{cases} r_{CE1} \parallel \beta_3 r_{CE3} \approx r_{CE1} \\ r_{DS1} \parallel S_3 r_{DS3}^2 \approx r_{DS1} \end{cases} \tag{4.95}$$

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_{a1}=i_{a2}=0} \approx -\frac{r_{a,Gl}}{2r_0},$$

$$r_{a,Gl} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=u_{a2}} \approx \begin{cases} \beta_1 r_{CE1} \parallel \beta_3 r_{CE3} \\ 2S_1 r_{DS1} r_0 \parallel S_3 r_{DS3}^2 \end{cases} \tag{4.96}$$

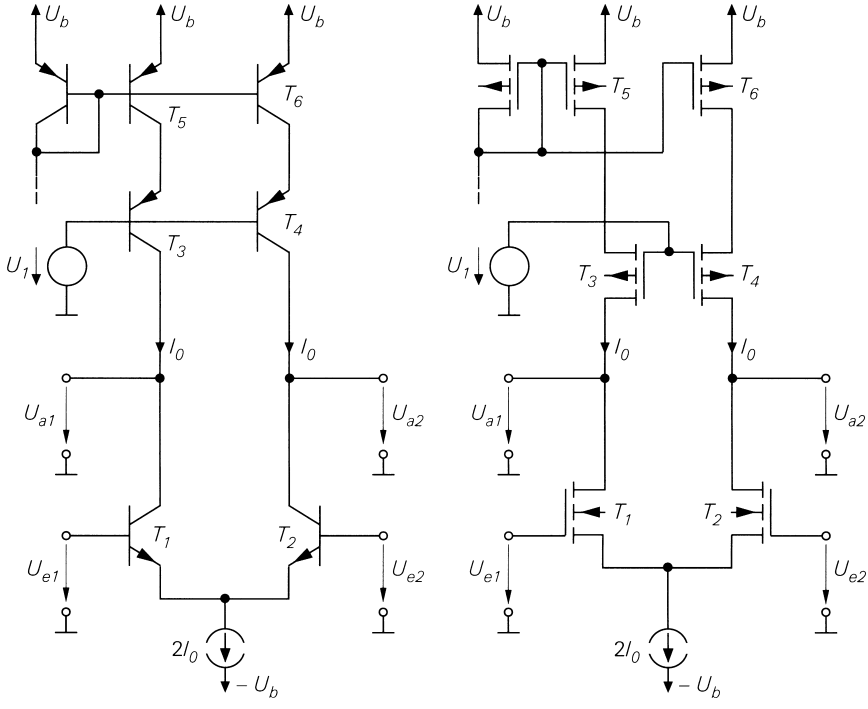


Рис. 4.73. Дифференциальный усилитель с токовым зеркалом с каскодной схемой

$$G = \frac{A_D}{A_{Gl}} \approx S_1 r_0 \frac{r_{a,D}}{r_{a,Gl}}. \tag{4.97}$$

Здесь характерно превышение выходного сопротивления для синфазного сигнала $r_{a,Gl}$ в 20…200 раз над аналогичным сопротивлением для разностного сигнала $r_{a,D}$; это соответственно уменьшает ослабление синфазного сигнала относительно дифференциального усилителя с резисторами:

$$G \approx \frac{S_1 r_0}{20\ldots200}.$$

Для дифференциального усилителя на n-p-n транзисторах с токовым зеркалом с каскодной схемой при подстановке $S_1 = I_0/U_T$ и $r_{CE1} = U_{A,npn}/I_0$ находим:

$$A_D = -\frac{U_{A,npn}}{2U_T} = -\frac{\mu}{2}, \tag{4.98}$$

где $\mu = U_A/U_T$ – максимальное усиление биполярного транзистора, введенное при рассмотрении схемы с общим эмиттером. При $U_{A,npn} = 100$ В имеем $A_D = -1920$ против $A_D = -640$ у дифференциального усилителя на n-p-n транзисторах с простым токовым зеркалом.

Для n-канального дифференциального усилителя с токовым зеркалом с каскодной схемой при $S_1 = \sqrt{2K_1 I_0}$ и $r_{DS1} = U_{a,nK}/I_0$ находим:

$$A_D = -\sqrt{\frac{K_1}{2I_0}}U_{A,nK} = -\frac{U_{A,nK}}{U_{GS1} - U_{th1}} = -\frac{\mu}{2}, \tag{4.99}$$

где μ – максимальное усиление МОП транзистора, заданное при рассмотрении схемы с общим истоком. При $U_{A,nK} = 50$ В и $U_{GS1} - U_{th1} = 1$ В имеем $A_D = -50$ по сравнению с $A_D = -20$ для n-канального дифференциального усилителя с простым токовым зеркалом.

Дифференциальный усилитель с токовым зеркалом с каскодной схемой всегда применяют там, где напряжение Эрли p-n-p или p-канальных транзисторов оказывается заметно ниже, чем у n-p-n или n-канальных приборов. В этих условиях простое токовое зеркало не дает достаточного усиления.

Каскодный дифференциальный усилитель. Дальнейший рост дифференциального усиления при одновременном увеличении произведения ширины полосы пропускания на коэффициент усиления обеспечивается переходом от простого дифференциального усилителя к каскодному. Он строится путем симметричного расширения каскодной схемы (см. рис. 4.43), в результате чего получаем схему, представленную на рис. 4.74. Преимущества каскодной схемы описывались в разделе 4.1.2 и в той же степени относятся к каскодному дифференциальному усилителю.

В схеме на рис. 4.74 источники тока с каскодом применены ради достижения максимального дифференциального усиления. Если же надо увеличить произведение усиления на ширину полосы, вполне допустимо прибегнуть к простому токовому зеркалу, тогда отпадает необходимость в транзисторах T_5 и T_6. Однако обычно важнее дифференциальное усиление – это относится, прежде всего, к n-канальному дифференциальному усилителю, который отличается сравнительно небольшим усилением, если у него нет каскодных блоков в схеме самого усилителя и в источнике тока.

Исходя из соотношений (4.36) и (4.37), для каскодного дифференциального усилителя можно написать:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_{a1}=i_{a2}=0} = -\frac{1}{2}S_1 r_{a,D},$$

$$r_{a,D} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=-u_{a2}=0} \approx \begin{cases} \beta_3 r_{CE3} \parallel \beta_5 r_{CE5} \\ S_3 r_{DS3}^2 \parallel S_5 r_{DS5}^2 \end{cases} \tag{4.100}$$

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_{a1}=i_{a2}=0} \approx -\frac{r_{a,Gl}}{2r_0},$$

$$r_{a,Gl} = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_{a1}=u_{a2}=0} \approx \begin{cases} \beta_3 r_{CE3} \parallel \beta_5 r_{CE5} \\ S_5 r_{DS5}^2 \end{cases} \tag{4.101}$$

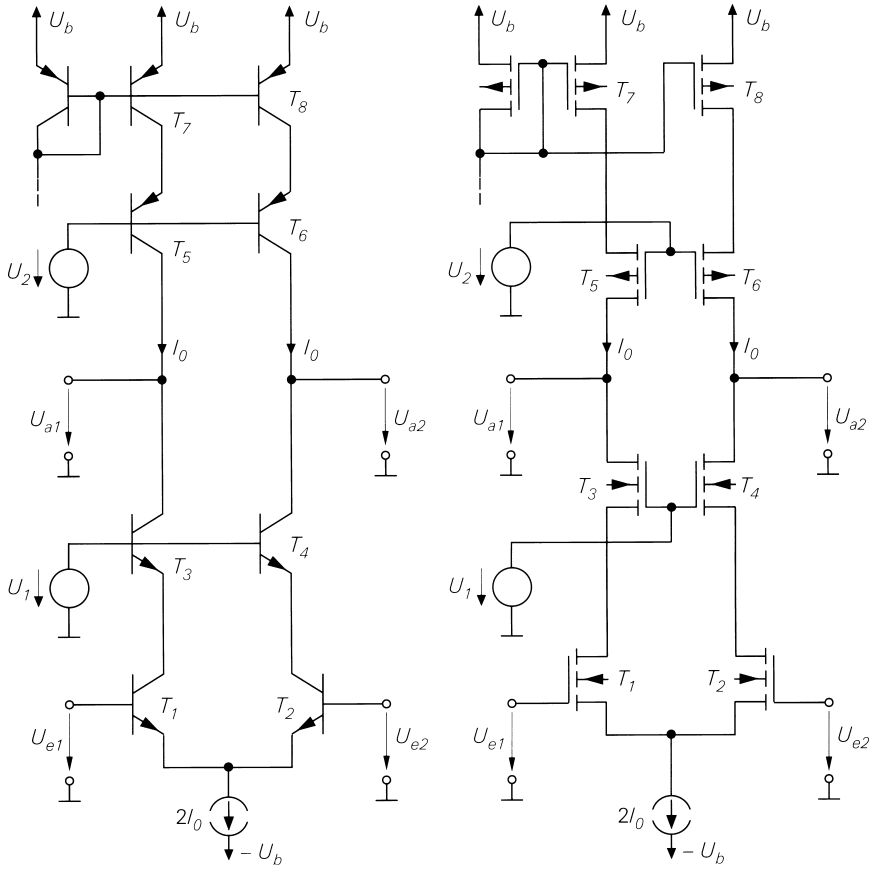


Рис. 4.74. Каскодный дифференциальный усилитель

$$G = \frac{A_D}{A_{Gl}} \approx S_1 r_0 \frac{r_{a,D}}{r_{a,Gl}}.$$

В n-канальном каскодном дифференциальном усилителе допустимо пренебречь выходным сопротивлением на выводе стока транзистора T_3 при синфазном сигнале, так как оно возрастает до $2S_1S_3\,(r_{DS3})^2\,r_0$. В каскодном дифференциальном усилителе на n-p-n транзисторах выходное сопротивление $\beta_3 r_{CE3}$ со стороны коллектора транзистора T_3 становится максимальным уже при разностном сигнале, и его дальнейшее возрастание оказывается невозможным.

Подставляя малосигнальные параметры, для каскодного дифференциального усилителя на n-p-n транзисторах получим

$$A_D \approx -\frac{1}{2U_T\left(\dfrac{1}{\beta_{npn}U_{a,npn}} + \dfrac{1}{\beta_{pnp}U_{A,pnp}}\right)}, \qquad (4.102)$$

а для n-канального каскодного дифференциального усилителя на равновеликих МОП транзисторах, то есть с равными значениями удельной крутизны K, найдем:

$$A_D \approx -\frac{K}{I_D\left(\frac{1}{U_{A,nK}^2}+\frac{1}{U_{A,pK}^2}\right)} = -\frac{2}{\left(U_{GS}-U_{th}\right)^2\left(\frac{1}{U_{A,nK}^2}+\frac{1}{U_{A,pK}^2}\right)}. \qquad (4.103)$$

При использовании биполярных транзисторов из табл. 4.1 и МОП транзисторов из табл. 4.2 коэффициент усиления составит $A_D \approx -38500$ и $A_D \approx -1500$ соответственно.

Если напряжения Эрли и коэффициенты усиления по току n-p-n и p-n-p транзисторов, а также напряжения Эрли n- и p-канальных МОП транзисторов равны, имеет место

$$|A_D| \approx \begin{cases} \dfrac{\beta S R_{CE}}{4} = \dfrac{\beta U_A}{4U_T} \overset{\beta \approx 100}{\approx} 25000...150000 \\ \dfrac{S^2 r_{DS}^2}{4} = \left(\dfrac{U_A}{U_{GS}-U_{th}}\right)^2 \approx 400...10000 \end{cases}$$

Таким образом, одиночный каскодный дифференциальный усилитель на n-p-n транзисторах позволяет достичь дифференциального усиления порядка 10^5 (100 дБ); с помощью n-канального каскодного дифференциального усилителя достижимое усиление составляет 10^4 (80 дБ).

Дифференциальный усилитель с токовым зеркалом. При добавлении токового зеркала к дифференциальному усилителю выход последнего становится несимметричным. Простейшее решение, показанное на рис. 4.75а, уже рассматривалось в режиме большого сигнала (см. рис. 4.64). Добавление каскодного токового зеркала к каскодному дифференциальному усилителю приводит к схеме, изображенной на рис. 4.75б. Коэффициент передачи тока токового зеркала должен составлять $k_I = 1$ (фактически $k_I \approx 1$).

Расчет малосигнальных параметров не вызывает затруднений, если учитывать следующие особенности:

- при разностном сигнале токовое зеркало удваивает выходной ток (см. рис. 4.64), благодаря чему дифференциальное усиление двукратно возрастает;
- при синфазном сигнале изменения токов происходят с одинаковым знаком и вычитаются на выходе из-за токового зеркала; при идеальном вычитании посредством идеального токового зеркала выходное напряжение остается неизменным, откуда $A_{Cl} = 0$; реальное токовое зеркало порождает слабое усиление синфазного сигнала;
- выходное сопротивление r_a равно дифференциальному выходному сопротивлению $r_{a,D}$ соответствующей симметричной схемы.

Отсюда вытекают основные соотношения для несимметричного дифференциального усилителя с токовым зеркалом:

$$A_D = \left.\frac{u_{a1}}{u_D}\right|_{i_a=0} = -Sr_a, \qquad (4.104)$$

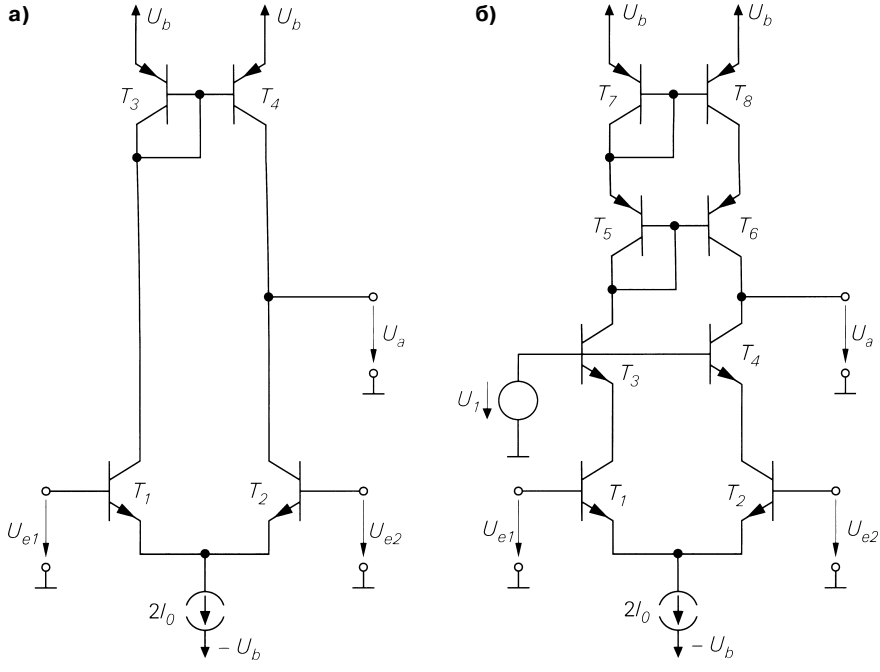


Рис. 4.75. Дифференциальный усилитель с токовым зеркалом: а – дифференциальный усилитель с простым токовым зеркалом; б – каскодный дифференциальный усилитель с каскодным токовым зеркалом

$$A_{Gl} = \left.\frac{u_{a1}}{u_{Gl}}\right|_{i_a=0} \approx 0, \tag{4.105}$$

$$G = \frac{A_D}{A_{Gl}} \to \infty. \tag{4.106}$$

Для дифференциального усилителя с простым токовым зеркалом справедливо

$$r_a = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_D=0} \approx \begin{cases} r_{CE2} \parallel r_{CE4} \\ r_{DS2} \parallel r_{DS4} \end{cases} \tag{4.107}$$

и для каскодного дифференциального усилителя с каскодным токовым зеркалом выполняется

$$r_a = \left.\frac{u_{a1}}{i_{a1}}\right|_{u_D=0} \approx \begin{cases} \beta_4 r_{CE4} \parallel \dfrac{\beta_6 r_{CE6}}{2} \\ S_4 r_{DS4}^2 \parallel S_6 r_{DS6}^2 \end{cases} \tag{4.108}$$

В случае каскодного дифференциального усилителя на n-p-n транзисторах с каскодным токовым зеркалом следует иметь в виду, что выходное сопротивление

каскодного токового зеркала с $k_I = 1$ составляет только половину выходного сопротивления источника тока с каскодной схемой (см. уравнения (4.23) и (4.27)).

Эквивалентная схема. Малосигнальные параметры дифференциального усилителя позволяют построить эквивалентную схему, представленную на рис. 4.76. На входе имеется П-образная цепочка из трех резисторов для имитации входных сопротивлений $r_{e,D}$ и $r_{e,Gl}$ дифференциального усилителя на n-p-n транзисторах. Эти резисторы отсутствуют в случае n-канального дифференциального усилителя. Поскольку оба резистора $r_{e,Gl}$ действуют и при разностном сигнале, величина последовательного сопротивления должна составлять

$$r'_{e,D} = \frac{r_{e,D} r_{e,Gl}}{r_{e,Gl} - r_{e,D}},$$

чтобы эффективное входное сопротивление для разностного сигнала равнялось $r_{e,D}$.

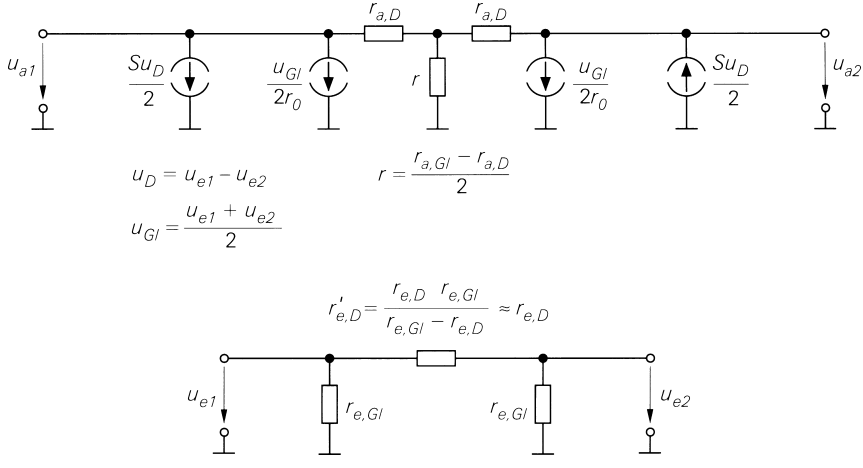


Рис. 4.76. Эквивалентная схема дифференциального усилителя

На практике имеет место $r_{e,Gl} >> r_{e,D}$, и потому $r'_{e,D} \approx r_{e,D}$. Со стороны выхода Т-образная цепочка из трех резисторов отражает выходные сопротивления. Достоинство такой цепочки состоит в том, что в ней непосредственно задействовано практически более важное выходное сопротивление для разностного сигнала, а сопротивление r при $r_{a,D} = r_{a,Gl}$ становится равным нулю (короткое замыкание). К каждому выходу подключено по два источника тока, управляемых напряжениями разностного u_D и синфазного u_{Gl} сигналов; соответствующая крутизна составляет $S/2$ при разностном сигнале и $1/(2r_0)$ – при синфазном сигнале.

Нелинейность. Приближенный расчет коэффициента нелинейных искажений дифференциального усилителя осуществляется путем разложения характеристик

в ряд. При переходе к малосигнальным параметрам для дифференциального усилителя на n-p-n транзисторах из выражения (4.62) следует:

$$u_{a1} = -I_0 R_C th\frac{u_D}{2U_T} = -I_0 R_C\left[\frac{u_D}{2U_T} - \frac{1}{3}\left(\frac{u_D}{2U_T}\right)^3 + \ldots\right].$$

После подстановки $u_D = \hat{u}_D \cos \omega t$ приходим к формуле:

$$u_{a1} = -I_0 R_C\left[\left(\frac{u_D}{2U_T} - \frac{u_D^3}{32U_T^3} + \ldots\right)\cos\omega t - \left(\frac{u_D^3}{96U_T^3} - \ldots\right)\cos 3\omega t + \ldots\right].$$

При малых амплитудах ($u_D < 2U_T$) из отношения амплитуд при $3\omega t$ и ωt следует приближенная оценка клирфактора дифференциального усилителя на n-p-n транзисторах без обратной связи по току:

$$k \approx \frac{1}{48}\left(\frac{\hat{u}_D}{U_T}\right)^2. \qquad (4.109)$$

Задав максимальный коэффициент нелинейных искажений, при U_T = 26 мВ получим:

$$\hat{u}_D < U_T\sqrt{48k} = 180\text{ мВ} \times \sqrt{k}.$$

При $k < 1\%$ имеет место $\hat{u}_D < 18$ мВ. Следовательно, дифференциальный усилитель на n-p-n транзисторах гораздо линейнее схемы с общим эмиттером, для которой при том же $k < 1\%$ допустимая амплитуда составляет только $\hat{u}_D < 1$ мВ. Кроме того, с понижением клирфактора амплитуда убывает пропорционально квадратному корню из коэффициента нелинейных искажений, тогда как у схемы с общим эмиттером ее уменьшение происходит по линейному закону.

Расчет справедлив только в отсутствие перегрузки на выходе, что неявно предполагает идеальную характеристику типа гиперболического тангенса. Однако у большинства дифференциальных усилителей с источником тока (прежде всего у каскодных) усиление настолько велико, что перегрузка на выходе наступает уже при разностном входном сигнале в несколько милливольт. В этом случае такой усилитель работает практически в линейном режиме вплоть до перегрузки по выходу, а клирфактор соответственно мал, но с появлением перегрузки нелинейные искажения быстро нарастают.

Для дифференциального усилителя на n-p-n транзисторах с обратной связью по току имеет место:

$$U_D = U_{BE1} + I_{C1}R_E - U_{BE2} - I_{C2}R_E = U_{BE1} - U_{BE2} + (I_{C1} - I_{C2})\,R_E.$$

Принимая $U'_D = U_{BE1} - U_{BE2}$ вместо U_D, из выражения (4.61) найдем:

$$I_{C1} - I_{C2} = 2I_0 th\frac{U'_D}{2U_T}.$$

Подстановка и переход к малосигнальным параметрам дают:

$$u_D = u'_D + 2I_0 R_E th\frac{u'_D}{2U_T}.$$

Из (4.62) следует:

$$u_{a1} = -I_0 R_C th \frac{u'_D}{2U_T}.$$

Разложив в ряд и исключив u'_D, получим

$$u_{a1} = -\frac{I_0 R_C}{I_0 R_E + U_T}\left(u_D - \frac{U_T u_D^3}{12\left(I_0 R_E + U_T\right)^3} + \ldots\right),$$

откуда определим коэффициент нелинейных искажений дифференциального усилителя на n-p-n транзисторах с обратной связью по току:

$$k \approx \frac{U_T u_D^2}{48\left(I_0 R_E + U_T\right)^3} \overset{S=I_0/U_T}{=} \frac{1}{48\left(1+SR_E\right)^3}\left(\frac{\hat{u}_D}{U_T}\right)^2. \qquad (4.110)$$

Поскольку коэффициент обратной связи $1 + SR_E$ входит в выражение для клирфактора в кубе, а для дифференциального усиления – в первой степени, при постоянной амплитуде выходного сигнала искажения убывают по квадратичному закону вслед за коэффициентом обратной связи. Поэтому линеаризующий эффект обратной связи по току гораздо лучше выражен у дифференциального усилителя по сравнению со схемой с общим эмиттером, где искажения на выходе при постоянной амплитуде выходного сигнала убывают всего лишь пропорционально коэффициенту обратной связи.

Если подобным образом поступить с n-канальным дифференциальным усилителем, для клирфактора такого усилителя получим:

$$k \approx \frac{K\hat{u}_D^2}{64 I_0\left(1+\sqrt{2KI_0}R_S\right)^3} \overset{S=\sqrt{2KI_0}}{=} \frac{K\hat{u}_D^2}{64 I_0\left(1+SR_S\right)^3} \overset{R_S=0}{=} \frac{K\hat{u}_D^2}{64 I_0}. \qquad (4.111)$$

В это выражение также входит куб коэффициента обратной связи $1 + SR_S$. В отличие от дифференциального усилителя на n-p-n транзисторах, здесь величины МОП транзисторов представлены через удельную крутизну K. В отсутствие обратной связи ($R_S = 0$) клирфактор линейно растет вслед за величиной МОП транзистора ($k \sim K$), но убывает при сильной обратной связи ($k \sim 1/\sqrt{K}$ при $SR_S >> 1$). Указанные выражения справедливы при отсутствии перегрузки на выходе усилителя.

В случае дифференциальных усилителей с резисторами получаем вспомогательное для практического истолкования представление, если клирфактор привести к выходной амплитуде $\hat{u}_a$ и задаться определенным дифференциальным усилением. Рассмотрим, к примеру, дифференциальный усилитель с обратной связью по току (рис. 4.77), который переходит в соответствующий дифференциальный усилитель без обратной связи, когда $R_E = 0$ и $R_S = 0$. Для дифференциального усилителя на n-p-n транзисторах находим:

$$\left.\begin{aligned} k_{npn} &\approx \frac{1}{48\left(1+SR_E\right)^3}\left(\frac{\hat{u}_D}{U_T}\right)^2 \\ |A_D| &\approx \frac{\hat{u}_a}{\hat{u}_D} = \frac{SR_C}{1+SR_E} \end{aligned}\right\} \Rightarrow k_{npn} \approx \frac{|A_D| U_T \hat{u}_a^2}{6\left(I_0 R_C\right)^3},$$

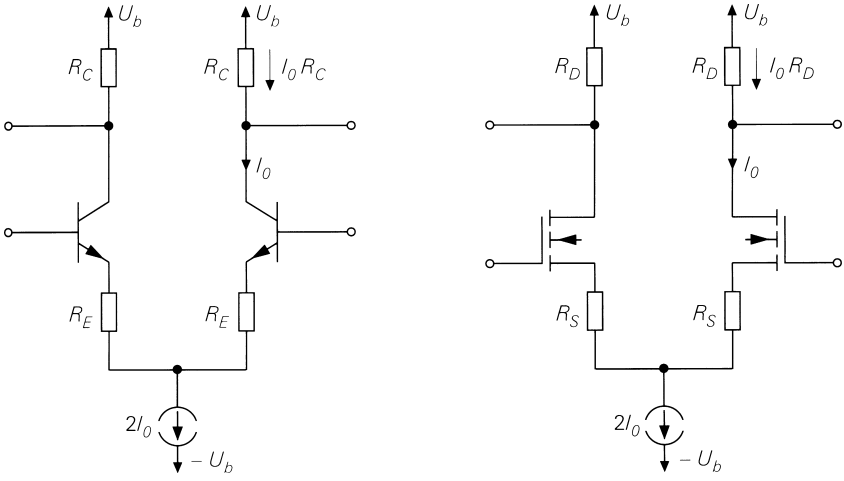


Рис. 4.77. Схемы для сравнения клирфакторов: а – n-p-n канальный дифференциальный усилитель; б – p-канальный дифференциальный усилитель

где $I_0 R_C$ – падение напряжения на коллекторном резисторе (рис. 4.77а). Для n-канального дифференциального усилителя имеет место:

$$\left.\begin{aligned} k_{nK} &\approx \frac{K u_D^2}{64 I_0 \left(1 + S R_S\right)^3} \\ |A_D| &\approx \frac{\hat{u}_a}{\hat{u}_D} = \frac{S R_D}{1 + S R_S} \end{aligned}\right\} \Rightarrow k_{nK} \approx \frac{|A_D| \left(U_{GS} - U_{th}\right) \hat{u}_a^2}{32 \left(I_0 R_D\right)^3},$$

где $I_0 R_D$ – падение напряжения на стоковом резисторе (рис. 4.77б). Как видно, клирфактор обоих дифференциальных усилителей обратно пропорционален третьей степени падения напряжения на резисторах R_C и R_D. Поскольку падение напряжения должно выбираться в зависимости от напряжения питания U_b, нелинейные искажения растут почти по кубическому закону с понижением U_b: уменьшение напряжения питания вдвое приводит к восьмикратному росту коэффициента нелинейных искажений. Влияние резисторов обратной связи R_E и R_S явно не проявляются, так как их значения по причине постоянства заранее заданного усиления жестко связаны с R_C и R_D соответственно.

Из соотношения

$$\frac{k_{nK}}{k_{npn}} \approx \frac{3}{16} \frac{U_{GS} - U_{th}}{U_t} \overset{U_T = 26\ \text{мВ}}{=} \frac{U_{GS} - U_{th}}{140\ \text{мВ}}$$

следует, что при равном дифференциальном усилении коэффициент нелинейных искажений у дифференциального усилителя на n-p-n транзисторах обычно меньше, чем у n-канального дифференциального усилителя.

Пример. При описании n-канального дифференциального усилителя с обратной связью по току (см. рис. 4.62) сравнивались параметры схем, изображенных на рис. 4.61, и было показано, что характеристики дифференциальных усилителей без отрицательной обратной связи отличаются большей нелинейностью, нежели характеристики аналогичных усилителей с такой связью. Этот результат теперь можно проверить с помощью приближенных значений клирфактора. Обе схемы функционируют при одинаковом токе покоя в рабочей точке и обладают одинаковым дифференциальным усилением, то есть выдают одинаковые выходные амплитуды при равных амплитудах сигнала на входе $\hat{u}_D$. Для дифференциального усилителя без обратной связи при I_0 = 100 мкА, K = 15 × 30 мкА/В² = 0,45 мА/В² (величина 15) и $\hat{u}_D$ = 0,5 В найдем клирфактор $k \approx 1{,}76\%$. Тот же усилитель с обратной связью по току при K = 150 × 30 мкА/В² = 4,5 мА/В² (величина 150) и прочих равных параметрах характеризуется значением $k \approx 0{,}72\%$, что подтверждает полученный результат.

Установка рабочей точки

Рабочая точка дифференциального усилителя определяется в основном током источника $2I_0$. Он задает установившийся ток рабочей точки транзисторов и тем самым характеризует малосигнальный режим. Только у дифференциальных усилителей с резисторами их сопротивления служат дополнительными произвольно устанавливаемыми параметрами. Напряжения в рабочей точке у дифференциальных усилителей играют подчиненную роль, пока все биполярные транзисторы работают в нормальном режиме, а все МОП транзисторы – в режиме насыщения. Это требование обычно строго выполняется, если напряжение синфазного сигнала U_{Gl} остается в допустимой области для синфазного сигнала, о чем уже говорилось при обсуждении характеристик. Данная область зависит от устройства дифференциального усилителя, напряжений питания и требуемой амплитуды на выходе.

Напряжения питания. Обычно на дифференциальный усилитель подают два напряжения питания, обозначаемых как U_b^+ и U_b^-, причем $U_b^+ > U_b^-$. Разность $U_b^+ - U_b^-$ должна быть настолько велика, чтобы все транзисторы работали в нормальном режиме или в режиме насыщения (МОП транзисторы), и вместе с тем не должна превосходить максимально допустимое напряжение для любого из них. Теоретически возможны любые комбинации, отвечающие этим условиям, но на практике особое распространение получили два варианта:

- симметричное питание при $U_b^+ > 0$ и $U_b^- = -U_b^+$; в этом случае выводы питания обычно обозначаются величинами U_b^+ и U_b^-, например ±5 В или ±12 В;
- однополярное питание с $U_b^+ > 0$ и $U_b^- = 0$, когда вывод U_b^- соединен с землей; вывод U_b^+ обычно обозначают символом U_b; пример: 12 В, 5 В, 3,3 В.

На рис. 4.78 сравниваются общий случай и оба практических варианта. При однополярном питании достаточно располагать единственным источником.

Рабочий диапазон для синфазного входного сигнала. Если дифференциальный усилитель питается однополярным напряжением, то рабочий диапазон лежит целиком в области положительных напряжений, то есть в рабочей точке всегда выполняется условие $U_{Gl} > 0$. При симметричном питании и достаточно большой величине U_b возможны также значения $U_{Gl} \le 0$, поскольку рабочий участок входной

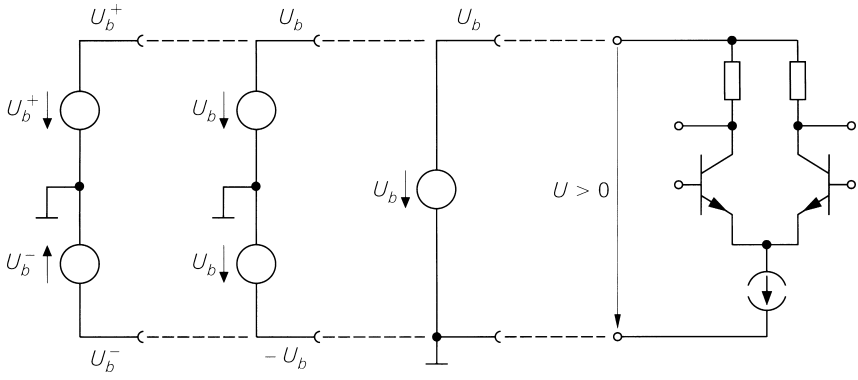


Рис. 4.78. Напряжения питания дифференциального усилителя: общий случай, симметричный и однополярный варианты

характеристики охватывает как положительные, так и отрицательные напряжения. Отсюда следует возможность подключать входы дифференциального усилителя с симметричным питанием непосредственно к источнику сигнала без постоянной составляющей; в частности, допустимо подключать один из входов к корпусу – например, так, как это сделано без всяких комментариев в дифференциальном усилителе с несимметричным входом на рис. 4.52.

Дифференциальный усилитель с резисторами. На рис. 4.79а демонстрируется обычная установка рабочего тока дифференциального усилителя с резисторами на примере схемы, собранной на n-p-n транзисторах. Ток $2I_0$ получается из опорного тока I_1 токового зеркала на n-p-n транзисторах. Коэффициент передачи тока $k_I = 2I_0/I_1$. В простейшем случае ток I_1 определяется сопротивлением резистора R_1. Выходное напряжение токового зеркала не должно выходить за нижний предел $U_{0,\min}$, состав-

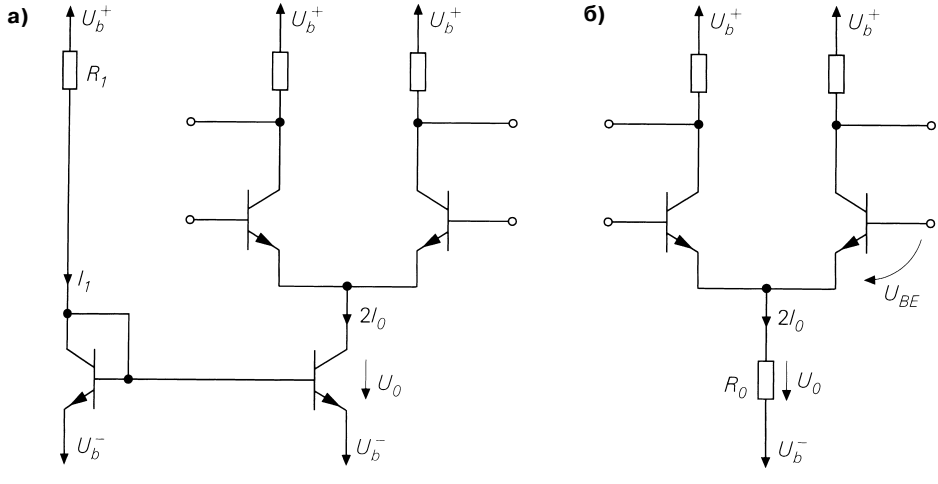


Рис. 4.79. Обычная установка рабочей точки дифференциального усилителя на n-p-n транзисторах с резисторами: а – с токовым зеркалом; б – с резистором

ляющий у простого токового зеркала $U_{CE,sat}$ или $U_{DS,ab}$, чем и ограничен снизу рабочий диапазон синфазного входного сигнала.

При малых изменениях напряжения синфазного сигнала источник тока можно заменить резистором с сопротивлением

$$R_0 = \frac{U_0}{2I_0} = \frac{U_{Gl} - U_{BE} - U_b^-}{2I_0},$$

как показано на рис. 4.79б. Ослабление синфазного сигнала в этом случае сравнительно невелико, поскольку сопротивление резистора R_0, как правило, заметно меньше выходного сопротивления r_0 реального источника тока.

Дифференциальный усилитель с источниками тока. На примере дифференциального усилителя на n-p-n транзисторах (рис. 4.80) показан распространенный практический способ установки рабочего тока дифференциальных усилителей с простыми или каскодными источниками тока.

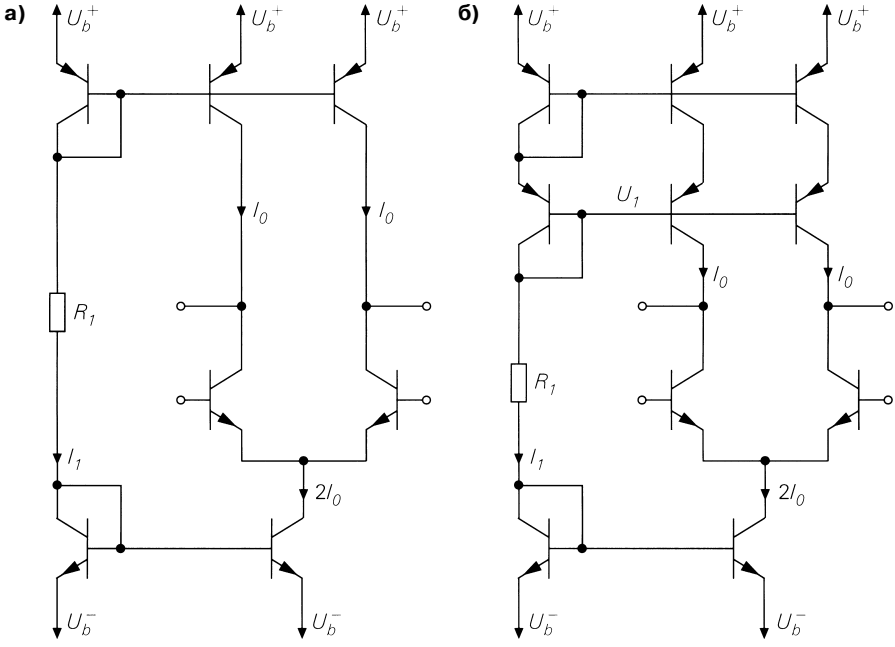


Рис. 4.80. Обычная установка рабочей точки в дифференциальном усилителе на n-p-n транзисторах с источниками тока

Как и в случае подобных усилителей с резисторами, источник тока $2I_0$ реализуется в виде токового зеркала на n-p-n транзисторах с коэффициентом передачи тока $k_I = 2I_0/I_1$. В качестве источников тока со стороны выхода применяется токовое зеркало на p-n-p транзисторах с двумя выходами и тем же опорным током I_1, что приводит к коэффициенту передачи тока $k_I = I_0/I_1$. В простейшем варианте

ток I_1 может также задаваться резистором R_1. Напряжение U_1 для каскодной цепи определяется обоими переходами p-n-p транзистора на уровне $U_b^+ - 2U_{EB} \approx U_b^+ -$ – 1,4 В.

Каскодный дифференциальный усилитель. Каскодным дифференциальным усилителям с каскодными источниками тока требуются два вспомогательных напряжения; обычная схема такого усилителя показана на рис. 4.81 на примере каскодного дифференциального усилителя на n-p-n транзисторах. Токи устанавливаются аналогично дифференциальному усилителю с источниками тока. Напряжение U_2 для каскодной цепи на p-n-p транзисторах также определяется парой переходов p-n-p транзисторов на уровне $U_b^+ - 2U_{EB} \approx U_b^+ - 1{,}4$ В. Напряжение U_1 для каскодной цепи на n-p-n транзисторах получается с помощью делителя напряжения из резис-

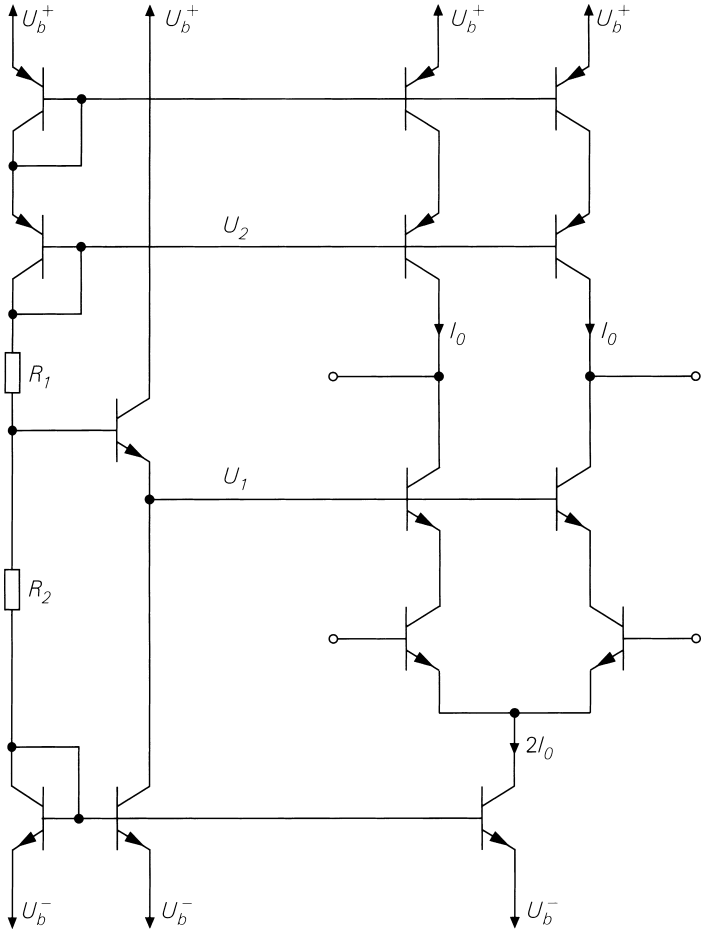


Рис. 4.81. Обычная установка рабочей точки в дифференциальном усилителе на n-p-n транзисторах с каскодными источниками тока

торов R_1 и R_2 и схемы с общим коллектором в качестве преобразователя импеданса. При этом ток схемы задается посредством дополнительного источника. Выбор напряжения U_1 влияет на диапазон входных и выходных напряжений: относительно высокое U_1 способствует расширению рабочего диапазона входных сигналов и сужению диапазона выходных сигналов; относительно низкое напряжение действует противоположным образом.

Дифференциальный усилитель со смещенным каскодом. В идеальном случае рабочие диапазоны переходной характеристики должны охватывать весь интервал между напряжениями питания. Дифференциальный усилитель со смещенным каскодом (рис. 4.82) весьма близок к этому идеалу. Такой усилитель образуется из обычного каскодного дифференциального усилителя, если его дополнить двумя источниками тока, сместив вниз каскодную цепь вместе с выходными источниками тока. Теперь изменение напряжения становится возможным почти во всем интервале напряжений питания, откуда прежде всего следует, что выходные напряжения должны быть меньше входных. Однако режим малых сигналов остается прежним. На практике чаще всего применяют несимметричный выход, заменяя источники тока со стороны выхода каскодным токовым зеркалом. В результате получается схема, широко используемая в качестве входного каскада операционных усилителей благодаря хорошим свойствам с точки зрения управляемости, высокому дифференциальному усилению и значительному ослаблению синфазного сигнала (рис. 4.83). В этом случае вместо резистора R_1 включают источник опорного тока, описанный в разделе 4.1.5 и устраняющий зависимость установившегося тока рабочей точки от напряжения питания.

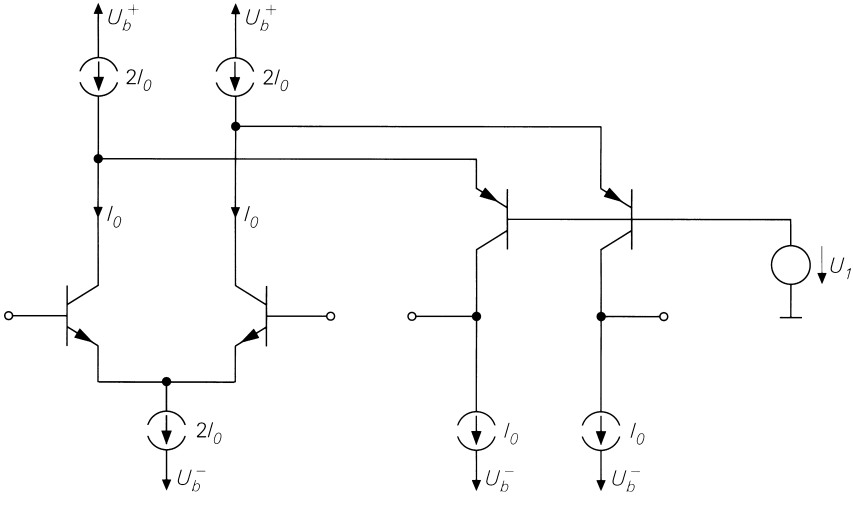


Рис. 4.82. Дифференциальный усилитель со смещенным каскодом

Регулировка выходных напряжений. У всех симметричных дифференциальных усилителей с источниками тока выходные напряжения в рабочей точке определяются только в результате исследования собранной схемы. Причина этого кроется

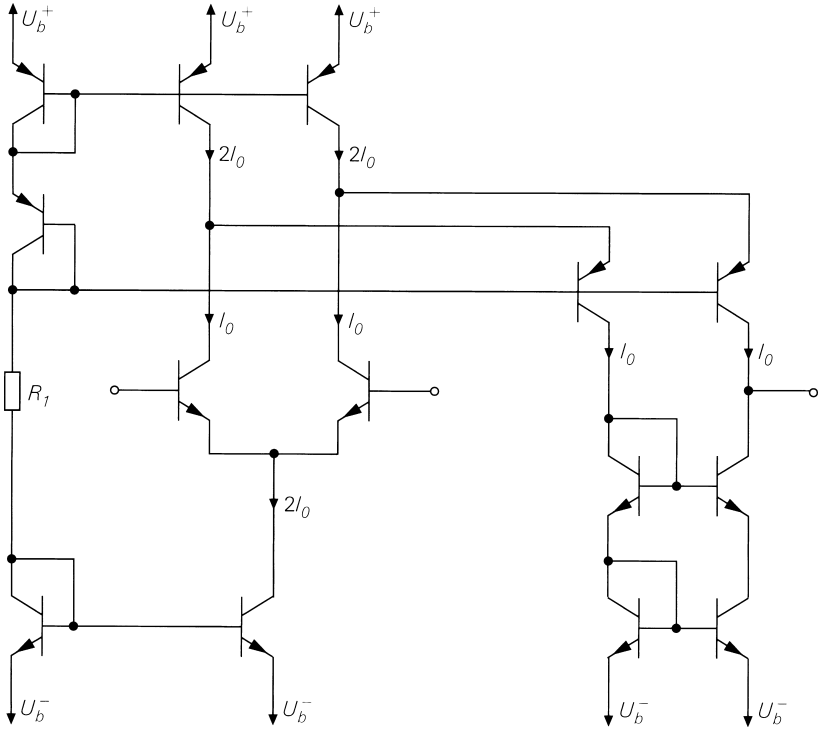


Рис. 4.83. Обычное исполнение дифференциального усилителя со смещенным каскодом и несимметричным выходом

в некотором различии токов n-p-n и p-n-p транзисторов или n- и p-канальных транзисторов, в результате чего выходы усилителей оказываются привязанными к верхней или нижней границе рабочего диапазона переходной характеристики. При низкоомных нагрузках на выходе рабочая точка задается нагрузками; по ним текут разностные токи транзисторов. Если же включены высокоомные нагрузки, то во избежание перегрузки приходится регулировать выходные напряжения – посредством управления источником тока $2I_0$ либо обоими источниками тока I_0 на выходе.

Подключение выходов схем с общим коллектором или стоком к преобразователю импеданса позволяет управлять источником тока $2I_0$, если установившийся ток этих схем задается резисторами, соединенными с опорной ветвью источника тока. Этот способ показан на рис. 4.84 на примере дифференциального усилителя на n-p-n транзисторах, включающего схему с общим коллектором на аналогичных транзисторах. При $R_2 = R_3$ на выходах в рабочей точке получим:

$$U_{a,A} = U_b^- + U_{BE7} + I_1 R_2 = U_b^- + U_{BE7}\left(1 + \frac{R_2}{2R_4}\right) \text{ при } U_{BE7} \approx 0{,}7 \text{ В}.$$

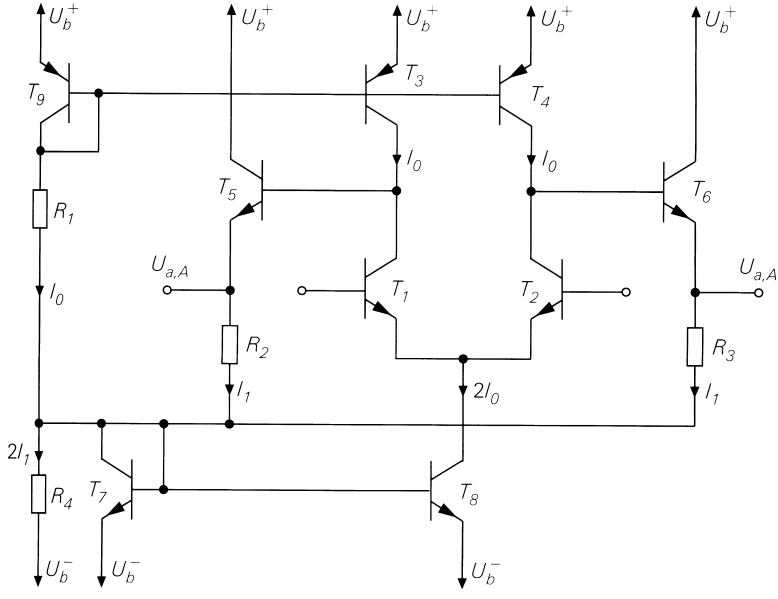


Рис. 4.84. Регулировка выходных напряжений в дифференциальном усилителе при наличии схемы с общим коллектором (относительно напряжения питания U_b^-)

При этом предполагается, что токовое зеркало T_7, T_8 имеет коэффициент передачи тока равный 2, как и в отсутствие регулировки. При альтернативном подходе опускают резистор R_4 и рабочую точку устанавливают подбором коэффициента передачи тока k_I токового зеркала T_7, T_8; тогда

$$k_I\left(I_0 + 2I_1\right) \equiv 2I_0 \Rightarrow I_1 = I_0\left(\frac{1}{k_I} - \frac{1}{2}\right).$$

Выходные напряжения приводятся к напряжению питания U_b^-, что особенно неудобно в схемах с изменяемым напряжением питания. Здесь лучше воспользоваться вариантом схемы, изображенной на рис. 4.85, с привязкой к напряжению питания U_b^+, при котором изменяются источники тока на p-n-p транзисторах:

$$U_{a,A} = U_b^+ - U_{EB12} - I_1R_2 = U_b^+ - U_{BE12}\left(1 + \frac{R_1}{2R_4}\right) \text{ при } U_{BE12} \approx 0{,}7 \text{ В}.$$

И в этом случае можно опустить резистор R_4 и установить рабочую точку подбором коэффициента передачи тока k_I токового зеркала T_{12}, T_3 и T_{12}, T_4:

$$I_1 = \frac{I_0}{2}\left(\frac{1}{k_I} - 1\right),$$

где должно быть $k_I < 1$, то есть T_{12} крупнее, чем T_3 и T_4.

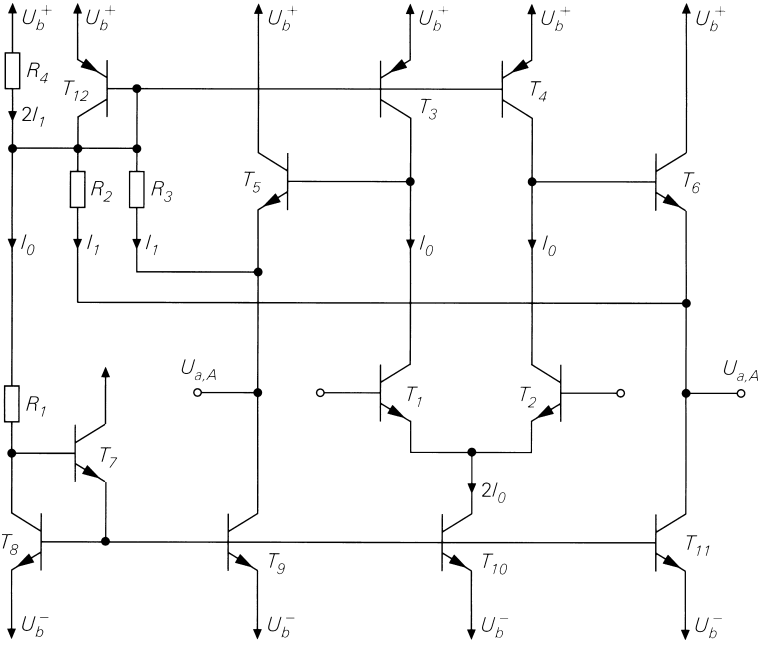


Рис. 4.85. Регулировка выходных напряжений в дифференциальном усилителе при наличии схемы с общим коллектором (относительно напряжения питания U_b^+)

В обоих вариантах сопротивления резисторов R_2 и R_3 должны быть достаточно большими, чтобы не нагружать выходы и не снижать дифференциальное усиление. Поэтому обычно у дифференциальных усилителей с очень высоким выходным сопротивлением приходится последовательно включать перед резисторами пару схем с общим коллектором. В соответствующих схемах на МОП транзисторах достаточно одной схемы с общим стоком, чтобы устранить обратное воздействие резисторов на дифференциальное усиление.

Аналогичный прием используется и в случае, когда вместо схемы с общим коллектором следует еще один дифференциальный усилитель на n-p-n транзисторах (рис. 4.86). При коэффициенте передачи тока k_I токового зеркала T_9, T_{10} здесь имеет место:

$$I_1 = \frac{I_0}{k_I}, \qquad U_{a,A} = U_b^- + U_{BE9} + 2I_1R_2 + U_{BE5}.$$

Если такой усилитель собран на p-n-p транзисторах, применяется схема, приведенная на рис. 4.87, где источники тока управляются без дополнительных резисторов; тогда справедливо

$$U_{a,A} = U_b^+ - U_{EB9} - U_{EB5} \approx U_b^+ - 1{,}4 \text{ В},$$

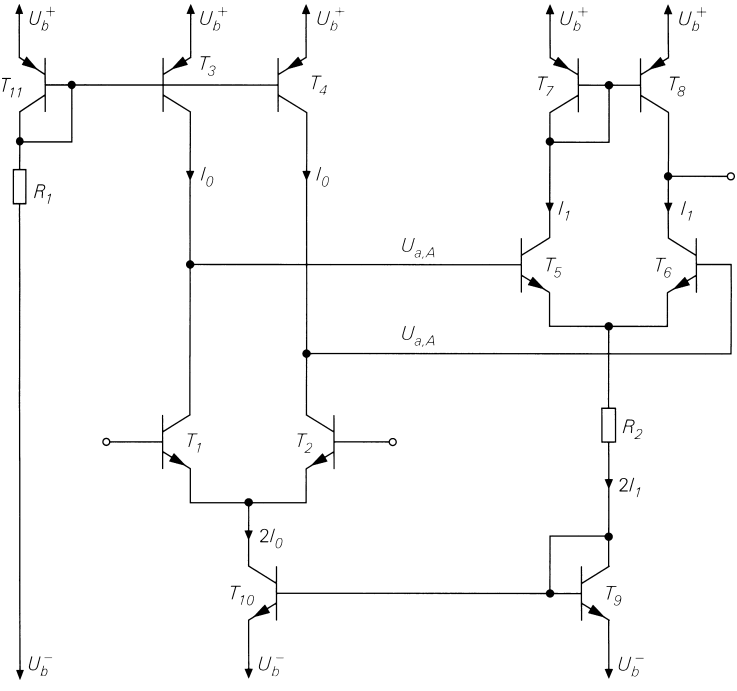


Рис. 4.86. Регулировка выходных напряжений перед дифференциальным усилителем на n-p-n транзисторах

и при коэффициенте передачи тока k_I токового зеркала T_9, T_3 и T_9, T_4 соблюдается

$$I_1 = \frac{I_0}{2k_I}.$$

В описанном варианте регулирующее усиление при отсутствии обратной связи весьма велико, и его приходится ограничивать с помощью резисторов в цепи обратной связи по току, то есть в эмиттерные цепи транзисторов T_3, T_4 и T_9 необходимо включать резисторы, сопротивления которых отвечают коэффициенту передачи тока. Данная схема применяется главным образом в прецизионных операционных усилителях.

Любые способы регулировки выходных напряжений приводят к повышенному ослаблению синфазного сигнала, так как при этом синфазные изменения выходного напряжения, порождаемые синфазной составляющей, минимизируются. По указанной причине операционные усилители, в которых применена схема, изображенная на рис. 4.87, отличаются значительным ослаблением синфазного сигнала и, благодаря двум дифференциальным усилителям, очень высоким дифференциальным усилением.

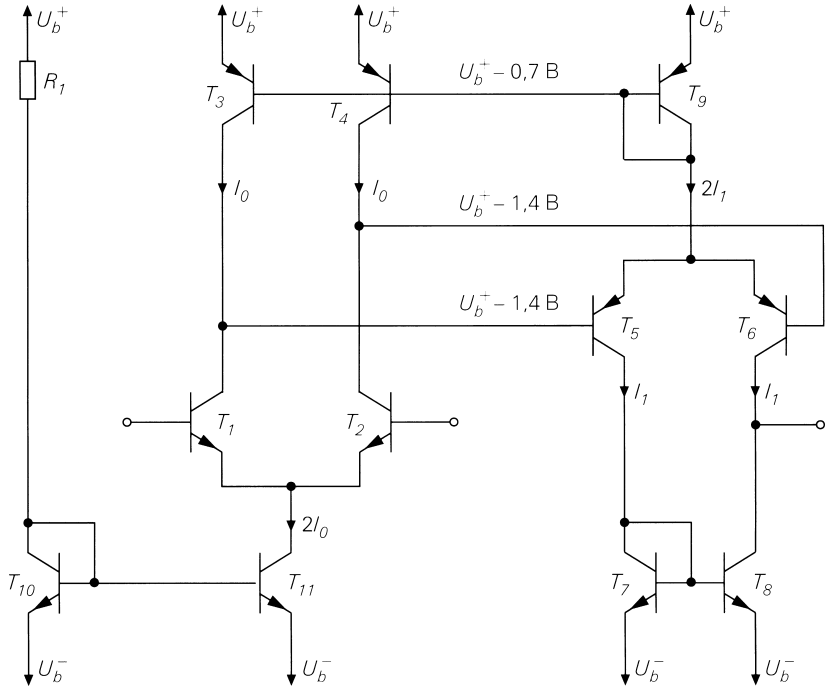


Рис. 4.87. Регулировка выходных напряжений перед дифференциальным усилителем на p-n-p транзисторах

Частотная характеристика и граничные частоты дифференциального усилителя

Рассчитанные выше значения коэффициентов усиления дифференциального и синфазного сигналов справедливы только на низких частотах; на высоких частотах необходимо учитывать емкости транзисторов и вычислять частотную зависимость, пользуясь динамической малосигнальной моделью. В случае дифференциальных усилителей следует различать частотные характеристики относительно разностного и синфазного сигналов. Их отношение дает частотную зависимость ослабления синфазного сигнала.

Из частотных зависимостей от внешних компонентов схемы имеет смысл рассматривать коэффициент усиления A_D, иными словами, учитывать внутреннее сопротивление R_g источников сигнала и полное сопротивление нагрузки, состоящей из нагрузочного сопротивления R_L и емкости нагрузки C_L (рис. 4.88). Малосигнальные напряжения u_{g1} и u_{g2} источников сигнала заменяются привычными напряжениями разностного $u_{g,D}$ и синфазного $u_{g,Gl}$ сигналов:

$$u_{g,D} = u_{g1} - u_{g2}, \qquad u_{g,Gl} = \frac{u_{g1} + u_{g2}}{2},$$

(4.112)

что позволяет определить дифференциальное усиление $\underline{A}_{B,D}(s)$, усиление синфазного сигнала $\underline{A}_{B,Gl}(s)$ и ослабление синфазного сигнала $\underline{G}_B(s)$:

$$\underline{A}_{B,D}(s) = \left.\frac{\underline{u}_{a1}(s)}{\underline{u}_{g,D}(s)}\right|_{u_{g,Gl}=0}, \tag{4.113}$$

$$\underline{A}_{B,Gl}(s) = \left.\frac{\underline{u}_{a1}(s)}{\underline{u}_{g,Gl}(s)}\right|_{u_{g,D}=0}, \tag{4.114}$$

$$\underline{G}_B(s) = \frac{\underline{A}_{B,D}(s)}{\underline{A}_{B,Gl}(s)}. \tag{4.115}$$

Свойства симметрии также используются при расчете частотных зависимостей и дают возможность сводить симметричный дифференциальный усилитель к соответствующим схемам с общим эмиттером или истоком либо к каскодной схеме. Подобный подход неприменим к несимметричному дифференциальному усилителю с токовым зеркалом, к тому же здесь требуется учитывать частотную характеристику самого токового зеркала. Статические параметры рассчитывались для идеального токового зеркала, и потому результаты, полученные для симметричного дифференциального усилителя, могли непосредственно переноситься и на несимметричный усилитель. Обычно токовому зеркалу свойственна весьма высокая граничная частота, что позволяет здесь воспользоваться этим приемом, если принять частотную характеристику токового зеркала идеальной. В таком случае граничные частоты симметричного и несимметричного дифференциальных усилителей сходной архитектуры равны.

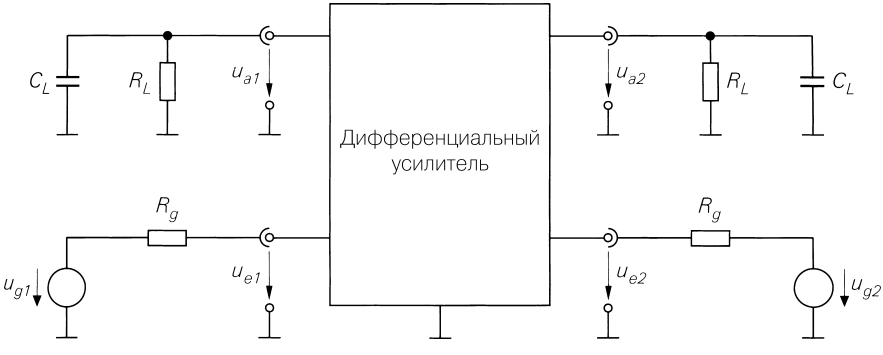


Рис. 4.88. Схема для определения частотных зависимостей

Частотная характеристика и граничная частота дифференциального усилителя. Частотная характеристика дифференциального усиления приближенно описывается фильтром нижних частот первого порядка:

$$\underline{A}_{B,D}(s) \approx \frac{A_0}{1+\frac{s}{\omega_g}}, \tag{4.116}$$

где A_0 – коэффициент усиления на низких частотах с учетом внутреннего сопротивления R_g источника сигнала и нагрузочного резистора R_L:

$$A_0 = \underline{A}_{B,D}(s) = A_B = \frac{r_{e,D}}{r_{e,D}+2R_g} A_D \frac{R_L}{r_{a,D}+R_L}. \tag{4.117}$$

Для граничной частоты по уровню 3 дБ f_{-3dB}, при которой модуль усиления убывает на 3 дБ, из выражения (4.116) находим $\omega_{-3dB} \approx \omega_g$. Она описывается посредством низкочастотного коэффициента усиления A_0 и двух постоянных времени:

$$\omega_{-3dB} = 2\pi f_{-3dB} = \frac{1}{T_1 + T_2 |A_0|} \overset{|A_0| >> T_1/T_2}{\approx} \frac{1}{T_2 |A_0|}. \tag{4.118}$$

При $|A_0| >> T_1/T_2$ граничная частота обратно пропорциональна модулю коэффициента усиления A_0, и имеет место постоянство произведения усиления на ширину полосы пропускания *GBW*:

$$GBW = f_{-3dB} \times |A_0| \approx \frac{1}{2\pi T_2} \tag{4.119}$$

Оценки постоянных времени T_1 и T_2 для различных вариантов дифференциальных усилителей приведены в следующих разделах и формулах:

- схема с общим эмиттером – раздел 2.4.1, соотношения (2.92), (2.96), (2.99)–(2.101);
- схема с общим истоком – раздел 3.4.1, соотношения (3.77), (3.80), (3.83);
- каскодная схема – раздел 4.1.2, соотношения (4.45), (4.46), (4.53), (4.54).

В табл. 4.3 представлена сводка соотношений для случаев, когда емкости n-p-n и p-n-p транзисторов или n- и p-канальных МОП транзисторов одинаковы. Если это не так, в выражениях для T_2 все емкости следует заменить удвоенной суммой соответствующих значений:

$$2C_C \to C_{C,npn} + C_{C,pnp},\ 2C_S \to C_{S,npn} + C_{S,pnp},$$

$$2C_{GD} \to C_{GD,nK} + C_{GD,pK},\ 2C_{BD} \to C_{BD,nK} + C_{BD,pk}.$$

Все прочие емкости относятся к n-p-n транзисторам в дифференциальном усилителе на таких же транзисторах или к n-канальному дифференциальному усилителю на МОП транзисторах; то же справедливо и для емкостей с множителем 2 в постоянной времени T_1.

Таблица 4.3. Постоянные времени для определения граничной частоты дифференциального усиления

n-p-n	Постоянные времени
С резисторами	$T_1 = (C_E + C_C)(R_g \parallel r_{BE})$ $T_2 = \left(C_C + \frac{C_S + C_L}{\beta}\right) R_g + \frac{C_C + C_S + C_L}{S}$
С резисторами и обратной связью по току	$T_1 = (C'_E + C_C)(R_g \parallel r'_{BE})$ $T_2 = \left(C_C + \frac{C_S + C_L}{\beta}\right) R_g + \frac{C_C + C_S + C_L}{S'}$ при $S' = S/(1 + SR_E)$, $C'_E = C_E/(1 + SR_E)$ и $r'_{BE} = r_{BE}(1 + SR_E)$
С источником тока	$T_1 = (C_E + C_C)(R_g \parallel r_{BE})$ $T_2 = \left(C_C + \frac{C_C + 2C_S + C_L}{\beta}\right) R_g + \frac{2C_C + 2C_S + C_L}{S}$
С каскодом	$T_1 = (C_E + 2C_C)(R_g \parallel r_{BE})$ $T_2 = (2C_C + 2C_S + C_L)\left(\frac{R_g}{\beta} + \frac{1}{S}\right)$
n-канальный	**Постоянные времени**
С резисторами	$T_1 = (C_{GS} + C_{GD}) R_g$ $T_2 = C_{GD} R_g + \frac{C_{GD} + C_{BD} + C_L}{S}$
С резисторами и обратной связью по току	$T_1 = (C'_{GS} + C_{GD}) R_g$ $T_2 = C_{GD} R_g + \frac{C_{GD} + C_{BD} + C_L}{S'}$ при $S' \approx S/(1 + SR_S)$ и $C'_{GS} \approx C_{GS}/(1 + SR_S)$
С источником тока	$T_1 = (C_{GS} + C_{GD}) R_g$ $T_2 = C_{GD} R_g + \frac{2C_{GD} + 2C_{BD} + C_L}{S}$
С каскодом	$T_1 = (C_{GS} + 2C_{GD}) R_g$ $T_2 = \frac{2C_{GD} + 2C_{BD} + C_L}{S}$

Отдельные соотношения в табл. 4.3 изменены по сравнению с ранее рассчитанными выражениями:

- опущены объемные сопротивления базы и затвора, то есть вместо $R'_g = R_g + R_B$ или $R'_g = R_g + R_G$ подставлено R_g;
- в дифференциальном усилителе на n-p-n транзисторах основные соотношения схемы с общим эмиттером дополняются емкостью подложки C_S, для чего подставляется $C_L + C_S$ вместо C_L, так как емкость подложки действует подобно емкости нагрузки;
- в n-канальном дифференциальном усилителе в основные выражения для схемы с общим истоком вместо емкости сток–исток C_{DS}, свойственной только дискретным МОП транзисторам, подставляется емкость подложка–сток C_{BD}.

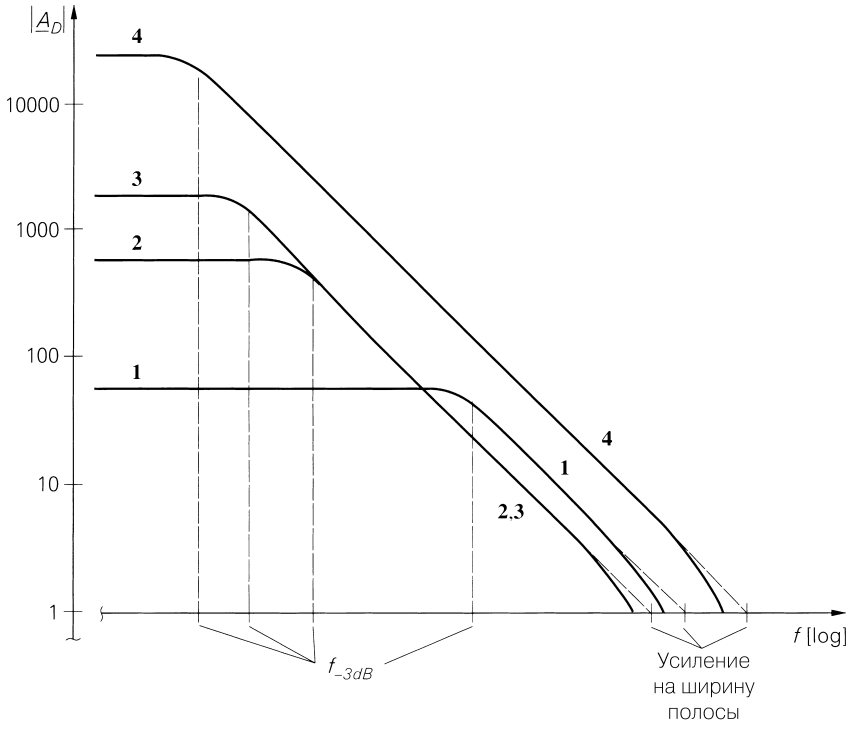
При наличии обратной связи по току некоторые параметры изменяются на величину коэффициента обратной связи; в табл. 4.3 такое изменение отражено только в случае дифференциального усилителя с резисторами, но может иметь место в любом из вариантов усилителя.

Малосигнальные параметры интегральных биполярных и МОП транзисторов, необходимые для оценки постоянных времени, приведены в табл. 4.4. Они взяты из табл. 2.4 (без C_E и C_C), табл. 3.9 и выражений (4.49), (4.50). Для каждой из барьерных емкостей C_C, C_S и C_{BD} используется соответствующая начальная емкость C ($U = 0$); фактическая емкость ничтожно мала.

Таблица 4.4. Малосигнальные параметры интегральных биполярных и МОП транзисторов

Биполярный транзистор	МОП транзистор
$S = \dfrac{\beta}{r_{BE}} = \dfrac{I_{C,A}}{U_T}$ (при $\beta \approx B$)	$S = \sqrt{2KI_{D,A}} = \sqrt{2\mu C'_{ox} I_{D,A} \dfrac{W}{L}}$
$C_E \approx S\tau_{0,N} + 2C_{S0,E}$	$C_{GS} \approx \dfrac{2}{3} C_{ox} = \dfrac{2}{3} C'_{ox} WL$
$C_C \approx C_{S0,C}$	$C_{GD} = C'_{GD,\ddot{U}} W$
$C_S \approx C_{S0,S}$	$C_{BD} \approx C'_S A_D$ (A_D – площадь области стока)

Частотная зависимость модуля дифференциального коэффициента усиления демонстрируется на рис. 4.89. Значения усиления на низких частотах относятся к дифференциальным усилителям на n-p-n транзисторах. Соответствующим n-канальным дифференциальным усилителям свойственны в десять раз меньшие значения. Дифференциальные усилители с простым или каскодным токовым зеркалом обеспечивают более высокое дифференциальное усиление, нежели аналогичные усилители с резисторами, однако из-за дополнительных емкостей транзисторов в схеме источника тока они характеризуются пониженным произведе-



1. Дифференциальный усилитель с сопротивлениями
2. Дифференциальный усилитель с простым токовым зеркалом
3. Дифференциальный усилитель с каскодным источником тока
4. Каскодный дифференциальный усилитель с каскодным токовым зеркалом

Рис. 4.89. Частотные зависимости дифференциального коэффициента усиления (численные оценки относятся к дифференциальному усилителю на n-p-n транзисторах)

нием усиления на ширину полосы пропускания *GBW*. Дифференциальное усиление и величина *GBW* максимальны у каскодного дифференциального усилителя с каскодным источником тока.

Дифференциальный усилитель с простым токовым зеркалом обеспечивает вдвое большие усиление и произведение ширины полосы пропускания на усиление относительно соответствующего симметричного дифференциального усилителя, благодаря чему обе схемы характеризуются одинаковой граничной частотой. Сказанное справедливо и для n-канального каскодного дифференциального усилителя с каскодным токовым зеркалом. Произведение усиления на ширину полосы n-p-n каскодного дифференциального усилителя с каскодным токовым зеркалом вдвое выше, чем у аналогичного усилителя с каскодным источником тока, однако превосходство дифференциального усиления не столь велико из-за малого выходного сопротивления каскодного токового зеркала по сравнению с каскодным источником тока, а это приводит к более высокой граничной частоте. Частотные зависимости для дифференциальных усилителей с токовым зеркалом на рис. 4.89 не приводятся, дабы не перегружать картину.

Частотная зависимость усиления синфазного сигнала. Расчет основан на малосигнальной эквивалентной схеме дифференциального усилителя на n-p-n транзисторах с резистором (рис. 4.90). Она получается из статической малосигнальной эквивалентной схемы (см. рис. 4.69) для синфазного входного сигнала путем перехода от статической малосигнальной модели транзистора к динамической. C_0 является выходной емкостью источника тока. Вследствие разделения в схему входит лишь ее половина. Эквивалентная схема для синфазного входного сигнала отличается от схемы для разностного входного сигнала только полным внутренним сопротивлением источника тока, в котором присутвтует частотно-зависимая обратная связь по току.

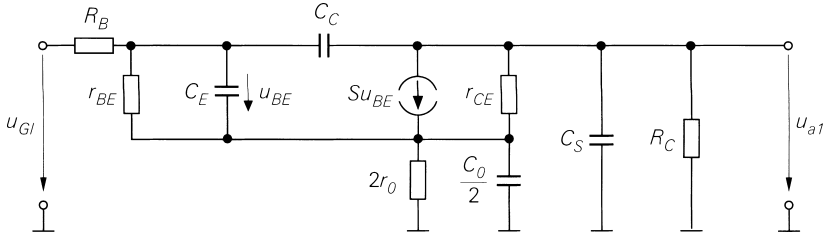


Рис. 4.90. Динамическая малосигнальная эквивалентная схема дифференциального усилителя на n-p-n транзисторах с резисторами при синфазном входном сигнале

Это позволяет приближенно рассчитывать частотную характеристику усиления синфазного сигнала по частотной зависимости дифференциального усиления, если вместо крутизны S подставить приведенную крутизну

$$S_{red}(s)=\frac{S}{1+S\left(2r_0 \parallel \frac{2}{sC_0}\right)} \overset{Sr_0>>1}{\approx} \frac{1+sC_0r_0}{2r_0\left(1+s\frac{C_0}{2S}\right)}.$$

Поскольку при синфазном входном сигнале к каждому входу приложено полное напряжение синфазного сигнала, результат необходимо умножать на 2. С учетом (4.116) и выходных сопротивлений находим:

$$\underline{A}_{B,Gl}(s)\approx \underline{2A}_{B,D}(s)\frac{S_{red}(s)r_{a,Gl}}{Sr_{a,D}}\approx \frac{A_0r_{a,Gl}}{Sr_0r_{a,D}}\frac{1+sC_0r_0}{\left(1+s\frac{C_0}{2S}\right)\left(1+\frac{s}{\omega_g}\right)}.$$

Вводя ослабление синфазного сигнала

$$G=\frac{Sr_0r_{a,D}}{r_{a,Gl}}$$

и заменяя постоянную времени C_0r_0 граничной частотой ослабления синфазного сигнала

$$\omega_{g,G}=2\pi f_{g,G}=\frac{1}{C_0r_0}, \qquad (4.120)$$

получим

$$\underline{A}_{B,Gl}(s) \approx \frac{A_0}{G} \frac{1+\dfrac{s}{\omega_{g,G}}}{\left(1+\dfrac{s}{2G\omega_{g,G}}\right)\left(1+\dfrac{s}{\omega_g}\right)}, \tag{4.121}$$

$$\underline{G}_B(s) \approx G \frac{1+\dfrac{s}{2G\omega_{g,G}}}{1+\dfrac{s}{\omega_{g,G}}}. \tag{4.122}$$

На рис. 4.91 показана частотная зависимость модулей усиления $|\underline{A}_{B,D}|$, $|\underline{A}_{B,Gl}|$ и $|\underline{G}_B|$ для случаев $f_{g,G} < f_g$ и $f_{g,G} > f_g$.

Случай $f_{g,G} < f_g$ типичен для дифференциального усилителя с резисторами или с простым источником тока. Модуль коэффициента усиления синфазного сигнала растет в области между граничной частотой синфазного сигнала $f_{g,G}$ и граничной частотой f_g, на частотах выше последней остается неизменным, причем на высоких частотах вдвое превышает модуль дифференциального коэффициента усиления.

Модуль коэффициента ослабления синфазного сигнала убывает со скоростью 20 дБ/декада, начиная с граничной частоты синфазного сигнала $f_{g,G}$ вплоть до значения 1/2 на высоких частотах.

Случай $f_{g,G} > f_g$ характерен для каскодных дифференциальных усилителей, отличающихся относительно низкой граничной частотой f_g, несмотря на большую величину произведения ширины полосы пропускания на усиление, обусловленного весьма высоким усилением на низких частотах. Модуль коэффициента усиления синфазного сигнала убывает между граничной частотой f_g и граничной частотой для синфазного сигнала $f_{g,G}$, выше последней постоянен, а на высоких частотах вдвое превосходит модуль дифференциального усиления. Модуль коэффициента ослабления синфазного сигнала зависит от частоты так же, как и в случае $f_{g,G} < f_g$.

Упрощенный вывод частотной характеристики коэффициента усиления синфазного сигнала полезен своей наглядностью, однако сопряжен с некоторыми неточностями:

- в силу частотной зависимости отрицательной обратной связи граничная частота f_g при синфазном входном сигнале характеризуется иным значением, нежели при разностном входном сигнале; у большинства схем этот эффект слаб, однако у некоторых хорошо выражен, из-за чего частотная характеристика ослабления синфазного сигнала обретает дополнительные полюс и нуль. В результате у дифференциального усилителя с резисторами появляется область, где модуль ослабления синфазного сигнала убывает со скоростью 40 дБ/декада, тогда как у дифференциального усилителя с каскодным токовым зеркалом возникает область, где этот модуль растет (рис. 4.92);
- в дифференциальном усилителе на n-p-n транзисторах разностная и синфазная составляющие входного сигнала ослабляются неодинаково из-за различий входных сопротивлений. Поэтому величина ослабления синфазного сигнала в рабочем режиме на низких частотах $\underline{G}_B(s)$, особенно при высокоомном

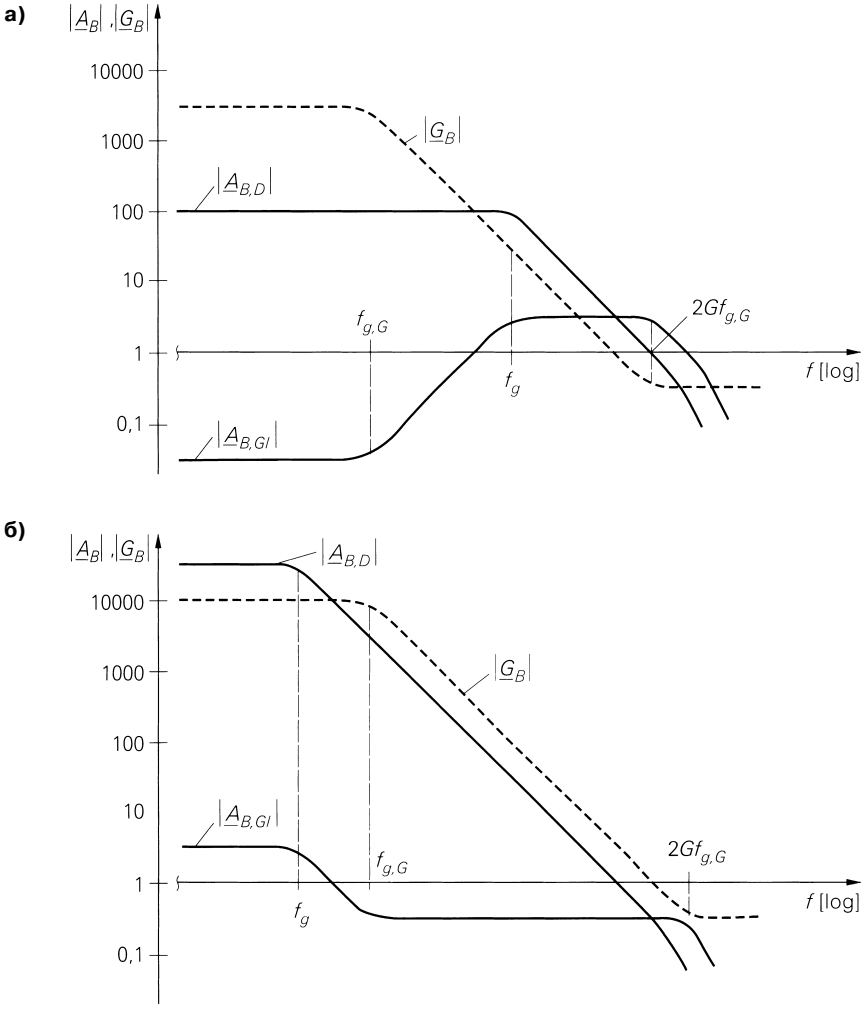


Рис. 4.91. Частотные характеристики модулей $|\underline{A}_{B,D}|$, $|\underline{A}_{B,Gl}|$ и $|\underline{G}_B|$:
а – для $f_{g,G} < f_g$; б – для $f_{g,G} > f_g$

источнике сигнала, не совпадает с ослаблением синфазного сигнала G, будучи уменьшенной на величину, равную отношению коэффициентов деления напряжения:

$$\frac{\dfrac{r_{e,Gl}}{r_{e,Gl}+2R_g}}{\dfrac{r_{e,D}}{r_{e,D}+2R_g}} \overset{R_g \ll r_{e,Gl}}{\approx} 1+\frac{2R_g}{r_{e,D}}.$$

Описанный эффект незаметен в случае низкоомного источника при $R_g << r_{e,D}$.

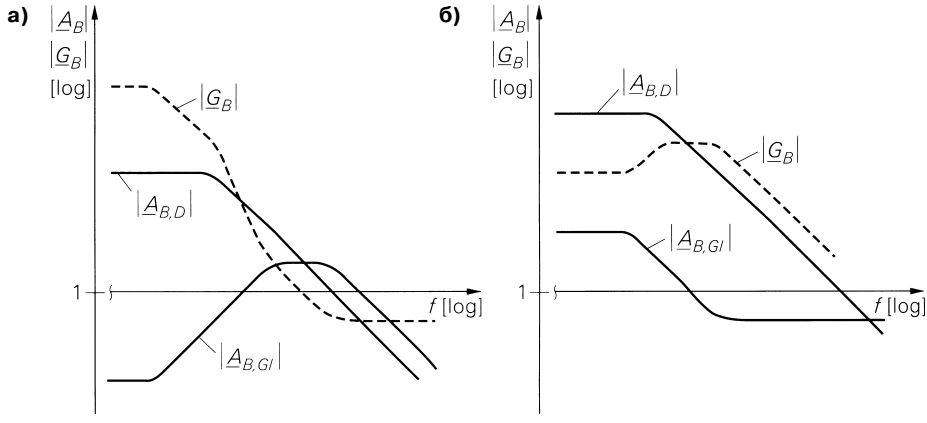


Рис. 4.92. Частотные характеристики модулей $|\underline{A}_{B,D}|$, $|A_{B,GI}|$, и $|\underline{G}_B|$: а – дифференциальный усилитель с резисторами; б – дифференциальный усилитель с каскодным источником тока

Пример. Сравним различные дифференциальные усилители на n-p-n и МОП транзисторах. Пусть все схемы рассчитаны на однополярное питание напряжением U_b = 5 В и выходное напряжение $U_{a,A}$ = 2,5 В. Параметры биполярных транзисторов возьмем из табл. 4.1, а МОП транзисторов – из табл. 4.2. Установившийся ток в рабочей точке составляет I_0 = 100 мкА в дифференциальном усилителе на n-p-n транзисторах и I_0 = 10 мкА в n-канальном. В случае биполярных транзисторов применяются, как правило, приборы величиной 1 на 100 мкА установившегося тока, что соответствует типичным значениям, указанным в табл. 4.1. Для МОП транзисторов также довольствуются величиной 1 в согласии с табл. 4.2; связанное с ней напряжение затвор–исток $|U_{GS}| \approx 1{,}8\ldots2$ В ($|U_{BS}| \approx 0\ldots1$ В) слишком велико для выбранного напряжения питания 5 В, поэтому применим n-канальные МОП транзисторы величины 5 ($|U_{GS}| \approx 1{,}4\ldots1{,}6$ В) и p-канальные МОП транзисторы величины 2 ($|U_{GS}| \approx -1{,}6\ldots-1{,}8$ В) на 10 мкА установившегося тока. Поскольку отношение геометрических размеров n- и p-канальных МОП транзисторов величины 1 составляет ровно 2/5, все МОП транзисторы, за исключением приборов в источнике тока, оказываются геометрически равновеликими:

$$W = 15 \text{ мкм}, \quad L = 3 \text{ мкм}.$$

Напряжение синфазного сигнала на входе дифференциального усилителя на n-p-n транзисторах составляет $U_{GI,A}$ = 1 В, а на входе n-канального дифференциального усилителя $U_{GI,A}$ = 2 В, поэтому источники тока в цепях схем с общим эмиттером или истоком функционируют как раз над границей рабочего участка переходной характеристики.

На рис. 4.93 показан дифференциальный усилитель с резисторами. Здесь коллекторные или стоковые сопротивления резисторов подобраны так, чтобы обеспечить требуемое выходное напряжение $U_{a,A}$ = 2,5 В:

$$\left.\begin{matrix} R_C \\ R_D \end{matrix}\right\} = \frac{U_b - U_{a,A}}{I_0} = \begin{cases} 25 \text{ кОм} \\ 250 \text{ кОм} \end{cases}$$

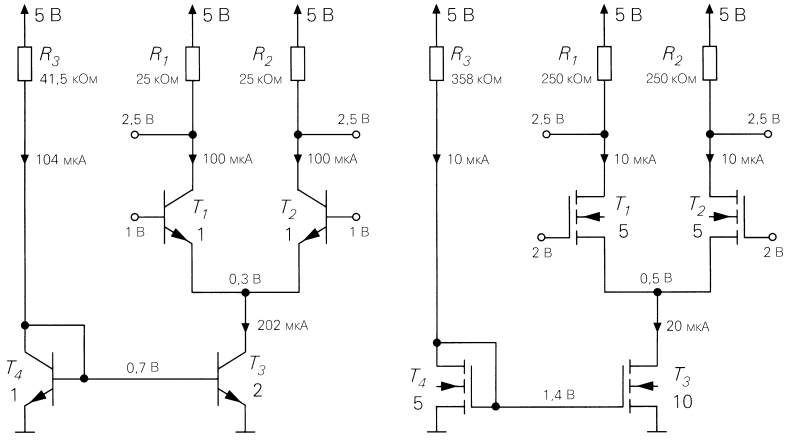


Рис. 4.93. Дифференциальные усилители с резисторами: а – с биполярными транзисторами; б – с МОП транзисторами

В дифференциальных усилителях с простыми источниками тока и простыми токовыми зеркалами (рис. 4.94) автоматической установки рабочей точки не происходит. Поскольку коллекторный или стоковый токи транзисторов T_1 и T_3, а также T_2 и T_4 в требуемой рабочей точке неодинаковы, при большем токе транзистор переходит в состояние насыщения или в режим отсечки, а на выходах имеет место перегрузка. В интегральной схеме фактическая рабочая точка зависит от цепи, куда подключены выходы усилителя, и возможной регулировки рабочей точки; такая регулировка подробно рассматривается в разделе 4.1.5. При моделировании схем необходимая рабочая точка устанавливается, например, путем подключения выходов к источнику напряжения $U_{a,A}$ через очень большие индуктивности, благодаря чему на выходах поддерживается постоянное напряжение $U_{a,A}$, тогда как по переменному напряжению транзисторы открыты из-за весьма высокого импеданса индуктивностей даже на низких частотах. Этот способ применим к любым дифференциальным усилителям с токовыми источниками или зеркалами. В дифференциальных усилителях из данного примера рабочая точка задается при $U_{a,A}$ = 2,5 В, но необходимые схемы или регулировки рабочей точки не показаны.

В дифференциальных усилителях с каскодными источниками тока (рис. 4.95), а также в каскодных дифференциальных усилителях с каскодными источниками тока (рис. 4.96) и с каскодными зеркалами (4.97) для установки рабочей точки транзисторов в каскодах требуются вспомогательные напряжения (см. раздел 4.1.5).

Пользуясь табл. 4.4 и параметрами из табл. 4.1 и 4.2 и исходя из установившихся токов в рабочей точке и величин транзисторов, можно определить малосигнальные параметры транзисторов. Отсюда находят усиление, выходное и входное сопротивления дифференциального усилителя для разностного и синфазного сигналов с помощью следующих выражений:

- усилитель с резисторами (4.79)–(4.85);
- усилитель с простыми источниками тока (4.90)–(4.92);
- усилитель с простым токовым зеркалом (4.90), (4.104)–(4.106);

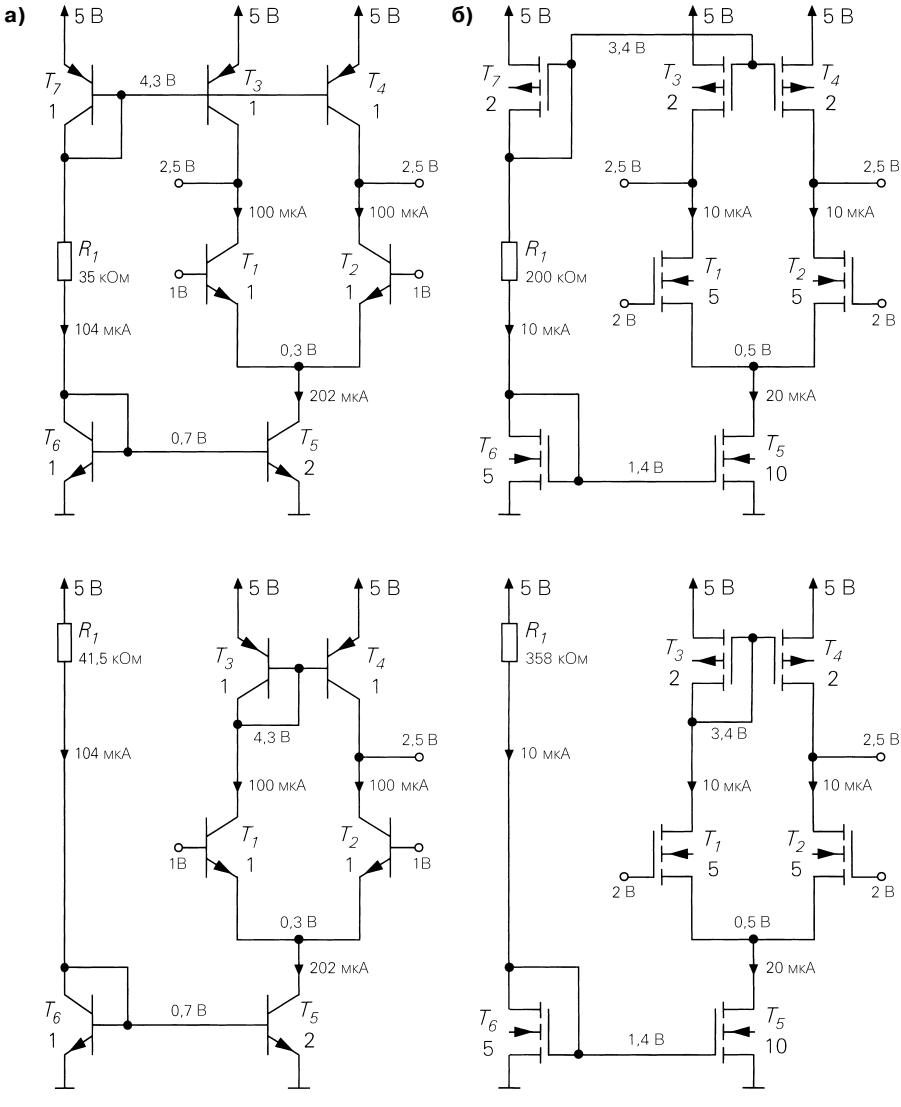


Рис. 4.94. Примеры дифференциальных усилителей с простыми токовыми источниками и зеркалами: а – с биполярными транзисторами; б – с МОП транзисторами

- усилитель с каскодным токовым зеркалом (4.95)–(4.97);
- каскодная схема с источниками тока (4.100), (4.101);
- каскодная схема с токовым зеркалом (4.100), (4.104)–(4.106).

Дифференциальный коэффициент усиления A_0 определяют по формуле (4.117), постоянные времени T_1 и T_2 – по табл. 4.3, произведение ширины полосы пропуска-

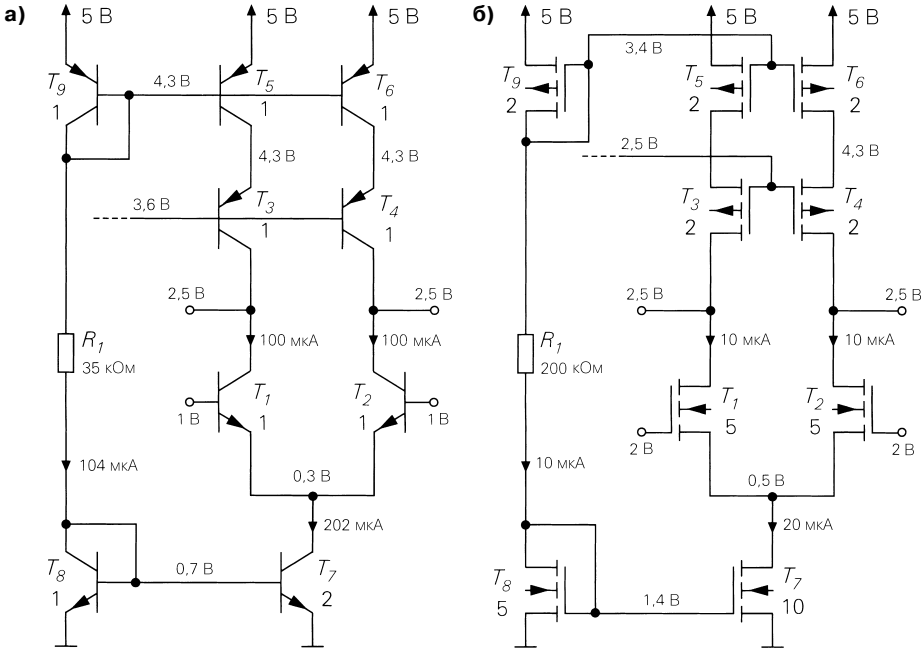


Рис. 4.95. Дифференциальные усилители с каскодными источниками тока: а – с биполярными транзисторами; б – с МОП транзисторами

ния на усиление – из выражения (4.119), граничную частоту по уровню –3 дБ f_{-3dB} – из (4.118) и граничную частоту ослабления синфазного сигнала – по формуле (4.120).

Малосигнальные параметры n-p-n транзисторов рассчитываются в пренебрежении слабыми различиями установившихся токов транзисторов, то есть принимается $|I_{C,A}| \approx I_0 \approx 100$ мкА; откуда следует:

- n-p-n: $S = 3{,}85$ мА/В; $\beta = 100$; $r_{BE} = 26$ кОм; $r_{CE} = 1$ МОм; $C_E = 0{,}6$ пФ; $C_C = 0{,}2$ пФ; $C_S = 1$ пФ;
- p-n-p: $\beta = 50$; $r_{CE} = 500$ кОм; $C_C = 0{,}5$ пФ; $C_S = 2$ пФ.

Для источника тока имеет место $r_0 = U_{A,прп} / (2I_0) = 500$ кОм. Выходная емкость источника тока C_0 представляет собой сумму емкостей подложки и коллектора транзистора в источнике тока. Поскольку его величина равна 2, слагаемые емкости вдвое выше, чем у остальных транзисторов. Следовательно, $C_0 = 2\,(C_S + C_C) = 2{,}4$ пФ. Тогда из (4.120) найдем граничную частоту для коэффициента ослабления синфазного сигнала $f_{g,G} = 133$ кГц. Окончательные значения параметров для дифференциального усилителя на n-p-n транзисторах сведены в табл. 4.5. Оценки параметров дифференциальных усилителей с токовым зеркалом для синфазного сигнала получены путем моделирования схемы и приведены в скобках.

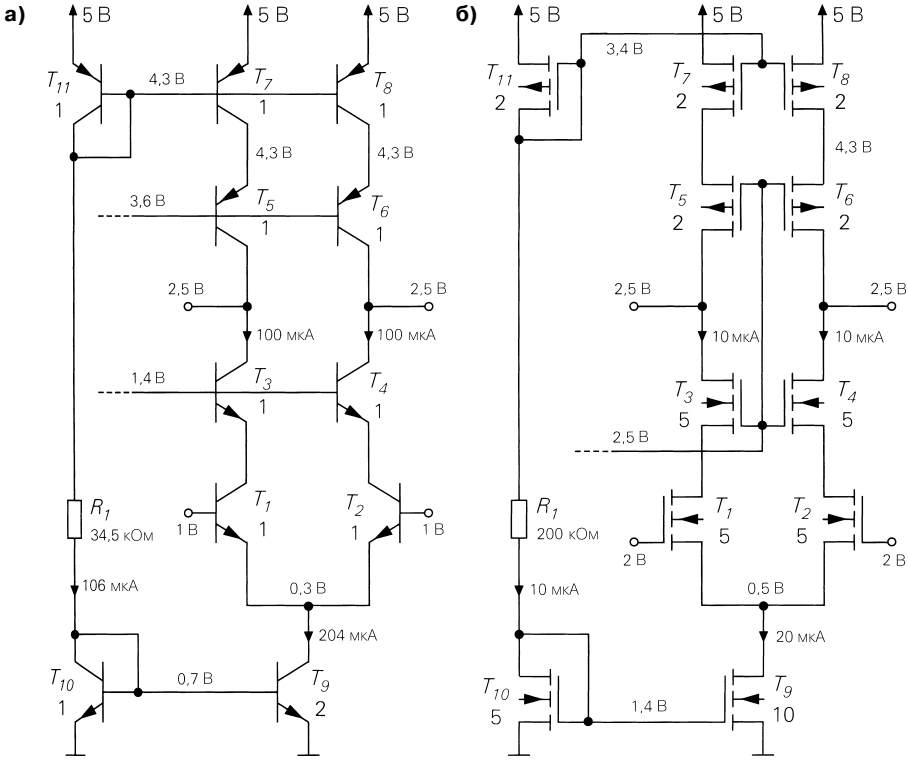


Рис. 4.96. Каскодный дифференциальный усилитель с каскодными источниками тока: а – с биполярными транзисторами; б – с МОП транзисторами

В случае МОП транзисторов при I_0 = 10 мкА получим:

- n-канальные: K = 150 мкА/В^2; S = 54,8 мА/В; r_{DS} =5 МОм; C_{GS} = 18 фФ; C_{GD} = = 7,5 фФ; C_{BD} = 17 фФ;
- p-канальные: K = 60 мкА/В^2; S = 34,6 мА/В; r_{DS} =3,3 МОм; C_{GD} = 7,5 фФ; C_{BD} = 17 фФ.

При этом принимается, что стоковые области имеют длину 5 мкм, превышающую ширину канала W на 2 мкм; откуда следует:

$$A_D = (15 + 2)\ 5 \text{ мкм}^2 = 85 \text{ мкм}^2 \Rightarrow C_{BD} = C'_S A_D = (0{,}2 \times 85) = 17 \text{ фФ}.$$

Для источника тока имеет место $r_0 = U_{A,nK} / (2I_0)$ = 2,5 МОм. Выходная емкость C_0 источника тока складывается из емкостей подложка–сток и затвор–сток МОП транзисторов источников тока и емкостей затвор–исток МОП транзисторов T_1 и T_2; последние равны емкостям подложка–сток в силу симметричности структуры транзисторов. При площади стоковой области МОП транзистора в источнике тока A_D = (32 × 5) мкм^2 = 160 мкм^2 получаем:

$$C_0 = C'_S A_D + 2C_{GD} + 2C_{BD} = (0{,}2 \times 160 + 2 \times 7{,}5 + 2 \times 17) = 83 \text{ фФ},$$

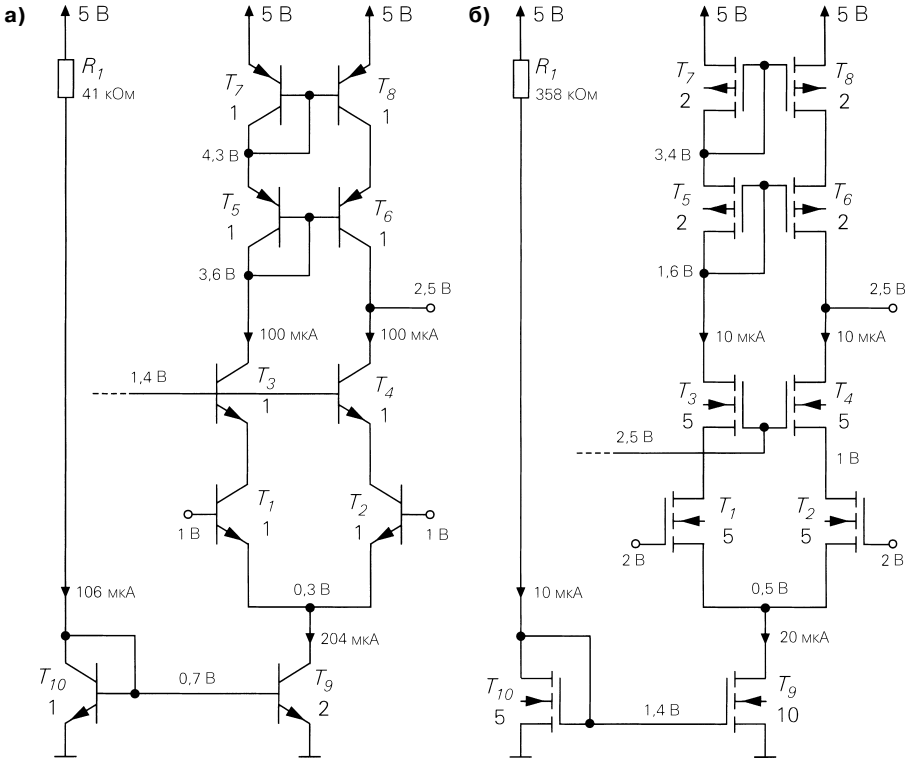


Рис. 4.97. Каскодный дифференциальный усилитель с каскодным токовым зеркалом: а – с биполярными транзисторами; б – с МОП транзисторами

что позволяет определить граничную частоту коэффициента ослабления синфазного сигнала $f_{g,G}$ = 767 кГц. Окончательные значения параметров для n-канального дифференциального усилителя сведены в табл. 4.6. Здесь параметры дифференциальных усилителей с токовым зеркалом при синфазном сигнале получены также путем моделирования схемы.

Сравнение параметров n-канального и собранного на n-p-n транзисторах дифференциальных усилителей показывает, что дифференциальное усиление последнего почти в десять раз превосходит усиление первого, однако это различие не столь велико в случае каскодных дифференциальных усилителей. При этом следует учитывать, что n-канальные МОП транзисторы уже характеризуются величиной в 5 раз большей, чем требуется, исходя из установившегося тока рабочей точки, что дает прирост усиления в $\sqrt{5}$ раз. Причина меньшего дифференциального усиления n-канального усилителя кроется в более низком максимальном усилении МОП транзисторов. В каскодных устройствах этот недостаток компенсируется благодаря тому, что выходное сопротивление неограниченно увеличивается вслед за углублением обратной связи по току, тогда как у n-p-n транзисторов оно имеет предел – βr_{CE}. Следовательно, дифференциальное усиление n-канального каскодного прибора можно сделать сколь угодно высоким, добавляя каскодные ступени.

Таблица 4.5. Малосигнальные параметры дифференциального усилителя на n-p-n транзисторах

n-p-n	W	ESQ	ESS	KSQ	KASQ	KASS	Размерность
Усиление, выходное и входное сопротивления							
A_D	–47	–641	–1282	–1851	–38500	–42800	–
$A_{D,dB}$	33	56	62	65	92	93	дБ
A_{Gl}	–0,025	–0,5	(–0,008)	–20	–20	(–0,8)	–
$AG_{Gl,dB}$	–32	–6	(–42)	26	26	(–2)	дБ
G	1880	1282	(160000)	93	1925	(54000)	–
G_{dB}	65	62	(104)	39	66	(95)	дБ
$r_{a,D}$	24,4	333	333	962	20000	11100	кОм
$r_{a,Gl}$	25	498	–	20000	20000	–	кОм
$r_{e,D}$			26				кОм
$r_{e,Gl}$			100				МОм
Частотная характеристика и граничная частота при R_g = 10 кОм, $R_L = \infty$ и $C_L = 0$							
A_0	–34	–463	–926	–1337	–27800	–30900	–
$A_{0,dB}$	31	53	59	63	89	90	дБ
T_1	5,67	5,67	2,84	5,67	7,10	3,55	нс
T_2	2,41	3,31	1,66	3,31	1,33	0,67	нс
GBW	66	48	96	48	120	240	МГц
f_{-3dB}	1800	103	103	36	4,3	7,7	кГц
$f_{g,G}$			133				кГц

W: с резисторами (рис. 4.93а)

ESQ: с простым источником тока (рис. 4.94а)

ESS: с простым токовым зеркалом (рис. 4.94а)

KSQ: с каскодным токовым источником (рис. 4.95а)

KASQ: каскод с источником тока (рис. 4.96а)

KASS: каскод с токовым зеркалом (рис. 4.97а)

Как правило, к выходам дифференциального усилителя подключаются следующие каскады усиления. Чтобы полностью сохранить коэффициент усиления, входные сопротивления таких каскадов должны быть выше выходных сопротивлений дифференциального усилителя. Указанное условие автоматически выполняется в схемах на КМОП структурах благодаря изолированным выводам затворов у МОП транзисторов, что способствует получению максимального коэффициента усиления $A_{B,D} = A_D$ без специальных мер. Напротив, в схемах на биполярных транзисторах на каждом из выходов необходим преобразователь полного сопротивления в составе одной или нескольких схем с общим коллектором – это позволяет сде-

Таблица 4.6. Малосигнальные параметры n-канального дифференциального усилителя (в скобках – результат моделирования)

n-канал	W	ESQ	ESS	KSQ	KASQ	KASS	Размерность
Усиление, выходное и входное сопротивления							
A_D	–6,5	–55	–110	–135	–8110	–16220	–
$A_{D,db}$	16	35	41	42	78	84	дБ
A_{Gl}	–0,05	–0,67	(–0,005)	–59	–75	(–0,035)	–
$A_{GL,dB}$	–26	–3	(–46)	35	38	(–29)	дБ
G	130	82	(22000)	2,3	108	(460000)	–
G_{dB}	42	38	(87)	7	40	(113)	дБ
$r_{a,D}$	0,238	2	2	4,93	296	296	МОм
$r_{a,Gl}$	0,25	3,3	–	296	376	–	МОм
$r_{e,D}$			∞				Ом
$r_{e,Gl}$			∞				Ом
Частотная характеристика и граничная частота при R_g = 100 кОм, $R_L = \infty$ и $C_L = 0$							
A_0	–6,5	–55	–110	–135	–8110	–16220	–
$A_{0,dB}$	16	35	41	42	78	84	дБ
T_1	2,55	2,55	1,28	2,55	3,30	1,65	нс
T_2	1,20	1,64	0,82	1,64	0,58	0,29	нс
GBW	133	97	194	97	275	550	МГц
f_{-3dB}	15000	1700	1700	700	34	34	кГц
$f_{g,G}$			767				кГц

W: с резисторами (рис. 4.93б)

ESQ: с простым источником тока (рис. 4.94б)

ESS: с простым токовым зеркалом (рис. 4.94б)

KSQ: с каскодным токовым источником (рис. 4.95б)

KASQ: каскод с источником тока (рис. 4.96б)

KASS: каскод с токовым зеркалом (рис. 4.97б)

лать выходные сопротивления меньше входных сопротивлений следующих каскадов. Преобразователи полного сопротивления описаны в разделе 4.1.4.

Рассмотренные здесь дифференциальные усилители существенно различаются своим усилением, и потому сопоставлять их граничные частоты имеет смысл, только сравнивая произведения ширины полосы пропускания на коэффициент усиления. Благодаря весьма малым емкостям интегральных МОП транзисторов и вопреки меньшему установившемуся току рабочей точки с n-канальными дифференциальными усилителями достигаются более высокие значения произведения, нежели с дифференциальными усилителями на n-p-n транзисторах. Поскольку

входные емкости последующих каскадов усиления также весьма малы, указанное преимущество в полной мере сохраняется внутри интегральной микросхемы. Однако, если к выводам микросхемы внутри или вне ее подключены большие емкости, дифференциальные усилители на n-p-n транзисторах дают более высокие значения указанного произведения благодаря большей крутизне биполярных транзисторов. Это видно по постоянной времени T_2 (табл. 4.3) для предельного случая больших емкостей нагрузки C_L:

$$\lim_{C_L \to \infty} T_2 = \begin{cases} C_L\left(\dfrac{R_g}{\beta} + \dfrac{1}{S}\right) & \text{дифференциальный усилитель на n-p-n транзисторах} \\ \dfrac{C_L}{S} & \text{n-канальный дифференциальный усилитель} \end{cases}$$

Если взять нагрузочную емкость C_L = 100 пФ для дифференциального усилителя на n-p-n транзисторах и C_L = 10 пФ для n-канального усилителя, уравняв таким образом их отношения установившегося тока к емкости нагрузки, получим значение $GBW \approx 4{,}4$ МГц для первого из них и $GBW \approx 870$ кГц для второго. Здесь следует также учитывать, что n-канальный МОП транзистор уже выбран пятикратно большей величины, чем требовалось бы, исходя из установившегося тока. Поэтому возросла крутизна, и, как следствие, произведение усиления на ширину полосы при емкостной нагрузке увеличилось в $\sqrt{5}$ раз.

Краткие выводы

Благодаря некоторым своим качествам дифференциальный усилитель является одной из важнейших схем интегральной схемотехники. Он применяется не только в усилителях, но и в компараторах, интегральных микросхемах эмиттерно-связанной логики (ЭСЛ), регуляторах напряжения, активных смесителях и множестве других устройств. Особым местом среди схем усиления он в первую очередь обязан возможности почти свободно выбирать напряжение синфазного сигнала на входе, что позволяет напрямую подключаться к любому источнику сигнала, если напряжение его постоянной составляющей не выходит за пределы рабочего участка переходной характеристики для синфазного сигнала; при этом делители напряжения для установки рабочей точки и разделительные конденсаторы связи не требуются. Отсюда также следует, что дифференциальный усилитель по своей сути является подлинным усилителем постоянного напряжения. Усиливая практически только разностный сигнал, он служит регулятором, так как образует разность напряжений, выдает величину рассогласования и затем усиливает ее. В данном устройстве объединены блоки вычитания и регулируемого усилителя контура управления. Кроме того, на его основе строятся операционные усилители. В этом смысле дифференциальный усилитель является наименьшим среди операционных, а операционный усилитель представляет собой тот же дифференциальный усилитель, но более высокого качества.

4.1.4
Преобразователь полного сопротивления

Обычно усилительный каскад с высоким коэффициентом усиления напряжения отличается весьма высоким выходным сопротивлением, которое понижают преобразователем полного сопротивления, если хотят избежать потерь усиления при подключении последующих усилительных каскадов или нагрузочных резисторов. Преобразователями полного сопротивления служат одно- или многокаскадные схемы с общим коллектором или стоком.

Однокаскадный преобразователь полного сопротивления

На рис. 4.98 показан простейший вариант с использованием схем с общим коллектором или стоком (T_1) и токового зеркала для установки рабочей точки (T_2, T_3), где выходное сопротивление предшествующего каскада представлено резистором R_g. Используя выражения (2.116) и (3.99), для выходного сопротивления запишем:

$$r_a = \begin{cases} \dfrac{R_g}{\beta} + \dfrac{1}{S} \overset{SR_g >> \beta}{\approx} \dfrac{R_g}{\beta} & \text{схема с общим коллектором} \\ \dfrac{1}{S + S_B} \overset{S >> S_B}{\approx} \dfrac{1}{S} & \text{схема с общим стоком} \end{cases} \qquad (4.123)$$

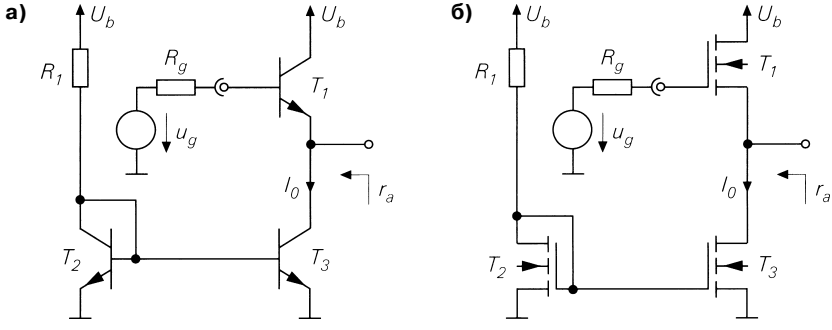


Рис. 4.98. Однокаскадный преобразователь полного сопротивления:
а – схема с общим коллектором; б – схема с общим стоком

Схема с общим коллектором. Выходное сопротивление схемы с общим коллектором и высокоомным источником сигнала зависит только от внутреннего сопротивления R_g и усиления по току β; ток покоя I_0 не оказывает влияния, пока соблюдается условие $SR_g >> \beta$. Отсюда при $S = I_0/U_T$ и $SR_g \approx 10\beta$ выводится ориентировочное значение рабочего тока:

$$I_0 \approx \frac{10\beta U_T}{R_g} \overset{\beta \approx 100}{\approx} \frac{26\ \text{В}}{R_g}. \qquad (4.124)$$

При очень высокоомных источниках сигнала обычно следует выбирать более высокий установившийся ток, иначе ширина полосы пропускания схемы окажется слишком малой вследствие падения граничной частоты f_T транзистора при слабых токах. Если преобразования полного сопротивления с коэффициентом β недостаточно, нужно воспользоваться многокаскадным преобразователем полного сопротивления. Крутизна транзистора определяет выходное сопротивление в случае низкоомного источника при $SR_g << \beta$:

$$r_a \approx \frac{1}{S} = \frac{U_T}{I_0} \approx \frac{26\text{ мВ}}{I_0}.$$

Схема с общим стоком. Совсем иначе ведет себя схема с общим стоком при высокоомном источнике сигнала. Здесь выходное сопротивление зависит только от крутизны:

$$r_a \approx \frac{1}{S} = \frac{1}{\sqrt{2KI_0}} = \frac{U_{GS} - U_{th}}{2I_0}. \qquad (4.125)$$

Для МОП транзисторов из табл. 4.2 при типичных значениях установившегося тока 10 мкА для транзистора величины 1 получим оценки $U_{GS} - U_{th} \approx 0{,}8$ В и $r_a \approx$ $\approx 0{,}4\text{ В}/I_0$. Для получения малых выходных сопротивлений требуются крупные МОП транзисторы с соответственно большой входной емкостью, что сильно сужает ширину полосы пропускания высокоомного источника сигнала. В случае недостаточной ширины полосы используется многокаскадный преобразователь полного сопротивления.

Выходное напряжение. В обеих схемах выходное напряжение в рабочей точке ниже входного на величину напряжения база–эмиттер или затвор–исток. Альтернативой служат схема с общим коллектором на p-n-p транзисторах или p-канальная схема с общим стоком, когда выходное напряжение в рабочей точке превышает входное. Впрочем, p-n-p транзисторам свойственно меньшее усиление по току относительно n-p-n транзисторов, а p-канальные МОП транзисторы крупнее n-канальных при равных значениях удельной крутизны и, следовательно, характеризуются большими емкостями.

Многокаскадные преобразователи полного сопротивления

Многокаскадные преобразователи полного сопротивления требуются в тех случаях, когда

- преобразования полного сопротивления схемой с общим коллектором недостаточно;
- емкости схемы с общим стоком при требуемом выходном сопротивлении настолько велики, что ширина полосы пропускания оказывается слишком малой.

На рис. 4.99 приведен пример двухкаскадного преобразователя полного сопротивления со своим токовым зеркалом для установки рабочей точки. Оптимизация многокаскадного преобразователя импеданса требует оптимального выбора постоянных токов и размеров транзисторов.

Многокаскадная схема с общим коллектором. В многокаскадной схеме с общим коллектором установившийся ток каждого каскада задается согласно выражению

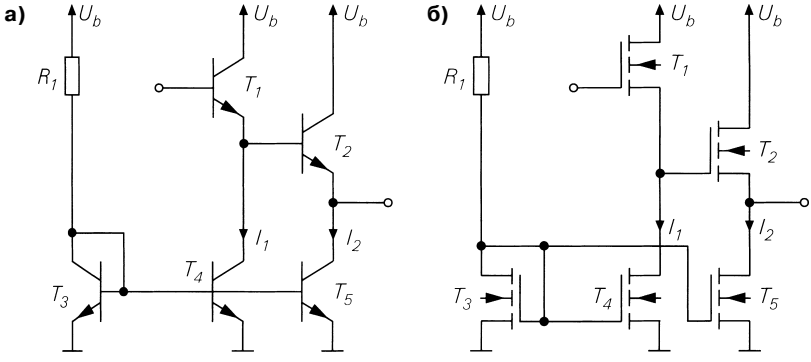


Рис. 4.99. Двухкаскадный преобразователь полного сопротивления: а – схема с общим коллектором; б – схема с общим стоком

(4.124). Следовательно, постоянный ток коллектора должен нарастать от каскада к каскаду на величину, определяемую усилением по току β, поскольку эффективное внутреннее сопротивление источника сигнала с каждым каскадом уменьшается в β раз, обеспечивая оптимальное преобразование полного сопротивления при высокоомном источнике сигнала. Но так как каждый каскад создает ток базы следующего каскада, который должен быть заведомо меньше постоянного тока, на практике используется кратность $B/10 \approx \beta/10$, поэтому постоянный ток коллектора каждого каскада оказывается в десять раз больше тока базы следующего каскада. Поскольку установившийся ток первого каскада при весьма высокоомном источнике сигнала и без того должен быть заметно выше величины, задаваемой выражением (4.124), кратность установившегося тока $B/10$ в двухкаскадной схеме с общим коллектором и в этом отношении обладает определенным преимуществом. В случае двухкаскадной схемы с общим коллектором сначала согласно (4.124) выбирается установившийся ток I_2 второго каскада. В данной позиции эффективное сопротивление источника составляет R_g/β. Для установившихся токов обоих каскадов отсюда следует:

$$I_2 \approx \frac{10\beta^2 U_T}{R_g} \overset{\beta \approx 100}{\approx} \frac{2600\ B}{\mathrm{R_g}}, \quad I_1 \approx \frac{10 I_2}{B} \overset{B \approx \beta \approx 100}{\approx} \frac{260\ B}{\mathrm{R_g}}. \qquad (4.126)$$

Установившийся ток третьего каскада составил бы $I_3 = I_2 B/10$.

Пример. Источник сигнала с R_g = 2,6 МОм должен быть подключен к низкоомной нагрузке через двухкаскадную схему с общим коллектором при кратности постоянного тока $B/10$; пусть $B \approx \beta \approx 100$. Из (4.126) получим I_2 = 1 мА и I_1 = 100 мкА. На выходе второго каскада эффективное выходное сопротивление источника сигнала понижается до $R_g/\beta^2 \approx 260$ Ом. На третьем каскаде при установившемся токе I_3 = = 10 мА имеет место $SR_g = I_3 R_g/U_T$ = 100, то есть условие $SR_g >> \beta$ не выполняется. Поэтому выходное сопротивление надо рассчитывать без приближения в (4.123): $r_a = R_g/\beta + 1/S$ = (2,6 + 2,6) Ом = 5,2 Ом.

Схема Дарлингтона. Двухкаскадная схема с общим коллектором строится также на одном транзисторе Дарлингтона, для чего транзисторы T_1 и T_2 на рис. 4.99

сводят к одному транзистору Дарлингтона и удаляют транзистор T_4. Постоянный ток коллектора транзистора T_1 в этом случае соответствует току базы транзистора T_2. Однако на практике достаточную ширину полосы пропускания каскада обеспечить не удается, так как граничная частота f_T транзистора T_1 оказывается очень низкой из-за малого постоянного тока.

Многокаскадная схема с общим стоком. Согласно выражению (4.125), выходное сопротивление схемы с общим стоком зависит только от постоянного тока стока, и потому выходное сопротивление многокаскадной схемы с общим стоком определяется постоянным током стока последнего каскада. Однако постоянные токи стоков остальных каскадов влияют на ширину полосы пропускания, поскольку каждый из них нагружен входной емкостью следующего каскада. Поясним оптимальный выбор постоянных токов стока на примере двухкаскадной схемы с общим стоком (рис. 4.100). Выходные сопротивления и входные емкости зависят от величин G_1 и G_2 МОП транзисторов T_1 и T_2 (под величиной понимается электрический, а не геометрический масштаб, то есть $G \sim K$):

$$r_{a1} = \frac{r_a'}{G_1}, \quad r_{a2} = \frac{r_a'}{G_2}, \quad C_{e1} = C_e' G_1, \quad C_{e2} = C_e' G_2,$$

где значения r'_a и C'_e относятся к МОП транзисторам величины 1. По малосигнальной эквивалентной схеме на рис. 4.100 находим постоянные времени

$$T_1 = R_g(C_g + C_{e1}) = R_g(C_g + C_e' G_1), \qquad T_2 = r_{a1} C_{e2} = \frac{r_a' C_e' G_2}{G_1}$$

и граничную частоту по уровню –3 дБ

$$\omega_{-3dB} = 2\pi f_{-3dB} \approx \frac{1}{T_1 + T_2} = \frac{1}{R_g C_g + R_g C_e' G_1 + \dfrac{r_a' C_e' G_2}{G_1}}. \tag{4.127}$$

Граничная частота убывает с ростом G_2. Из условия $\partial(T_1 + T_2) / \partial G_1 = 0$ вычисляем оптимум для G_1:

$$G_{1,opt} = \sqrt{\frac{r_a' G_2}{R_g}} = G_2 \sqrt{\frac{r_{a2}}{R_g}}. \tag{4.128}$$

Как видно, оптимальное отношение величин G_1/G_2 зависит от коэффициента преобразования R_g/r_{a2}. Наличие квадратного корня указывает на одинаковый вклад обоих каскадов в преобразование. Аналогичным образом поступают в случае трехили многокаскадной схемы с общим истоком. Для общего n-каскадного случая имеет место:

$$G_{i,opt} = G_n \left(\frac{r_{a,n}}{R_g} \right)^{\frac{n-i}{n}} \quad \text{для } i = 1 \ldots n-1. \tag{4.129}$$

Пример. Сопротивление нагрузочного резистора R_L =1 кОм требуется подключить к источнику сигнала с R_g = 2 МОм и C_g = 20 фФ через преобразователь полного сопротивления. Чтобы минимизировать ослабление сигнала на выходе, выбираем r_a = 100 Ом. Для типичных значений $U_{GS} - U_{th} \approx 0{,}8$ В, свойственных МОП

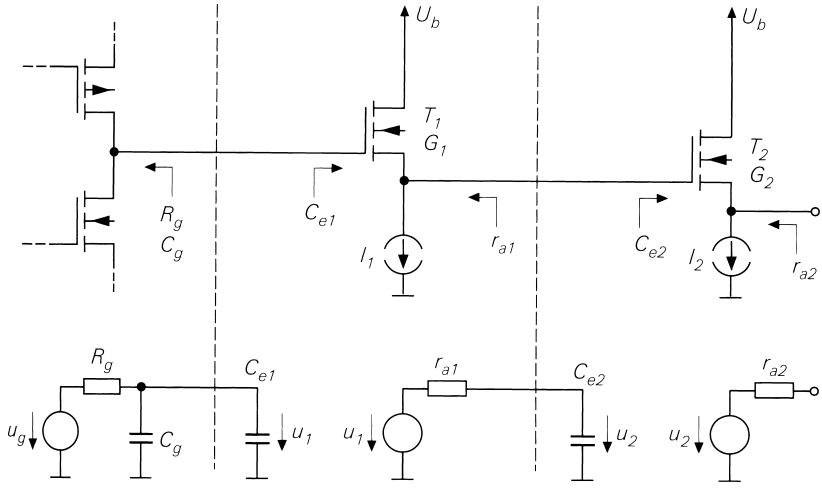


Рис. 4.100. Двухкаскадная схема с общим стоком: принципиальная схема (вверху) и малосигнальная эквивалентная схема (внизу)

транзисторам (см. табл. 4.2), согласно выражению (4.125) находим требуемый постоянный ток стока:

$$I_0 = \frac{U_{GS} - U_{th}}{2r_a} = \frac{0{,}4\ \text{В}}{100\ \text{Ом}} = 4\ \text{мА}.$$

Необходимая величина МОП транзистора составляет G = 4 мА / 10 мкА = 400. Входную емкость схемы с общим стоком определим по формуле (3.106), учитывая емкость, связанную с R'_g, и подставляя $R'_L = 1/S_B$:

$$C_e = C_{GS}\frac{S_B}{S} + C_{GD} \overset{S_B/S \approx 0{,}2}{\approx} 0{,}2C_{GS} + C_{GD}.$$

Используя параметры из табл. 4.2, для n-канального МОП транзистора величины 1 при $W = L$ = 3 мкм и установившемся токе 10 мкА находим:

$$r'_a \approx \frac{1}{S} = \frac{1}{\sqrt{2KI_0}} = \frac{1}{\sqrt{2 \times 30\ \text{мкА/В}^2 \times 10\ \text{мкА}}} \approx 40\ \text{кОм},$$

$$C'_e \approx 0{,}2\,\frac{2C'_{ox}WL}{3} + C'_{GD,\text{ü}}W = 0{,}72\ \text{фФ} + 1{,}5\ \text{фФ} \approx 2{,}2\ \text{фФ}.$$

Таким образом, МОП транзистор величины 400 характеризуется входной емкостью C_e = 400 × 2,2 = 880 фФ. При его непосредственном подключении к источнику сигнала постоянная времени составит $T = R_g(C_g + C_e)$ = 1,8 мкс, а граничная частота f_{-3dB} = 1 / (2πT) ≈ 88 кГц. Согласно выражению (4.128) получаем оптимальную величину для МОП транзистора в первом каскаде двухкаскадной схемы с общим стоком:

$$G_{1,opt} = G_2\sqrt{\frac{r_a}{R_g}} = 400 \times \sqrt{\frac{100\ \text{Ом}}{2\ \text{МОм}}} = 2\sqrt{2} \approx 3.$$

Отсюда по формуле (4.127) определим граничную частоту $f_{-3dB} \approx 2{,}5$ МГц. Следовательно, благодаря применению двухкаскадной схемы с общим стоком граничная частота возросла в 28 раз по сравнению с одиночным каскадом.

Выходное напряжение. В двухкаскадной схеме с общим коллектором на n-p-n транзисторах выходное напряжение в рабочей точке меньше входного на $2U_{BE} \approx$ $\approx 1{,}4$ В. В случае двухкаскадной схемы с общим стоком разница напряжений, составляющая $2U_{GS} \approx 3\ldots4$ В, уже настолько велика, что (с учетом границы рабочего участка переходной характеристики около 1 В) входное напряжение должно составлять по меньшей мере 4…5 В. Преобразователи полного сопротивления, включающие более двух каскадов, увеличивают разность входного и выходного напряжений. Альтернативой могут служить одно- или многокаскадные схемы с общим коллектором на p-n-p транзисторах или p-канальная схема с общим стоком, где полностью или частично компенсируются напряжения база–эмиттер или затвор–исток. Пример двухкаскадного преобразователя полного сопротивления с $U_{e,A} \approx U_{a,A}$ приведен на рис. 4.101.

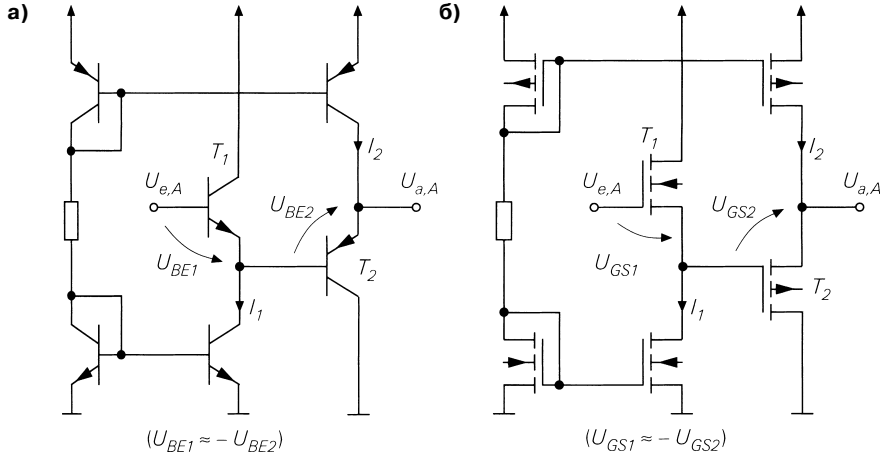


Рис. 4.101. Двухкаскадный преобразователь полного сопротивления с $U_{e,A} \approx U_{a,A}$: а – n-p-n – p-n-p ($U_{BE1} \approx -U_{BE2}$); б – n-канальный – p-канальный ($U_{GS1} \approx -U_{GS2}$)

Комплементарный преобразователь полного сопротивления

При низкоомной или высокоемкостной нагрузке преимущественно используются комплементарные преобразователи импеданса. Вначале рассмотрим их устройство, а затем – преимущества.

На рис. 4.102 показана принципиальная схема однокаскадного комплементарного преобразователя полного сопротивления на биполярных и МОП транзисторах. Постоянные токи должны задаваться источником напряжения смещения, о практической реализации которого будет сказано ниже. В рабочей точке входное и выходное напряжения равны, то есть разница напряжений отсутствует. Ради симметрии схемы представлены с симметричным источником напряжения питания, но вполне допустим и вариант питания однополярным напряжением.

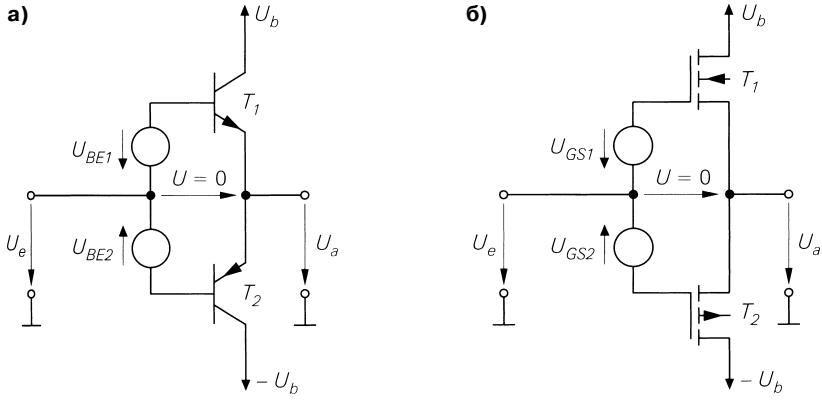


Рис. 4.102. Принципиальная схема однокаскадного комплементарного преобразователя полного сопротивления: а – с биполярными транзисторами; б – с МОП транзисторами

Преимущество комплементарных преобразователей полного сопротивления заключается в способности выдавать большие выходные токи в обоих направлениях. Это иллюстрируется на рис. 4.103 путем сравнения комплементарной и обычной

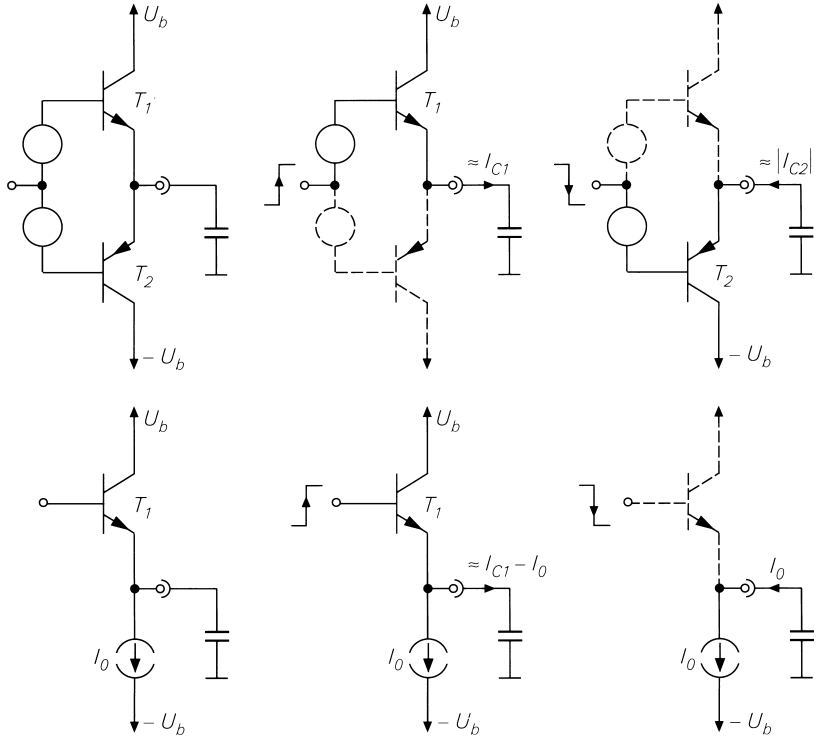


Рис. 4.103. Сравнение комплементарной и обычной схем с общим коллектором при скачкообразном изменении входного напряжения

схем с общим коллектором при скачкообразном изменении входного напряжения. В первой из них выходной ток протекает в обе стороны через активную схему с общим коллектором и может быть очень большим, тогда как соответствующая схема с общим коллектором окажется запертой. Во второй схеме при скачкообразном входном напряжении выходной ток задается источником тока и ограничен постоянным током рабочей точки. Поэтому комплементарные преобразователи импеданса всегда применяются там, где обычному преобразователю полного сопротивления требуется несоразмерно большой постоянный ток.

Однокаскадные комплементарные преобразователи полного сопротивления. Построив источники напряжения смещения (см. рис. 4.102) на биполярных или МОП транзисторах, получим схему, представленную на рис. 4.104. Напряжения рабочей точки на входе и выходе одинаковы, когда отношение величин T_1 и T_3 равно отношению величин T_2 и T_4; в этом случае T_1 и T_3, как и T_2 и T_4, работают относительно тока I_0 как токовое зеркало с коэффициентом передачи тока

$$k_I \approx \frac{I_{S1}}{I_{S3}} = \frac{I_{S2}}{I_{S4}} \text{ или } k_I = \frac{K_1}{K_3} = \frac{K_2}{K_4},$$

где $I_{S1}...I_{S4}$ – токи отсечки биполярных транзисторов, а $K_1...K_4$ – коэффициенты удельной крутизны МОП транзисторов. Для тока I_1 справедливо

$$I_1 = k_I I_0.$$

Схему на рис. 4.104а можно толковать как параллельное включение схем с общим коллектором на n-p-n и p-n-p транзисторах, что позволяет записать для выходного сопротивления

$$r_a \approx \frac{1}{2}\left(\frac{R_g}{\beta_1} + \frac{R_g}{\beta_2} + \frac{1}{S}\right) \overset{SR_g >> \beta_1, \beta_2}{\approx} \frac{R_g}{2}\left(\frac{1}{\beta_1} + \frac{1}{\beta_2}\right) \overset{\beta_1 = \beta_2 = \beta}{=} \frac{R_g}{\beta}. \qquad (4.130)$$

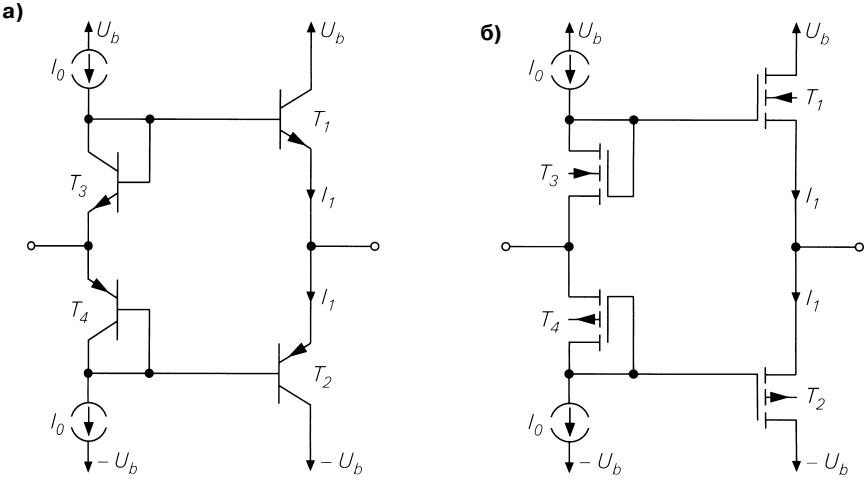


Рис. 4.104. Однокаскадный комплементарный преобразователь импеданса: а – с биполярными транзисторами; б – с МОП транзисторами

При этом дифференциальное сопротивление транзисторных диодов T_3 и T_4 игнорируется, так как оно намного меньше R_g. Крутизна транзисторов T_1 и T_2 составляет $S = I_1/U_T$. Соответственно схему на рис. 4.104б допустимо трактовать как параллельное включение n- и p-канальных схем с общим стоком:

$$r_a = \frac{1}{S_1} \| \frac{1}{S_2} = \frac{1}{S_1 + S_2} \overset{S_1=S_2=S}{=} \frac{1}{2S} = \frac{1}{2\sqrt{2KI_1}}. \qquad (4.131)$$

Двухкаскадная комплементарная схема с общим коллектором. Если в схеме на рис. 4.104а заменить транзисторные диоды T_3 и T_4 схемами с общим коллектором, которые не только выдают напряжения смещения, но и преобразуют полное сопротивление, мы без особых усилий получим двухкаскадную комплементарную схему с общим коллектором (рис. 4.105). Обратите внимание на то, что диод T_3 n-p-n транзистора заменяется схемой с общим коллектором на p-n-p транзисторах, а диод p-n-p транзистора T_4 – схемой с общим коллектором на n-p-n транзисторах. Здесь уже имеется токовое зеркало T_5, T_7 и T_6, T_8 в качестве источника тока. Схему можно рассматривать как параллельное соединение схемы с общим коллектором на p-n-p и n-p-n транзисторах (T_3, T_1) с аналогичной схемой на n-p-n и p-n-p транзисторах (T_4, T_2).

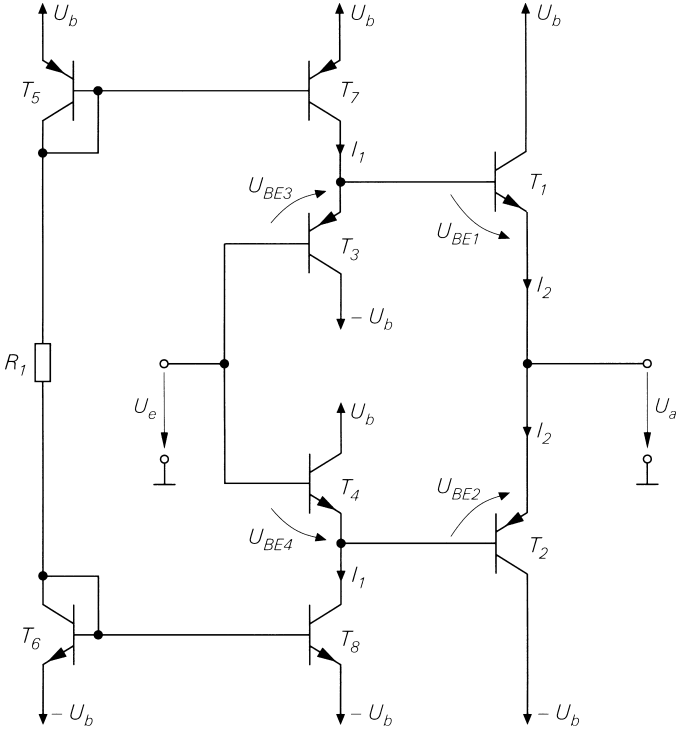


Рис. 4.105. Двухкаскадная комплементарная схема с общим коллектором

В простейшем случае постоянный ток коллектора и величина транзисторов задаются так же, как и в простой комплементарной схеме с общим коллектором. При равном отношении величин n-p-n и p-n-p транзисторов находим коэффициент передачи тока

$$k_I \approx \frac{I_{S1}}{I_{S4}} = \frac{I_{S2}}{I_{S3}}$$

и $I_2 = k_I I_1$ (общие расчеты приводятся в следующем разделе). Однако входное и выходное напряжения в рабочей точке не равны, так как транзисторные диоды заменяются схемами с общим коллектором иной полярности, а напряжения база–эмиттер равновеликих n-p-n и p-n-p транзисторов при равных токах различны. При правильном масштабировании транзисторов указанную разность напряжений удается минимизировать.

Общий расчет постоянного тока коллектора и напряжения смещения основан на уравнении контурных токов:

$$U_{BE3} + U_{BE1} - U_{BE2} - U_{BE4} = 0.$$

Для напряжения база–эмиттер выполняется:

$$U_{BE} = \begin{cases} U_T \ln \dfrac{I_C}{I_S} & \text{для n-p-n транзистора} \\ -U_T \ln \dfrac{-I_C}{I_S} & \text{для p-n-p транзистора} \end{cases}$$

Подстановка и деление на U_T дает:

$$-\ln \frac{-I_{C3}}{I_{S3}} + \ln \frac{I_{C1}}{I_{S1}} + \ln \frac{-I_{C2}}{I_{S2}} - \ln \frac{I_{C4}}{I_{S4}} = 0.$$

В пренебрежении токами базы допустима подстановка $-I_{C2} = I_{C1} \approx I_2$ и $-I_{C3} = I_{C4} \approx I_1$; тогда

$$\ln \frac{I_{S3} I_{S4} I_2^2}{I_{S1} I_{S2} I_1^2} \approx 0,$$

откуда находим

$$k_I = \frac{I_2}{I_1} \approx \sqrt{\frac{I_{S1} I_{S2}}{I_{S3} I_{S4}}} = \sqrt{g_{npn} g_{pnp}}, \quad \text{где} \quad g_{npn} = \frac{I_{S1}}{I_{S4}}, \quad g_{pnp} = \frac{I_{S2}}{I_{S3}}. \qquad (4.132)$$

Здесь g_{npn} – отношение величин n-p-n транзисторов T_1 и T_4, а g_{pnp} – отношение величин p-n-p транзисторов T_2 и T_3.

Обычно выбирают равные отношения величин и одновременно равные величины для T_1 и T_2, например для T_1 и T_2 – величину 10, а для T_3 и T_4 – величину 1; тогда имеет место $k_I \approx g_{npn} = g_{pnp} = 10$ и $I_2 \approx 10 I_1$. Множитель 10 типичен для практических применений, поскольку здесь, как и в случае простой многокаскадной схемы с общим коллектором, работают с постоянным током коллекторов в соотношении $B/10$, а $B \approx \beta \approx 100$ является типичным значением для интегральных транзисторов.

Перепад напряжения между входом и выходом обозначают как напряжение смещения $U_{off} = U_{e,A} - U_{a,A}$; из (4.105) следует:

$$U_{off} = U_{BE1} + U_{BE3} \approx U_T \ln \frac{I_2}{I_{S1}} - U_T \ln \frac{I_1}{I_{S3}} = U_T \ln \frac{I_{S3} I_2}{I_{S1} I_1}.$$

Если выбрать равные отношения величин и взять T_1 и T_2 одинаковой величины, получим $k_I = I_2/I_1 \approx g_{npn} = g_{pnp}$; отсюда

$$U_{off} \approx U_T \ln \frac{I_{S2}}{I_{S1}} = U_T \ln \frac{I_{S3}}{I_{S4}} = U_T \ln \frac{I_{S,pnp}}{I_{S,npn}},$$

где $I_{S,npn}$ и $I_{S,pnp}$ – обратные токи отсечки n-p-n и p-n-p транзисторов равной величины, например величины 1. Для транзисторов в табл. 4.1 справедливо $I_{S,npn} = 2I_{S,pnp}$, а значит, $U_{off} = U_T \ln 0{,}5 \approx -18$ мВ.

При равенстве обратных токов отсечки у транзисторов T_1 и T_2 напряжение смещения становится равным нулю. Имея дело с транзисторами из табл. 4.1, надо выбрать T_2 вдвое большим T_1 и, дабы соблюсти равенство отношений величин, взять T_3 вдвое большим T_4. Этот прием позволяет уменьшить модуль напряжения смещения, доводя его на практике до нескольких милливольт. Причина остаточного напряжения смещения заключается в несимметричности распределения тока, обусловленной различием усиления по току n-p-n и p-n-p транзисторов. Остаточное смещение устраняют двумя способами:

- тщательным согласованием величин транзисторов T_1 или T_2;
- постепенным наращиванием величины транзистора T_8 до тех пор, пока не сравняются модули коллекторных токов транзисторов T_3 и T_4; тогда, благодаря меньшему усилению p-n-p транзисторов по току, от нижнего токового зеркала T_6, T_8 потечет относительно большой ток базы транзистора T_2.

Несмотря на указанные меры, данная схема не позволяет добиться столь же низкого напряжения смещения, как схема на рис. 4.104а: напряжение смещения здесь зависит от отношения обратных токов отсечки n-p-n и p-n-p транзисторов, значения которых подвержены заметному разбросу, связанному с особенностями изготовления полупроводниковых приборов.

Двухкаскадную комплементарную схему с общим коллектором позволительно трактовать как последовательное включение двух однокаскадных комплементарных схем с общим коллектором, что позволяет рассчитывать выходное сопротивление, дважды применяя выражение (4.130).

Двухкаскадная комплементарная схема с общим стоком. Двухкаскадный комплементарный преобразователь полного сопротивления, аналогичный изображенному на рис. 4.105, может быть также построен на МОП транзисторах (рис. 4.106). Для этого отношение величин транзисторов определяют с помощью моделирования, так как МОП транзисторы $T_1 \ldots T_4$ работают с различными, изначально неизвестными напряжениями подложка–исток и из-за влияния подложки характеризуются различными пороговыми напряжениями. В качестве первого приближения допустимо пренебречь влиянием подложки и выбрать отношение величин, оптимальное для

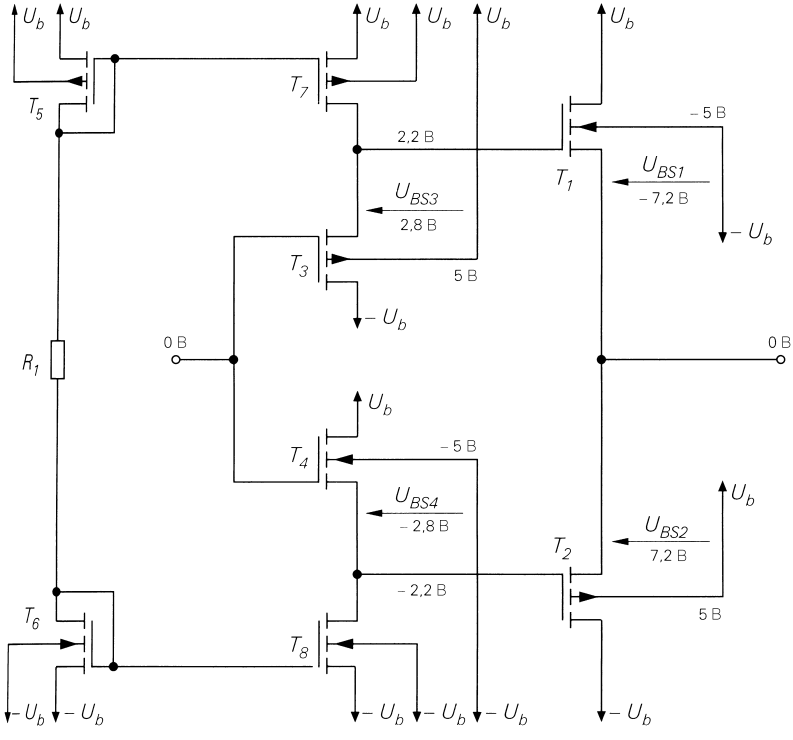


Рис. 4.106. Двухкаскадная комплементарная схема с общим стоком

двухкаскадной схемы с общим стоком согласно выражению (4.128). Постоянный ток стока и величины МОП транзисторов второго каскада находят по формуле (4.131), задавая требуемое выходное сопротивление.

Постоянный ток стока второго каскада меняется вслед за изменениями напряжений подложка–исток при наличии входного сигнала. Здесь также путем моделирования надо установить соответствие схемы требованиям к ней на нужном участке переходной характеристики. Обычно постоянный ток стока максимален, когда входное напряжение приблизительно равно половине напряжения питания, и убывает с приближением входного напряжения к одному из питающих напряжений. Постоянный ток стока первого каскада остается неизменным, так как задается токовым зеркалом.

4.1.5 Схемы для установки рабочей точки

Задание рабочей точки в интегральных схемах чаще всего осуществляется принудительно путем фиксации постоянной составляющей тока с помощью источников тока или токовых зеркал. Поэтому для реализации стабильной рабочей точки нужны прежде всего источники опорного тока, отличающиеся температурной ста-

бильностью и независимостью от напряжения питания. Источники опорного напряжения требуются лишь в редких ситуациях. Так, например, для установки рабочей точки обычно используются вспомогательные напряжения каскодных схем без особых схемотехнических ухищрений и требований к стабильности. Далее основное внимание уделяется важнейшим источникам опорного тока, а в заключение описываются схемы, обеспечивающие распределение токов.

Источник опорного тока, использующий напряжение U_{BE}

В таком источнике опорного тока (рис. 4.107) в качестве эталонной величины применяется почти неизменное напряжение база–эмиттер биполярного транзистора. Ток базы I_{B1} транзистора T_1 течет от источника питания U_B через резистор R_2. Ток коллектора $I_{C1} = BI_{B1}$ растет до тех пор, пока напряжение на резисторе обратной связи по току R_1 не окажется достаточно высоким, чтобы открылся транзистор T_2, а это препятствует дальнейшему нарастанию токов I_{B1} и I_{C1}. Если пренебречь токами баз и считать напряжение база–эмиттер $U_{BE2} \approx 0{,}7$ В почти неизменным, получим выражение для опорного тока:

$$I_{ref} = I_{C1} \approx \frac{U_{BE2}}{R_1} \approx \frac{0{,}7\ \text{В}}{R_1}.$$

В первом приближении он не зависит от тока I_2 и, следовательно, от напряжения питания U_b.

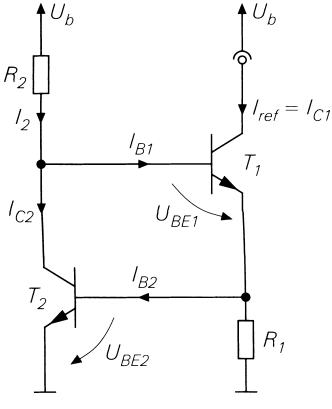


Рис. 4.107. Принцип использования U_{BE} для источника опорного тока

Характеристика. Характеристика источника опорного тока, использующего напряжение U_{BE} при $R_1 = 6{,}6$ кОм и $R_2 = 36$ кОм представлена на рис. 4.108. При напряжении питания $U_b > 1{,}4$ В ток приблизительно постоянен; схема работает как источник тока только при этом условии.

При расчете характеристики следует учитывать зависимость напряжения база–эмиттер U_{BE2} от тока $I_{C2} \approx I_2$:

$$I_2 \approx I_{C2} = I_{S2}\left(e^{\frac{U_{BE2}}{U_T}} - 1\right) \Rightarrow U_{BE2} \approx U_T \ln\left(\frac{I_2}{I_{S2}} + 1\right),$$

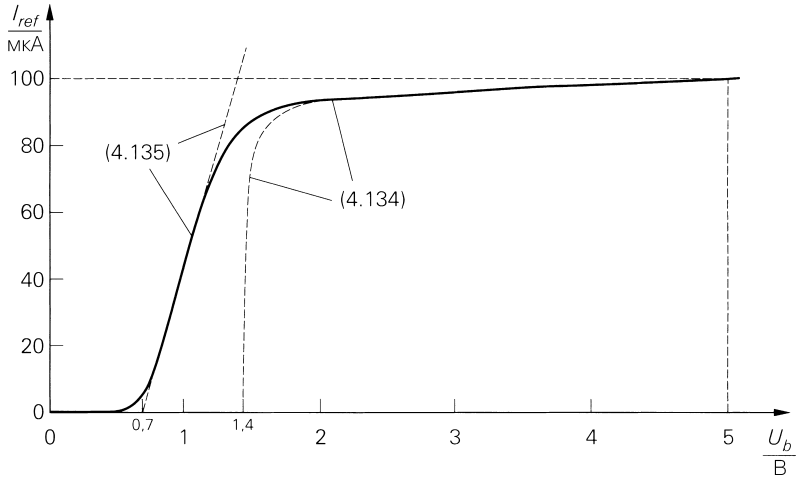


Рис. 4.108. Характеристика источника опорного тока с использованием U_{BE} при R_1 = = 6,6 кОм и R_2 = 36 кОм

где I_{S2} – ток отсечки транзистора T_2, а U_T – температурный потенциал; при комнатной температуре $U_T \approx 26$ мВ. Для опорного тока справедливо:

$$I_{ref} \approx \frac{U_T}{R_1}\ln\left(\frac{I_2}{I_{S2}}+1\right)^{I_2 \gg I_{S2}} \approx \frac{U_T}{R_1}\ln\frac{I_2}{I_{S2}}. \qquad (4.133)$$

Если

$$I_2 = \frac{U_b - U_{BE1} - U_{BE2}}{R_2} \approx \frac{U_b - 1{,}4\ \text{В}}{R_2},$$

получим

$$I_{ref} \approx \frac{U_T}{R_1}\ln\frac{U_b - 1{,}4\ \text{В}}{I_{S2}R_2} \quad \text{при} \quad U_b > 1{,}4\ \text{В}. \qquad (4.134)$$

При $U_b < 1{,}4$ В транзистор T_2 закрыт; тогда из $U_b = (I_{C1} + I_{B1})\ R_1 + U_{BE1} + I_{B1}R_2$ следует:

$$I_{ref} = I_{C1} \approx \frac{U_b - 0{,}7\ \text{В}}{R_1 + \dfrac{R_1 + R_2}{B}} \ \text{при}\ U_b < 1{,}4\ \text{В}. \qquad (4.135)$$

Приближения (4.134) и (4.135) показаны на рис. 4.108.

Источник опорного тока с использованием U_{BE} и токовым зеркалом. Отрицательная обратная связь по току через токовое зеркало позволяет добиться существенного улучшения свойств источника опорного тока; на рис. 4.109а показана его схема с простым токовым зеркалом. Ток I_2 теперь не определяется сопротивлением резистора, а получается из опорного тока. В обычном режиме все транзисторы одинако-

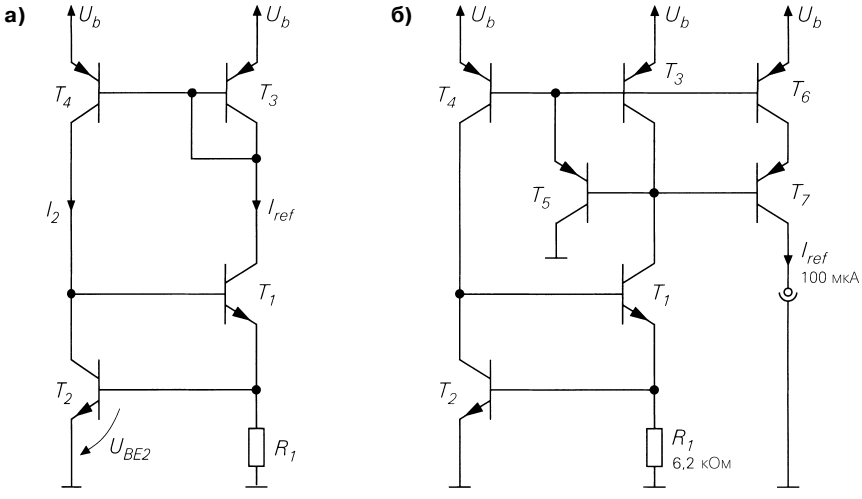


Рис. 4.109. Источник опорного тока с использованием U_{BE} и токового зеркала: а – принципиальная схема; б – ее реализация

вы по величине, и коэффициент передачи тока токового зеркала составляет $k_I \approx 1$, то есть $I_2 \approx I_{ref}$. Подстановка в (4.133) приводит к трансцендентному уравнению:

$$I_{ref} \approx \frac{U_T}{R_1} \ln\left(\frac{I_{ref}}{I_{S2}} + 1\right).$$

Решение данного уравнения зависит только от U_T, R_1 и I_{S2}, но не от напряжения питания U_b. Фактически же слабая зависимость сохраняется благодаря напряжению Эрли транзисторов, но она здесь игнорируется. Расчеты с учетом эффекта Эрли показывают, что множитель Эрли $1 + U/U_A$ входит в аргумент логарифма и потому его влияние ослаблено в 20…30 раз; этим достигается такое же выходное сопротивление, как и у каскодной схемы. Поскольку теперь ток I_2 стабилизирован, можно опираться на неизменное напряжение база–эмиттер и воспользоваться приближением

$$I_{ref} \approx \frac{U_{BE2}}{R_1}. \qquad (4.136)$$

Практическая реализация источника опорного тока с использованием U_{BE} представлена на рис. 4.109б. Посредством транзистора T_5 токовое зеркало T_3, T_4 сделано трехтранзисторным, а с помощью T_6 создан дополнительный выход для отбора опорного тока. Этот выход должен подключаться к каскодному каскаду на транзисторе T_7 с тем, чтобы независимость от напряжения питания не пострадала от эффекта Эрли в транзисторе T_6. Получить на выходе требуемый опорный ток можно, выбрав сопротивление резистора R_1 несколько меньшим, чем требуется из выражения (4.136), что позволит уравнять потери по току, связанные с различиями токов баз. Окончательная характеристика показана на рис. 4.110 для R_1 = 6,2 кОм при комнатной температуре (T = 27 °C) и на границах температурного диапазона для общих применений (T = 0…70 °C).

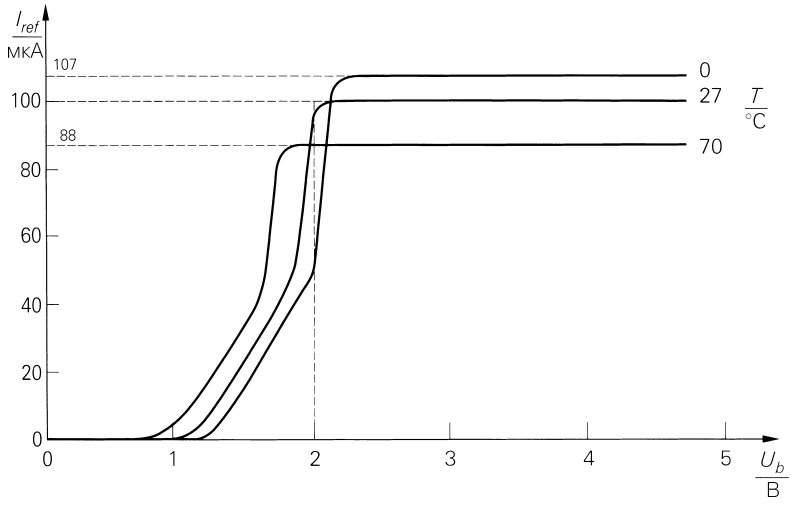


Рис. 4.110. Характеристики источника опорного тока с использованием U_{BE} и токового зеркала при разных температурах (R_1 = 6,2 кОм)

Температурная зависимость. Сравнительно сильная температурная зависимость является недостатком источника опорного тока с использованием U_{BE} и объясняется температурной нестабильностью напряжения база–эмиттер. Принимая $dU_{BE}/dT \approx -1{,}7$ мВ/К из выражения (2.21), найдем изменение тока:

$$\frac{dI_{ref}}{dT} = \frac{1}{R_1}\frac{dU_{BE2}}{dT} \approx -\frac{1{,}7\ \text{мВ/К}}{R_1} \tag{4.137}$$

и температурный коэффициент:

$$\frac{1}{I_{ref}}\frac{dI_{ref}}{dT} = \frac{1}{U_{BE2}}\frac{dU_{BE2}}{dT} \overset{U_{BE2}\approx 0{,}7\ \text{В}}{\approx} -2{,}5\times 10^{-3}\,\text{К}^{-1}. \tag{4.138}$$

Отсюда следует, что при повышении температуры на 4 К (или 4 °С) опорный ток убывает на 1%.

Пусковая схема. У источника опорного тока с использованием U_{BE} наряду с требуемой рабочей точкой есть и другая, при которой ток не течет ни через один из транзисторов. Стабильность второй рабочей точки определяется токами утечки транзисторов, сильно зависящими от технологии изготовления транзисторов и не фигурирующими в большинстве моделей. Если токовое зеркало $T_3 \ldots T_5$ построено на p-n-p транзисторах горизонтальной структуры, сравнительно сильного тока утечки транзистора T_4, обусловленного большой площадью кристалла, достаточно, чтобы обеспечить приемлемый пусковой ток для транзистора T_1; в этой ситуации не существует стабильной бестоковой рабочей точки. В противном случае необходима пусковая схема, вырабатывающая пусковой ток, который отключается с приближением к требуемой рабочей точке.

Простая и широко распространенная пусковая схема показана на рис. 4.111 (см. [4.1], [4.2]). Она состоит из диодов $D_1 \ldots D_4$, реализованных в виде транзисторных диодов, и резисторов R_2 и R_3. Диоды $D_1 \ldots D_3$ и резистор R_3 образуют простой источник опорного напряжения $U_1 = 3U_{BE} \approx 2{,}1$ В, который выдает пусковой ток для транзистора T_1 через диод D_4 и резистор R_2, подобранный так, что напряжение U_2 при нарастании тока в T_4 увеличивается и диод D_4 запирается по достижении требуемой рабочей точки. Если взять

$$R_2 \approx \frac{U_{BE}}{I_{ref}} \approx R_1,$$

в рабочей точке получим $U_1 = U_2$; при этом произойдет запирание D_4. Сопротивление резистора R_3 должно быть настолько малым, чтобы пусковой ток оказался достаточно сильным при минимальном напряжении питания. С другой стороны, оно не должно быть слишком низким, чтобы ток через диоды $D_1 \ldots D_3$ не был чрезмерно большим при максимальном напряжении питания.

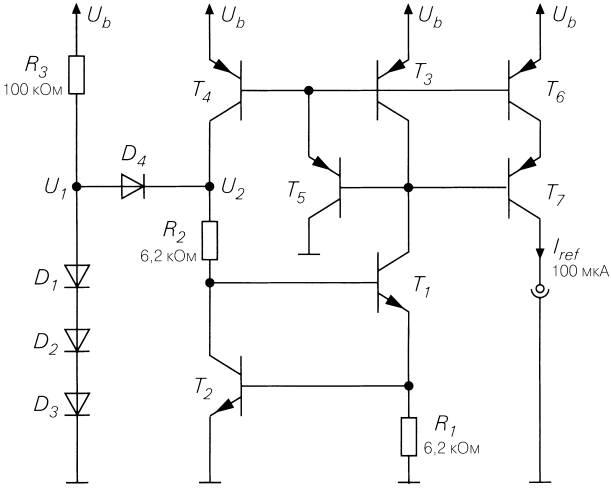


Рис. 4.111. Источник опорного тока с использованием U_{BE} и пусковой схемой

Пример. Источник опорного тока с использованием U_{BE} (см. рис. 4.111) требуется рассчитать на опорный ток I_{ref} = 100 мкА. В этом случае для n-p-n транзисторов из табл. 4.1 следует $U_{BE} \approx U_T \ln I_{ref}/I_S \approx 0{,}66$ В, тогда, согласно (4.136), $R_1 \approx 6{,}6$ кОм. С помощью моделирования осуществляем тонкую подстройку до $R_1 = 6{,}2$ кОм и для пусковой схемы находим $R_2 = R_1 = 6{,}2$ кОм. Сопротивление резистора R_3 отличается широким диапазоном возможных значений. Здесь его номинал выбирается так, чтобы ток пусковой схемы при максимальном напряжении питания U_b = 12 В оставался меньше опорного тока: $R_3 \approx (U_b - 3U_{BE}) / I_{ref} \approx 100$ кОм.

Источник опорного тока, пропорционального температуре

Если в схеме, приведенной на рис. 4.109а, источник опорного тока T_1, T_2 заменить токовым зеркалом Видлара, получим схему с опорным током, пропорциональным абсолютной температуре (рис. 4.112а). За рубежом ее называют *PTAT-источником опорного тока*[1]. Схема вырабатывает ток, пропорциональный абсолютной температуре в кельвинах. Отсюда ясно, что PTAT-источник, в противоположность источнику опорного тока с использованием U_{BE}, характеризуется положительным температурным коэффициентом.

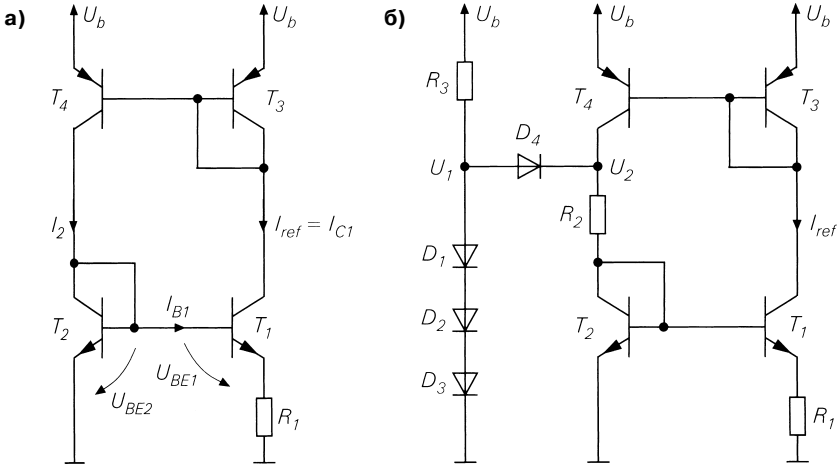


Рис. 4.112. PTAT-источник опорного тока: а – принцип действия; б – со схемой запуска

Согласно схеме на рис. 4.112 составим уравнение контурных токов:

$$U_{BE2} = U_{BE1} + \left(I_{C1} + I_{B1}\right)R_1 \overset{I_{ref}=I_{C1}>>I_{B1}}{\approx} U_{BE1} + I_{ref}R_1.$$

Отсюда при $U_{BE} = U_T \ln I_C/I_S$, $I_{C1} = I_{ref}$ и $I_{C2} \approx I_2$ получим:

$$U_T \ln\frac{I_2}{I_{S2}} \approx U_T \ln\frac{I_{ref}}{I_{S1}} + I_{ref}R_1.$$

Как правило, токовое зеркало T_3, T_4 характеризуется коэффициентом передачи тока $k_I \approx 1$, откуда $I_2 \approx I_{ref}$. Подставляя в последнее уравнение и решая относительно I_{ref}, находим:

$$I_{ref} \approx \frac{U_T}{R_1}\ln\frac{I_{S1}}{I_{S2}} \quad \text{при } I_{S1} > I_{S2} \text{ и } k_I \approx 1. \tag{4.138}$$

Поскольку ток I_{ref} должен быть положительным, в (4.138) необходимо ограничение $I_{S1} > I_{S2}$, следовательно, T_1 должен быть больше T_2. Обычно задают I_{ref} и $I_{S1}/I_{S2} \approx$ $\approx 4\ldots10$ и по ним рассчитывают R_1.

[1] PTAT – proportional to absolute temperature.

У PTAT-источников опорного тока также имеется вторая бестоковая рабочая точка, устраняемая посредством пусковой схемы. Возможный вариант такой схемы показан на рис. 4.112б. Он уже применялся нами для источника опорного тока с использованием U_{BE}, но в случае PTAT-источника сопротивление резистора R_2 должно иметь больший номинал, чтобы напряжение U_2 в требуемой рабочей точке было достаточно высоким. Ориентировочное значение составляет $I_{ref}R_2 \approx \approx 2U_{BE} \approx 1{,}4$ В.

Чтобы избежать зависимости выходного тока PTAT-источника от напряжения питания, к источнику добавляют каскодный каскад, который устраняет эффект Эрли транзисторов T_1 и T_4, доводя источник до практического варианта. Практическая схема приведена на рис. 4.113 и отличается от схемы на рис. 4.112б следующими дополнениями:

- добавление T_5 превратило токовое зеркало T_3, T_4 в трехтранзисторное с выходной каскодной схемой на транзисторе T_6;
- к транзистору T_1 подключен каскодный узел T_7, использующий напряжение U_2 пусковой схемы в качестве напряжения смещения базы;
- для развязки опорного тока применены транзистор T_8 и связанный с ним каскодный каскад T_9.

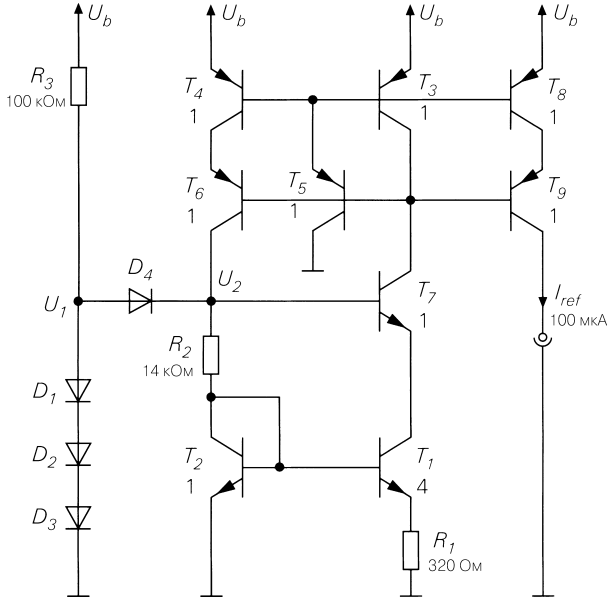


Рис. 4.113. Практический вариант PTAT-источника опорного тока

Характеристика такой схемы для разных температур приведена на рис. 4.114.

Регулируемый PTAT-источник опорного тока. Принцип действия регулируемого PTAT-источника опорного тока показан на рис. 4.115. В соответствии с (4.138) PTAT-ток устанавливается здесь не токовым зеркалом, а двумя регулирующими усилителями A1 и A2.

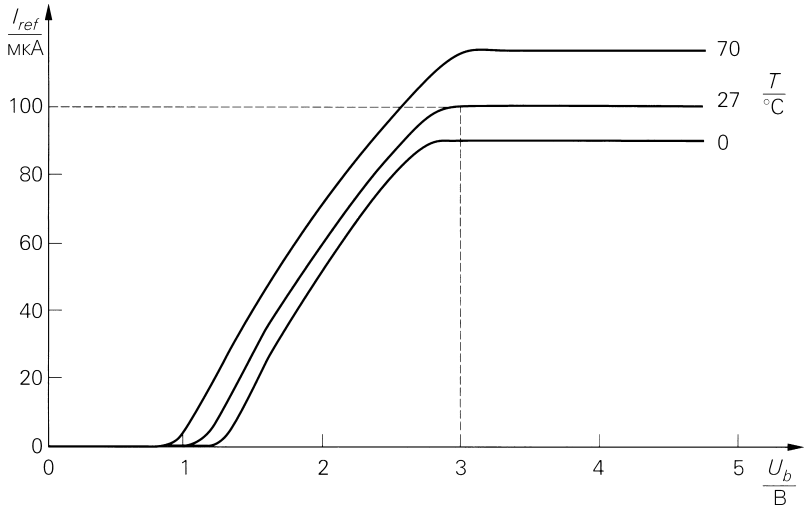


Рис. 4.114. Характеристика PTAT-источника опорного тока (рис. 4.113)

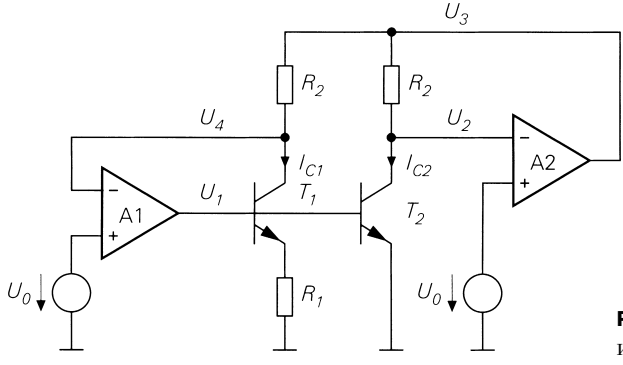


Рис. 4.115. Регулируемый PTAT-источник опорного тока

Если оба регулирующих усилителя имеют высокоомные входы и характеризуются коэффициентом усиления, равным A, выполняются следующие соотношения:

$$U_1 = A\,(U_0 - U_4),$$
$$U_2 = U_3 - I_{C2}R_2,$$
$$U_3 = A\,(U_0 - U_2),$$
$$U_4 = U_3 - I_{C1}R_2.$$

Если коэффициент усиления A достаточно велик и обеспечена стабильность, находим рабочую точку при $U_2 = U_4 = U_0$ и $I_{C1} = I_{C2} = I_{ref}$; благодаря общему напряжению базы U_1 последнее справедливо только для PTAT-тока в соответствии с (4.138). Стабильность проверяется в малосигнальном приближении. Тогда

$$u_1 = -Au_4,$$
$$u_2 = u_3 - i_{C2}R_2 = u_3 - S_2R_2u_1,$$

$$u_3 = -Au_2,$$

$$u_4 = u_3 - i_{C1}R_2 = u_3 - S_1R_2u_1,$$

где крутизна

$$S_1 = \frac{I_{ref}}{U_T + I_{ref}R_1}, \quad S_2 = \frac{I_{ref}}{U_T} > S_1.$$

На рис. 4.116 приведена эквивалентная схема автоматического регулирования для статических условий; в силу того что

$$\frac{u_3}{u_x} = \frac{A}{1+A} \overset{A>>1}{\approx} 1,$$

вместо контура с регулирующим усилителем A2 может быть применено прямое соединение. Тогда регулирующий усилитель A1 охватывается отрицательной обратной связью через транзисторы T_1 с усилением S_1R_2 и T_2 с усилением S_2R_2; данный контур статически стабилен благодаря соотношению $S_2 > S_1$.

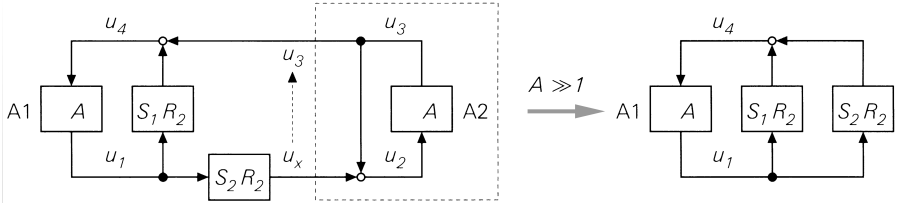


Рис. 4.116. Эквивалентная схема регулируемого PTAT-источника опорного тока по типу схем автоматического регулирования

Динамическая стабильность должна быть обеспечена компенсацией частотной зависимости обоих регулирующих усилителей; подробнее об этом будет сказано далее.

Практическая реализация регулируемого PTAT-источника опорного тока показана на рис. 4.117. В качестве регулируемого усилителя здесь используется схема с общим эмиттером (T_3, T_5) вместе с последующим каскадом с общим коллектором (T_4, T_6) для линеаризации контура по уровню большого сигнала. Напряжения U_0 соответствуют напряжениям участков база–эмиттер транзисторов T_3 и T_5 в рабочей точке $U_2 \approx U_4 \approx U_0 \approx 0{,}7$ В. Отсюда также следует, что транзисторы T_1 и T_2 функционируют при постоянных напряжениях коллектора, поэтому эффект Эрли не влияет на опорный ток. Развязка осуществляется путем подключения дополнительных транзисторов к напряжению U_1, как показано слева на рис. 4.117. Здесь развязывающие транзисторы следует дополнить каскодной ступенью, чтобы устранить их эффект Эрли. На рис. 4.118 показано семейство характеристик для различных температур.

Для поддержания динамической стабильности схемы оба регулирующих усилителя нуждаются в компенсации частотной характеристики с помощью конденсаторов

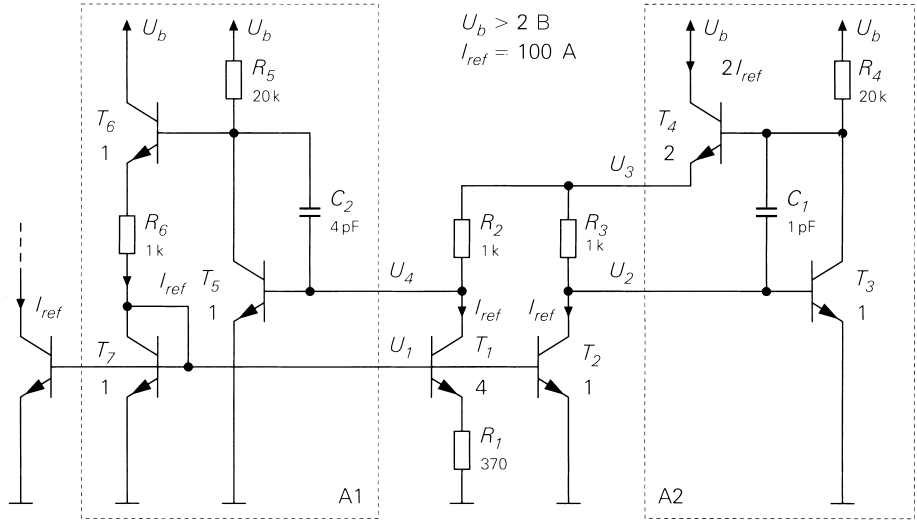


Рис. 4.117. Практическая реализация регулируемого PTAT-источника опорного тока

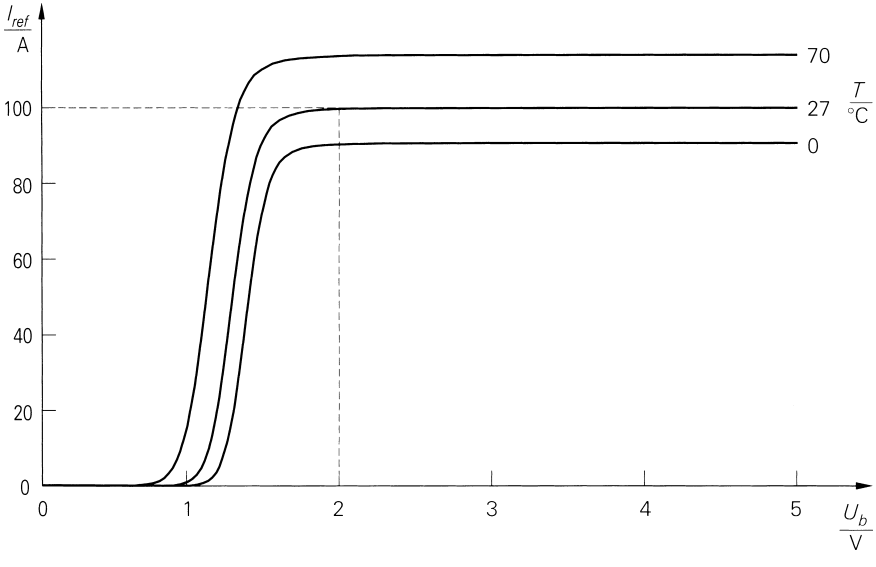


Рис. 4.118. Характеристики регулируемого PTAT-источника опорного тока (рис. 4.117)

C_1 и C_2. Их емкости определяют посредством имитационного моделирования схемы. С этой целью применяется временной анализ, при котором короткий токовый импульс от источника подается в узел U_1, что позволяет оценить импульс-

ный отклик в различных точках схемы и подобрать емкости, руководствуясь полученными оценками.

Температурная зависимость. Поскольку ток PTAT-источника опорного тока пропорционален температурному потенциалу U_T, необходимо учитывать его температурную характеристику:

$$U_T = \frac{kT}{q} \Rightarrow \frac{dU_T}{dT} = \frac{k}{q} \approx 86 \text{ мкВ/К}.$$

Отсюда для изменения тока имеет место

$$\frac{dI_{ref}}{dT} = \frac{1}{R_1} \ln \frac{I_{S1}}{I_{S2}} \frac{dU_T}{dT} \approx \frac{86 \text{ мкВ/К}}{R_1} \ln \frac{I_{S1}}{I_{S2}}, \qquad (4.139)$$

а для температурного коэффициента

$$\frac{1}{I_{ref}} \frac{dI_{ref}}{dT} = \frac{1}{U_T} \frac{dU_T}{dT} = \frac{1}{T} \overset{T=300\text{K}}{=} 3{,}3 \times 10^{-3} \text{K}^{-1}.$$

При повышении температуры на 3 К опорный ток увеличивается на 1%. Таким образом, температурная зависимость PTAT-источника опорного тока выражена еще сильнее, чем у источника с использованием U_{BE}, но противоположна по знаку.

Применение PTAT-источников тока в усилителях на биполярных транзисторах. Несмотря на сильную температурную зависимость, PTAT-источники опорного тока применяются в качестве опорных источников постоянных токов коллекторов в усилителях на биполярных транзисторах. В этом случае температурная зависимость оказывается достоинством устройства, так как усиление биполярных усилительных каскадов без обратной связи пропорционально крутизне транзистора $S = I_{C,A}/U_T$, а при $I_{C,A} \sim I_{ref} \sim U_T$ крутизна и, следовательно, усиление остаются неизменными.

Температурно-независимые источники опорного тока

Если сложить токи источников опорного тока с использованием U_{BE} и PTAT, выбрав их так, чтобы соблюдалось условие

$$\left.\frac{dI_{ref}}{dT}\right|_{U_{BE}-\text{Ref.}} + \left.\frac{dI_{ref}}{dT}\right|_{\text{PTAT-Ref}} = 0,$$

получим температурно-независимый источник опорного тока, представленный на рис. 4.119. Левая часть схемы соответствует PTAT-источнику опорного тока согласно рис. 4.113, куда добавлен транзисторный диод T_{10}, чтобы выводы базы p-n-p транзистора каскодной схемы можно было подключать к эмиттеру T_5, уменьшая таким образом погрешности, обусловленные токами баз. К первоначальному выходу T_8, T_9 присоединен источник опорного тока с использованием U_{BE} на транзисторах T_{13}, T_{14}. В этом случае он уже питается стабилизированным током и не нуждается в обратной связи через токовое зеркало. Еще один выход PTAT-источника

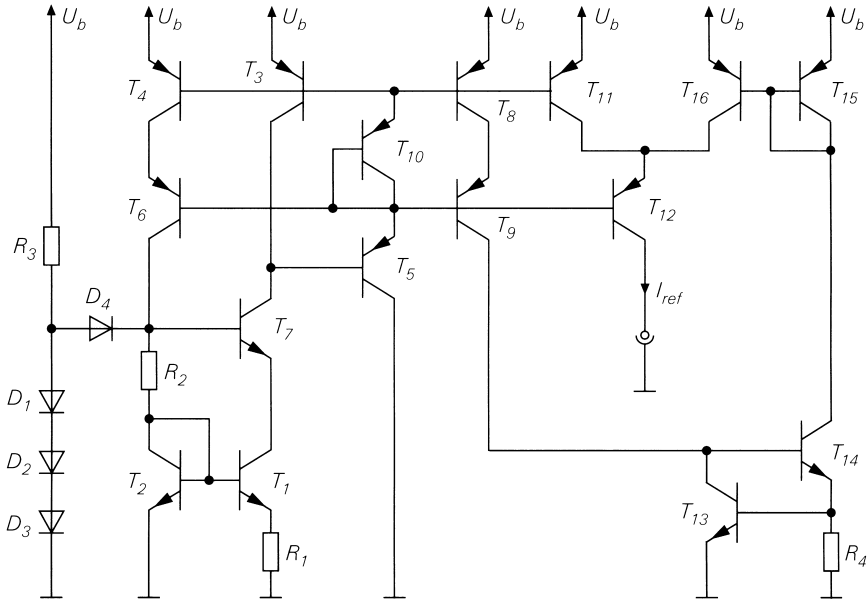


Рис. 4.119. Температурно-независимый источник опорного тока

опорного тока образуют транзисторы T_{11}, T_{12}, на которых его ток через токовое зеркало T_{15}, T_{16} складывается с током источника, использующего U_{BE}. С учетом формул (4.136) – (4.139) для отношения токов имеет место

$$\frac{I_{ref,UBE}}{U_{BE}}\frac{dU_{BE}}{dT}+\frac{I_{ref,PTAT}}{U_T}\frac{dU_T}{dT}=0 \quad \Rightarrow \quad \frac{I_{ref,UBE}}{I_{ref,PTAT}}=-\frac{U_{BE}}{U_T}\frac{\frac{dU_T}{dT}}{\frac{dU_{BE}}{dT}}\approx 1{,}3$$

и для опорного тока

$$I_{ref} = I_{ref,UBE} + I_{ref,PTAT} \approx 2{,}3I_{ref,PTAT} \approx 1{,}77I_{ref,UBE}.$$

Для опорного тока I_{ref} = 100 мкА находим $I_{ref,PTAT} \approx I_{ref}/2{,}3 \approx 43$ мкА и $I_{ref,UBE} \approx$ $\approx I_{ref}/1{,}77 \approx 57$ мкА.

Источники опорного тока на МОП схемах

Источник опорного тока с использованием U_{BE} (см. рис. 4.107) реализуется также на МОП транзисторах, в таком случае его называют источником опорного тока с использованием U_{GS} [4.2]. Ток плохо стабилизируется, когда характеристики работают на квадратичном участке. Гораздо лучше обстоит дело, если выбрать МОП транзисторы настолько крупными, чтобы они функционировали в подпороговой об-

ласти. Там их характеристика становится экспоненциальной, а поведение напоминает поведение биполярных транзисторов. Из выражения (3.25) следует, что в подпороговом режиме должно соблюдаться условие

$$|U_{GS} - U_{th}| < 2n_U U_T \overset{n_U \approx 1{,}5\ldots2{,}5}{\approx} 3\ldots5 \times U_T.$$

Следовательно, даже при слабых токах сами МОП транзисторы должны быть очень большими. Недостаток схемы состоит в том, что ее работа зависит от порогового напряжения U_{th}, разброс которого определяется особенностями изготовления транзистора.

PTAT-источник опорного тока аналогичным образом реализуется на МОП транзисторах в подпороговой области. В расчетах его тока вместо U_T фигурирует напряжение $n_U U_T$, так как для МОП транзисторов в подпороговой области имеет место

$$I_D \sim e^{\frac{U_{GS} - U_{th}}{n_U U_T}} \quad \text{при } n_U \approx 1{,}5\ldots2{,}5.$$

Смещение за пороговое напряжение U_{th}, не влияя на ток, вызывает смещение напряжений рабочей точки.

Свойства источников опорного тока, собранных на МОП транзисторах, как правило, существенно хуже, чем при использовании биполярных элементов. Поэтому интегральные схемы с особенно жесткими требованиями к точности и температурной стабильности обычно изготавливают на биполярных транзисторах.

Источники тока с насыщением

При низких требованиях к точности и температурной зависимости допустимо использовать источники тока с насыщением (рис. 4.120), основанные на постоянстве стокового тока у МОП транзисторов, которые применяются в режиме обеднения в области насыщения; в таком случае можно работать при $U_{GS} = 0$ или (с обратной связью по току при наличии сопротивления) при $U_{GS} < 0$.

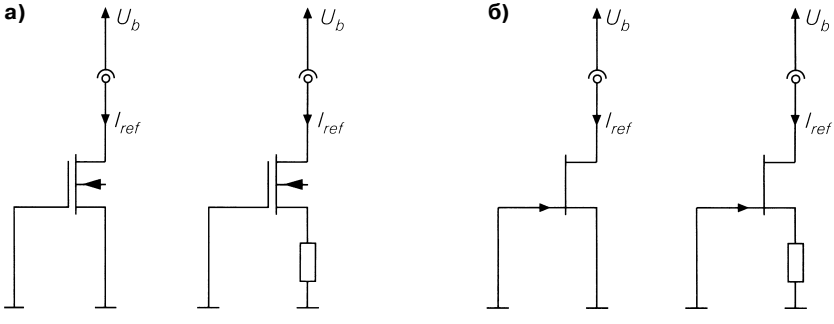


Рис. 4.120. Источник тока с насыщением: а – на МОП транзисторе; б – на полевом транзисторе с управляющим p-n переходом

Источники тока с насыщением на полевых транзисторах с управляющим p-n переходом реализуются в интегральных схемах посредством насыщающегося резистора (высокоомного диффузионного транзистора с суженным проводящим каналом). Речь идет о высокоомном интегральном сопротивлении, переходящем в режим насыщения при нарастании напряжения. Принципиальное устройство такого сопротивления аналогично строению полевого транзистора с управляющим p-n переходом, в силу чего они ведут себя почти одинаково. Недостаток состоит в широком разбросе номиналов, который обусловлен процессом изготовления и достигает ±30% [4.1]

Установка рабочей точки в интегральных схемах усилителей

Рабочая точка в интегральных схемах задается преимущественно с помощью источников тока для задания постоянного тока и вспомогательных напряжений для каскодных звеньев, причем источники тока реализуются в виде группы источников с общим источником опорного тока.

Биполярные схемы. Типичная схема для установки рабочей точки интегрального усилителя на биполярных транзисторах показана на рис. 4.121. Она состоит из PTAT-источника опорного тока ($T_1 \ldots T_8$) с пусковой схемой ($D_1 \ldots D_5$), а также схем с общим коллектором на n-p-n и p-n-p транзисторах (T_9 и T_{11} соответственно) с их источниками тока (T_{10}, T_{12}), выдающими вспомогательные напряжения U_1 и U_2 для каскодных звеньев; включение транзисторного диода D_6 демонстрирует простую возможность получать источники вспомогательных напряжений. Поскольку в PTAT-источнике опорного тока помимо развязки по токовому зеркалу $T_3 \ldots T_6$ реализуется также развязка по токовому зеркалу Видлара T_1, T_2, последнее дополняется транзистором T_8 до трехтранзисторного токового зеркала (см. рис. 4.113) с целью снизить погрешность, обусловленную токами базы. В таком случае требуется еще один транзисторный диод для соответствующего повышения пускового напряжения. В качестве резистора R_3 используется p-канальный насыщающийся резистор: именно таким образом удается изготавливать сопротивления номиналом около 100 кОм. Способность насыщающегося резистора работать в качестве источника стабильного тока при повышенных напряжениях выступает здесь как преимущество, ограничивая ток пусковой схемы. Разброс параметров, обусловленный технологией изготовления, также не является препятствием, поскольку ток в пусковой схеме может меняться почти на порядок, не влияя на ее функционирование.

К развязкам и вспомогательным источникам напряжения допустимо подключать простые источники тока или источники тока с каскодной схемой и с произвольным коэффициентом передачи тока. Примером на рис. 4.121 служит источник тока с каскодом. Остальные вспомогательные напряжения (например, U_3) легко формируются транзисторными диодами; для получения более сильных токов необходимо воспользоваться схемой с общим коллектором, как и в случае U_1 и U_2.

МОП схемы. На рис. 4.122 представлена типичная схема для установки рабочей точки в усилителе на МОП транзисторах. Она образована источником опорного тока на основе U_{GS} (T_1, T_2) с токовым зеркалом (T_3, T_4) и пусковой схемой (T_5, T_6), а также развязкой с выдачей вспомогательного напряжения ($T_8 \ldots T_{12}$). Пусковая

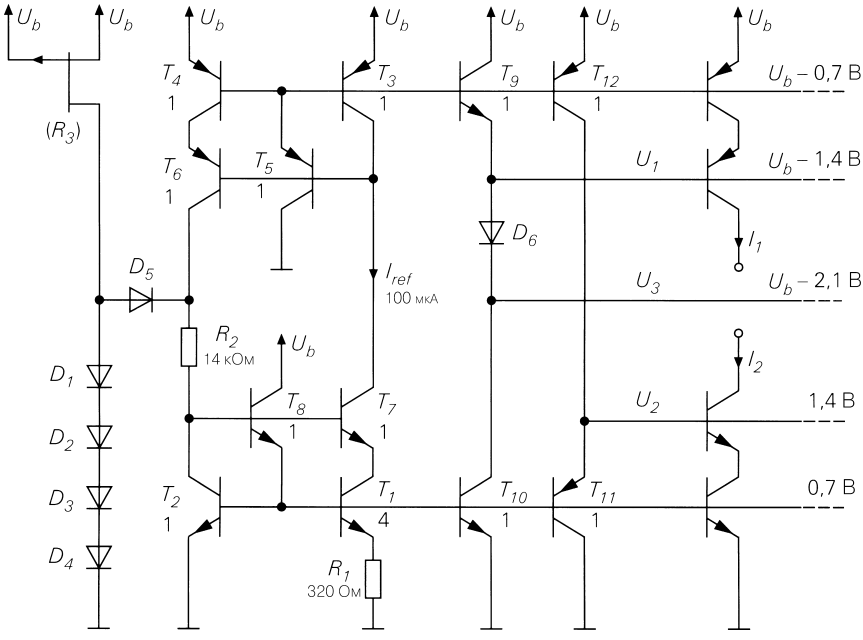


Рис. 4.121. Типичная схема с PTAT-источником опорного тока для установки рабочей точки биполярных усилительных схем (численный пример при I_{ref} = 100 мкА для U_b > > 3,5 В с применением данных из табл. 4.1)

схема благодаря транзистору T_5 вырабатывает пусковой ток, который выключается транзистором T_6 после запуска схемы. МОП транзистор в режиме обеднения T_7 служит источником постоянного тока (источником тока с насыщением) стока транзистора T_6; его ток должен быть меньше опорного, чтобы пусковая схема могла выключаться посредством транзистора T_6. Величина T_7 зависит от порогового напряжения МОП транзистора в режиме обеднения при соответствующем процессе изготовления.

Представленная схема имеет смысл, только если технологически обусловленные разбросы сопротивления резистора R_1 и порогового напряжения транзистора T_2 меньше разброса порогового напряжения T_7. В противном случае для получения опорного тока T_7 целесообразнее использовать источник тока с насыщением.

4.2
Свойства и параметры усилителя

Свойства усилителя выражают через его параметры, исходя из характеристик усилителя. Малосигнальные параметры получают линеаризацией в рабочей точке (к примеру, коэффициент усиления) и путем разложения в ряд нелинейных

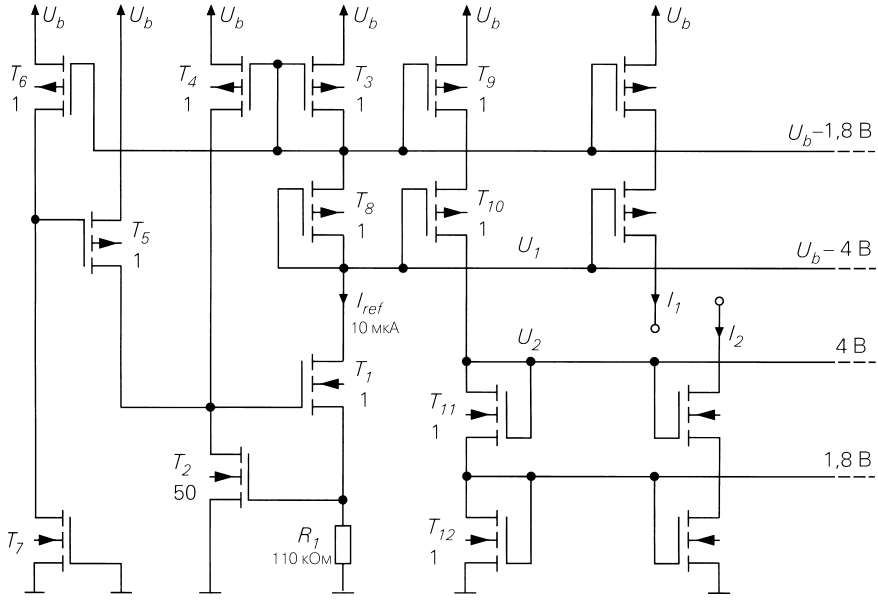


Рис. 4.122. Типичная схема с источником опорного тока U_{GS} для установки рабочей точки в схемах усилителей на МОП транзисторах (численный пример при I_{ref} = 10 мкА для $U_b > 7$ В с применением данных из табл. 4.2)

параметров (в частности, коэффициент нелинейных искажений). Поскольку аналитическое представление характеристик часто бывает невозможным, приходится опираться на измерения или моделирование схем.

4.2.1 Характеристики усилителя

Усилитель с единственными входом и выходом обычно описывается двумя семействами характеристик. Для параметров такого усилителя (рис. 4.123) справедливы зависимости:

$$I_e = f_E(U_e, U_a),$$

$$I_a = f_A(U_e, U_a).$$

У большинства усилителей влияние выхода на вход в рабочем диапазоне напряжений пренебрежимо мало; иными словами, входная характеристика практически не зависит от выходного напряжения. Следовательно,

$$I_e = f_E(U_e), \tag{4.140}$$

$$I_a = f_A(U_e, U_a), \tag{4.141}$$

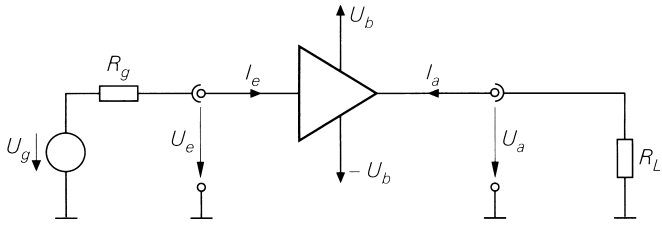


Рис. 4.123. Напряжения и токи в усилителе с одним входом и одним выходом

откуда находим передаточную характеристику холостого хода, то есть при ненагруженном выходе[1]:

$$I_a = f_A(U_e, U_a) = 0 \Rightarrow U_a = f_b(U_e). \tag{4.142}$$

Когда усилитель работает от источника сигнала с внутренним сопротивлением R_g на нагрузку R_L, согласно рис. 4.123 имеет место:

$$I_e = \frac{U_g - U_e}{R_g}, \quad I_a = -\frac{U_a}{R_L}. \tag{4.143}$$

Прямые, описываемые этими уравнениями, называют *линиями источника и нагрузки*. Подставляя в (4.140) и (4.141), получаем нелинейную систему уравнений:

$$\begin{aligned} U_g &= U_e + R_g f_E(U_e), \\ 0 &= U_a + R_L f_A(U_e, U_a), \end{aligned} \tag{4.144}$$

и находим рабочую передаточную характеристику:

$$U_a = f_{bB}(U_g). \tag{4.145}$$

Аналитическое решение уравнения (4.142) и системы уравнений (4.144), как и определение рабочей передаточной характеристики, реально лишь в исключительных случаях. На практике пользуются программами компьютерного моделирования схем, с помощью которых ищут точечные решения уравнений в рамках анализа постоянных напряжений, представляя характеристики в графическом виде. Последнее делает возможным графическое решение системы уравнений (4.144), для чего на семействе входных или выходных характеристик строят прямые (4.143) и находят точки их пересечения с характеристиками.

Пример. Для схемы с общим эмиттером, изображенной на рис. 4.124, пользуясь транспортной моделью согласно рис. 2.26, находим:

$$I_e = f_E(U_e, U_a) = I_{B,N} + I_{B,I} = \frac{I_S}{B_N}\left(e^{\frac{U_e}{U_T}} - 1\right) + \frac{I_S}{B_I}\left(e^{\frac{U_e - U_a}{U_T}} - 1\right),$$

$$I_a = f_A(U_e, U_a) = \frac{U_a - U_b}{R_C} + B_N I_{B,N} - (1 + B_I) I_{B,I} = \frac{U_a - U_b}{R_C} + I_S\left(e^{\frac{U_e}{U_T}} - 1\right) - \frac{I + B_I}{B_I} I_S\left(e^{\frac{U_e - U_a}{U_T}} - 1\right).$$

[1] Ее часто называют просто передаточной характеристикой.

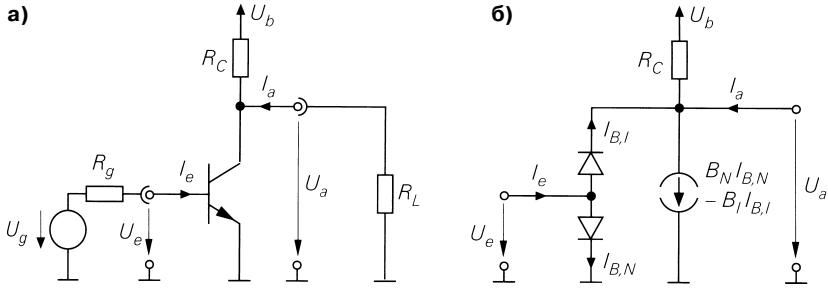


Рис. 4.124. Схема с общим эмиттером: а – принципиальная схема; б – с транспортной моделью транзистора

Для практических применений интересна только область, где транзистор работает в нормальном режиме, то есть $U_a > U_{CE,sat} \approx 0{,}2$ В. В этой области выходное напряжение не влияет на входную характеристику. В пренебрежении обратными токами можно записать:

$$I_e = f_E(U_e) = \frac{I_S}{B_N} e^{\frac{U_e}{U_T}},$$

$$I_a = f_A(U_e, U_a) = \frac{U_a - U_b}{R_C} + I_S e^{\frac{U_e}{U_T}}.$$

Характеристики представлены на рис. 4.125.

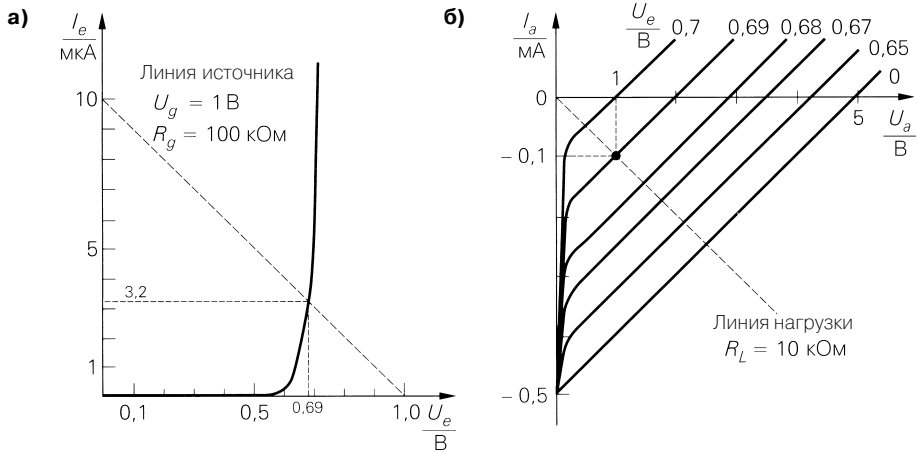


Рис. 4.125. Характеристики схемы с общим эмиттером (рис. 4.124) при $U_b = 5$ В и $R_C = 10$ кОм: а – входная характеристика; б – семейство выходных характеристик

Передаточная характеристика холостого хода поддается расчету в аналитической форме:

$$f_A\left(U_e, U_a\right) = 0 \quad \Rightarrow \quad U_a = f_{\ddot{U}}(U_e) = U_b - I_S R_C e^{\frac{U_e}{U_T}}.$$

При U_g = 1 В, R_g = 100 кОм и R_L = 10 кОм получим линию источника сигнала на рис. 4.125а и линию нагрузки на рис. 4.125б. По точкам пересечения находим U_e (U_g = 1 В) ≈ 0,69 В и U_a (U_e = 0,69 В) ≈ 1 В. Задавая другие значения U_g, строят характеристику по рассчитываемым точкам. В принципе так же действует компьютерная программа для моделирования схем, численно решая систему уравнений (4.144) для заданных пользователем значений U_g. Результат применения программы демонстрируется на рис. 4.126.

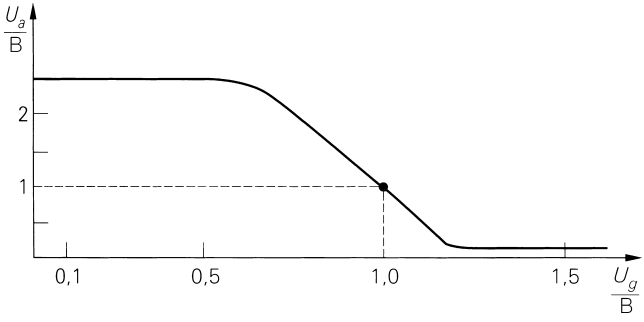


Рис. 4.126. Рабочая передаточная характеристика схемы с общим эмиттером (рис. 4.124) при U_b = 5 В, R_C = 10 кОм, R_g = 100 кОм и R_L = 10 кОм

4.2.2 Малосигнальные параметры

Малосигнальные параметры описывают квазилинейное поведение усилителя при подаче входного сигнала малой амплитуды в рабочей точке; работа усилителя в таких условиях называется *режимом малых сигналов*.

Рабочая точка

Рабочая точка A с напряжениями $U_{e,A}$ и $U_{a,A}$ и токами $I_{e,A}$ и $I_{a,A}$ характеризуется уравнениями

$$I_{e,A} = f_E\,(U_{e,A}), \quad I_{a,A} = f_A\,(U_{e,A}, U_{a,A}).$$

Как правило, рабочая точка зависит от параметров источника сигнала и нагрузки. Исключением являются усилители со связью по переменному напряжению через разделительные конденсаторы или трансформаторы, в которых рабочую точку можно устанавливать независимо от источников сигнала и нагрузки. Но для расчетов малосигнальных параметров совершенно неважно, как получена рабочая точка.

Малосигнальные переменные

Рассматривая режим малого сигнала, обращают внимание только на отклонения от рабочей точки, которые описываются малосигнальными переменными:

$$u_e = U_e - U_{e,A},\ \ i_e = I_e - I_{e,A},$$

$$u_a = U_a - U_{a,A},\ \ i_a = I_a - I_{a,A}.$$

Поскольку параметры рабочей точки $U_{e,A}$, $I_{e,A}$, $U_{a,A}$ и $I_{a,A}$ в нормальном режиме соответствуют постоянной составляющей U_e, I_e, U_a и I_a, ее нет в малосигнальных переменных, то есть их средние значения равны нулю (отсутствуют). Например:

$$U_e = U_0 + u_1\cos\omega_1 t + u_2\cos\omega_2 t \Rightarrow \begin{cases} U_{e,A} = U_0 \\ u_e = u_1\cos\omega_1 t + u_2\cos\omega_2 t \end{cases}.$$

Линеаризация

Подставляя малосигнальные переменные в характеристики (4.140) и (4.141) и разлагая в ряд в рабочей точке, получим:

$$I_e = I_{e,A} + i_e = f_E\left(U_{e,A} + u_e\right) = f_E(U_{e,A}) + \left.\frac{\partial f_E}{\partial U_e}\right|_A u_e + \frac{1}{2}\left.\frac{\partial^2 f_E}{\partial U_e^2}\right|_A u_e^2 + \frac{1}{6}\left.\frac{\partial^3 f_E}{\partial U_e^3}\right|_A u_e^3 + \cdots$$

$$I_a = I_{a,A} + i_a = f_A\left(U_{e,A} + u_e, U_{a,A} + u_a\right) = f_A(U_{e,A}, U_{a,A}) + \left.\frac{\partial f_A}{\partial U_e}\right|_A u_e + \left.\frac{\partial f_A}{\partial U_a}\right|_A u_a +$$

$$+\frac{1}{2}\left.\frac{\partial^2 f_A}{\partial U_e^2}\right|_A u_e^2 + \frac{1}{2}\left.\frac{\partial^2 f_A}{\partial U_e \partial U_a}\right|_A u_e u_a + \frac{1}{2}\left.\frac{\partial^2 f_A}{\partial U_a^2}\right|_A u_a^2 + \cdots$$

Далее частное дифференцирование применяется также к входной характеристике f_E с учетом того, что f_E зависит также от второй переменной (U_a). При достаточно слабом входном сигнале можно ограничиться линейными членами разложения в ряд и найти линейные зависимости между малосигнальными переменными:

$$i_e = \left.\frac{\partial f_E}{\partial U_e}\right|_A u_e$$

$$i_a = \left.\frac{\partial f_A}{\partial U_e}\right|_A u_e + \left.\frac{\partial f_A}{\partial U_a}\right|_A u_a.$$

Переход к этим линейным уравнениям называют *линеаризацией в рабочей точке*.

Малосигнальные параметры

Частные производные, появляющиеся при линеаризации и оцениваемые в рабочей точке A, называются *малосигнальными параметрами*. К ним относятся:

- малосигнальное входное сопротивление r_e:

$$r_e = \frac{u_e}{i_e} = \left(\left.\frac{\partial f_E}{\partial U_e}\right|_A\right)^{-1}; \qquad (4.146)$$

- малосигнальное выходное сопротивление r_a:

$$r_a = \left.\frac{u_a}{i_a}\right|_{u_e=0} = \left(\left.\frac{\partial f_A}{\partial U_a}\right|_A\right)^{-1}. \qquad (4.147)$$

Его называют также выходным сопротивлением при короткозамкнутом входе, так как в данной ситуации вход закорочен для малых приращений сигнала ($u_e = 0$). Практически это означает, что к входу подключен источник напряжения с достаточно малым внутренним сопротивлением, поддерживающим входное напряжение на неизменном уровне $U_{e,A}$;

- малосигнальный коэффициент усиления A:

$$A = \left.\frac{u_a}{u_e}\right|_{i_a=0} = -\left.\frac{\partial f_A}{\partial U_e}\right|_A \left(\left.\frac{\partial f_A}{\partial U_a}\right|_A\right)^{-1}, \qquad (4.148)$$

называемый коэффициентом усиления холостого хода, так как на выходе нет нагрузки, то есть выходной ток равен нулю ($i_a = 0$); кроме того, усиление рассчитывается по передаточной характеристике холостого хода (4.142):

$$A = \left.\frac{\partial f_{\ddot{U}}}{\partial U_e}\right|_A;$$

- крутизна S:

$$S = \left.\frac{i_a}{u_e}\right|_{u_a=0} = \left.\frac{\partial f_A}{\partial U_e}\right|_A. \qquad (4.149)$$

Она не имеет особого значения в усилителях, которые обладают низкоомным выходом (r_a мало) и выдают низкое выходное напряжение, но у транзисторов и усилителей с высокоомной нагрузкой (r_a велико) играет важную роль. Из сравнения (4.147) и (4.148) вытекает

$$S = -\frac{A}{r_a} \text{ или } A = -Sr_a, \qquad (4.150)$$

следовательно, одна из величин – A, r_a или S – избыточна.

Малосигнальная эквивалентная схема усилителя

Располагая малосигнальными параметрами, получаем малосигнальную эквивалентную схему (рис. 4.127) со следующими уравнениями:

$$i_e = \frac{u_e}{r_e}, \qquad (4.151)$$

$$u_a = Au_e + i_a r_a \text{ или } i_a = Su_e + \frac{u_a}{r_a}. \qquad (4.152)$$

Если имеется усилитель с нагрузкой R_L и источник сигнала, который обладает внутренним сопротивлением R_g, из малосигнальной эквивалентной схемы (рис. 4.128) найдем рабочее усиление в режиме малых сигналов:

$$A_B = \frac{u_a}{u_g} = \frac{r_e}{R_g + r_e} A \frac{R_L}{r_a + R_L} \overset{A=-Sr_a}{=} -\frac{r_e}{R_g + r_e} S \frac{r_a R_L}{r_a + R_L}, \qquad (4.153)$$

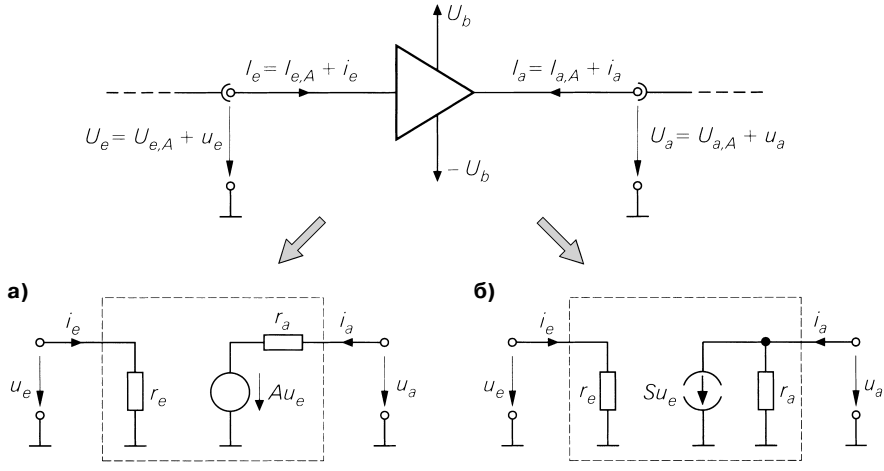


Рис. 4.127. Малосигнальная эквивалентная схема усилителя: а – с усилением A; б – с крутизной S

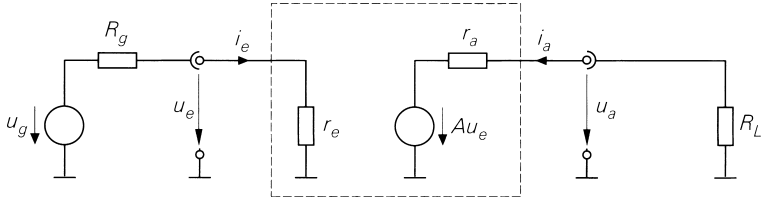


Рис. 4.128. Малосигнальная эквивалентная схема усилителя с источником сигнала и нагрузкой

где $u_g = U_g - U_{g,A}$ – малосигнальное напряжение источника сигнала. Рабочее усиление в режиме малых сигналов складывается из усиления холостого хода A и коэффициентов деления входного и выходного напряжений; если рабочее усиление выражается через крутизну S, вместо коэффициента деления на стороне выхода используется параллельное соединение элементов r_a и R_L. Малосигнальное рабочее усиление определяют также по рабочей передаточной характеристике (4.145):

$$A_B = \left.\frac{df_{\ddot{U}B}}{dU_g}\right|_A .$$

Пример. Для схемы с общим эмиттером, изображенной на рис. 4.124а, определены характеристики

$$I_e = f_E(U_e) = \frac{I_S}{B_N} e^{\frac{U_e}{U_T}}, \quad I_a = f_A(U_e, U_a) = \frac{U_a - U_b}{R_C} + I_S e^{\frac{U_e}{U_T}};$$

при U_g = 1 В, R_g = 100 кОм и $R_L = R_C$ = 10 кОм следует $U_e \approx 0{,}69$ В и $U_a \approx 1$ В. Эта точка используется только в качестве рабочей; при I_S = 1 фА, B_N = 100 и U_T = 26 мВ следует:

$$U_{e,A} \approx 0{,}69 \text{ В}, \; I_{e,A} = f_E\,(U_{e,A}) \approx 3 \text{ мкА},$$

$$U_{a,A} \approx 1 \text{ В}, \; I_{a,A} = -\frac{U_{a,A}}{R_L} \approx -100 \text{ мкА}.$$

Схема с параметрами рабочей точки представлена на рис. 4.129а.

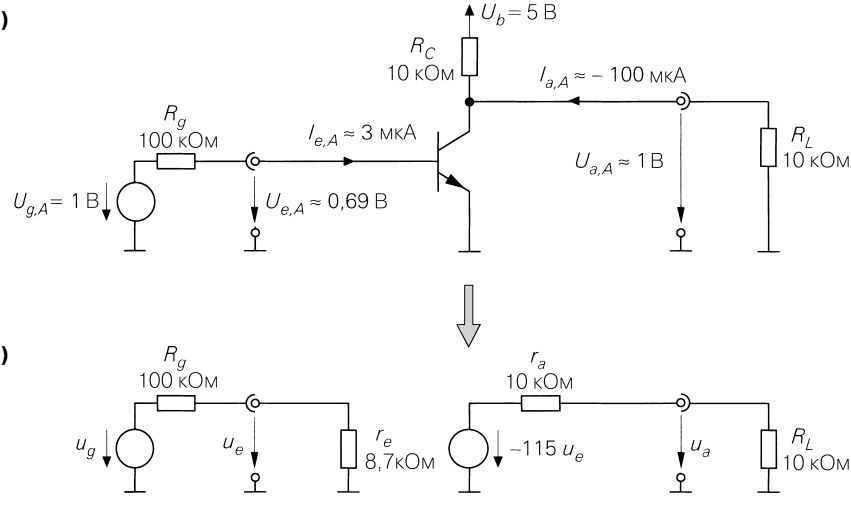


Рис. 4.129. Схема с общим эмиттером и параметрами рабочей точки (вверху) и соответствующая ей малосигнальная эквивалентная схема (внизу)

Из (4.146) при

$$\left.\frac{\partial f_E}{\partial U_e}\right|_A = \left.\frac{I_S}{U_T B_N} e^{\frac{U_e}{U_T}}\right|_A = \left.\frac{I_e}{U_T}\right|_A = \frac{I_{e,A}}{U_T} \approx \frac{3 \text{ мкА}}{26 \text{ мВ}} \approx 0{,}115 \text{ мА/В}$$

следует входное сопротивление $r_e \approx 8{,}7$ кОм; соответственно из (4.147) при

$$\left.\frac{\partial f_A}{\partial U_a}\right|_A = \frac{1}{R_C} = 0{,}1 \text{ мА/В}$$

находим выходное сопротивление $r_a = R_C$ = 10 кОм, а из (4.149) при

$$\left.\frac{\partial f_A}{\partial U_e}\right|_A = \left.\frac{I_S}{U_T} e^{\frac{U_e}{U_T}}\right|_A \approx \frac{300 \text{ мкА}}{26 \text{ мВ}} \approx 11{,}5 \text{ мА/В}$$

определяем крутизну $S \approx 11{,}5$ мА/В. Усиление A определяем согласно (4.150) по S и r_a: $A = -Sr_a \approx -115$. В результате получается малосигнальная эквивалентная схе-

ма, представленная на рис. 4.129б. Отсюда, пользуясь соотношением (4.153), находим рабочее усиление $A_B \approx -4{,}6$, что соответствует крутизне рабочей передаточной характеристики на рис. 4.126 в заданной рабочей точке.

Усилители с обратной связью

В некоторых усилителях нельзя пренебрегать обратной связью с выхода на вход (имеется в виду только статическая обратная связь; кроме нее во многих усилителях из-за паразитных емкостей действует динамическая обратная связь, особенно заметная на высоких частотах). В этом случае входной ток зависит не только от входного, но и от выходного напряжения:

$$I_e = f_E(U_e, U_a) \tag{4.154}$$

При линеаризации в дополнение к вышеназванным появляются еще два малосигнальных параметра:

- коэффициент обратной связи A_r:

$$A_r = \left.\frac{u_e}{u_a}\right|_{i_e=0} = -\left.\frac{\partial f_E}{\partial U_a}\right|_A \left(\left.\frac{\partial f_E}{\partial U_e}\right|_A\right)^{-1}; \tag{4.155}$$

- крутизна обратной связи S_r:

$$S_r = \left.\frac{i_e}{u_a}\right|_{u_e=0} = \left.\frac{\partial f_E}{\partial U_a}\right|_A. \tag{4.156}$$

Сравнивая (4.146) и (4.155), находим:

$$S_r = -\frac{A_r}{r_e} \quad \text{и} \quad A_r = -S_r r_e. \tag{4.157}$$

Отсюда следует избыточность одной из величин – A_r, r_e или S_r.

На рис. 4.130 представлены малосигнальные эквивалентные схемы усилителя с обратной связью; для этих схем имеем:

$$u_e = A_r u_a + i_e r_e \quad \text{и} \quad i_e = S_r u_a + \frac{u_e}{r_e}, \tag{4.158}$$

$$u_a = A u_e + i_a r_a \quad \text{и} \quad i_a = S u_e + \frac{u_a}{r_a}. \tag{4.159}$$

В этом случае входное сопротивление r_e называют также *входным сопротивлением короткого замыкания*, поскольку оно определяется при короткозамкнутом выходе ($u_a = 0$). Поэтому коэффициент усиления A именуют также прямым усилением, а крутизну S – прямой крутизной, если надо подчеркнуть отличие от аналогичных параметров обратной связи.

Кроме малосигнальных эквивалентных схем, показанных на рис. 4.130, возможны еще две, если использовать представление относительно входа или выхода с учетом соответствующих усиления или крутизны, но обе смешанные формы почти не применяются. Однако не следует путать эту четверку возможных представлений с четырьмя представлениями посредством четырехполюсников через Y-, Z-, H- и P-мат-

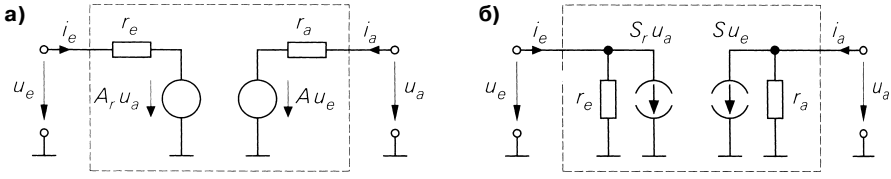


Рис. 4.130. Малосигнальные эквивалентные схемы усилителя с обратной связью: а – с использованием коэффициента усиления A и A_r; б – с использованием значения крутизны S и S_r

рицы, поскольку регулируемые источники здесь всегда управляются напряжением: ведь в случае четверки малосигнальных эквивалентных схем речь идет лишь о варианте Y-представления через соотношения

$$y_{11} = \frac{1}{r_e}, \quad y_{12} = S_r, \quad y_{21} = S, \quad y_{22} = \frac{1}{r_a}.$$

Малосигнальная эквивалентная схема на рис. 4.130б соответствует обычному Y-представлению. Три другие малосигнальные эквивалентные схемы получаются в том случае, если источник тока во входном или выходном контурах (либо в обоих) преобразовать в эквивалентный источник напряжения; тогда крутизна S или S_r преобразуется в коэффициент усиления A или A_r.

Коэффициент усиления A_B, когда источник сигнала имеет внутреннее сопротивление R_g и подключена нагрузка R_L, рассчитывается непосредственно по малосигнальной эквивалентной схеме на рис. 4.131; в результате получается громоздкое выражение, не позволяющее разобраться в сложных взаимозависимостях. Поэтому задачу решают в три этапа:

1. Сначала рассчитывают коэффициент усиления с идеальным источником входного напряжения, то есть при $R_g = 0$:

$$A_{B,0} = \left.\frac{u_a}{g}\right|_{R_g=0} = \frac{u_a}{u_e} = A\frac{R_L}{r_a + R_L}. \qquad (4.160)$$

   Он включает в себя коэффициент усиления холостого хода A и коэффициент деления выходного напряжения и зависит от коэффициента обратной связи A_r. Индекс 0 в $A_{B,0}$ означает $R_g = 0$.

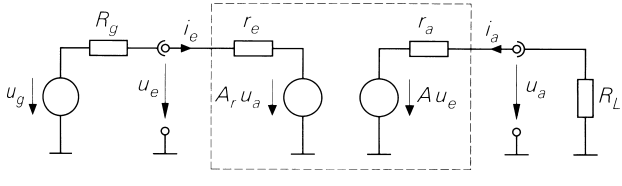


Рис. 4.131. Малосигнальная эквивалентная схема для расчета коэффициента усиления A_B усилителя с обратной связью

2. Далее вычисляют входное сопротивление $r_{e,B}$:

$$r_{e,B} = \frac{u_e}{i_e} = \frac{r_e}{1 - A_r A \dfrac{R_L}{r_a + R_L}} = \frac{r_e}{1 - A_r A_{B,0}}. \qquad (4.161)$$

   В усилителях с обратной связью ($A_r \neq 0$) оно зависит от нагрузки R_L, а для усилителей без нее ($A_r = 0$) $r_{e,B} = r_e$.
3. Зная входное сопротивление, находят коэффициент деления входного напряжения и определяют коэффициент усиления A_B:

$$A_B = \frac{r_{e,B}}{R_g + r_{e,B}} A_{B,0} = \frac{r_{e,B}}{R_g + r_{e,B}} A \frac{R_L}{r_a + R_L}. \qquad (4.162)$$

   Подставляя $r_{e,B} = r_e$ в (4.153), получают коэффициент усиления A_B без обратной связи.

Это позволяет рассматривать усилитель с обратной связью как усилитель без таковой, если воспользоваться входным сопротивлением $r_{e,B}$ вместо входного сопротивления r_e. Поэтому в разделах 2.4 и 3.4 при расчетах транзисторных принципиальных схем указывалось, как вычислять входное сопротивление по заданной нагрузке R_L при наличии обратной связи. Согласно приведенному указанию в формулах заменяются коэффициент усиления при наличии обратной связи A_r и крутизна при обратной связи S_r. Выражения (4.160)–(4.162) позволяют определить коэффициент усиления A_B при наличии нагрузки R_L, если вместо r_a подставить выходное сопротивление короткого замыкания $r_{a,K}$, а вместо $r_{e,B}$ – входное сопротивление r_e:

$$r_a = r_{a,K}, \quad r_{e,B} = r_e\ (R_L).$$

Истолкование коэффициента усиления A не представляет особых трудностей, но при задании входного и выходного сопротивлений важно учитывать условия эксплуатации. Сводка таких зависимостей приведена в табл. 4.7.

Расчет малосигнальных параметров с помощью малосигнальной эквивалентной схемы

Характеристические кривые f_E и f_A больших схем уже не замкнуты, что не позволяет рассчитывать малосигнальные параметры путем дифференцирования характеристик согласно (4.146)–(4.149). Но если рабочая точка цепи, выраженная через напряжения и токи, известна или может быть приблизительно определена, схемные элементы цепи линеаризуются порознь и параметры цепи рассчитываются по итоговой сводной малосигнальной эквивалентной схеме. При этом для схемного элемента составляется соответствующая эквивалентная схема. На рис. 4.132 данный способ сравнивается с расчетом по характеристикам. Для расчета рабочей точки, выбора малосигнальных эквивалентных схем и составления сводной малосигнальной эквивалентной схемы используются исходные данные рассматриваемой цепи.

Таблица 4.7. Входные и выходные сопротивления усилителя (рис. 4.131) в различных режимах. Следует помнить, что r_e и r_a являются сопротивлениями короткого замыкания

Рабочий режим	Входное сопротивление	Выходное сопротивление
Нормальный	$r_{e,B} = \dfrac{r_e}{1 - A_r A \dfrac{R_L}{r_a + R_L}}$	$r_{a,B} = \dfrac{r_a}{1 - A_r A \dfrac{R_g}{r_e + R_g}}$
Короткозамкнутый	$r_{e,K} = r_{e,B}\big\|_{R_L=0} = r_e$	$r_{a,K} = r_{a,B}\big\|_{R_g=0} = r_a$
Холостой	$r_{e,L} = r_{e,B}\big\|_{R_L=\infty} = \dfrac{r_e}{1 - A_r A}$	$r_{a,L} = r_{e,B}\big\|_{R_g=\infty} = \dfrac{r_a}{1 - A_r A}$

На практике применяется исключительно метод малосигнальной эквивалентной схемы. В частности, он используется программами для машинного моделирования схем: им доступны лишь численные расчеты, и они не способны составлять, преобразовывать и дифференцировать уравнения, характеристическая петля которых имеет замкнутую форму. Впрочем, некоторые программы (например, PSpice) умеют численно дифференцировать характеристики схемы, рассчитанные по точкам. Этот подход полезен, когда пользователь интересуется зависимостью малосигнальных параметров от рабочей точки. Однако численное дифференцирование страдает существенными погрешностями в диапазонах весьма высокой и низкой крутизны характеристик.

Пример. На рис. 4.133 еще раз показана схема с общим эмиттером, где транзистор является единственным нелинейным элементом. Воспользовавшись малосигнальной эквивалентной схемой транзистора, получим малосигнальную эквивалентную схему всей цепи. Для расчета параметров S, r_{BE} и r_{CE} нужно знать параметры транзистора β и U_A и коллекторный ток $I_{C,A}$ в рабочей точке. При $\beta = 100$, $U_A = 100$ В и $I_{C,A} = 300$ мкА получим:

$$S = \frac{I_{C,A}}{U_T} = \frac{300\text{ мкА}}{26\text{ мВ}} \approx 11{,}5\text{ мА/В}, \quad r_{BE} = \frac{\beta}{S} = \frac{100}{11{,}5\text{ мА/В}} \approx 8{,}7\text{ кОм},$$

$$r_{CE} = \frac{U_A}{I_{C,A}} = \frac{100\text{ В}}{300\text{ мкА}} \approx 333\text{ кОм}.$$

Сравнивая с рис. 4.127б, находим $r_e = r_{BE} \approx 8{,}7$ кОм, $r_a = r_{CE} \| R_C \approx 9{,}7$ кОм, $S \approx 11{,}5$ мА/В (крутизна усилителя равна крутизне транзистора) и $A = -SR_a \approx \approx -112$.

Значения A и r_a почти не отличаются от приведенных на рис. 4.129, потому что в малосигнальной эквивалентной схеме учитывался эффект Эрли, представ-

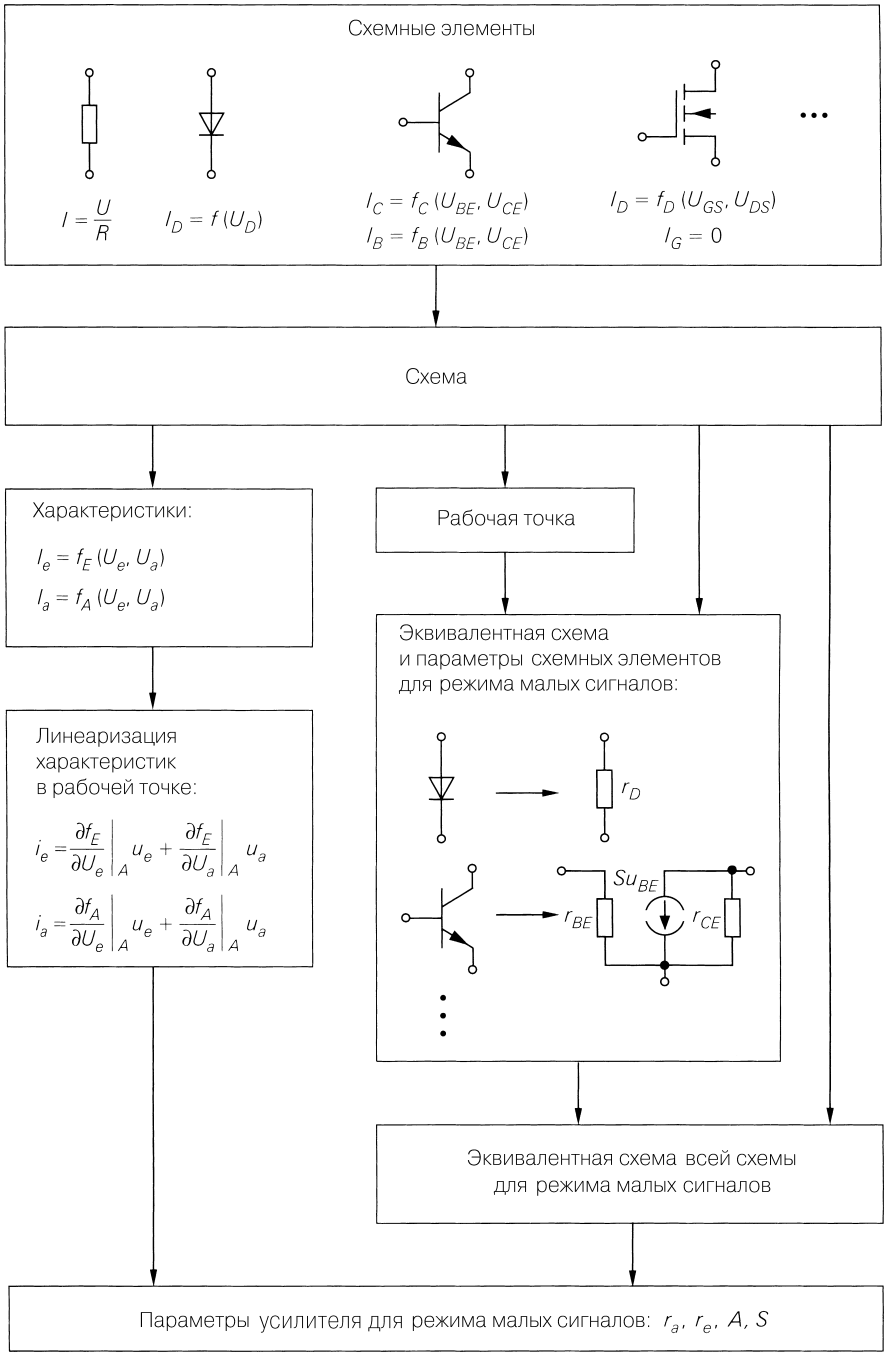


Рис. 4.132. Способ расчета малосигнальных параметров усилителя

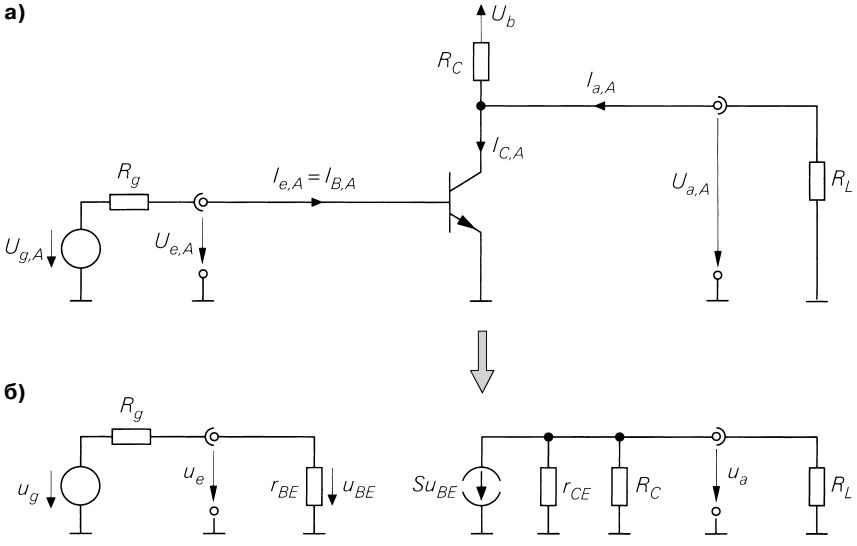


Рис. 4.133. Схема с общим эмиттером в рабочей точке (вверху) и итоговая малосигнальная эквивалентная схема при использовании малосигнальной эквивалентной схемы транзистора (внизу)

ленный резистором r_{CE}, но этим эффектом пренебрегали в расчетах на основе характеристик.

Последовательное включение усилителей

Последовательная цепочка усилителей может быть представлена как один общий усилитель. Поскольку усилитель обычно состоит из нескольких последовательно включенных основных транзисторных каскадов, этот подход применим и для расчета параметров отдельного каскада, если его рассматривать как усилитель.

Свести транзисторные принципиальные схемы к единственному усилителю, вообще говоря, непросто: некоторые из этих каскадов обладают заметной обратной связью; она редко используется в многокаскадных усилителях, так как при последовательном включении обратная связь не возникает, если ее нет в отдельных каскадах.

Последовательное включение усилителей без обратной связи. Цепочка из последовательно включенных усилителей, лишенных обратной связи, без затруднений сводится к единственному усилителю; для цепочки из n усилителей имеет место следующее:

- входное сопротивление равно входному сопротивлению первого усилителя: $r_e = r_{e1}$;
- выходное сопротивление равно выходному сопротивлению последнего усилителя: $r_a = r_{a(n)}$;

- коэффициент усиления равен произведению коэффициентов усиления отдельных каскадов и коэффициентов деления межкаскадных соединительных цепей:

$$A = \prod_{i=1}^{n} A_{(i)} \cdot \prod_{i=1}^{n-1} \frac{r_{e(i+1)}}{r_{a(i)} + r_{e(i+1)}}; \tag{4.163}$$

- коэффициент усиления A_B рассчитывается по (4.153):

$$A_B = \frac{r_e}{R_g + r_e} A \frac{R_L}{r_a + R_L} = \prod_{i=1}^{n} A_{(i)} \cdot \prod_{i=0}^{n} \frac{r_{e(i+1)}}{r_{a(i)} + r_{e(i+1)}}, \tag{4.164}$$

где $r_{a0} = R_g$, $r_{e(n)} = R_L$. Здесь добавляются коэффициенты деления на входе ($i = 0$) и выходе ($i = n$).

Пример. Для последовательной цепочки из двух усилителей без обратной связи (рис. 4.134) находим малосигнальные параметры

$$r_e = r_{e1}, \quad r_a = r_{a2}, \; A = A_1 \frac{r_{e2}}{r_{a1} + r_{e2}} A_2$$

и коэффициент усиления A_B

$$A_B = \frac{r_e}{R_g + r_e} A \frac{R_L}{r_a + R_L} = \frac{r_{e1}}{R_g + r_{e1}} A_1 \frac{r_{e2}}{r_{a1} + r_{e2}} A_2 \frac{R_L}{r_{a2} + R_L}.$$

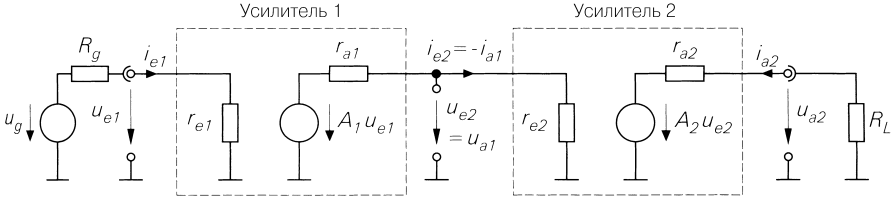


Рис. 4.134. Последовательное включение двух усилителей без обратной связи

Последовательное включение усилителей с обратной связью. Определение малосигнальных параметров цепочки последовательно включенных усилителей с обратной связью весьма затруднительно. Напротив, коэффициент усиления A_B вычисляется достаточно просто. Он рассчитывается по (4.164) аналогично случаю усилителя без обратной связи, если вместо входных сопротивлений $r_{e(i)}$ подставлять входные сопротивления $r_{e,B(i)}$, которые определяются в обратном порядке: входное сопротивление последнего усилителя зависит от нагрузки R_L и, в свою очередь, служит нагрузкой для предпоследнего усилителя и т.д. Тогда для n усилителей имеет место:

$$R_L \to r_{e,B(n)} \; (RL) \to r_{e,(n-1)} \; (r_{e,B(n)}) \to \ldots \to r_{e,B1} \; (r_{e,B2}).$$

Вообще говоря, подобный «обратный» расчет реализуется только путем подстановки численных значений, поскольку последовательная подстановка одного

уравнения в другое приводит к крайне громоздким выражениям. Следует учитывать, что расчет коэффициента усиления A по (4.163) затруднителен вследствие зависимости от R_L. В этом случае входные напряжения не поддаются определению.

Последовательная цепочка хотя бы с одним усилителем без обратной связи. Как уже отмечалось, обратная связь в последовательной цепочке усилителей отсутствует тогда, когда ее нет *хотя бы у одного из них*. В таком случае вычисление малосигнальных параметров A, r_e и r_a возможно, если усилители с обратной связью последовательно преобразовать в усилитель без таковой. Пример подобного преобразования приведен на рис. 4.135. Суть способа в том, что усилитель с обратной связью, включенный до или после усилителя без обратной связи, может быть реорганизован в усилитель без обратной связи. Последовательное применение способа позволяет преобразовать все усилители с обратной связью.

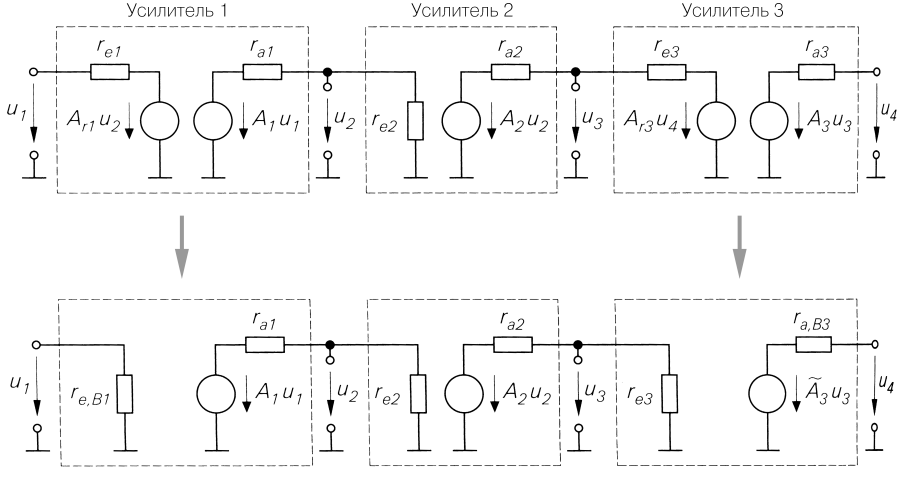


Рис. 4.135. Преобразование цепочки усилителей с обратной связью, содержащей один каскад без обратной связи

Сначала рассмотрим усилитель 1 (см. рис. 4.135). Он включен перед усилителем 2 без обратной связи и потому функционирует при определенной нагрузке, в данном случае равной r_{e2}, в силу чего можно рассчитать входное сопротивление $r_{e,B1} = r_{e,B1}(r_{e2})$ и выполнить преобразование.

Усилитель 3 включен после усилителя 2, свободного от обратной связи, и, следовательно, действует при заданном внутреннем сопротивлении источника сигнала, в данном случае r_{a2}, так что его выходное сопротивление составляет $r_{a,B3} = r_{a,B3}(r_{a2})$. Кроме того, необходимо заменить коэффициент усиления A_3 источника напряжения, управляемого напряжением, на

$$\bar{A}_3 = A_3 \frac{r_{a,B3}}{r_{a3}}.$$

Это соотношение получается при пересчете величин, но оно также выводится при рассмотрении выходного тока короткого замыкания: при коротком замыкании на выходе ($u_4 = 0$) через усилитель до преобразования протекает ток $A_3 u_3 / r_{a3}$, а после преобразования – ток $\Gamma_3 u_3 / r_{a,B3}$; указанное соотношение для коэффициентов усиления выводится из равенства токов, поскольку в обоих случаях u_3 равны в силу $A_{r3} u_4 = 0$.

Пример. На рис. 4.136 показан трехкаскадный усилитель. На входе и выходе (T_1 и T_3) применены схемы с общим эмиттером и обратной связью по напряжению, а между ними включена схема с общим эмиттером и обратной связью по току (T_2). Схемы с общим эмиттером и обратной связью по напряжению характеризуются заметным реактивным воздействием, обусловленным преимущественно сопротивлениями R_{21} и R_{23}. Напротив, схемы с общим эмиттером и обратной связью по току практически свободны от такого воздействия. Найдем теперь малосигнальные параметры A, r_e и r_a.

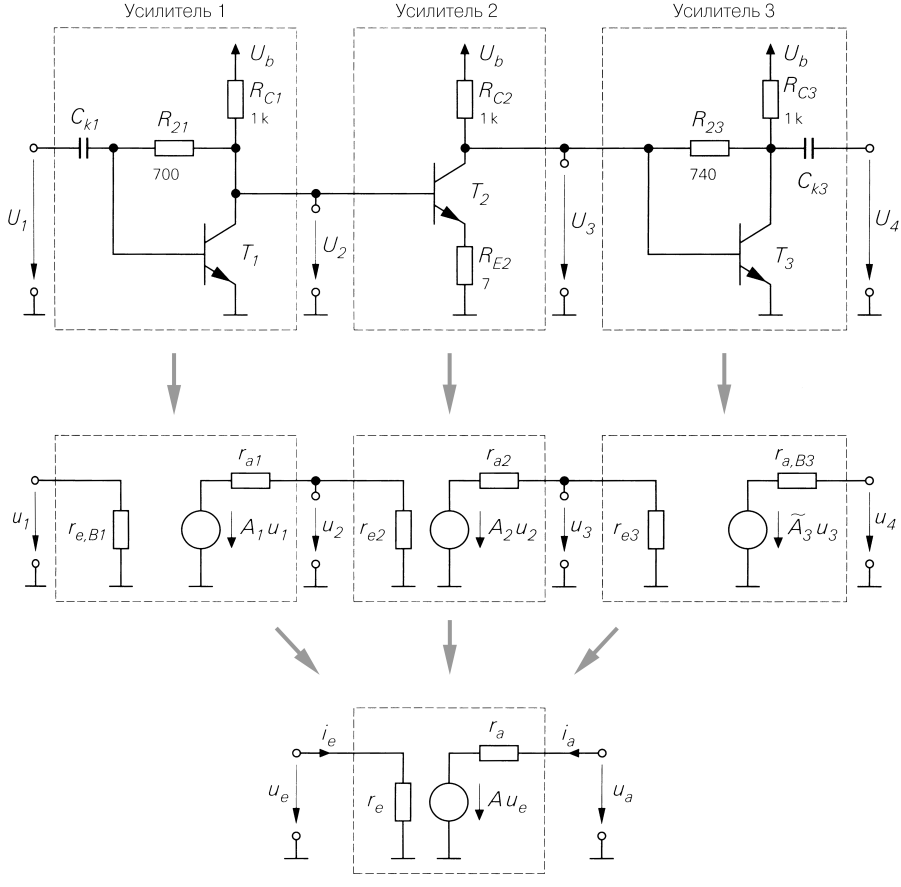


Рис. 4.136. Трехкаскадный усилитель

Напряжение питания составляет U_b = 1,7 В, при этом коллекторный ток покоя всех трех транзисторов равен 1 мА. При β = 100 и U_A = 100 В получим $S = I_C/U_T$ = = 38 мА/В и $r_{BE} = \beta U_T/I_C$ = 2,6 кОм. Сопротивлением промежутка коллектор–эмиттер $r_{CE} = U_A/I_C$ = 100 кОм по сравнению с сопротивлениями резисторов в схеме можно пренебречь.

Далее определяем параметры схемы с общим эмиттером и обратной связью по току:

- по (2.70) находим коэффициент усиления:

$$A_2 = -\frac{SR_{C2}}{1+SR_{E2}} = -30;$$

- по (2.71) рассчитываем входное сопротивление:

$$r_{e2} = r_{BE} + \beta R_{E2} = 3{,}3 \text{ кОм};$$

- по (2.72) вычисляем выходное сопротивление:

$$r_{a2} = R_{C2} = 1 \text{ кОм}.$$

В схемах с общим эмиттером и обратной связью по напряжению недостает резистора R_1, показанного на принципиальной схеме (см. рис. 2.66). Поэтому сначала надо составить уравнения с учетом данного обстоятельства:

- пользуясь выводом коэффициента усиления A и полагая, что $r_{CE} >> R_C$, $\beta >> 1$ и $R_1 = 0$, получаем:

$$A = \frac{-SR_2 + 1}{1 + \dfrac{R_2}{R_C}};$$

- из выражения для входного сопротивления удаляем входное сопротивление короткого замыкания для $R_1 = 0$:

$$r_e = r_{e,K} = r_{BE} \| R_2;$$

- в полученном выражении входное сопротивление $r_{e,B}$ равно входному сопротивлению холостого хода, если вместо R_C включить параллельную цепочку из R_C и R_L (см. рис. 2.69); при $r_{CE} >> R_C$, $\beta >> 1$, $\beta R_C >> r_{BE}$, $R_2 = R_1 = 0$ имеем:

$$r_{e,B} = \frac{1}{S}\left(1 + \frac{R_2}{R_C \| R_L}\right);$$

- воспользуемся уравнением из вывода выходного сопротивления короткого замыкания, приняв $r_{CE} >> R_C$ и $\beta >> 1$ и положив $R_1 = 0$:

$$r_a = R_C \| R_2;$$

- при вычислении выходного сопротивления используется аналогичное уравнение с $R_1 = R_g$, поскольку в этом случае внутреннее сопротивление R_g заменяет недостающее сопротивление R_1:

$$r_{a,B} = R_C \| \frac{r_{BE}(R_g + R_2) + R_g R_2}{r_{BE} + \beta R_g}.$$

С помощью этих уравнений для первой схемы с общим эмиттером и обратной связью по напряжению при $R_2 = R_{21} = 700$ Ом и $R_C = R_{C1} = 1$ кОм находим:

$$A_1 = -15,\ r_{e,B1}\ (R_L = r_{e2}) = 50\ \text{Ом},\ r_{a1} = 412\ \text{Ом},$$

а для второй при $R_2 = R_{23} = 740$ Ом и $R_C = R_{C3} = 1$ кОм получаем:

$$A_3 = -15{,}6,\ r_{e3} = 57\ \text{Ом},\ r_{a3} = 425\ \text{Ом},\ r_{a,B3}\ (R_g = r_{a2}) = 49\ \text{Ом},\ \Gamma_3 = -1{,}8.$$

Тем самым мы определили все элементы малосигнальной эквивалентной схемы в средней части рис. 4.136 и теперь можем дать итоговые оценки параметров последовательной схемы:

$$A = A_1 \frac{r_{e2}}{r_{a1} + r_{e2}} A_2 \frac{r_{e3}}{r_{a2} + r_{e3}} \tilde{A}_3 = -263,$$

$$r_e = r_{e,B1} = 50\ \text{Ом},$$

$$r_a = r_{a,B3} = 49\ \text{Ом}.$$

Таким образом, речь идет об усилителе, согласованном по входу и выходу с сопротивлением 50 Ом. Когда усилитель работает с 50-омным источником сигнала и 50-омной нагрузкой, на входе и выходе получаем делитель напряжения с коэффициентом деления 0,5. Отсюда следует, что коэффициент усиления $A_B = A/4 = -66$. Моделирование схемы с помощью программного продукта PSpice дает $r_e = r_a = 50$ Ом и $A_B = -61$.

Следует учитывать, что усиление первых двух каскадов реализуется, тогда как действие третьего наряду с делением напряжения между вторым и третьим каскадами проявляется в ослаблении сигнала. Третий каскад служит здесь лишь трансформатором сопротивления с $r_{a2} = 1$ кОм до $r_{a,B3} = 50$ Ом. Поэтому приходится дополнительно применять схему с общим эмиттером и обратной связью по напряжению, так как использование гальванически связанной схемы с общим коллектором на n-p-n транзисторе невозможно из-за малого выходного постоянного напряжения второго каскада ($U_{3,A} \approx 0{,}7$ В). К тому же сама микросхема должна изготавливаться по высокочастотной полупроводниковой технологии, не располагающей достаточно быстрыми p-n-p транзисторами.

Этот пример наглядно демонстрирует возможность строгого расчета многокаскадного усилителя вышеприведенными методами. Расхождения при имитационном моделировании схем обусловлены приближениями $\beta >> 1$ и $r_{CE} >> R_C$, а вычисления без приближений приводят к строгим модельным оценкам. Следовательно, при расчете элементов малосигнальных эквивалентных схем необходимо действовать крайне осмотрительно и по возможности обращаться к полным уравнениям транзисторных принципиальных схем.

4.2.3 Нелинейные параметры

При рассмотрении малосигнальных параметров нужно определить максимальные отклонения от рабочей точки, при которых еще соблюдаются условия режима малых сигналов. С позиции математика малосигнальная эквивалентная схема справедлива только при исчезающе слабых, или сколь угодно малых, отклонениях. На

практике все зависит от нелинейных искажений, которые растут непропорционально быстро вслед за увеличением входного сигнала и не должны превышать предел, специфичный для конкретного применения.

Нелинейное поведение усилителя описывается такими параметрами, как коэффициент нелинейных искажений (клирфактор), точка сжатия и точка отсечки. Они рассчитываются по коэффициентам разложения в ряд передаточной характеристики. Если это неосуществимо из-за невозможности замкнутого представления передаточной характеристики, приходится вычислять их путем измерений или компьютерного моделирования.

Разложение передаточной характеристики в ряд в рабочей точке

Нелинейный усилитель с передаточной характеристикой $U_a = f_{bB}(U_g)$ показан на рис. 4.137. Соответствующее разложение в ряд Тэйлора в рабочей точке выглядит следующим образом [4.3]:

$$U_a = U_{a,A} + u_a = f_{\ddot{U}B}(U_g) = f_{\ddot{U}B}(U_{g,A} + u_g) = f_{\ddot{U}B}(U_{g,A}) + \left.\frac{df_{\ddot{U}B}}{dU_g}\right|_A u_g +$$

$$+ \frac{1}{2}\left.\frac{d^2 f_{\ddot{U}B}}{dU_g^2}\right|_A u_g^2 + \frac{1}{6}\left.\frac{d^3 f_{\ddot{U}B}}{dU_g^3}\right|_A u_g^3 + \frac{1}{24}\left.\frac{d^4 f_{\ddot{U}B}}{dU_g^4}\right|_A u_g^4 + \cdots$$

Для малосигнальных переменных отсюда получаем:

$$u_a = \left.\frac{df_{\ddot{U}B}}{dU_g}\right|_A u_g + \frac{1}{2}\left.\frac{d^2 f_{\ddot{U}B}}{dU_g^2}\right|_A u_g^2 + \frac{1}{6}\left.\frac{d^3 f_{\ddot{U}B}}{dU_g^3}\right|_A u_g^3 + \frac{1}{24}\left.\frac{d^4 f_{\ddot{U}B}}{dU_g^4}\right|_A u_g^4 + \cdots +$$

$$+ \sum_{n=1\ldots\infty} a_n u_g^n \quad \text{при} \quad a_n = \frac{1}{n!}\left.\frac{d^n f_{\ddot{U}B}}{dU_g^n}\right|_A . \qquad (4.165)$$

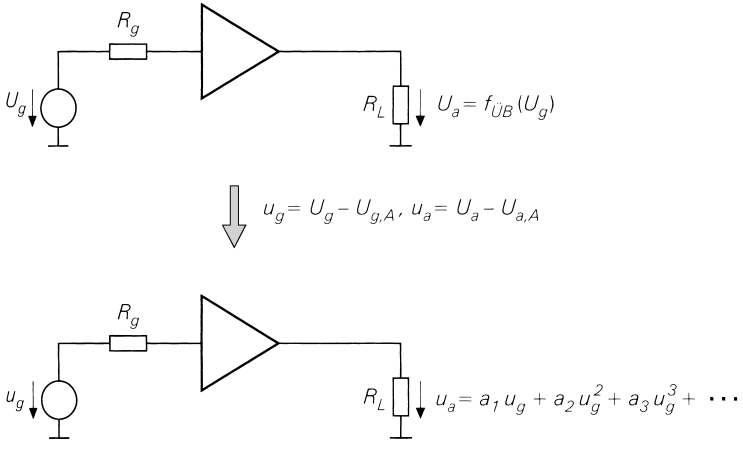


Рис. 4.137. Нелинейный усилитель (вверху) и разложение переходной характеристики в ряд в рабочей точке (внизу)

Коэффициенты a_1, a_2, … называются *коэффициентами ряда Тэйлора*. Коэффициент a_1 соответствует малосигнальному безразмерному коэффициенту усиления A_B. Размерность остальных коэффициентов составляет

$$[a_n] = \frac{1}{B^{n-1}} \quad \text{для } n = 2\ldots\infty.$$

Пример. Для схемы с общим эмиттером, показанной на рис. 4.129, сравнительно просто найти разложение в ряд передаточной характеристики. Для этого входное уравнение

$$U_g = I_e R_g + U_e = I_B R_g + U_{BE} = \frac{I_C R_g}{B} + U_T \ln\frac{I_C}{I_S}$$

разлагается в ряд в рабочей точке:

$$u_g = \frac{i_C R_g}{B} + U_T \ln\left(1 + \frac{i_C}{I_{C,A}}\right) = \left(\frac{I_{C,A} R_g}{B} + U_T\right)\frac{i_C}{I_{C,A}} - \frac{U_T}{2}\left(\frac{i_C}{I_{C,A}}\right)^2 + \frac{U_T}{3}\left(\frac{i_C}{I_{C,A}}\right)^3 - \cdots$$

При

$$i_C = -\frac{u_a}{R_C \parallel R_L}$$

и $U_k = I_{C,A}\,(R_C \| R_L)$ получим:

$$u_g = -\left(\frac{I_{C,A} R_g}{B} + U_T\right)\frac{u_a}{U_k} - \frac{U_T}{2}\left(\frac{u_a}{U_k}\right)^2 - \frac{U_T}{3}\left(\frac{u_a}{U_k}\right)^3 - \cdots$$

Положив $R_C = R_L$ = 10 кОм, R_g = 100 кОм, $I_{C,A}$ = 300 мкА, B = 100 и U_T = 26 мВ, выводим

$$u_g = -0{,}2173 u_a - \frac{5{,}78 u_a^2}{10^3\ B} - \frac{2{,}57 u_a^3}{10^3\ B^2} - \frac{1{,}28 u_a^4}{10^3\ B^3} - \frac{0{,}685 u_a^5}{10^3\ B^4}$$

и, обращая, найдем

$$u_a = -4{,}6 u_g - \frac{0{,}563 u_g^2}{B} + \frac{u_g^3}{B^2} - \frac{2 u_g^4}{B^3} + \frac{4 u_g^5}{B^4} - \cdots$$

Отсюда

$$a_1 = -4{,}6, \quad a_2 = -\frac{0{,}563}{B}, \quad a_3 = \frac{1}{B^2}, \quad a_4 = -\frac{2}{B^3}, \quad a_5 = \frac{4}{B^4}.$$

Выходной сигнал при синусоидальном входном сигнале

Благодаря членам u_g^n в уравнении (4.165) при усилении сигнала

$$u_g = \hat{u}_g \cos\omega t$$

наряду с ожидаемым (полезным) выходным сигналом

$$u_{a,Nutz} = \hat{u}_a \cos\omega t = a_1 \hat{u}_g \cos\omega t$$

появляются составляющие с частотами, кратными ω:

$$u_a = \sum_{n=1\ldots\infty} a_n u_g^n = \sum_{n=1\ldots\infty} a_n \hat{u}_g^n \cos^n \omega t =$$

$$= \left(\frac{a_2 \hat{u}_g^2}{2} + \frac{3a_4 \hat{u}_g^4}{8} + \frac{5a_6 \hat{u}_g^6}{16} + \cdots \right) + \quad \text{постоянная составляющая}$$

$$+ \left(a_1 + \frac{3a_3 \hat{u}_g^2}{4} + \frac{5a_5 \hat{u}_g^4}{8} + \frac{35a_7 \hat{u}_g^6}{64} + \cdots \right) \hat{u}_g \cos\omega t + \quad \text{основное колебание}$$

$$+ \left(\frac{a_2}{2} + \frac{a_4 \hat{u}_g^2}{2} + \frac{15a_6 \hat{u}_g^4}{32} + \cdots \right) \hat{u}_g^2 \cos 2\omega t + \quad \text{вторая гармоника}$$

$$+ \left(\frac{a_3}{4} + \frac{5a_5 \hat{u}_g^2}{16} + \frac{21a_7 \hat{u}_g^4}{64} + \cdots \right) \hat{u}_g^3 \cos 3\omega t + \quad \text{третья гармоника}$$

$$+ \left(\frac{a_4}{8} + \frac{3a_6 \hat{u}_g^2}{16} + \cdots \right) \hat{u}_g^4 \cos 4\omega t + \quad \text{четвертая гармоника}$$

$$+ \left(\frac{a_5}{16} + \frac{7a_7 \hat{u}_g^2}{64} + \cdots \right) \hat{u}_g^5 \cos 5\omega t + \quad \text{пятая гармоника}$$

$$+ \cdots =$$

$$= \sum_{n=0\ldots\infty} b_n \hat{u}_g^n \cos n\omega t \quad \text{при} \quad b_n = (\cdots)_n. \qquad (4.166)$$

Коэффициенты b_n получают путем преобразования членов вида $\cos^n \omega t$ в члены типа $\cos n\omega t$ и сортировки их по частотам. Как видно, четные коэффициенты a_2, a_4, … порождают постоянную составляющую b_0, то есть смещение рабочей точки. Она невелика по сравнению с амплитудами, обычными для практики, и потому ею пренебрегают. Кроме того, четные коэффициенты порождают также составляющие с частотами, равными произведениям частоты ω на целые четные числа (четные гармоники). Соответственно нечетные коэффициенты a_3, a_5, … дают составляющие с частотами, кратными нечетным целым числам (нечетные гармоники). Нечетные коэффициенты влияют на амплитуду полезного сигнала, и потому при больших амплитудах коэффициент усиления перестает быть постоянным.

Составляющую с частотой ω называют *основным колебанием* (первой гармоникой), а остальные составляющие считаются высшими гармониками и нумеруются соответственно своему порядку: вторая с частотой 2ω, третья с частотой 3ω и т.д.

На практике имеют дело с амплитудами сигнала, при которых высшие гармоники намного слабее основного колебания. В этом случае в выражениях, заключенных в скобки в (4.166), достаточно учитывать только первый член. Иными словами, коэффициенты b_n приблизительно постоянны и уже не зависят от входной амплитуды $\hat{u}_g$, а лишь от коэффициента a_n:

$$b_n \approx \frac{a_n}{2^{n-1}} \text{ для } n = 1\ldots\infty. \qquad (4.167)$$

Отсюда для амплитуд основного колебания и высших гармоник находим:

$$\hat{u}_{a(GW)} = |b_1|\hat{u}_g \approx |a_1|\hat{u}_g,$$
$$\hat{u}_{a(2,OW)} = |b_2|\hat{u}_g^2 \approx |\frac{a_2}{2}|\hat{u}_g^2, \qquad (4.168)$$
$$\hat{u}_{a(3,OW)} = |b_3|\hat{u}_g^3 \approx |\frac{a_3}{4}|\hat{u}_g^3.$$

Следовательно, амплитуда основного колебания линейно нарастает вслед за амплитудой входного сигнала, тогда как амплитуды высших гармоник увеличиваются гораздо быстрее. Предпосылкой данного приближения служит условие:

$$\hat{u}_{a(GW)} >> \hat{u}_{a(2.OW)}, \hat{u}_{a(3.OW)}, \ldots$$

После подстановки коэффициентов имеем

$$|b_1|\hat{u}_g >> |b_2|\hat{u}_g^2, |b_3|\hat{u}_g^3, |b_4|\hat{u}_g^4, |b_5|\hat{u}_g^5, \ldots$$

откуда, решая относительно $\hat{u}_g$, получаем:

$$\hat{u}_g << \left|\frac{b_1}{b_2}\right|, \quad \sqrt{\left|\frac{b_1}{b_3}\right|}, \quad \sqrt[3]{\left|\frac{b_1}{b_4}\right|}, \quad \sqrt[4]{\left|\frac{b_1}{b_5}\right|}, \ldots$$

$$\hat{u}_g << \min_n \sqrt[n-1]{\left|\frac{b_1}{b_n}\right|} \overset{(4.167)}{=} 2\min_n \sqrt[n-1]{\left|\frac{a_1}{a_n}\right|} \qquad (4.169)$$

Пример. Для схемы с общим эмиттером (см. рис. 4.129) с помощью формулы (4.167) и коэффициентов $a_1 \ldots a_5$ выводим:

$$b_1 \approx a_1 = -4{,}6, \quad b_2 \approx \frac{a_2}{2} = -\frac{0{,}282}{B}, \quad b_3 \approx \frac{a_3}{4} = \frac{0{,}25}{B^2},$$
$$b_4 \approx \frac{a_4}{8} = -\frac{0{,}25}{B^3}, \quad b_5 \approx \frac{a_5}{16} = \frac{0{,}25}{B^4}.$$

Модуль всех остальных коэффициентов также равен 0,25, так что из (4.169) для амплитуды следует:

$$\hat{u}_g << \min (16{,}3\ \text{В}; 4{,}3\ \text{В}; 2{,}6\ \text{В}; 2\ \text{В}; \ldots) = 1\ \text{В}.$$

Здесь минимум достигается при $n \to \infty$. При $\hat{u}_g$ = 100 мВ из (4.168) получим для основного колебания $\hat{u}_{a(GW)} \approx$ 460 мВ, для второй гармоники $\hat{u}_{a(2.OW)} \approx$ 2,82 мВ и для третьей гармоники $\hat{u}_{a(3.OW)} \approx$ 0,25 мВ.

Область достоверности разложения в ряд. Передаточная характеристика описывается полиномом (4.165) только в ограниченной области. Она зависит от количества оставленных членов ряда, но обрывается по достижении границы перегрузки: отсюда она идет почти горизонтально и не поддается описанию полиномом. Во многих случаях это случается еще вблизи указанной границы, так что выражение (4.165) справедливо только для более или менее значительной области вокруг рабочей точки. Данная область показана на рис. 4.138 на примере передаточной характеристики схемы с общим эмиттером.

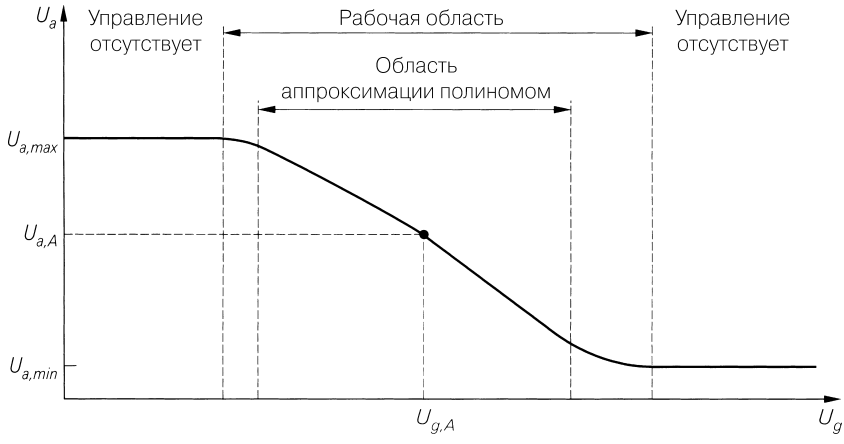


Рис. 4.138. Область достоверности разложения в ряд передаточной характеристики

Коэффициент нелинейных искажений

При синусоидальном сигнале коэффициент нелинейных искажений k служит мерой нелинейных искажений: он определяет отношение эффективных значений всех высших гармоник сигнала к эффективному значению суммарного сигнала.

У синусоидального сигнала без высших гармоник $k = 0$.

Учитывая соотношение между амплитудой и эффективным значением ($u_{eff}^2 = \hat{u}^2/2$, с помощью (4.166) находим:

$$k = \sqrt{\frac{\sum\limits_{n=2\ldots\infty} \frac{1}{2}\left(b_n \hat{u}_g^n\right)^2}{\sum\limits_{n=1\ldots\infty} \frac{1}{2}\left(b_n \hat{u}_g^n\right)^2}} = \sqrt{\frac{\sum\limits_{n=2\ldots\infty} b_n^2 \hat{u}_g^{2n}}{\sum\limits_{n=1\ldots\infty} b_n^2 \hat{u}_g^{2n}}}. \qquad (4.170)$$

Постоянная составляющая b_0 не учитывается. При слабых сигналах с малым клирфактором высшими гармоническими составляющими в расчетах суммарного сигнала можно пренебречь, и тогда

$$k = \frac{\sqrt{\sum\limits_{n=2\ldots\infty} b_n^2 \hat{u}_g^{2n}}}{b_1 \hat{u}_g}.$$

Не все высшие гармоники передаются в системах с фильтрами, поэтому вводятся коэффициенты гармоник

$$k_n = \left|\frac{b_n \hat{u}_g^n}{b_1 \hat{u}_g}\right| = \left|\frac{b_n}{b_1}\right| \hat{u}_g^{n-1} \quad \text{для} \quad n = 2\ldots\infty,$$

определяющие отношение эффективных значений отдельных гармоник к основному колебанию. Клирфактор k рассчитывается по коэффициентам гармоник:

$$k = \sqrt{\frac{\sum\limits_{n=2\ldots\infty} k_n^2}{1+\sum\limits_{n=2\ldots\infty} k_n^2}} \overset{k_n<<1}{\approx} \sqrt{\sum_{n=2\ldots\infty} k_n^2}. \qquad (4.171)$$

Из (4.166) получаем:

$$k_2 = \left|\frac{b_2}{b_1}\right|\hat{u}_g = \left|\frac{\frac{a_2}{2}+\frac{a_4\hat{u}_g^2}{2}+\frac{15a_6\hat{u}_g^4}{32}+\cdots}{a_1+\frac{3a_3\hat{u}_g^2}{4}+\frac{5a_6\hat{u}_g^4}{8}+\cdots}\right|\hat{u}_g \approx \left|\frac{a_2}{2a_1}\right|\hat{u}_g,$$

$$k_3 = \left|\frac{b_3}{b_1}\right|\hat{u}_g^2 = \left|\frac{\frac{a_3}{4}+\frac{5a_5\hat{u}_g^2}{16}+\frac{21a_7\hat{u}_g^7}{64}+\cdots}{a_1+\frac{3a_3\hat{u}_g^2}{4}+\frac{5a_6\hat{u}_g^4}{8}+\cdots}\right|\hat{u}_g^2 \approx \left|\frac{a_3}{4a_1}\right|\hat{u}_g^2,$$

$$k_4 = \left|\frac{b_4}{b_1}\right|\hat{u}_g^3 \approx \left|\frac{a_4}{8a_1}\right|\hat{u}_g^3,$$

$$k_n = \left|\frac{b_n}{b_1}\right|\hat{u}_g^{n-1} \approx \left|\frac{a_n}{2^{n-1}a_1}\right|\hat{u}_g^{n-1} \quad \text{для} \quad n=2\ldots\infty. \qquad (4.172)$$

Как видно, n-й коэффициент гармоник при малых амплитудах зависит только от коэффициентов a_1 и a_n и растет пропорционально входной амплитуде в степени $(n-1)$. При средних амплитудах становятся заметными другие составляющие, что меняет поведение схемы. Если амплитуды очень велики, наступает сильная перегрузка и на выходе формируется прямоугольный сигнал с

$$k_n = \begin{cases} 0 & \text{для } n = 2,\ 4,\ 6,\ \ldots \\ \dfrac{1}{n} & \text{для } n = 3,\ 5,\ 7,\ \ldots \end{cases}$$

Отсюда $k \approx 0{,}48$. На практике перемодуляция не вполне симметрична, поэтому четные коэффициенты гармоник несколько отличаются от нуля.

Пример. Для схемы с общим эмиттером (рис. 4.129) при коэффициентах a_n получим следующие коэффициенты гармоник:

$$k_2 \approx \frac{0{,}061\hat{u}_g}{\text{В}}, \quad k_3 \approx \frac{0{,}054\hat{u}_g^2}{\text{В}^2}, \quad k_4 \approx \frac{0{,}054\hat{u}_g^3}{\text{В}^3}, \quad k_5 \approx \frac{0{,}054\hat{u}_g^4}{\text{В}^4}.$$

Изменения $k_2 \ldots k_5$ представлены на рис. 4.139. В квазилинейной области (I) коэффициенты гармоник изменяются согласно (4.172); при этом степени $\hat{u}_g$ в логарифмическом масштабе переходят в прямые с соответствующим наклоном.

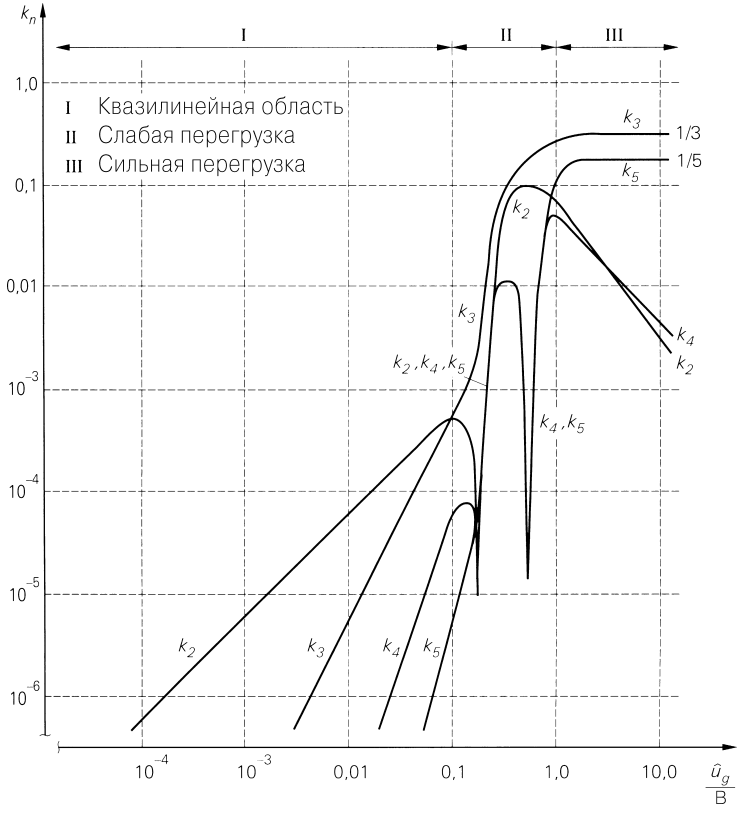


Рис. 4.139. Изменения коэффициентов гармоник $k_2 \ldots k_5$ у схемы с общим эмиттером (рис. 4.129)

В области слабой перегрузки (II) коэффициенты гармоник быстро растут. С нарастанием перегрузки выходной сигнал проходит через состояния, в которых часть коэффициентов гармоник приближается к нулю; пример тому – ситуация при $\hat{u}_g \approx 0{,}2$ В и $\hat{u}_g \approx 0{,}5$ В на рис. 4.139. В области сильной перегрузки (III) выходной сигнал принимает прямоугольную форму; здесь $k_3 \approx 1/3$, $k_5 \approx 1/5$ и k_2, $k_4 \to 0$.

Согласно рис. 4.139, коэффициент нелинейных искажений k в квазилинейной области приблизительно равен коэффициенту гармоник k_2:

$$k \approx k_2 \approx \left| \frac{a_2}{2a_1} \right| \hat{u}_g.$$

Все прочие коэффициенты гармоник явно меньше k_2. У схем с симметричной характеристикой ($a_2 = 0$) имеет место $k_2 = 0$, тогда в квазилинейной области выполняется соотношение

$$k \approx k_3 \approx \left| \frac{a_3}{4a_1} \right| \hat{u}_g^2.$$

Примером тому служит дифференциальный усилитель.

Точка сжатия

Нечетные коэффициенты разложения в ряд влияют также на амплитуду основного колебания (см. (4.166)), поэтому эффективный коэффициент усиления схемы оказывается зависящим от величины входного сигнала:

$$A'_B(u_g) = b_1 = a_1 + \frac{3a_3}{4}\hat{u}_g^2 + \frac{5a_5}{8}\hat{u}_g^4 + \frac{35a_7}{64}\hat{u}_g^6 + \cdots$$

Судя по соотношению $|A_B| = |a_1|$, модуль коэффициента усиления с увеличением входного сигнала может поначалу увеличиваться ($a_3/a_1 > 0$) или уменьшаться ($a_3/a_1 < 0$), но с появлением перегрузки он всегда убывает и при ее дальнейшем нарастании стремится к нулю. Эта область уже не охватывается процедурой разложения в ряд.

Пределом, за которым начинается перегрузка усилителя, служит *точка сжатия по уровню 1 дБ*: она определяет амплитуду, при которой коэффициент усиления под действием начинающейся перегрузки становится на 1 дБ меньше коэффициента усиления в режиме малых сигналов.

Различают точку сжатия по входу $\hat{u}_{g,Komp}$

$$\left|A'_B(\hat{u}_{g,Komp})\right| = 10^{-1/20}\,|A_B| \approx 0{,}89\,|A_B| \qquad (4.173)$$

и точку сжатия по выходу

$$\hat{u}_{a,Komp} = 10^{-1/20}|A_B|\,\hat{u}_{g,Komp} \approx 0{,}89|A_B|\,\hat{u}_{g,Komp}. \qquad (4.174)$$

Обе они на практике определяются путем измерения или компьютерного моделирования. На рис. 4.140 показано изменение модуля коэффициента усиления для усилителей с монотонным уменьшением усиления и с немонотонным его изменением.

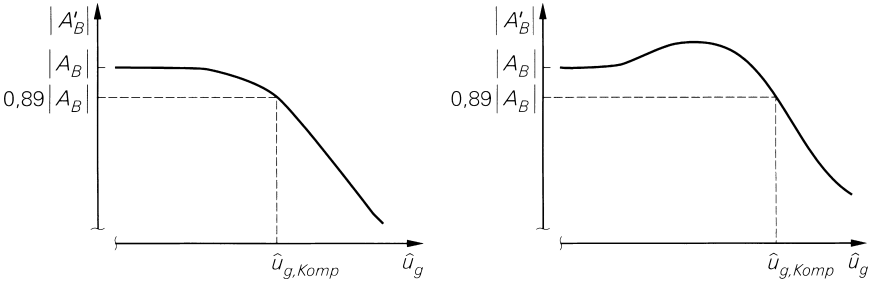


Рис. 4.140. Модуль коэффициента усиления с точкой сжатия по уровню 1 дБ: а – без приращения усиления; б – с приращением усиления

Пример. С помощью компьютерного моделирования для схемы с общим эмиттером на рис. 4.129 найдены $\hat{u}_{g,Komp} \approx 0{,}3$ В и $\hat{u}_{a,Komp} = 1{,}2$ В.

Интермодуляция и точки перехвата

Гармонические искажения, описываемые с помощью коэффициента нелинейных искажений, обычно не играют роли в системах с полосовыми фильтрами, поскольку высшие гармоники не попадают в их полосы пропускания. Следовательно, при

чисто синусоидальном входном сигнале (однотональный режим) искажения вообще не возникают. Напротив, если в полосу пропускания попадет несколько синусоидальных сигналов разных частот, часть из их линейных комбинаций за счет нелинейных искажений вновь попадет в эту область. Такие составляющие называются *интермодуляционными искажениями* и появляются потому, что при подаче на вход устройства с нелинейной характеристикой степени N многотонального сигнала с частотами $f_1, f_2, \ldots, f_m$ наряду с гармониками $nf_1, nf_2, \ldots, nf_m$ ($n = 1 \ldots N$) возникают продукты смешивания составляющих на комбинационных частотах

$$\pm n_1 f_1 \pm n_2 f_2 \pm \ldots \pm n_m f_m \quad \text{при} \quad n_1 + n_2 + \ldots + n_m \le N,$$

часть которых приходится на область пропускания [4.4], [4.5].

На практике иногда применяется двухтональный сигнал с равными амплитудами и близкими частотами посредине полосы пропускания. При $f_1 < f_2$ и степенях $n = 1 \ldots 5$ возникают следующие частотные составляющие:

$n = 1 \Rightarrow f_1, f_2;$
$n = 2 \Rightarrow 2f_1, 2f_2, f_1 + f_2, f_2 - f_1;$
$n = 3 \Rightarrow 3f_1, 3f_2, 2f_1 + f_2, 2f_1 - f_2, 2f_2 + f_1, 2f_2 - f_1;$
$n = 4 \Rightarrow 4f_1, 4f_2, 3f_1 + f_2, 3f_1 - f_2, \ldots;$
$n = 5 \Rightarrow 5f_1, 5f_2, \ldots, 3f_1 - 2f_2, 3f_2 - 2f_1, \ldots$

Составляющие при двухтональном сигнале сравниваются с составляющими при однотональном сигнале на рис. 4.141. Здесь видно, что составляющие, порождаемые нечетными степенями,

$$2f_1 - f_2, 2f_2 - f_1, 3f_1 - 2f_2, 3f_2 - 2f_1$$

попадают в область пропускания. Подставляя

$$u_g = \hat{u}_g (\cos\omega_1 t + \cos\omega_2 t)$$

в ряд (4.165), получим:

$$u_a = \left(a_1 + \frac{9a_3\hat{u}_g^2}{4} + \frac{25a_5\hat{u}_g^4}{4} + \frac{1225a_7\hat{u}_g^6}{64} + \cdots\right)\hat{u}_g \cos\omega_1 t + \qquad f_1$$

$$+ \left(a_1 + \frac{9a_3\hat{u}_g^2}{4} + \frac{25a_5\hat{u}_g^4}{4} + \frac{1225a_7\hat{u}_g^6}{64} + \cdots\right)\hat{u}_g \cos\omega_2 t + \qquad f_2$$

$$+ \left(\frac{3a_3}{4} + \frac{25a_5\hat{u}_g^2}{8} + \frac{735a_7\hat{u}_g^4}{64} + \cdots\right)\hat{u}_g^3 \cos(2\omega_1 - \omega_2)t + \qquad 2f_1 - f_2$$

$$+ \left(\frac{3a_3}{4} + \frac{25a_5\hat{u}_g^2}{8} + \frac{735a_7\hat{u}_g^4}{64} + \cdots\right)\hat{u}_g^3 \cos(2\omega_2 - \omega_1)t + \qquad 2f_2 - f_1$$

$$+ \left(\frac{5a_5}{8} + \frac{245a_7\hat{u}_g^2}{64} + \cdots\right)\hat{u}_g^5 \cos(3\omega_1 - 2\omega_2)t + \qquad 3f_1 - 2f_2$$

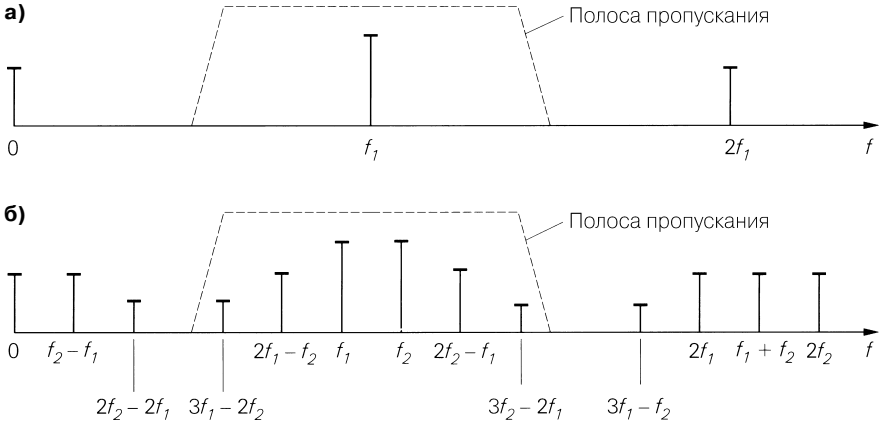


Рис. 4.141. Составляющие, появляющиеся при характеристике пятой степени, для различных входных сигналов: а – однотональный; б – двухтональный

$$+\left(\frac{5a_5}{8}+\frac{245a_7\hat{u}_g^2}{64}+\cdots\right)\hat{u}_g^5\cos(3\omega_2-2\omega_1)t+ \qquad 3f_2-2f_1$$

$$+\cdots$$

$$=\sum_{n=0\ldots\infty}c_{2n+1}\hat{u}_g^{2n+1}\cos[(n+1)\omega_1-n\omega_2]t+$$

$$+\sum_{n=0\ldots\infty}c_{2n+1}\hat{u}_g^{2n+1}\cos[(n+1)\omega_2-n\omega_1]t \qquad (4.175)$$

$$+\cdots$$

при $c_{2n+1}=(\cdots)_{2n+1}$.

Практически сумма значима, только если составляющие приходятся на область пропускания. При малых амплитудах коэффициенты c_n приблизительно постоянны:

$$c_1 \approx a_1,\ \ c_3=\frac{3a_3}{4},\ \ c_5=\frac{5a_5}{8},\ \ldots$$

Отсюда следует:

$$c_{2n+1}\approx\frac{2n+1}{2^{n+1}}a_{2n+1}\ \text{ для } n = 1, \ldots, \infty \qquad (4.176)$$

Интермодуляция. Интермодуляционными составляющими (или интермодуляцией) называются гармонические сигналы, попадающие в область пропускания, которые возникают при многотональном входном сигнале и характеризуются частотой, формирующейся по крайней мере из двух сигнальных частот.

Составляющие с частотами $2f_1 - f_2$ и $2f_2 - f_1$ называют интермодуляцией третьего порядка (IM3), а с частотами $3f_1 - 2f_2$ и $3f_2 - 2f_1$ – интермодуляцией пятого порядка (IM5). Искажения с частотами $(n + 1) f_1 - nf_2$ и $(n + 1) f_2 - nf_1$ называют интермодуляцией порядка $(2n + 1)$.

Амплитуды интермодуляционных составляющих в соответствии с их порядком зависят от амплитуды входного сигнала. На практике интерес представляют доминирующие составляющие IM3 и IM5, тогда как уже IM7 в большинстве случаев пренебрежимо малы.

Для амплитуд полезного сигнала и интермодуляции получаем:

$$\begin{aligned}
\hat{u}_{a,Nutz} &= |c_1|\hat{u}_g \approx |a_1|\hat{u}_g \\
\hat{u}_{a,IM3} &= |c_3|\hat{u}_g^3 \approx |\frac{3a_3}{4}|\hat{u}_g^3 \\
\hat{u}_{a,IM5} &= |c_5|\hat{u}_g^5 \approx |\frac{5a_5}{8}|\hat{u}_g^5 \\
&\vdots
\end{aligned} \tag{4.177}$$

Коэффициент интермодуляционных искажений. Сокращениями IM3 и IM5 обозначают также *коэффициент интермодуляционных искажений* – отношение амплитуды полезного сигнала к амплитуде определенной интермодуляционной составляющей.

Из (4.175) при использовании (4.176) следует:

$$\mathrm{IM3} = \frac{\hat{u}_{a,Nutz}}{\hat{u}_{a,IM3}} = \left|\frac{c_1\hat{u}_g}{c_3\hat{u}_g^3}\right| \approx \left|\frac{4a_1}{3a_3\hat{u}_g^2}\right|, \tag{4.178}$$

$$\mathrm{IM5} = \frac{\hat{u}_{a,Nutz}}{\hat{u}_{a,IM5}} = \left|\frac{c_1\hat{u}_g}{c_5\hat{u}_g^5}\right| \approx \left|\frac{8a_1}{5a_5\hat{u}_g^4}\right|. \tag{4.179}$$

На практике такие коэффициенты обычно выражают в децибелах:

$$\mathrm{IM3}_{\mathrm{dB}} = 20\ \mathrm{lg}\ \mathrm{IM3},\ \mathrm{IM5}_{\mathrm{dB}} = 20\ \mathrm{lg}\ \mathrm{IM5}.$$

Коэффициенты интермодуляционных искажений по смыслу соответствуют коэффициентам гармоник или коэффициенту нелинейных искажений в однотональном режиме, если учесть, что в случае коэффициента интермодуляционных искажений берется отношение полезного сигнала к составляющей искажений, а в качестве коэффициента гармоник выступает отношение составляющей искажений к полезному сигналу. Поэтому величину, обратную коэффициенту интермодуляционных искажений, можно толковать как многотональный коэффициент гармоник.

Точки перехвата. Чтобы иметь возможность характеризовать интермодуляционные составляющие величинами, не зависящими от $\hat{u}_g$, определяют амплитуды, при которых коэффициент интермодуляционных искажений теоретически принимает значение, равное единице. Для этого приближения, допущенные в формулах (4.178) и (4.179) и справедливые при малых амплитудах, экстраполируют за пределы их области достоверности. Полученные таким способом амплитуды называют

точками перехвата (intercept point – IP). Точка перехвата определяет амплитуду сигнала на входе или выходе, при которой экстраполированная амплитуда определенной интермодуляционной составляющей в точности равна экстраполированной амплитуде полезного сигнала.

Различают входные точки перехвата (input IP – IIP)

$$\mathrm{IM3} \equiv 1 \Rightarrow \hat{u}_{g,IP_3} = \sqrt{\left|\frac{c_1}{c_3}\right|} = \sqrt{\left|\frac{4a_1}{3a_3}\right|}, \tag{4.180}$$

$$\mathrm{IM5} \equiv 1 \Rightarrow \hat{u}_{g,IP_5} = \sqrt[4]{\left|\frac{c_1}{c_5}\right|} = \sqrt[4]{\left|\frac{8a_1}{5a_5}\right|} \tag{4.181}$$

и выходные точки перехвата (output IP – OIP):

$$\hat{u}_{a,IP3} = |a_1|\,\hat{u}_{g,IP3},\ \hat{u}_{a,IP5} = |a_1|\,\hat{u}_{g,IP5}. \tag{4.182}$$

Последние превышают входные IP на модуль малосигнального коэффициента усиления ($|a_1| = |A_B|$) и часто фигурируют просто как точки перехвата IP3 и IP5 без явного указания на их принадлежность к выходу.

На рис. 4.142 в логарифмическом масштабе демонстрируются изменения амплитуд полезного сигнала $\hat{u}_{a,Nutz} = c_1\hat{u}_g$ и интермодуляционных составляющих

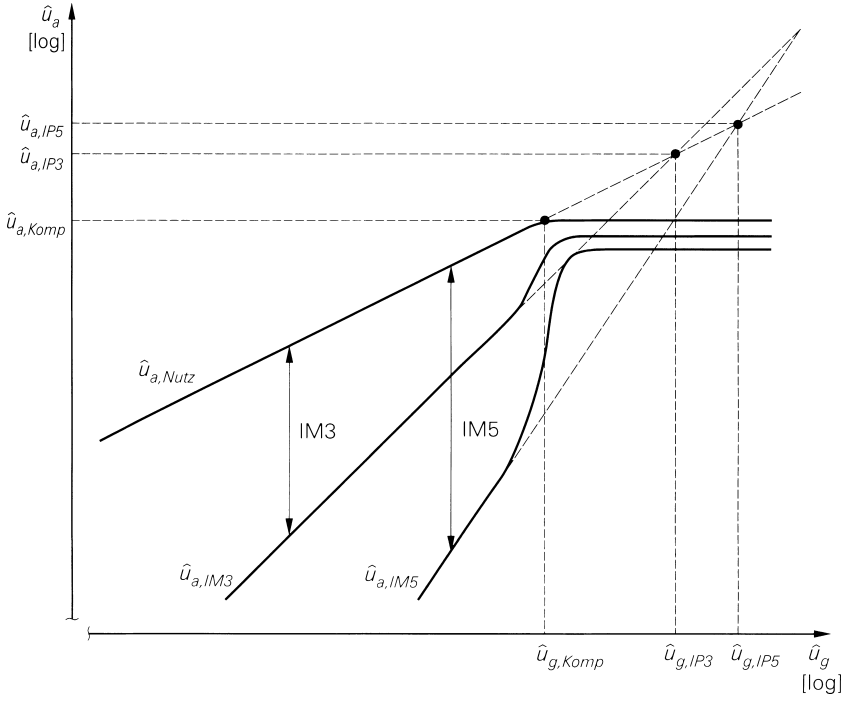


Рис. 4.142. Точки перехвата по входу ($\hat{u}_{g,IP3}$, $\hat{u}_{g,IP5}$) и выходу ($\hat{u}_{a,IP3}$, $\hat{u}_{a,IP5}$) и коэффициенты интермодуляционных искажений IM3 и IM5

$\hat{u}_{a,IM3} \approx c_3\hat{u}_g^3$ и $\hat{u}_{a,IM5} \approx c_5\hat{u}_g^5$ в зависимости от входной амплитуды $\hat{u}_g$. При малых амплитудах получаются линии с наклонами 1 для $\hat{u}_{a,Nutz}$, 3 для $\hat{u}_{a,IM3}$ и 5 для $\hat{u}_{a,IM5}$. Экстраполируя, находим IP3 и IP5 как точки пересечения этих линий. На рисунке показаны также коэффициенты интермодуляционных искажений IM3 и IM5 вместе с точкой сжатия. В двухтональном режиме в силу того, что $b_1 \neq c_1$, усилитель характеризуется иной точкой сжатия по сравнению с однотональным режимом (см. (4.166) и (4.175)), и лишь при малых амплитудах соблюдается $c_1 \approx b_1 \approx a_1$. Поэтому на графиках, аналогичных представленному на рис. 4.142, приводятся изменения интермодуляционных составляющих для двухтонального режима и полезного сигнала в однотональном режиме. Такой подход не сказывается на точках перехвата, поскольку они определяются по экстраполированным значениям.

Точки перехвата позволяют рассчитывать амплитуды интермодуляционных составляющих и коэффициенты интермодуляционных искажений для любых входных и выходных амплитуд в квазилинейной области:

$$\hat{u}_{a,IMn} \approx \frac{|a_1|\hat{u}_g^n}{\hat{u}_{g,IPn}^{n-1}} = \frac{\hat{u}_{a,Nutz}^n}{\hat{u}_{g,IPn}^{n-1}}, \tag{4.183}$$

$$IMn \approx \left(\frac{\hat{u}_{g,IPn}}{\hat{u}_g}\right)^{n-1} = \left(\frac{\hat{u}_{a,IPn}}{\hat{u}_{a,Nutz}}\right)^{n-1}. \tag{4.184}$$

Пример. Пользуясь выражениями (4.180) – (4.182) и коэффициентами a_n для схемы с общим эмиттером на рис. 4.129, находим следующие точки перехвата:

$$\hat{u}_{g,IP3} = 2{,}5 \text{ В} \Rightarrow \hat{u}_{a,IP3} = 11{,}4 \text{ В}, \quad \hat{u}_{g,IP5} = 1{,}2 \text{ В} \Rightarrow \hat{u}_{a,IP5} = 5{,}4 \text{ В}.$$

Они всегда заметно превышают фактически встречающиеся амплитуды. В случае двухтонального сигнала при $\hat{u}_g$ = 100 мВ с помощью (4.177) получим $\hat{u}_{a,Nutz}$ = = 460 мВ, $\hat{u}_{a,IM3}$ = 0,7 мВ и $\hat{u}_{a,IM5}$ = 0,024 мВ, а из (4.178) и (4.179) найдем соответственно IM3 ≈ 610 и IM5 ≈ 19000.

Последовательное включение усилителей

При последовательном включении двух усилителей (рис. 4.143), подставляя их характеристики

$$u_{a1} = a_{1,1}u_{g1} + a_{2,1}u_{g1}^2 + a_{3,1}u_{g1}^3 + \cdots$$
$$u_{a2} = a_{1,2}u_{g2} + a_{2,2}u_{g2}^2 + a_{3,2}u_{g2}^3 + \cdots$$

в характеристику последовательной схемы, находим:

$$\begin{aligned} u_a &= a_1u_g + a_2u_g^2 + a_3u_g^3 + \cdots \\ &= a_{1,1}a_{1,2}u_g + \left(a_{1,2}a_{2,1} + a_{1,1}^2a_{2,2}\right)u_g^2 + \left(a_{1,2}a_{3,1} + 2a_{1,1}a_{2,1}a_{2,2} + a_{1,1}^3a_{3,2}\right)u_g^3 + \cdots \end{aligned} \tag{4.185}$$

Заметим, что у всех величин вида $x_{n,m}$ индекс n соответствует степени члена в пределах ряда, а индекс m – номеру усилителя.

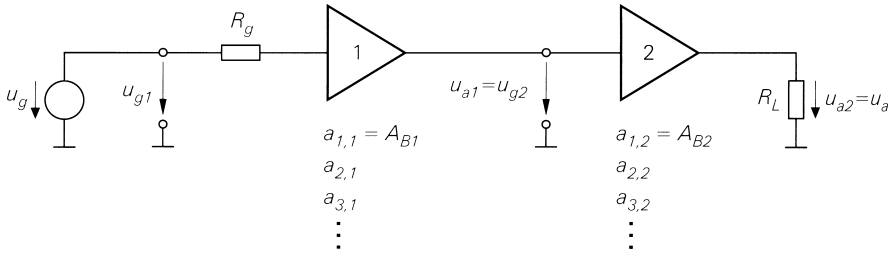


Рис. 4.143. Последовательное соединение двух усилителей

Коэффициент нелинейных искажений последовательной схемы. Согласно (4.172), для коэффициентов гармоник последовательной схемы можно записать:

$$k_2 \approx \left|\frac{a_2}{2a_1}\right| \hat{u}_g, \quad k_3 \approx \left|\frac{a_3}{4a_1}\right| \hat{u}_g^2, \ldots$$

Допущение о том, что все гармонические искажения складываются, то есть все члены в скобках в формуле (4.185) имеют один и тот же знак, позволяет выразить коэффициенты гармоник последовательной схемы (с учетом $\hat{u}_{g2} \approx |a_{1,1}|\, \hat{u}_{g1}$) через коэффициенты гармоник

$$k_{2,1} \approx \left|\frac{a_{2,1}}{2a_{1,1}}\right| \hat{u}_{g1}, \qquad k_{3,1} \approx \left|\frac{a_{3,1}}{4a_{1,1}}\right| \hat{u}_{g1}^2, \ldots$$

первого и

$$k_{2,2} \approx \left|\frac{a_{2,2}}{2a_{1,2}}\right| \hat{u}_{g2} \approx \left|\frac{a_{1,1}a_{2,2}}{2a_{1,2}}\right| \hat{u}_{g1},$$

$$k_{3,2} \approx \left|\frac{a_{3,2}}{4a_{1,2}}\right| \hat{u}_{g2}^2 \approx \left|\frac{a_{1,1}^2 a_{3,2}}{4a_{1,2}}\right| \hat{u}_{g1}^2, \ldots$$

второго усилителя:

$$k_2 \approx k_{2,1} + k_{2,2}$$
$$k_3 \approx k_{3,1} + k_{3,2} + 2k_{2,1}k_{2,2}$$
$$k_4 \approx k_{4,1} + k_{4,2} + 2k_{3,1}k_{2,2} + 3k_{2,1}k_{3,2} + k_{2,1}^2 k_{2,2}$$
$$\vdots$$

Если все коэффициенты гармоник существенно меньше единицы, допустимо пренебречь их произведениями, и тогда

$$k_2 \approx k_{2,1} + k_{2,2},\ k_3 \approx k_{3,1} + k_{3,2},\ k_4 \approx k_{4,1} + k_{4,2},\ \ldots$$

Таким образом, коэффициенты гармоник двух последовательно включенных усилителей складываются из коэффициентов гармоник обоих усилителей. Этот результат можно распространить на цепь из любого числа последовательно включенных усилителей: коэффициенты гармоник схемы, составленной из нескольких последовательно включенных усилителей, приблизительно равны сумме соответствующих коэффициентов гармоник отдельных усилителей.

Для M последовательно включенных усилителей имеет место

$$k_n \approx \sum_{m=1\ldots M} k_{n,m} \tag{4.186}$$

Если при последовательном включении усилителей происходит компенсация гармоник, коэффициенты гармоник последовательной схемы становятся меньше указанной суммы; поэтому ее следует трактовать как верхнюю оценку (наихудший случай).

Что касается суммарного коэффициента нелинейных искажений k последовательной схемы, рассчитываемого с помощью выражения (4.171) по коэффициентам гармоник, то для него не существует простой взаимосвязи с клирфакторами отдельных усилителей. На практике, как правило, доминирует один из коэффициентов гармоник, так что наблюдается $k \approx k_2$ или (при симметричной характеристике) $k \approx k_3$. В этом случае можно применить формулу (4.186) и оценить коэффициент нелинейных искажений последовательной схемы путем суммирования клирфакторов отдельных усилителей.

Точки перехвата последовательной схемы. Для точки перехвата последовательной схемы по входу IIP3 из формул (4.180) и (4.185) следует:

$$\frac{1}{\hat{u}^2_{g,IP3}} = \left|\frac{3a_3}{4a_1}\right| = \left|\frac{3a_{3,1}}{4a_{1,1}} + \frac{3a^2_{1,1}a_{3,2}}{4a_{1,2}} + \frac{3a_{2,1}a_{2,2}}{2a_{1,2}}\right|.$$

Учитывая, что первые два члена одинаковы по знаку, а третьим членом допустимо пренебречь, так как в его числителе фигурирует произведение сравнительно малых величин, представленное выражение с помощью точки перехвата первого

$$\hat{u}_{g1,IP3} = \sqrt{\left|\frac{4a_{1,1}}{3a_{3,1}}\right|} = \sqrt{\left|\frac{4A_{B1}}{3a_{3,1}}\right|}$$

и второго усилителя

$$\hat{u}_{g2,IP3} = \sqrt{\left|\frac{4a_{1,2}}{3a_{3,2}}\right|} = \sqrt{\left|\frac{4A_{B2}}{3a_{3,2}}\right|}$$

можно записать так:

$$\frac{1}{\hat{u}^2_{g,IP3}} \approx \frac{1}{\hat{u}^2_{g1,IP3}} + \frac{|A_{B1}|^2}{\hat{u}^2_{g2,IP3}}.$$

Отсюда при

$$\hat{u}_{a1,IP3} = |A_{B1}|\,\hat{u}_{g1,IP3},\ \hat{u}_{a2,IP3} = |A_{B2}|\,\hat{u}_{g2,IP3}$$

вычисляем точку перехвата по выходу OIP3:

$$\frac{1}{\hat{u}^2_{a,IP3}} \approx \frac{1}{|A_{B2}|^2\,\hat{u}^2_{a1,IP3}} + \frac{1}{\hat{u}^2_{a2,IP3}}.$$

Аналогичным способом находим точки пересечения IP5:

$$\text{IIP5:}\qquad \frac{1}{\hat{u}^4_{g,IP5}} \approx \frac{1}{\hat{u}^4_{g1,IP5}} + \frac{|A_{B1}|^4}{\hat{u}^4_{g2,IP5}},$$

$$\text{OIP5:}\qquad \frac{1}{\hat{u}^4_{a,IP5}} \approx \frac{1}{|A_{B2}|^4\,\hat{u}^4_{a1,IP5}} + \frac{1}{\hat{u}^4_{a2,IP5}}.$$

Пользуясь формулой параллельного соединения

$$\frac{1}{c} = \frac{1}{a} + \frac{1}{b} \Rightarrow c = a \parallel b,$$

получаем:

$$\text{IIP3:}\qquad \hat{u}^2_{g,IP3} \approx \hat{u}^2_{g1,IP3} \parallel \left(\frac{\hat{u}_{g2,IP3}}{|A_{B1}|}\right)^2,$$

$$\text{OIP3:}\qquad \hat{u}^2_{a,IP3} \approx \left(|A_{B2}|\,\hat{u}_{a1,IP3}\right)^2 \parallel \hat{u}^2_{a2,IP3},$$

$$\text{IIP5:}\qquad \hat{u}^4_{g,IP5} \approx \hat{u}^4_{g1,IP5} \parallel \left(\frac{\hat{u}_{g2,IP5}}{|A_{B1}|}\right)^4,$$

$$\text{OIP5:}\qquad \hat{u}^4_{a,IP5} \approx \left(|A_{B2}|\,\hat{u}_{a1,IP5}\right)^4 \parallel \hat{u}^4_{a2,IP5}.$$

Таким образом, точки перехвата усилителей с помощью значений коэффициента усиления A_{B1} и A_{B2} пересчитываются на вход или выход последовательной схемы и включаются во 2-й и 4-й степенях параллельно.

Этот результат можно теперь распространить на цепь из любого числа последовательно включенных усилителей: чтобы определить точку перехвата по входу IIPn последовательно соединенных усилителей, достаточно пересчитать точки перехвата отдельных усилителей на вход с помощью коэффициентов усилений и представить в виде параллельного соединения в (n – 1)-й степени. Аналогично выходные точки пересечения OIPn получают путем пересчета на выход.

О рабочем режиме при определении нелинейных параметров. Нелинейные параметры определялись здесь на основе передаточных характеристик, то есть для усилителя, имеющего источник сигнала с внутренним сопротивлением R_g, и с нагрузкой R_L; при этом величины всегда относились к определенному рабочему режиму и потому не характеризовали свойства усилителя как такового. Данный подход соответствует практике, поскольку параметры типа «коэффициент нелинейных

искажений» и «точки перехвата» всегда определяются для конкретной схемы, указанной в спецификации усилителя. Существует два рабочих режима, получивших особенно широкое распространение:

- у низкочастотных усилителей входной импеданс часто намного превышает внутреннее сопротивление типичного источника сигналов ($r_e >> R_g$), а выходное сопротивление значительно меньше нагрузки ($r_a << R_L$). В этом случае пренебрегают делением напряжения на входе и выходе, и коэффициент усиления A_B берется равным усилению холостого хода A. В силу того что $u_g \approx u_e$, безразлично, приводятся нелинейные параметры к u_g или к u_e;
- высокочастотные усилители работают в режиме согласования, то есть $R_g = r_e = r_a = R_L = Z_W$, где Z_W – волновое сопротивление применяемых линий связи. Обычно Z_W составляет 50 или 75 Ом у коаксиальных линий и 110 Ом у витой пары. Здесь благодаря делению напряжения амплитуда сигнала на входе и выходе делится пополам, так что

$$A_B = \frac{A}{4}, \quad u_e = \frac{u_g}{2}.$$

Если нелинейные параметры желательно привести не к u_g, а к u_e, надо вместо u_g^n использовать $(2u_e)^n$. При последовательном включении для первого усилителя это значение сохраняется; при каждом следующем усилителе, напротив, нужно учитывать еще деление напряжения на выходе:

$$A_{B(i)} = \frac{A_{(i)}}{2},\ u_{e(i)} = u_{g(i)} = u_{a(i-1)} \ \text{ при } i \geq 2.$$

4.2.4 Шумы

Основные понятия и описание шумов, а также методы расчета коэффициента шума изложены в разделе 2.3.4 на примере биполярного транзистора. Теперь распространим полученные результаты на обычные усилители. Предполагается, что читатель уже знаком с информацией о плотности шумов: в разделе 2.3.4 мы рекомендовали обращаться к ней при первой необходимости.

Источник и плотность шумов усилителя

Полупроводниковый усилитель состоит из транзисторов и резисторов, в которых действуют один или несколько источников шума. Любой источник шума можно пересчитать на вход усилителя и свести к источнику входного шумового напряжения $u_{r,0}$ или тока $i_{r,0}$ (рис. 4.144); тогда собственно усилитель оказывается свободным от шумов. Источники шума $u_{r,0}$ и $i_{r,0}$ называют также *эквивалентными источниками шумов*, так как они адекватно описывают шумовые свойства усилителя. Как правило, расчет соответствующих плотностей шума $|\underline{u}_{r,0}(f)|^2$ и $|\underline{i}_{r,0}(f)|^2$ громоздок. На практике их определяют с помощью измерений или путем имитаци-

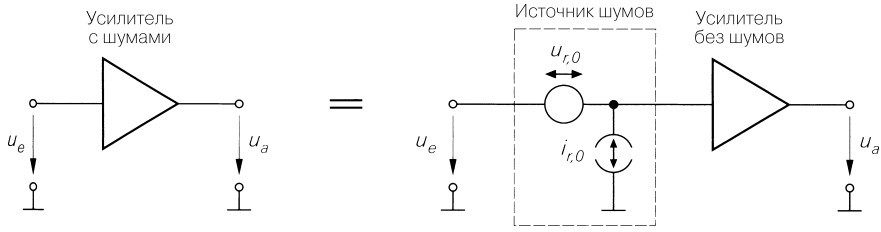


Рис. 4.144. Источники шумов усилителя

онного моделирования схемы. Чаще всего пользуются не квадратом модуля с размерностью

$$[|\underline{u}_{r,0}(f)|^2] = \frac{\text{В}^2}{\text{Гц}},\quad [|\underline{i}_{r,0}(f)|^2] = \frac{\text{А}^2}{\text{Гц}}$$

а модулями $|\underline{u}_{r,0}(f)|$ и $|\underline{i}_{r,0}(f)|$ в единицах

$$|\underline{u}_{r,0}(f)| = \frac{\text{В}}{\sqrt{\text{Гц}}},\quad |\underline{i}_{r,0}(f)| = \frac{\text{А}}{\sqrt{\text{Гц}}}.$$

В области средних частот плотность шумов приблизительно постоянна, то есть не зависит от частоты; такой шум считают *белым*, а соответствующий частотный диапазон называют *областью белого шума*. На низких частотах плотность шумов растет благодаря тому, что она обратно пропорциональна частоте (фликкер-шум), а на высоких частотах убывает в связи с уменьшением коэффициента усиления. Плотность шумов полевых транзисторов представляет собой исключение, поскольку она монотонно нарастает пропорционально частоте во всем частотном диапазоне. На рис. 4.145 показана типичная частотная характеристика плотности шумов усилителя на биполярных транзисторах; в этом случае область белого шума с

$$|\underline{u}_{r,0}(f)| = 1{,}1\frac{\text{нВ}}{\sqrt{\text{Гц}}} \text{ и } |\underline{i}_{r,0}(f)| = 1{,}8\frac{\text{пА}}{\sqrt{\text{Гц}}}$$

простирается от 5 кГц до 50 МГц.

Эквивалентный источник шумов и коэффициент шума

Работа усилителя в сочетании с генератором сигналов описывается эквивалентной схемой, представленной на рис. 4.146а. Здесь u_g – напряжение сигнала, а $u_{r,g}$ – напряжение шумов сигнал-генератора. Источник шумов генератора сигналов можно объединять с источником шумов усилителя с образованием эквивалентного источника шумов (рис. 4.146б); тогда имеет место:

$$|\underline{u}_r(f)|^2 = |\underline{u}_{r,g}(f)|^2 + |\underline{u}_{r,0}(f)|^2 + R_g^2\,|\underline{i}_{r,0}(f)|^2. \qquad (4.187)$$

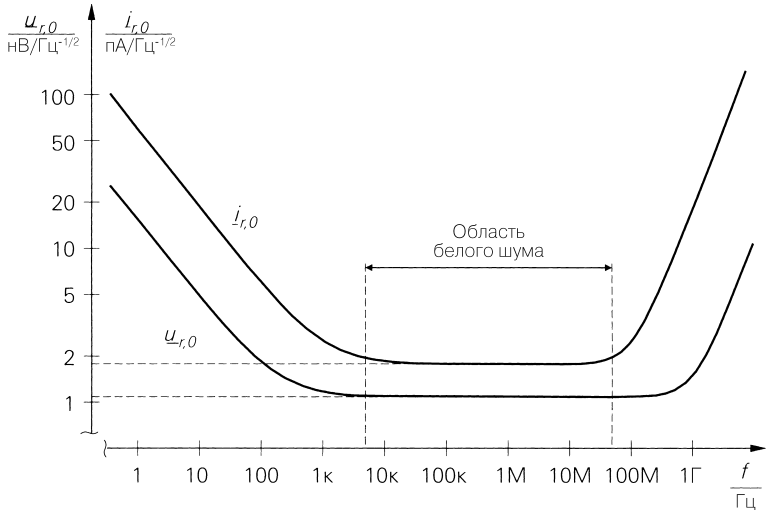


Рис. 4.145. Типичная частотная характеристика плотности шумов усилителя на биполярных транзисторах

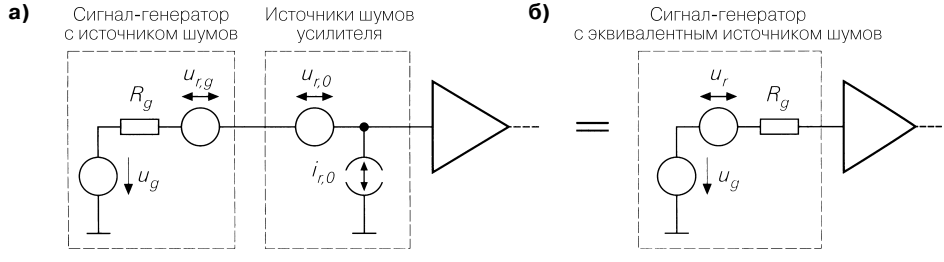


Рис. 4.146. Работа усилителя совместно с источником сигнала: а – с источником шумов сигнал-генератора и эквивалентным источником шумов усилителя; б – с эквивалентным источником шумов

При этом предполагают, что шумы усилителя возникают в генераторе сигналов, и отношение плотности шумов эквивалентного источника к плотности шумов генератора сигналов называют *спектральным коэффициентом шума* [4.6]:

$$F(f)=\frac{\left|\underline{u}_r(f)\right|^2}{\left|\underline{u}_{r,g}(f)\right|^2}=1+\frac{\left|\underline{u}_{r,0}(f)\right|^2+R_g^2\left|i_{r,0}(f)\right|^2}{\left|\underline{u}_{r,g}(f)\right|^2}. \qquad (4.188)$$

В словесной форме это означает следующее: плотность шумов эквивалентного источника шумов, представляющего шумы генератора сигналов и усилителя, превышает плотность шумов генератора сигналов на величину спектрального коэффициента

шума $F(f)$. Соответственно данный коэффициент показывает, во сколько раз шумы, присущие генератору сигналов, увеличиваются благодаря шумам усилителя. В результате плотность шумов на выходе усилителя также повышена на величину спектрального коэффициента шума по сравнению с нешумящим усилителем, обладающим тем же коэффициентом усиления. Следовательно, коэффициент шума такого усилителя равен единице.

Во избежание влияния зависимости коэффициента шума от свойств конкретного сигнал-генератора расчеты ведутся с использованием идеального генератора сигналов, плотность шумов которого соответствует плотности тепловых шумов внутреннего сопротивления R_g [4.7]:

$$\left|\underline{u}_{r,g}\right| = \sqrt{4kTR_g} = 0{,}13\,\frac{\text{нВ}}{\sqrt{\text{Гц}}} \times \sqrt{\frac{R_g}{\Omega}}. \qquad (4.189)$$

Как правило, плотность шумов реальных генераторов сигналов гораздо выше.

На практике обычно говорят о коэффициенте шума F, имея в виду спектральный коэффициент шума в той частотной области, которая важна для данного конкретного приложения. Если коэффициент шума в этой области непостоянен, следует, строго говоря, найти средний коэффициент шума с помощью интегрального уравнения (4.233). Здесь мы согласны с общепринятым словоупотреблением и применяем обозначение $F(f)$ только в ситуациях, имеющих явное отношение к частотной зависимости коэффициента шума, и поступаем соответственно в случае плотности шумов.

Взаимосвязи между плотностями шумов, внутренним сопротивлением R_g генератора сигнала и коэффициентом шума поясняет рис. 4.147, где составляющие эквивалентного источника шума, то есть $|\underline{u}_{r,g}|$, $|\underline{u}_{r,0}|$ и $R_g|\underline{i}_{r,0}|$, для усилителя (см. рис. 4.145) представлены по отдельности в области белого шума. В логарифмическом масштабе эти составляющие характеризуются наклонами 0, 1/2 и 1:

$$|\underline{u}_{r,0}| = \text{const} \sim R_g^0, \quad |\underline{u}_{r,g}| \sim R_g^{1/2}, \quad R_g|\underline{i}_{r,0}| \sim R_g.$$

В таком представлении (рис. 4.148) коэффициент шума F соответствует разности между плотностью шумов $|\underline{u}_r|$ эквивалентного источника и плотностью шума $|\underline{u}_{r,g}|$ генератора сигнала. Благодаря разным знакам производной данной кривой всегда найдется точка, где производная равна нулю, то есть коэффициент шума становится минимальным. На рис. 4.147 и 4.148 она показана как *оптимальная рабочая точка*. Соответствующее внутреннее сопротивление называют *оптимальным сопротивлением источника* и обозначают как R_{gopt}.

Из зависимостей, показанных на рис. 4.147, следует фундаментальное заключение: в режиме, когда внутреннее сопротивление заметно ниже оптимального сопротивления источника, плотность шума эквивалентного источника шумов в первую очередь зависит от напряжения шумов усилителя; однако, если внутреннее сопротивление заметно превышает оптимальное сопротивление источника, она определяется главным образом плотностью шумового тока усилителя. Аналогичные соотношения справедливы и для коэффициента шума.

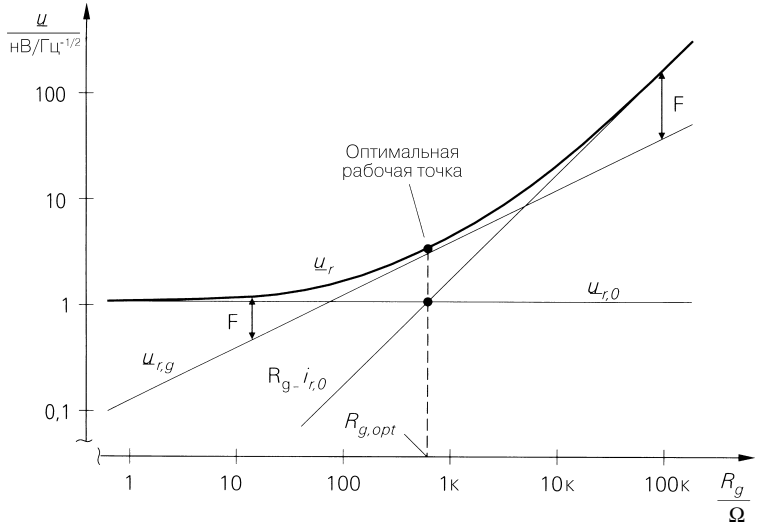


Рис. 4.147. Плотность шумов эквивалентного источника усилителя в области белого шума (рис. 4.145)

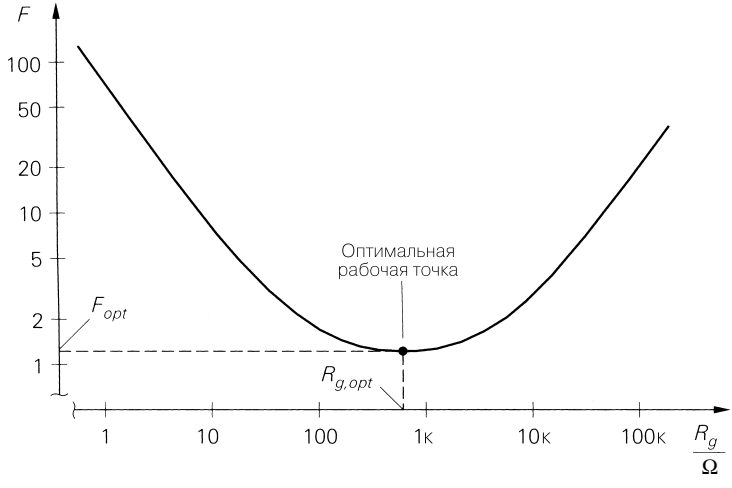


Рис. 4.148. Коэффициент шума для усилителя в области белого шума (рис. 4.145)

Следовательно, имеют место:

$$R_g << R_{gopt} \Rightarrow |\underline{u}_r| \approx |\underline{u}_{r,0}|, \quad R_g >> R_{gopt} \Rightarrow |\underline{u}_r| \approx R_g\,|\underline{i}_{r,0}|.$$

Если внутреннее сопротивление близко к R_{gopt}, невозможно дать общие рекомендации относительно рабочего режима, так как в этом случае решающую роль играет отношение плотности шумов усилителя к плотности шумов генератора сигналов.

Усилитель считается малошумящим, если имеется область, где составляющие $|\underline{u}_{r,0}|$ и $R_g\,|\underline{i}_{r,0}|$, обусловленные усилителем, заметно уступают плотности шума $|\underline{u}_{r,g}|$ генератора сигнала. Предельный случай определяется равенством последней суммарной плотности шумов усилителя:

$$|\underline{u}_{r,g}|^2 = |\underline{u}_{r,0}|^2 + R_g\,|\underline{i}_{r,0}|^2.$$

Тогда коэффициент шума $F = 2$; поэтому усилитель считается малошумящим, если $F < 2$.

Оптимальный коэффициент шума и оптимальное внутреннее сопротивление источника

Оптимальная рабочая точка характеризуется оптимальным коэффициентом шума F_{opt} и оптимальным сопротивлением источника R_{gopt} (см. рис. 4.148). Для расчета этих величин плотность шумов идеального генератора сигнала подставляют в (4.188) и находят минимум коэффициента шума по условию

$$\frac{\partial F}{\partial R_g} = 0,$$

получая сначала оптимальное сопротивление источника

$$R_{gopt}(f) = \frac{|\underline{u}_{r,0}(f)|}{|\underline{i}_{r,0}(f)|}, \qquad (4.190)$$

а затем, путем подстановки в (4.188), оптимальный коэффициент шума:

$$F_{opt}(f) = 1 + \frac{|\underline{u}_{r,0}(f)|\;|\underline{i}_{r,0}(f)|}{2kT}. \qquad (4.191)$$

Обе величины зависят от частоты; вообще говоря, данное обстоятельство делает невозможным широкополосный оптимальный рабочий режим.

В случае широкополосного усилителя, предназначенного, в частности, для работы в области фликкер-шума или высокочастотных шумов, следует оптимизировать не спектральный, а средний коэффициент шума. Для этого надо найти минимум интегрального выражения (4.233). Режим работы окажется оптимизированным, хотя и не на всех частотах.

Область белого шума. В области белого шума можно пренебречь частотными зависимостями, так что

$$R_{gopt} = \frac{|\underline{u}_{r,0}|}{|\underline{i}_{r,0}|}, \qquad (4.192)$$

$$F_{opt} = 1 + \frac{|\underline{u}_{r,0}|\;|\underline{i}_{r,0}|}{2kT}. \qquad (4.193)$$

Здесь $|\underline{u}_{r,0}|$ и $|\underline{i}_{r,0}|$ – плотности шумов в области белого шума. Для F_{opt} приходим к следующей формуле:

$$F_{opt}^{T=300K} = 1 + 0{,}12\,\frac{|\underline{u}_{r,0}|}{\text{нВ}\sqrt{\text{Гц}}}\,\frac{|\underline{i}_{r,0}|}{\text{пА}\sqrt{\text{Гц}}}.$$

Для усилителя согласно рис. 4.145 справедливо

$$|\underline{u}_{r,0}| = 1{,}1\ \frac{\text{нВ}}{\sqrt{\text{Гц}}}\ \text{и}\ |\underline{i}_{r,0}| = 1{,}8\ \frac{\text{пА}}{\sqrt{\text{Гц}}},$$

откуда следует $R_{gopt} = 610$ Ом и $F_{opt} = 1{,}24$.

В оптимальной рабочей точке вклады источников шума равновелики: $|\underline{u}_{r,0}| = R_{gopt}|\underline{i}_{r,0}|$. Эта связь показана на рис. 4.147: соответствующие прямые пересекаются в оптимальной рабочей точке.

Работа при неоптимальном сопротивлении источника. На практике усилитель чаще всего не удается эксплуатировать при оптимальном сопротивлении источника, поскольку источник сигнала заранее задан и $R_g \neq R_{gopt}$; в таком случае коэффициент шума рассчитывается по формуле (4.188), если известны $|\underline{u}_{r,0}|$ и $|\underline{i}_{r,0}|$, но можно исходить также из F_{opt} и R_{gopt}. Пользуясь выражениями (4.192) и (4.193), запишем

$$|\underline{u}_{r,0}|^2 = 2kTR_{gopt}\,(F_{opt} - 1),\ \ |\underline{i}_{r,0}|^2 = \frac{2kT}{R_{gopt}}\left(F_{opt} - 1\right),$$

откуда при подстановке в (4.188) находим:

$$F = 1 + \frac{1}{2}(F_{opt} - 1)\left(\frac{R_g}{R_{gopt}} + \frac{R_{gopt}}{R_g}\right). \qquad (4.194)$$

При $R_g = R_{gopt}$ по определению получим $F = F_{opt}$; при $R_g \neq R_{gopt}$ справедливо $F > F_{opt}$.

Напомним, что прирост коэффициента шума зависит не только от отношения сопротивлений, но и от оптимального коэффициента шума. Усилителю с низким уровнем шумов свойствен не только низкий оптимальный коэффициент шума, но и более широкий минимум. В предельном случае нешумящего усилителя минимум становится бесконечно широким, то есть $F = 1$ соблюдается при любых значениях R_g.

Рассмотрим три усилителя с разными оптимальными коэффициентами шума: у первого из них $F_{opt} = 1{,}12$, у второго $F_{opt} = 2{,}2$ и у третьего $F_{opt} = 13$ (рис. 4.149). Здесь для первого усилителя принято

$$|\underline{u}_{r,0}| = 1\ \frac{\text{нВ}}{\sqrt{\text{Гц}}}\ \text{и}\ |\underline{i}_{r,0}| = 1\ \frac{\text{пА}}{\sqrt{\text{Гц}}},$$

для второго и третьего усилителей эти значения надо умножить на $\sqrt{10}$ и 10 соответственно.

При $R_g << R_{gopt}$ коэффициент шума зависит практически только от $|\underline{u}_{r,0}|$, а при $R_g >> R_{gopt}$ – практически только от $|\underline{i}_{r,0}|$:

$$F \approx \begin{cases} \dfrac{|\underline{u}_{r,0}|^2}{4kTR_g} = \dfrac{1}{2}(F_{opt} - 1)\dfrac{R_{gopt}}{R_g} & \text{при}\quad R_g << R_{gopt} \\ \dfrac{R_g|\underline{i}_{r,0}|^2}{4kT} = \dfrac{1}{2}(F_{opt} - 1)\dfrac{R_g}{R_{gopt}} & \text{при}\quad R_g >> R_{gopt} \end{cases}$$

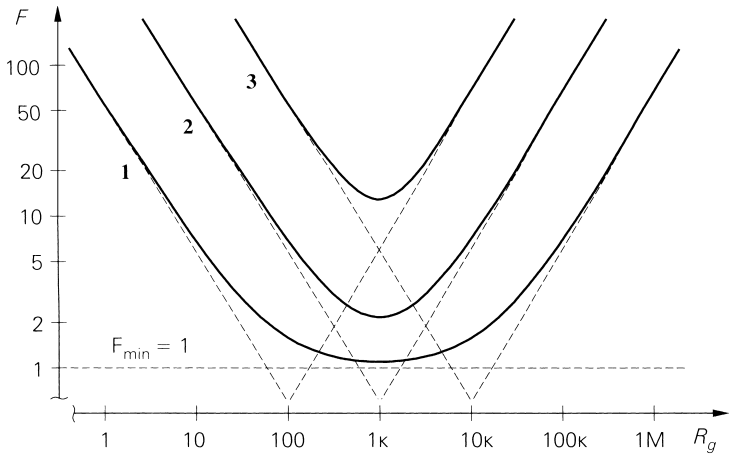


Рис. 4.149. Зависимость коэффициентов шума трех усилителей с разными оптимальными коэффициентами шума

На эту зависимость уже указывалось в одном из замечаний; соответствующие асимптоты изображены на рис. 4.149.

Советы по выбору и расчету усилителей. Значения F_{opt} и R_{gopt} играют важную роль, если конкретный усилитель предназначен для эксплуатации в оптимальном режиме. Напротив, при заданном сопротивлении источника R_g выбирать среди множества стандартных усилителей следует, руководствуясь коэффициентом шума F: оптимально то устройство, чей коэффициент шума окажется наименьшим при определенном сопротивлении источника. Этот рабочий коэффициент шума рассчитывается с помощью выражений (4.188) и (4.189):

$$F = 1 + \frac{\left|\underline{u}_{r,0}(f)\right|^2 + R_g^2\left|i_{r,0}(f)\right|^2}{4kTR_g} \overset{T=300K}{=} 1 + \frac{\left|\underline{u}_{r,0}(f)\right|^2 + R_g^2\left|i_{r,0}(f)\right|^2}{1{,}656\times10^{-20}\,\frac{\text{В}^2}{\text{Ом}}\,R_g}.$$

Величины F_{opt} и R_{gopt} существенны здесь лишь постольку, поскольку они позволяют рассчитывать рабочий коэффициент шума согласно (4.194). Тот или другой усилитель предпочитают не потому, что у него только наименьший коэффициент шума F_{opt}, и не потому, что лишь его оптимальное сопротивление источника R_{gopt} наилучшим образом согласуется с заданным сопротивлением источника сигнала R_g; в обоих случаях едва ли будет получен оптимальный результат. Соответственно при расчете интегрального усилителя критерием оптимизации должен служить коэффициент шума при заданном сопротивлении источника. Оптимизация только по F_{opt} или только по R_{gopt} бессмысленна. Есть лишь одно исключение: преобразование внутреннего сопротивления с R_g до R_{gopt} с помощью согласующего или резонансного трансформатора обеспечивает $F = F_{opt}$. В этом случае можно выбирать усилитель с минимальным коэффициентом шума F_{opt}, но при сохранении коэффициента трансформации R_g/R_{gopt}.

Коэффициент шума последовательной цепочки усилителей

Коэффициент шума последовательной цепочки усилителей рассчитывается по соответствующим коэффициентам шума отдельных усилителей. Покажем это на примере цепочки из двух усилителей, а затем обобщим результат. На рис. 4.150 приведена эквивалентная схема усилителя без влияния выходной цепи на входную с эквивалентными источниками шума $u_{r,0}$ и $i_{r,0}$. Та же схема применима и к усилителю, выходная цепь влияет на входную, если вместо входных сопротивлений включить входные сопротивления с учетом нагрузки (см. раздел 4.2.2).

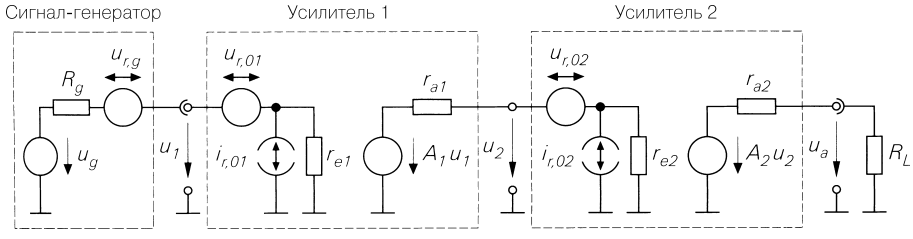


Рис. 4.150. Эквивалентная схема для расчета коэффициента шума двух последовательно включенных усилителей

Расчет коэффициента шума. Эквивалентные источники шумов приводятся к напряжениям источника, а не к входным напряжениям усилителя, что позволяет вести расчеты не с коэффициентами усиления $A_{B1} = u_2/u_g$ и $A_{B2} = u_a/u_2$, а с коэффициентами усиления шумов:

$$A_{B,r1} = \frac{A_1 u_1}{u_g} = \frac{r_{e1}}{R_g + r_{e1}} A_1,$$

$$A_{B,r2} = \frac{A_2 u_2}{A_1 u_1} = \frac{r_{e2}}{r_{a1} + r_{e2}} A_2$$

и фактором нагрузки

$$k_L = \frac{R_L}{r_{a2} + R_L}.$$

Тогда имеем

$$A_B = \frac{u_a}{u_g} = A_{B,r1} A_{B,r2} k_L.$$

Коэффициенты усиления шумов определяются коэффициентом деления напряжения на входе и коэффициентом усиления холостого хода и задают усиление при переходе от одного источника напряжения к следующему.

Далее с помощью индивидуальных коэффициентов усиления пересчитаем все источники шумов на выход последовательной цепочки; если сигнал отсутствует ($u_g = 0$), то

$$u_a = (u_{r,g} + u_{r,01} + R_g i_{r,01})\, A_{B,r1} A_{B,r2} k_L + (u_{r,02} + r_{a1} i_{r,02})\, A_{B,r2} k_L.$$

Напряжение эквивалентного источника шумов для случая последовательной схемы получим путем пересчета к генератору сигнала:

$$u_r = \frac{u_a}{A_B} = u_{r,g} + u_{r,01} + R_g i_{r,01} + \frac{u_{r,02} + r_{a1} i_{r,02}}{A_{B,r1}}. \tag{4.195}$$

Поскольку все источники шумов независимы, для плотности шумов эквивалентного источника шума выполняется следующее соотношение:

$$\left|\underline{u}_r\right|^2 = \left|\underline{u}_{r,g}\right|^2 + \left|\underline{u}_{r,01}\right|^2 + R_g^2\left|\underline{i}_{r,01}\right|^2 + \frac{\left|\underline{u}_{r,02}\right|^2 + r_{a1}^2\left|\underline{i}_{r,02}\right|^2}{A_{B,r1}^2}.$$

Отсюда находим коэффициент шума последовательного соединения усилителей:

$$F = \frac{\left|\underline{u}_r\right|^2}{\left|\underline{u}_{r,g}\right|^2} = 1 + \frac{\left|\underline{u}_{r,01}\right|^2 + R_g^2\left|\underline{i}_{r,01}\right|^2}{\left|\underline{u}_{r,g}\right|^2} + \frac{\left|\underline{u}_{r,02}\right|^2 + r_{a1}^2\left|\underline{i}_{r,02}\right|^2}{A_{B,r1}^2\left|\underline{u}_{r,g}\right|^2}. \tag{4.196}$$

Для коэффициента шума первого усилителя справедливо равенство:

$$F_1 = 1 + \frac{\left|\underline{u}_{r,01}\right|^2 + R_g^2\left|\underline{i}_{r,01}\right|^2}{\left|\underline{u}_{r,g}\right|^2} = 1 + \frac{\left|\underline{u}_{r,01}\right|^2 + R_g^2\left|\underline{i}_{r,01}\right|^2}{4kTR_g}.$$

В выражении для второго усилителя вместо R_g фигурирует r_{a1}. Поскольку при расчете коэффициента шума учитывался идеальный генератор сигнала с тепловым шумом внутреннего сопротивления, следует воспользоваться этим шумом как базовой характеристикой:

$$\left|\underline{u}_{r,a}\right|^2 = 4kTr_{a1}.$$

Сказанное не означает, что сопротивлению r_{a1} на рис. 4.150 свойствен тепловой шум. Смысл в том, что коэффициент шума второго усилителя имеет отношение к внутреннему сопротивлению генератора сигнала величиной r_{a1}. Тогда

$$F_2 = 1 + \frac{\left|\underline{u}_{r,02}\right|^2 + r_{a1}^2\left|\underline{i}_{r,02}\right|^2}{\left|\underline{u}_{r,a1}\right|^2} = 1 + \frac{\left|\underline{u}_{r,02}\right|^2 + r_{a1}^2\left|\underline{i}_{r,02}\right|^2}{4kTr_{a1}}.$$

Подставляя коэффициенты шума F_1 и F_2 в (4.196), находим

$$F = F_1 + \frac{F_2 - 1}{A_{B,r1}^2}\frac{r_{a1}}{R_g},$$

а отсюда путем обобщения получаем коэффициент шума последовательной цепочки из n усилителей:

$$\begin{aligned} F &= F_1 + \frac{F_2 - 1}{A_{B,r1}^2}\frac{r_{a1}}{R_g} + \frac{F_3 - 1}{A_{B,r1}^2 A_{B,r2}^2}\frac{r_{a2}}{R_g} + \cdots \\ &= F_1 + \sum_{i=2}^{n}\left(\frac{F_{(i)} - 1}{\prod_{k=1}^{i-1} A_{B,r(k)}^2}\frac{R_{a(i-1)}}{R_g}\right), \end{aligned} \tag{4.197}$$

$$A_{B,r(k)} = \frac{r_{e(k)}}{r_{a(k-1)} + r_{e(k)}} A_{(k)}, \text{ где } r_{a0} = R_g. \tag{4.198}$$

Коэффициент шума первого усилителя непосредственно входит в выражение для определения коэффициента шума последовательной цепи; следующие усилители характеризуются *дополнительным коэффициентом шума*

$$F_Z = F - 1,$$

значение которого определяется величиной, обратной квадрату коэффициента усиления *предшествующих* усилителей, и отношением сопротивлений источников. Поэтому коэффициент шума сводят к минимуму прежде всего за счет оптимизации первого усилителя:

- минимизируют коэффициент шума F_1;
- добиваются наибольшего коэффициента усиления шума $A_{B,r1}$ путем максимизации A_1 и r_{e1};
- минимизируют выходное сопротивление r_{a1}.

Последнее особенно важно при малом внутреннем сопротивлении R_g, так как множитель $1/A^2_{B,r1}$ может оказаться перекомпенсированным множителем r_{a1}/R_g; в этом случае доминирует коэффициент шума F_2. Если второй усилитель также обладает значительным коэффициентом усиления, можно пренебречь вкладами последующих усилителей.

Представление с помощью доступного усиления мощности. В высокочастотной технике вместо усиления используется *доступное усиление мощности* G_A, равное отношению доступной мощности на выходе усилителя к доступной мощности генератора сигнала. Последняя описывается выражением

$$P_{A,g} = \frac{u_g^2}{4R_g}.$$

Здесь применяются эффективные значения ($P = u^2/R$), а потому нет необходимости различать постоянное и переменное напряжения.

Мощность определяется напряжением источника и его внутренним сопротивлением, так что на выходе усилителя с коэффициентом усиления A имеем:

$$P_{A,V} = \frac{(Au_e)^2}{4r_a} = \left(\frac{r_e}{R_g + r_e}\right)^2 A^2 \frac{u_g^2}{4r_a}.$$

Отсюда следует

$$G_A = \frac{P_{A,V}}{P_{A,g}} = \left(\frac{r_e}{R_g + r_e}\right)^2 A^2 \frac{R^2}{r_a} = A^2_{B,r} \frac{R_g}{r_a}, \tag{4.200}$$

и с помощью подстановки в (4.197) находим:

$$F = F_1 + \frac{F_2 - 1}{G_{A1}} + \frac{F_3 - 1}{G_{A1} G_{A2}} + \cdots = F_1 + \sum_{i=2}^{n} \left(\frac{F_{(i)} - 1}{\prod_{k=1}^{i-1} G_{A(k)}} \right). \tag{4.201}$$

При этом обратим внимание на соотношение

$$G_{A1}G_{A2}\cdots G_{A(i-1)} = A_{B,r1}^2\frac{R_g}{r_{a1}}A_{B,r2}^2\frac{r_{a1}}{r_{a2}}\cdots A_{B,r(i-1)}^2\frac{r_{a(i-2)}}{r_{a(i-1)}} = A_{B,r1}^2A_{B,r2}^2\cdots A_{B,r(i-1)}^2\frac{R_g}{r_{a(i-1)}}.$$

Выражение (4.201) часто записывают в виде

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1G_2} + \cdots,$$

опуская подробности обозначений коэффициента усиления по мощности. Поскольку в высокочастотной технике применяется целый ряд различных коэффициентов усиления по мощности, в общем случае следует пользоваться доступным коэффициентом усиления по мощности G_A. Любые определения коэффициентов усиления по мощности становятся равнозначными только в случае согласованности по всем направлениям, и лишь тогда можно говорить просто об усилении мощности.

Последовательность согласованных усилителей с минимальным коэффициентом шума. В случае последовательной цепочки согласованных усилителей с одинаковым внутренним сопротивлением изменение их порядка не оказывает влияния на коэффициенты усиления и шума отдельных усилителей. Чтобы установить критерий для последовательности усилителей с минимальным коэффициентом шума, рассмотрим два усилителя с коэффициентами доступной мощности G_{A1} и G_{A2} и коэффициентами шума F_1 и F_2; тогда коэффициенты шума обеих возможных последовательностей примут вид:

$$F_{12} = F_1 + \frac{F_2 - 1}{G_{A1}}, \quad F_{21} = F_2 + \frac{F_1 - 1}{G_{A2}}.$$

Учитывая условие $F_{12} < F_{21}$ и разделяя величины, получим

$$\frac{F_1 - 1}{1 - \dfrac{1}{G_{A1}}} < \frac{F_2 - 1}{1 - \dfrac{1}{G_{A2}}}.$$

Множитель

$$M = \frac{F - 1}{1 - \dfrac{1}{G_A}} \tag{4.202}$$

называют *мерой шумов* [4.8]. Следовательно, усилители необходимо располагать в соответствии с мерой шумов, делая первым тот, у которого она минимальна, а последним – обладающий наибольшим значением.

Эквивалентные источники шумов. Зная шумовое напряжение эквивалентного источника шумов, можно получить эквивалентные источники шумов последовательной цепочки усилителей (см. рис. 4.150). Подставляя $A_{B,r1}$ в выражение (4.195) и группируя члены с R_g, находим:

$$u_r = u_{r,g} + \underbrace{u_{r,01} + \frac{u_{r,02} + r_{a1}i_{r,02}}{A_1}}_{u_{r,0}} + R_g\underbrace{\left(i_{r,01} + \frac{u_{r,02} + r_{a1}i_{r,02}}{A_1r_{e1}}\right)}_{i_{r,0}}.$$

Эквивалентные источники шумов зависимы, так как источники шума второго усилителя входят в источники шумового напряжения $u_{r,0}$ и шумового тока $i_{r,0}$. Вычисления с участием зависимых источников шума крайне громоздки, и далее мы не станем пользоваться этим представлением, но укажем на важное соотношение: эквивалентные источники многокаскадного усилителя, построенного в виде последовательности базовых транзисторных схем, почти независимы только тогда, когда можно пренебречь вкладом второго и каждого следующего каскадов по крайней мере в один из эквивалентных источников.

Оптимизация коэффициента шума

Ограничимся оптимизацией коэффициента шума областью белого шума, где плотность шумов не зависит от частоты. Оптимизация вне данной области намного сложнее, поскольку здесь требуется минимизировать интегральные уравнения, что практически выполняется только численными методами. Однако оптимизация в области белого шума приводит также к оптимизации фликкер-шума или высокочастотных шумов, так что результат в принципе охватывает более широкий частотный диапазон.

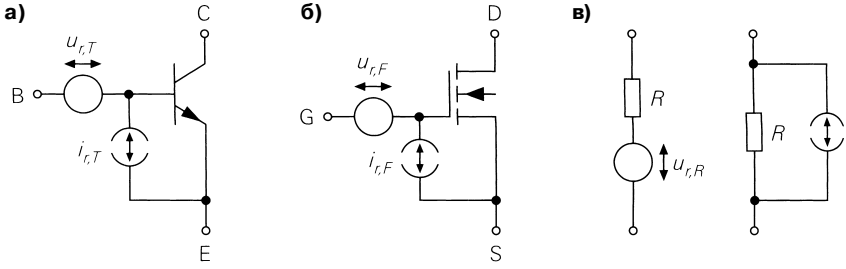
Постановка задачи зависит от обстоятельств. Пользователь интегральных микросхем чаще всего заинтересован в том, чтобы сигнал заданного источника усиливался с минимальными шумами, следовательно, он должен выбрать усилитель, обладающий как можно меньшим коэффициентом шума при указанном внутреннем сопротивлении R_g. С этой целью нужно использовать соотношения (4.188) или (4.194) в зависимости от того, приведены ли в спецификации на микросхему такие характеристики, как $|u_{r,0}|$ и $|i_{r,0}|$ или F_{opt} и R_{gopt}. В низкочастотном диапазоне обычно применяют операционный VV-усилитель; его шумовые характеристики описываются в разделе 5.2.8. В случае видео- и высокочастотных применений задача тем более упрощается, поскольку здесь имеют дело с согласованными цепями, то есть с постоянными сопротивлениями источников и нагрузок R_g = 75 Ом и R_g = 50 Ом. Коэффициенты шума для данного режима приводятся в спецификациях, что облегчает выбор интегральной схемы. В особых случаях (например, приемник на фотодиоде) предлагается специальный усилитель.

Для разработчика микросхем задача оптимизации формулируется иначе: он должен найти подходящие технологию и схему и выбрать соответствующую рабочую точку для достижения оптимального результата. Далее мы рассмотрим основные зависимости, влияющие на этот трехзвенный выбор.

Источники шумов в интегральных схемах. Шумы интегральных микросхем обусловлены транзисторами и резисторами, тогда как емкости и индуктивности шумов не создают. На рис. 4.151 показаны источники шумов биполярного транзистора, МОП транзистора и резистора.

Резистор. Для резистора мы предпочитаем использовать представление в виде источника шумового тока с плотностью шумов

$$\left|\underline{i}_{r,R}\right|^2 = \frac{4kT}{R}.$$



$$|u_{r,T}|^2 = \frac{2kT}{S} + 4kTR_B \qquad |i_{r,T}|^2 = \frac{2kTS}{\beta}$$

$$|u_{r,F}|^2 = \frac{8kT}{3S} \qquad |i_{r,F}|^2 = \frac{8kTSf^2}{3f_T^2}$$

$$|u_{r,R}|^2 = 4kTR \qquad |i_{r,R}|^2 = \frac{4kT}{R}$$

Рис. 4.151. Источники шумов: а – биполярного транзистора; б – МОП транзистора; в – резистора

Вместе с тем, разумеется, регистрируется только тепловой шум идеальных резисторов; реальные резисторы в интегральных микросхемах могут в зависимости от исполнения иметь от незначительной до очень высокой плотности шумов.

Биполярный транзистор. Согласно (2.49) и (2.50), для биполярного транзистора в области белого шума (при $f_{g(1/f)} < f < \frac{f_T}{\sqrt{2}} \approx \frac{f_T}{10}$) выполняются соотношения

$$\left|\underline{u}_{r,T}\right|^2 = \frac{2kTU_T}{I_{C,A}} + 4ktR_B = \frac{2kT}{S} + 4kTR_B,$$

$$\left|\underline{i}_{r,T}\right|^2 = \frac{2qI_{C,A}}{\beta} = \frac{2kTS}{\beta},$$

где $S = I_{C,A}/U_T$ и $U_T = kT/q$. Здесь мы ограничиваемся областью слабых и средних токов, благодаря чему отпадает третий член в выражении (2.49). Как известно, малошумящий биполярный транзистор должен характеризоваться низким сопротивлением R_B на частоте сигнала и высоким коэффициентом усиления по току β. Коэффициент усиления по току определяется технологией, а сопротивление R_B можно изменять, пользуясь масштабированием: как правило, R_B обратно пропорционально размеру транзистора. Это позволяет снижать плотность шумового напряжения в диапазоне средних токов путем увеличения самого транзистора. Однако тогда растет нагрузка на источник сигнала, поскольку емкости транзистора возрастают, а крутизна остается неизменной.

На рис. 4.152 представлено распределение коэффициента шума биполярного транзистора в плоскости $I_{C,A}$–R_g при $\beta = 100$ и $R_B = 10$ Ом. Подставляя плотности шумов в (4.192) и (4.193), получаем:

$$R_{gopt,T} = \frac{\sqrt{\beta}}{S}\sqrt{1+2SR_B} \overset{R_B\to 0}{\approx} \frac{\sqrt{\beta}}{S} \overset{\beta\approx 100}{\approx} \frac{10}{S} = \frac{0{,}26\ \text{В}}{I_{C,A}},$$

$$F_{opt,T} = 1 + \frac{1}{\sqrt{\beta}}\sqrt{1+2SR_B} \overset{R_B\to 0}{\approx} 1 + \frac{1}{\sqrt{\beta}} \overset{\beta\approx 100}{\approx} 1{,}1.$$

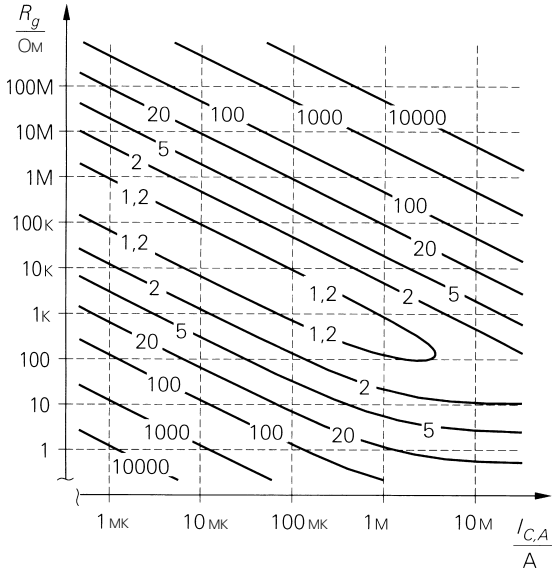


Рис. 4.152. Коэффициент шума биполярного транзистора при $\beta = 100$ и $R_B = 10$ Ом

Поскольку $u_{r,T}$ и $i_{r,T}$ – эквивалентные источники шумов биполярного транзистора, имеет место $|\underline{u}_{r,T}|^2 = |\underline{u}_{r,0}(f)|^2$ и $|\underline{i}_{r,T}|^2 = |\underline{i}_{r,0}(f)|^2$.

Однако этот оптимум реален лишь в том случае, когда S и $I_{C,A}$ считаются заданными, а варьируется только R_g. Иное соотношение будет получено, если задать R_g и подбирать оптимальный ток покоя $I_{C,A}$; тогда

$$I_{C,Aopt}(R_g) = \frac{U_T\sqrt{\beta}}{\sqrt{R_g^2 + R_B^2}},$$

$$F_{opt,T}(R_g) = 1 + \frac{R_B}{R_g} + \frac{1}{\sqrt{\beta}}\sqrt{1 + \left(\frac{R_B}{R_g}\right)^2}.$$

Данный оптимум мы уже находили в разделе 2.3.4, см. формулы (2.54) и (2.57). На практике он важнее, так как R_g обычно задан и может быть согласован только с помощью трансформатора или колебательного контура. Величина $I_{C,A}$ изменяется легко.

Различие между $F_{opt,T}$ и $F_{opt,T}(R_g)$ обусловлено сопротивлением на частоте сигнала; при $R_B = 0$ их значения равны. Для большей ясности на рис. 4.153 представлены коэффициент шума биполярного транзистора при $\beta = 100$ и $R_B = 100$ Ом вместе с зависимостями $F_{opt,T}$ и $F_{opt,T}(R_g)$. Здесь хорошо видно, что $F_{opt,T}$ оптимален в направлении R_g, а $F_{opt,T}(R_g)$ – в направлении $I_{C,A}$. При $R_g < R_B$ величина $F_{opt,T}(R_g)$ быстро растет. При $R_g = 1$ Ом коэффициент шума еще равен 100. На рис. 4.153 показано также, что верхняя граница коэффициента шума составляет

$$I_{C,Aopt}(R_g \to 0) = \frac{U_T\sqrt{\beta}}{R_B} \overset{\beta \approx 100}{\approx} \frac{0{,}26\ \text{В}}{R_B}.$$

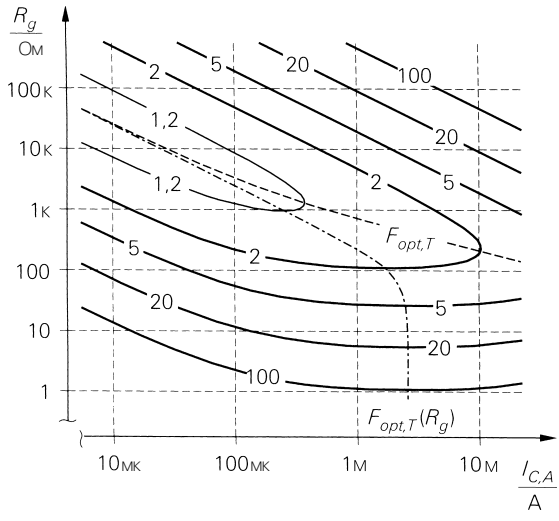


Рис. 4.153. Оптимальные коэффициенты шума $F_{opt,T}$ и $F_{opt,T}$ (R_g) биполярного транзистора при $\beta = 100$ и $R_B = 100$ Ом

Повышение тока покоя не имеет смысла.

При токах $I_{C,A} = 10$ мкА…1 мА получается $R_{gopt,T} \approx 26$ кОм…260 Ом. При более сильных токах покоя необходимо учитывать сопротивление на частоте сигнала. Нижней границей R_{gopt} служит значение $\sqrt{\beta}R_B \approx 10R_B$; тогда составляющие $F_{opt,T}$ (R_g), обусловленные величинами β и R_g, оказываются почти равными друг другу, кроме того, $F_{opt,T}$ $(R_g) \approx F_{opt,T}$. Верхняя граница $R_{gopt,T}$ зависит от требуемой ширины полосы частот; произвольное уменьшение $I_{C,A}$ недопустимо, поскольку граничная частота f_T при крайне слабых токах убывает пропорционально $I_{C,A}$ (см. рис. 2.41). Предельный ток, начиная с которого граничная частота убывает вслед за током, составляет

$$I_{C,A} = \frac{U_T}{\tau_{0,N}}(C_{S,E} + C_{S,C}) \approx \frac{U_T}{\tau_{0,N}}(2C_{S0,E} + C_{S0,C}).$$

В случае n-p-n транзистора с параметрами, приведенными в табл. 4.1 (величина 1), предельный ток равен 100 мкА. Отсюда $R_{gopt} = 5{,}7$ кОм и $F_{opt} = 1{,}22$. p-n-p транзистору обычно свойственно меньшее сопротивление на основной частоте, благодаря чему достигается меньший коэффициент шума при функционировании с низкоомными источниками. Однако граничная частота p-n-p транзистора ниже, чем у n-p-n транзистора, даже если первый из них собран по комплементарной технологии. В случае технологий, способных производить лишь p-n-p транзисторы с горизонтальной структурой, p-n-p транзисторы уступают n-p-n транзисторам до трех порядков по граничной частоте.

Пример. Широкополосный транзистор BFR93, характеризуемый значениями $\beta = 95$ и $R_B = 15$ Ом, должен работать совместно с источником сигнала, обладающим $R_g = 50$ Ом. Находим $I_{C,Aopt}$ $(R_g) = 5$ мА и $F_{opt,T}$ $(R_g) = 1{,}3$. Для этой рабочей точки имеем $S = 192$ мА/В, $R_{gopt,T} = 132$ Ом и $F_{opt,T} = 1{,}27$, то есть полная оптимизация здесь оказалась недостижимой.

Если к уравнению для $R_{gopt,T}$ применить условие $R_{gopt,T}$ = 50 Ом, получим S = 1,17 мА/В и $I_{C,A}$ = 30,5 мА; тогда $F_{opt,T}$ = 1,62. Как свидетельствует приведенный пример, в случае низкоомного источника сигнала следует добиваться оптимизации в направлении $I_{C,A}$; оптимизация в направлении R_g приводит к повышению коэффициента шума.

МОП транзисторы. Для описания МОП транзистора воспользуемся упрощенными выражениями из раздела 3.3.4:

$$\left|\underline{u}_{r,F}\right|^2 = \frac{8kT}{3S} = \frac{8kT}{3\sqrt{2KI_{D,A}}},$$

$$\left|\underline{i}_{r,F}(f)\right|^2 = \frac{8kTS}{3}\left(\frac{f}{f_T}\right)^2 = \frac{8kT\sqrt{2KI_{D,A}}}{3}\left(\frac{f}{f_T}\right)^2,$$

где $S = \sqrt{2KI_{D,A}}$. Эти равенства справедливы вплоть до граничной частоты усиления по току f_{Y21s}, как правило меньшей, нежели граничная частота f_T. Плотность шумового тока зависит от частоты, иначе говоря, не существует области белого шума по току. Однако, как будет установлено при изучении принципиальных схем, в ходе монтажа возникают дополнительные источники шума, перекрывающие токовые шумы МОП транзистора в более или менее широкой полосе, где эквивалентная плотность шумового тока схемы фактически не зависит от частоты.

Подставляя плотность шума в (4.192) и (4.193), получим

$$R_{gopt,F}(f) = \frac{f_T}{Sf},$$

$$F_{opt,F}(f) = 1 + \frac{4}{3}\frac{f}{f_T}.$$

Справедливы равенства $|\underline{u}_{r,F}|^2 = |\underline{u}_{r,0}\ (f)|^2$ и $|\underline{i}_{r,F}\ (f)|^2 = |\underline{i}_{r,0}\ (f)|^2$, поскольку $u_{r,F}$ и $i_{r,F}$ представляют собой эквивалентные источники шума МОП транзистора.

При $f << f_T$ имеет место $F_{opt,F} \to 1$, то есть МОП транзистор в оптимальной рабочей точке практически бесшумен. Если прибор применяется в узкополосной схеме, частотной зависимостью можно пренебречь и в качестве f принять среднюю частоту полосы. Напротив, для широкополосной схемы следует пользоваться средней плотностью шумового тока между нижней f_U и верхней f_O границами полосы частот:

$$\left|\underline{i}_{r,F}[f_U, f_O]\right|^2 = \frac{1}{f_O - f_U}\int_{f_U}^{f_O}\left|\underline{i}_{r,F}(f)\right|^2 df = \frac{8kTS}{f_T^2}\frac{f_O^3 - f_U^3}{f_O - f_U} \overset{f_O >> f_U}{\approx} 8kTS\left(\frac{f_O}{f_T}\right)^2.$$

При $f_O >> f_U$ отсюда следует:

$$R_{gopt,F}[f_U, f_O] \approx \frac{f_T}{\sqrt{3}Sf_O} = R_{gopt,F}(f)\big|_{f=\sqrt{3}f_O},$$

$$F_{opt,F}[f_U, f_O] \approx 1 + \frac{4}{\sqrt{3}}\frac{f_O}{f_T} = F_{opt,F}(f)\big|_{f=\sqrt{3}f_O}.$$

Таким образом, достаточно подставить $f = \sqrt{3} f_O$, чтобы определить оптимальные значения для практической широкополосной схемы. Здесь также выполняется $F_{opt,F} \to 1$, поскольку верхняя предельная частота f_O во многих приложениях по крайней мере в 100 раз ниже граничной частоты. Уравнения для $R_{gopt,F}$ не дают оснований полагать, что согласование с источником может быть оптимизировано путем подбора граничной частоты. Коэффициент шума не только в оптимальном, но и в произвольном режиме при $f_T \to \infty$ минимален. На рис. 4.154 представлен коэффициент шума МОП транзистора при

$$U_{GS} - U_{th} = 1 \text{ В} \Rightarrow S = \frac{2I_{D,A}}{U_{GS} - U_{th}} = \frac{2I_{D,A}}{1 \text{ В}}$$

и $f_O/f_T = 100$ в плоскости $I_{D,A}$–R_g. Диагональный ход зависимостей на всей плоскости означает равнозначность оптимизации по направлениям R_g и $I_{D,A}$; иными словами, уравнение для $R_{gopt,F}$ можно разрешить относительно S и применить для расчета оптимальной крутизны.

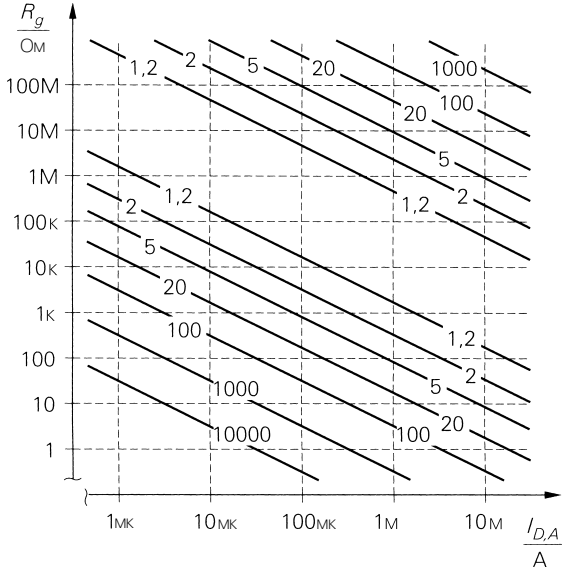


Рис. 4.154. Коэффициент шума МОП транзистора при $U_{GS} - U_{th} = 1$ В и $f_O/f_T = 100$

По сравнению с биполярным МОП транзистор обладает дополнительной степенью свободы, поскольку крутизна зависит не только от тока $I_{D,A}$, но и от размера МОП транзистора, выраженного через значение удельной крутизны K, в связи с тем, что $S = \sqrt{2KI_{D,A}}$. Однако только крутизна входит в выражение для плотности шумов, а это значит, что выбор $I_{D,A}$ и K не влияет на $R_{gopt,F}$ и $F_{opt,F}$ в *области белого шума*, но *протяженность* этой области зависит от их выбора, поскольку он влияет на предельную частоту фликкер-шума. В силу того что

$$f_{g(1/f)} \sim k_{(1/f)} \sqrt{\frac{I_{D,A}}{K}} \sim \frac{1}{L^2} \sqrt{\frac{I_{D,A} L}{W}} = I_{D,A}^{1/2} W^{-1/2} L^{-3/2},$$

при заданной поверхности $A = WL$ предпочитают увеличивать L за счет W, благодаря чему снижается K. Таким образом, минимальный фликкер-шум получают у геометрически крупных, но электрически слабых МОП транзисторов, функционирующих при сильном токе. Как и у биполярных транзисторов, здесь также имеет место конфликт с шириной полосы частот:

$$f_T \sim \frac{S}{C} \sim \frac{\sqrt{2KI_{D,A}}}{A} \sim \frac{\sqrt{\frac{W}{L}}\sqrt{I_{D,A}}}{WL} = I_{D,A}^{1/2} W^{-1/2} L^{-3/2},$$

откуда $f_{g(1/f)} \sim f_T$, а это значит, что с уменьшением предельной частоты фликкер-шума снижается и пропускаемая частота.

Сравнение биполярного и МОП транзисторов. Плотности напряжения шумов биполярного и МОП транзисторов при равной крутизне в области белого шума почти одинаковы:

$$\frac{\left|\underline{u}_{r,T}\right|^2}{\left|\underline{u}_{r,F}\right|^2} = \frac{3}{4}\frac{S_F}{S_T} \overset{S_T = S_F}{=} \frac{3}{4}.$$

Если уравнять токи, плотность напряжения шумов биполярного транзистора оказывается заметно меньшей благодаря более высокому значению крутизны:

$$\frac{\left|\underline{u}_{r,T}\right|^2}{\left|\underline{u}_{r,F}\right|^2} \overset{I_{C,A} = I_{D,A}}{=} \frac{3}{2}\frac{U_T}{U_{GS,A} - U_{th}} \overset{U_{GS,A} - U_{th} \approx 1\text{ В}}{\approx} \frac{1}{25}.$$

Практически интересный случай равенства частотных полос реализуется между этими предельными ситуациями. Обычно емкости МОП транзистора меньше емкостей биполярных приборов, и потому крутизна, необходимая для получения заданного произведения ширины полосы частот на коэффициент усиления, меньше у МОП транзисторов. Соответственно, как правило, $S_F < S_T$ и $I_{D,A} > I_{C,A}$. В сравнимых условиях плотность напряжения шумов МОП транзистора более или менее превосходит аналогичную характеристику биполярного транзистора. Совсем иные соотношения действуют в области фликкер-шума, где его предельная частота возрастает на четыре порядка, что приводит к существенному росту плотности шумового напряжения МОП транзистора.

В противоположность плотности напряжения шумов плотность токовых шумов МОП транзистора в области низких и средних частот мала по сравнению с аналогичной характеристикой биполярного транзистора:

$$\frac{\left|\underline{i}_{r,T}\right|^2}{\left|\underline{i}_{r,F}(f)\right|^2} \overset{f < f_{TT}/\sqrt{\beta}}{=} \frac{3}{4\beta}\frac{S_T}{S_F}\left(\frac{f_{T,F}}{f}\right)^2 \overset{S_T = S_F}{=} \frac{3}{4\beta}\left(\frac{f_{T,F}}{f}\right)^2 \overset{f \to 0}{\to} \infty.$$

Условие $f < \dfrac{f_{T,T}}{\sqrt{\beta}} \approx \dfrac{f_{T,T}}{10}$ является обязательным, так как здесь мы ограничены областью белого шума. При $f > \dfrac{f_{T,T}}{\sqrt{\beta}}$ плотность шумового тока биполярного транзистора

растет пропорционально $(f/f_{T,T})^2$, см. (2.48). Поэтому в данном диапазоне плотности токовых шумов при равных пропускаемых частотах приблизительно одинаковы.

Из соотношений для плотностей шумов вытекает следующая фундаментальная зависимость, справедливая в области белого шума: в сравнимых условиях плотность напряжения шумов МОП транзистора несколько выше, а плотность токовых шумов существенно ниже по сравнению с соответствующими плотностями шумов биполярного транзистора. Следовательно, оптимальное сопротивление источника гораздо выше у МОП транзисторов, нежели у биполярных приборов. Поэтому для снижения коэффициента шума нужно применять низкоомный источник с биполярным транзистором, а высокоомный – с МОП транзистором.

Возникает вопрос о пределах, то есть о сопротивлении источника, при котором достигается один и тот же коэффициент шума при использовании биполярного и МОП транзистора. Из равенства

$$\left|\underline{u}_{r,T}\right|^2 + R_g^2\left|\underline{i}_{r,T}\right|^2 = \left|\underline{u}_{r,F}\right|^2 + R_g^2\left|\underline{i}_{r,F}(f)\right|^2$$

следует

$$R_{g,T\leftrightarrow F} = \sqrt{\frac{\left|\underline{u}_{r,F}\right|^2 - \left|\underline{u}_{r,T}\right|^2}{\left|\underline{i}_{r,T}\right|^2 - \left|\underline{i}_{r,F}(f)\right|^2}} \overset{\left|\underline{i}_{r,T}\right|^2 >> \left|\underline{i}_{r,F}(f)\right|^2}{\approx} \sqrt{\frac{\left|\underline{u}_{r,F}\right|^2 - \left|\underline{u}_{r,T}\right|^2}{\left|\underline{i}_{r,T}\right|^2}}.$$

Указанные пределы не зависят от частоты до тех пор, пока можно пренебречь плотностью токового шума МОП транзистора; в этом случае должно соблюдаться условие

$$\left(\frac{f_O}{f_{T,F}}\right)^2 << \frac{1}{\beta} \approx \frac{1}{100},$$

то есть верхний предел f_O должен быть по крайней мере в 30 раз ниже граничной частоты МОП транзистора. Подставляя плотность шумов, получим:

$$R_{g,T\leftrightarrow F} \overset{\left|\underline{i}_{r,T}\right|^2 >> \left|\underline{i}_{r,F}(f)\right|^2}{\approx} \sqrt{\frac{\beta}{S_T}\left(\frac{4}{3S_F} - \frac{1}{S_T}\right)}. \qquad (4.203)$$

Итак, чтобы предел имел место, должно быть

$$S_T > \frac{3}{4}S_F,$$

в противном случае МОП транзистор имеет преимущество во всей области белого шума.

На практике предел $R_{g,T\leftrightarrow F}$ почти не представляет интереса, так как основные ограничения накладываются используемой технологией, а ее невозможно выбрать только по коэффициенту шума какого-нибудь усилителя. Гораздо важнее знать, в какой частотной области достижим *требуемый* коэффициент шума. Решая (4.194) квадратное относительно R_g уравнение, получим

$$R_{g,u/o} = R_{gopt}\left(\frac{F-1}{F_{opt}-1} \pm \sqrt{\left(\frac{F-1}{F_{opt}-1}\right)^2 - 1}\right).$$

Для $F > F_{opt}$ находим *нижний предел* при $R_{g,u} < R_{gopt}$ и *верхний предел* при $R_{g,u} < R_{gopt}$. Для $F = F_{opt}$ вычисляем $R_{g,u} = R_{g,o} = R_{gopt}$, а для $F < F_{opt}$ решения не существует. Кроме того, справедливо $R_{g,u}R_{g,o} = R^2_{gopt}$. При

$$F - 1 > 2\,(F_{opt} - 1)$$

можно корень уравнения разложить в ряд и составить только линейный член; отсюда следует:

$$R_{g,u} \approx \frac{R_{gopt}}{2}\frac{F_{opt}-1}{F-1}, \quad R_{g,o} \approx 2R_{gopt}\frac{F-1}{F_{opt}-1}.$$

Поскольку при $a > 2$ имеет место $\sqrt{a^2-1} \approx a - \frac{1}{2a}$, для биполярного транзистора находим:

$$R_{g,uT} \approx \left(\frac{1}{2S} + R_B\right)\frac{1}{F-1}, \quad R_{g,oT} \approx \frac{2\beta}{S}(F-1).$$

Сопротивление на частоте сигнала входит только в нижний частотный предел. Для МОП транзистора в широкополосном устройстве получаем:

$$R_{g,uT} \approx \frac{2}{3S(F-1)}, \quad R_{g,oT} \approx \frac{F-1}{2S}\left(\frac{f_T}{f_O}\right)^2.$$

Здесь лишь верхний предел $R_{g,oF}$ зависит от частоты.

Оптимальная рабочая точка. В области белого шума оптимальное сопротивление источника как биполярного, так и МОП транзистора зависит главным образом от крутизны; как свидетельствуют выражения из разделов 2.3.4 и 3.3.4, данное утверждение применимо также к областям фликкер-шума и высокочастотного шума. Поэтому оптимизация коэффициента шума – это прежде всего вопрос выбора рабочей точки. В случае биполярного транзистора зависимость $S = I_{C,A}/U_T$ лишает свободы маневра, так как каждому сопротивлению источника соответствует оптимальный ток коллектора $I_{C,Aopt}$ (R_g); однако зависимость $S = \sqrt{2KI_{D,A}}$ у МОП транзисторов позволяет изменять соотношение между удельной крутизной K и током стока $I_{D,A}$.

На практике ток коллектора или стока в рабочей точке лишь изредка выбирается только ради подавления шумов, поскольку приходится учитывать конкурирующие требования к ширине полосы частот, величине внутреннего сопротивления и потребляемой мощности, которая становится все более весомой с развитием миниатюризации и широким распространением портативных устройств. В целом наблюдается благоприятная тенденция: с ростом частоты приходится переходить к низкоомным приборам из-за неизбежного влияния емкостей, а это приводит к уменьшению сопротивлений источников шумов в схемах; к тому же необходимо повышать крутизну транзисторов, что влечет за собой уменьшение оптимальных сопротивлений источника в транзисторе и, как следствие, снижение сопротивлений источников шумов в схеме.

Далее мы рассмотрим два способа согласования с учетом отношения сигнал-шум, основанных на преобразовании внутреннего сопротивления и особенно распространенных в области беспроводной приемной техники.

Использование трансформатора для согласования с целью повышения отношения сигнал-шум. Если нет необходимости усиливать постоянную составляющую, а требования по шумам отличаются особой жесткостью, для согласования с целью повышения отношения сигнал-шум целесообразно воспользоваться трансформатором. При этом внутреннее сопротивление R_g преобразуется в оптимальное сопротивление источника R_{gopt}. Такой метод удобен прежде всего при весьма низких внутренних сопротивлениях ($R_g < 50$ Ом), так как не существует усилителей соответствующих малым сопротивлениям источника. На рис. 4.155 показано преобразование R_g в n^2R_g с помощью трансформатора с коэффициентом трансформации 1:n. Численный пример приведен в конце раздела 2.3.4.

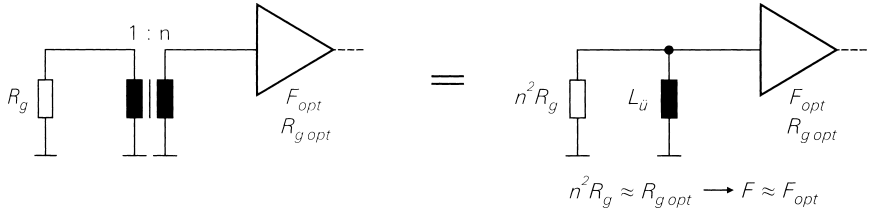


Рис. 4.155. Согласование с целью повышения отношения сигнал-шум посредством трансформатора

Нижняя граничная частота определяется индуктивностью трансформатора

$$f_U = \frac{n^2 R_g}{2\pi L_U}.$$

Отсюда следует, что в низкочастотных устройствах необходимо применять трансформатор с высокой индуктивностью и соответственно крупными габаритами, что неприемлемо. Напротив, для частотного диапазона от 1 МГц до 1 ГГц имеются трансформаторы объемом всего 0,1…0,5 см^3, пригодные для поверхностного монтажа.

Согласование с целью повышения отношения сигнал-шум посредством резонансного трансформатора. На высоких частотах и при узкой полосе частот сигнала резонансный трансформатор эффективнее обычного. Особое распространение получило П-образное звено с двумя емкостями и одной индуктивностью, называемое *фильтром* или *трансформатором Коллинса*. У высокочастотного усилителя часто имеется два резонансных трансформатора: один на выходе для согласования по мощности, а другой на входе для согласования либо по мощности, либо по уровню шумов. На рис. 4.156 показана реализация схемы на дискретных элементах (рис. 4.156а) и на полосковых линиях (рис. 4.156б). Определение параметров этих схем рассматривается в разделе 27.2.7 (том 2).

Эквивалентные источники шума типовых схем

До сих пор мы вычисляли коэффициент шума, учитывая только эквивалентные источники шумов транзисторов. Это соответствует идеальной ситуации, при которой

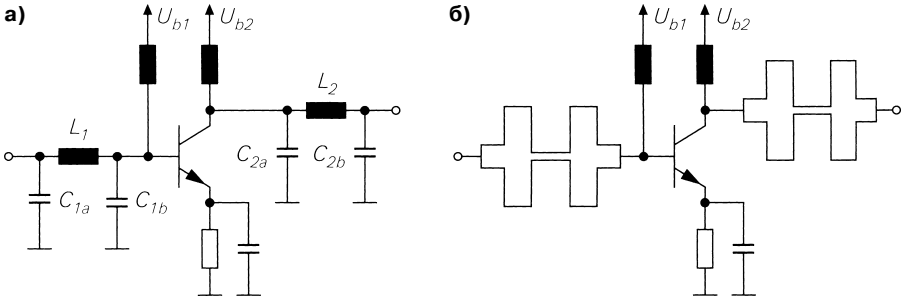


Рис. 4.156. Согласование с целью повышения отношения сигнал-шум на входе и согласование по мощности на выходе с помощью фильтра Коллинса: а – схема на дискретных элементах; б – схема на полосковых линиях

пренебрегают источниками шумов резисторов и источников тока, принадлежащих принципиальной схеме. Кроме того, рассматривался одиночный транзистор. Далее речь пойдет об эквивалентных источниках шумов типовых транзисторных схем, каскодных схем и дифференциальных усилителей, а также о необходимых сопротивлениях и источниках тока.

Методы расчета эквивалентных источников шумов. Любой источник шумов усилителя может быть пересчитан в эквивалентные источники шумового напряжения и шумового тока с выхода на вход усилителя в четыре этапа:

- определяются коэффициент усиления $A = u_a/u_e$ при идеальном источнике напряжения ($u_e = u_g$) и полное переходное сопротивление $R_T = u_a/i_e$ при идеальном источнике тока ($i_e = i_g$). В силу того что $u_e = i_e r_e$, справедливо $R_T = Ar_e$; это важно, так как в случае типовых схем рассчитываются A и r_e, а не R_T;
- вычисляется выходное напряжение короткого замыкания $u_{a,K} = A_{K,x}u_{r,x}$ и $u_{a,K} = R_{K,x}i_{r,x}$ при $u_e = 0$ и выходное напряжение холостого хода $u_{a,L} = A_{L,x}u_{r,x}$ и $u_{a,L} = R_{L,x}i_{r,x}$ при $i_e = 0$ для всех источников шума $u_{r,x}$ и $i_{r,x}$;
- задаются эквивалентное напряжение шумов

$$u_{r,0x} = \frac{A_{K,x}u_{r,x}}{A} \text{ или } u_{r,0x} = \frac{R_{K,x}i_{r,x}}{A}$$

  и эквивалентный ток шумов

$$i_{r,0x} = \frac{A_{L,x}u_{r,x}}{R_T} \text{ или } i_{r,0x} = \frac{R_{L,x}i_{r,x}}{R_T}$$

  для каждого источника шума $u_{r,x}$ или $i_{r,x}$;
- рассчитываются плотности шумов для эквивалентных источников:

$$u_{r,0} = \sum_x u_{r,0x} \Rightarrow \left|\underline{u}_{r,0}\right|^2 = \sum_x \left|\underline{u}_{r,0x}\right|^2,$$

$$i_{r,0} = \sum_x i_{r,0x} \Rightarrow \left|\underline{i}_{r,0}\right|^2 = \sum_x \left|\underline{i}_{r,0x}\right|^2.$$

При этом предполагается независимость источников шумов $u_{r,x}$ и $i_{r,x}$, благодаря чему эквивалентные источники шумов $u_{r,0x}$ и $i_{r,0x}$ оказываются также независимыми, что позволяет складывать соответствующие плотности шумов. На рис. 4.157 показаны три первых этапа этого метода на примере источников шумового тока $i_{r,x}$.

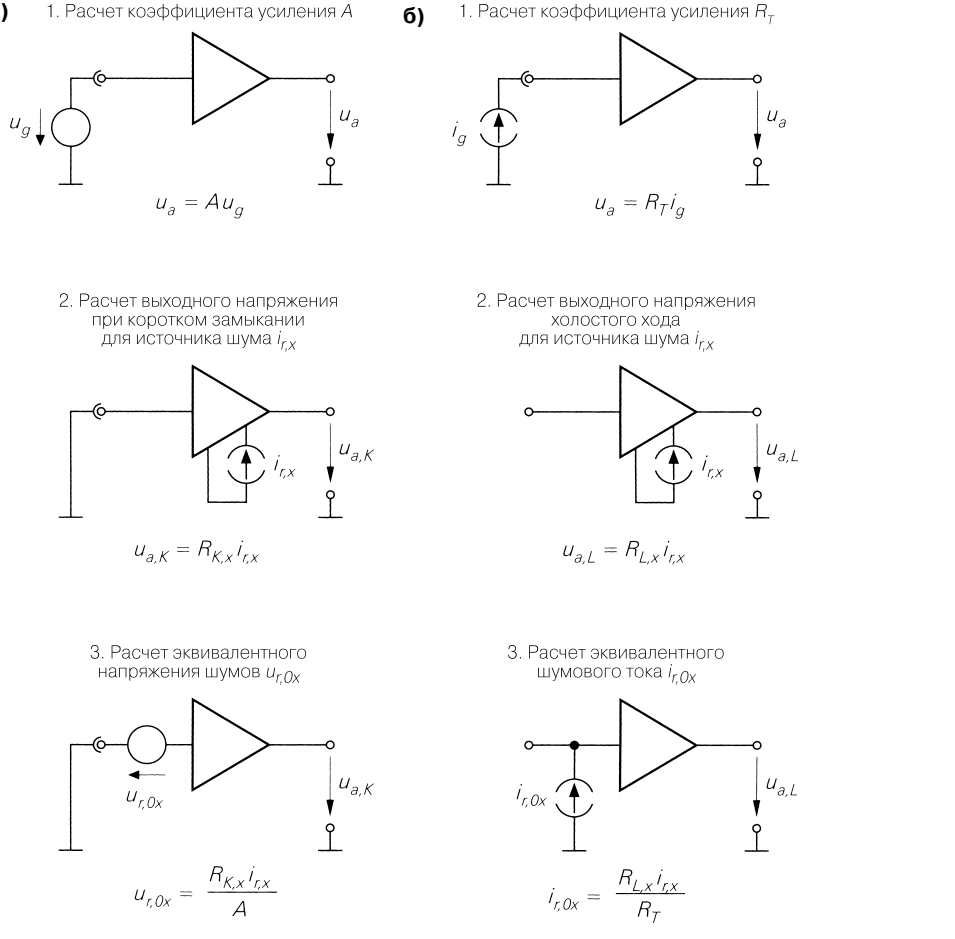


Рис. 4.157. Метод расчета эквивалентного источника шумового тока $i_{r,x}$: а – эквивалентные источники напряжения шумов; б – эквивалентные источники шумового тока

Любой источник шумов входит в эквивалентный источник как шумового напряжения, так и шумового тока; поэтому эквивалентный источник шумов всегда зависим. Но чаще всего соотношения величин таковы, что каждый из источников шумов вносит значительный вклад только в один эквивалентный шумовой источник, тогда как его вклад в любой другой эквивалентный источник шума пренебрежимо мал. В силу этого обстоятельства эквивалентные источники шумов практически независимы.

Схема с общим эмиттером и обратной связью по току. Схема с общим эмиттером, обратной связью по току и резисторами для установки рабочей точки показана на рис. 4.158. При $R_E = 0$ она превращается в схему с общим эмиттером без обратной связи, то есть охватывается и этот случай. Для расчета эквивалентных источников шумов воспользуемся малосигнальной эквивалентной схемой (рис. 4.158б), в которую входят источники шумов транзистора и резисторов. Сопротивлением промежутка коллектор–эмиттер в транзисторе r_{CE} можно пренебречь, поэтому на схеме оно не представлено. Объемное сопротивление базы транзистора R_B также опущено в малосигнальной эквивалентной схеме, но входит в плотность шумового напряжения $|\underline{u}_{r,T}|^2$ и фигурирует в последующих выкладках с использованием плотностей шумов. Сопротивления резисторов R_1 и R_2 в дальнейшем сводятся к $R_b = R_1 \| R_2$; тем самым токовые шумы $i_{r,R1}$ и $i_{r,R2}$ также сводятся к токовому шуму $i_{r,Rb}$.

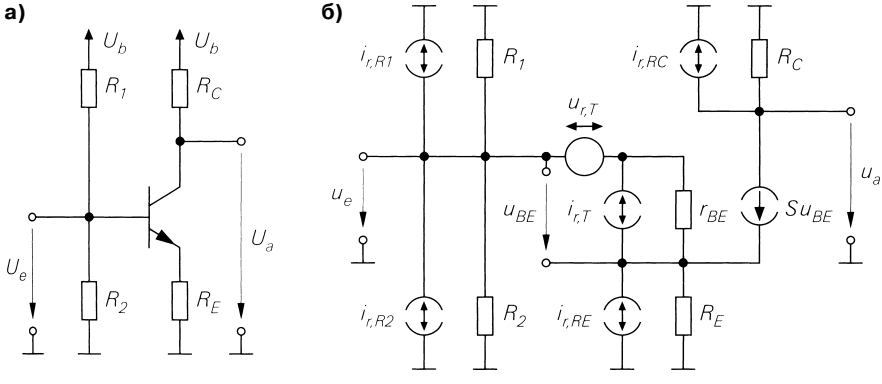


Рис. 4.158. Схема с общим эмиттером и обратной связью по току: а – принципиальная схема; б – малосигнальная эквивалентная схема с источниками шумового тока

Коэффициент усиления и переходное сопротивление могут быть взяты из выражений 2.70 и 2.71; с учетом влияния R_b на входное сопротивление r_e имеем:

$$A = \frac{SR_C}{1 + SR_E}$$

$$R_T = Ar_e \overset{r_e = R_b \| (R_{BE} + \beta R_E)}{=} - \frac{\beta R_C R_b}{R_b + r_{BE} + \beta R_E}$$

Вычисления выходных напряжений короткого замыкания и холостого хода отличаются громоздкостью; здесь мы ограничимся лишь результатом пересчета на вход:

$$u_{r,o} = u_{r,T} + (i_{r,T} + i_{r,RE})R_E + i_{r,RC}\left(R_E + \frac{1}{S}\right),$$

$$i_{r,0} = \frac{u_{r,T}}{R_b} + i_{r,T}\left(1 + \frac{R_E}{R_b}\right) + i_{r,Rb} + \frac{i_{r,RE}R_E}{R_b} + i_{r,RC}\left(\frac{1}{\beta} + \frac{R_E + 1/S}{R_b}\right).$$

Для типичных соотношений величин ($SR_C >> 2$, $SR_b >> 1/2$, $R_b >> R_E$, $SR_E >> 2\beta$) получаем:

$$u_{r,0} \approx u_{r,T} + i_{r,RE}R_E,$$
$$i_{r,0} \approx i_{r,T} + i_{r,Rb}.$$

В этом случае имеем дело с независимыми эквивалентными источниками шумов, поскольку никакие источники шумов не входят в оба эквивалентных источника. Шум резистора в цепи коллектора R_C также не учитывается: он становится заметным лишь при крайне низких значениях R_C. В итоге выражения для эквивалентных плотностей шума схемы с общим эмиттером и обратной связью по току принимают вид:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,T}\right|^2 + 4kTR_E = \frac{2kT}{S} + 4kT(R_B + R_E), \qquad (4.204)$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,T}\right|^2 + \frac{4kT}{R_b} \overset{R_b >> 2r_{BE}}{\approx} \left|\underline{i}_{r,T}\right|^2 = \frac{2kTS}{\beta}. \qquad (4.205)$$

Обратная связь по току способствует прежде всего повышению эквивалентной плотности шумового напряжения. Напротив, сопротивление эквивалентного резистора R_b, определяющего напряжение базы, влияет только на эквивалентную плотность шумового тока. При $R_b >> 2r_{BE}$ это влияние ничтожно. Отметим, что в (4.204) появилась сумма сопротивления обратной связи R_E и объемного сопротивления базы R_B. Это позволяет применять все уравнения шумов для биполярного транзистора, если вместо R_B подставить $R_B + R_E$. Впрочем, R_E обычно не является независимой величиной, поскольку связано с крутизной через требуемое усиление цепи обратной связи $k_E = SR_E$. В таком случае оптимальный ток покоя описывается выражением:

$$I_{C,Aopt}(R_g) = \frac{U_T\sqrt{\beta}}{\sqrt{R_g^2 + R_B^2}}\sqrt{1+2k_E} \overset{\substack{\beta \approx 100 \\ R_g > R_B}}{\approx} \frac{0{,}26\ \text{В}}{R_g}\sqrt{1+2k_E}.$$

Обратная связь по току увеличивает оптимальный коэффициент шума:

$$F_{opt,T}(R_g) = 1 + \frac{R_B}{R_g} + \frac{1}{\sqrt{\beta}}\sqrt{1+\left(\frac{R_B}{R_g}\right)^2}\sqrt{1+2k_E}.$$

По названной причине обратная связь по току не применяется, если проблемы, связанные с шумами, служат единственным критерием оптимизации. Однако на практике часто приходится оптимизировать границу рабочего участка переходной характеристики, задаваемую допустимым коэффициентом гармоник или коэффициентом интермодуляционных искажений. В таком случае выигрыш, даваемый переходной характеристикой за счет линеаризирующего действия обратной связи по току, может оказаться более существенным, чем потери из-за повышения шумов. Примером такого применения служит усилитель приемника в мобильном телефоне, уровень входных сигналов которого изменяется в очень широких пределах в зависимости от удаленности передатчика; здесь приходится жертвовать

чувствительностью ради возможности обрабатывать сильный входной сигнал без интермодуляционных искажений.

Схема с общим истоком и обратной связью по току. Эквивалентные плотности шумов схемы с общим истоком и обратной связью по току (рис. 4.159) соответствуют этим плотностям у схемы с общим эмиттером и обратной связью по току. Однако здесь эквивалентные плотности токовых шумов определяются делителем напряжения в цепи затвора, так как плотность шумового тока у МОП транзистора пренебрежимо мала. При $R_b = R_1 \| R_2$ и в пренебрежении крутизной по подложке справедливо:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,F}\right|^2 + 4kTR_S \overset{k_S = SR_S}{=} \frac{8kT}{3S}\left(1+\frac{3}{2}k_S\right), \tag{4.206}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,F}(f)\right|^2 + \frac{4kT}{R_b} \approx \frac{4kT}{R_b}, \tag{4.207}$$

где $k_S = SR_S$ – коэффициент усиления цепи обратной связи. Чтобы избежать заметного ухудшения коэффициента шума в интервале высоких сопротивлений источника, следует выбирать R_b возможно большей величины.

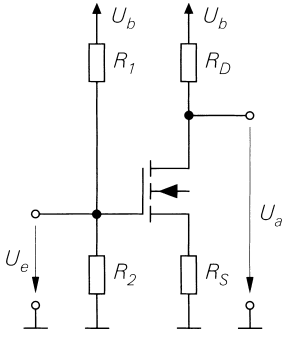


Рис. 4.159. Схема с общим истоком и обратной связью по току

Схема с общим истоком не поддается непосредственной оптимизации из-за отсутствия противоположно меняющихся величин. Скорее всего, следует выбирать предельно высокие S и R_b и предельно низкое усиление цепи обратной связи k_S. В низкочастотных устройствах минимум коэффициента шума выражен очень слабо. Если k_S определяется допустимым коэффициентом гармоник, крутизну увеличивают до тех пор, пока коэффициент шума не окажется ниже необходимого предела. С этой целью можно воспользоваться нижним пределом $R_{g,uF}$ сопротивления источника, если учесть дополнительный множитель

$$1+\frac{3}{2}k_S$$

в (4.206); тогда при $R_g = R_{g,uF}$ получаем:

$$S = \frac{2}{3R_g(f-1)}\left(1+\frac{3}{2}k_S\right).$$

Минимум становится все более заметным с ростом частоты; в данном случае используется уравнение для оптимального сопротивления источника в широкополосном устройстве, то есть $R_{gopt,F}$ [f_U, f_O], и таким же образом учитывается дополнительный множитель

$$S = \frac{f_T}{\sqrt{3}R_g f_O}\left(1+\frac{3}{2}k_S\right).$$

Схема с общим эмиттером и обратной связью по напряжению. Такая схема показана на рис. 4.160, там же приведена соответствующая малосигнальная эквивалентная схема со всеми источниками шумов. Схема представлена без резистора R_1, указанного на рис. 2.66, поскольку здесь его роль играет сопротивление источника R_g. Однако последнее принадлежит источнику сигнала и потому не вносит вклад в шумы схемы. Дополнительный резистор R_1 нежелателен, так как снижает усиление и повышает коэффициент шума.

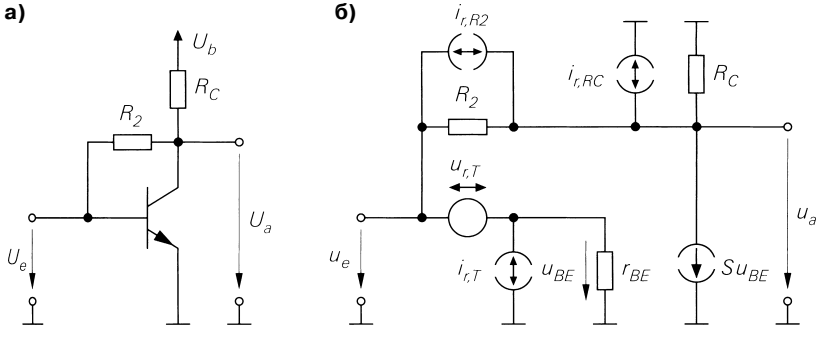


Рис. 4.160. Схема с общим эмиттером и обратной связью по напряжению: а – принципиальная схема; б – малосигнальная эквивалентная схема с источниками шумового тока

Расчеты эквивалентных источников шума приводят к следующим выражениям:

$$u_{r,0} = \frac{SR_2u_{r,T} + R_2(i_{r,R2} + i_{r,RC})}{SR_2 - 1},$$

$$i_{r,0} = i_{r,T} + \frac{Su_{r,T} + SR_2i_{r,R2} + \left(1+\dfrac{R_2}{r_{BE}}\right)i_{r,RC}}{SR_2 - 1}.$$

Для типичных соотношений величин ($SR_C >> 2$, $SR_2 >> 2$) получаем:

$$u_{r,0} \approx u_{r,T},$$

$$i_{r,0} \approx i_{r,T} + i_{r,R2}.$$

В этом случае эквивалентные источники шумов независимы. Сюда не входит источник шумов коллекторного резистора R_C; он становится заметным только при

крайне низких значениях R_C. В итоге для эквивалентных плотностей шумов схемы с общим эмиттером и обратной связью по напряжению находим:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,T}\right|^2 = \frac{2kT}{S} + 4kTR_B, \tag{4.208}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,T}\right|^2 + \frac{4kT}{R_2} = \frac{2kTS}{\beta} + \frac{4kT}{R_2} \overset{SR_2 >> 2\beta}{\approx} \frac{2kTS}{\beta}. \tag{4.209}$$

При $SR_2 >> 2\beta$ или $R_2 >> 2r_{BE}$ можно пренебречь источником шумового тока резистора обратной связи R_2. Тогда плотности шумов схемы становятся равными плотностям шумов транзистора, что позволяет выполнять оптимизацию, опираясь на выражение для шумов биполярного транзистора.

Подобно схеме с общим эмиттером и обратной связью по току, критерием выбора сопротивления резистора обратной связи R_2 здесь служит допустимый коэффициент гармоник. Однако обратная связь по напряжению обладает тем достоинством, что коэффициент гармоник можно менять также подбором величины коллекторного резистора R_C, причем не оказывая влияния на коэффициент шума. Сначала используя оптимальный ток коллектора

$$I_{C,opt} \overset{R_g > R_B}{\approx} \frac{U_T\sqrt{\beta}}{R_g}$$

получают зависимость $R_g = \dfrac{\sqrt{\beta}}{S}$; с учетом $R_2 >> R_1$, $R_1 = R_g$ и $\hat{u}_e = \hat{u}_g$ подстановка в формулу для коэффициента гармоник схемы с общим эмиттером и обратной связью по напряжению дает:

$$k \approx \frac{\hat{u}_g}{4\beta U_T}\left(1 + \frac{R_2}{R_C}\right)^2.$$

Величины u_e и R_1 схемы с общим эмиттером и обратной связью по напряжению из раздела 2.4.1 соответствуют здесь величинам u_g и R_g.

Тем самым удается минимизировать коэффициент шума, то есть получить $R_2 >> 2r_{BE}$, и вместе с тем добиться малого коэффициента гармоник, если выбрать достаточно большое сопротивление коллекторного резистора R_C. Таким образом, применение малошумящего источника тока вместо R_C оказывается оптимальным решением. В соответствии с особенностями малосигнального режима выходная нагрузка подключается параллельно резистору R_C, поэтому за ней должен следовать преобразователь внутреннего сопротивления – схема с общим коллектором (рис. 4.161а), причем сигнал обратной связи берется с выхода данной схемы.

На рис. 4.161б показан обобщенный вариант схемы с общим эмиттером и обратной связью по напряжению, в котором схема с общим коллектором заменена обычным усилителем с высоким входным и низким выходным сопротивлениями. На практике эта схема играет особую роль, минимизируя шумы и искажения и обеспечивая простую и стабильную установку рабочей точки. Она оптимальна при низких и средних сопротивлениях источника и уступает соответствующим схемам на МОП транзисторах только при высоком сопротивлении источников.

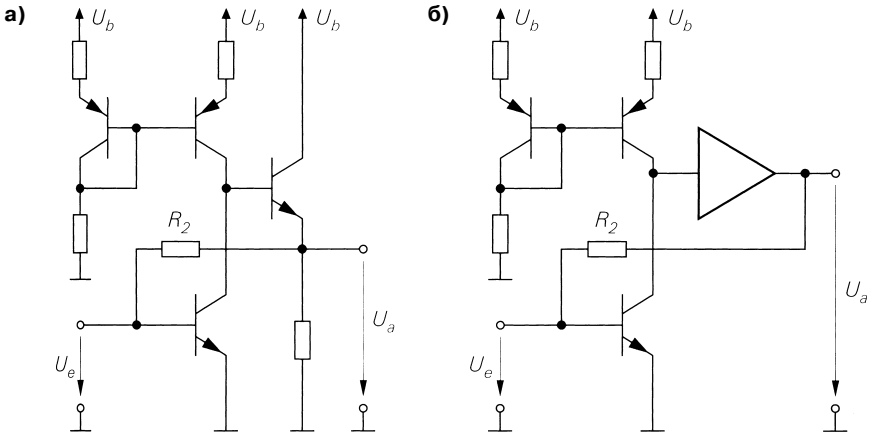


Рис. 4.161. Реализация малошумящей схемы с общим эмиттером и обратной связью по напряжению: а – со схемой с общим коллектором; б – обобщенная форма

Приемники для волоконно-оптических систем передачи информации представляют собой важную область применения подобных схем. Хотя приемные фотодиоды относятся к высокоомным устройствам, рабочие частоты настолько высоки, что плотности токовых шумов биполярных и МОП транзисторов оказываются приблизительно равными. В таком случае предпочитают биполярные транзисторы в силу свойственной им большей крутизны. Сравнительное описание этих и других оптических широкополосных приемных схем можно найти в [4.9].

Схема с общим истоком и обратной связью по напряжению. Эквивалентные плотности шумов схемы с общим истоком и обратной связью по напряжению соответствуют аналогичным характеристикам схемы с общим эмиттером и обратной связью по напряжению, но эквивалентная плотность шумового тока задается здесь резистором обратной связи, так как она для МОП транзистора пренебрежимо мала:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,F}\right|^2 = \frac{8kT}{3S}, \tag{4.210}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,F}(f)\right|^2 + \frac{4kT}{R_2} \approx \frac{4kT}{R_2}. \tag{4.211}$$

Практическая реализация выполняется по схеме, изображенной на рис. 4.161. Однако здесь необязательно применять преобразователь внутреннего сопротивления в виде схемы с общим стоком, поскольку схема с общим истоком также обладает высоким входным сопротивлением. Эта схема оптимальна для высокоомных источников, если верхняя граничная частота намного ниже пропускаемой частоты. Схема предпочтительна для оптических приемников на частотах около 10 МГц. Соответствующая принципиальная схема представлена на рис. 4.162. Резистор обратной связи R_2 вместе с емкостью фотодиода C_D и емкостью перехода затвор–

исток C_{GS} образуют фильтр нижних частот, ограничивающий полосу частот. Поэтому на практике приходится выбирать R_2 в соответствии с требованием к ширине полосы частот сигнала. Вследствие высокоомности фотодиодов значима только плотность шумового тока. Она пересчитывается на соответствующую силу света (так называемую *эквивалентную мощность шума*) через чувствительность фотодиода [4.7].

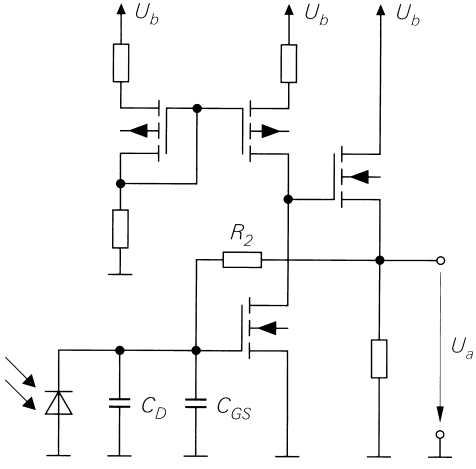


Рис. 4.162. Практическая реализация оптического фотоприемника с фотодиодом

Схемы с общим коллектором и стоком. На рис. 4.163 показаны схемы с общим коллектором и общим стоком в качестве простейших реализаций преобразователя полных сопротивлений. Для схемы с общим коллектором получаем:

$$u_{r,0} = \frac{SR_E u_{r,T} + R_E(i_{r,T} + i_{r,RE})}{SR_E + 1} \overset{SR_E >> 1}{\approx} u_{r,T} + \frac{i_{r,T} + i_{r,RE}}{S},$$

$$i_{r,0} = i_{r,T} + \frac{i_{r,RE}}{\beta}.$$

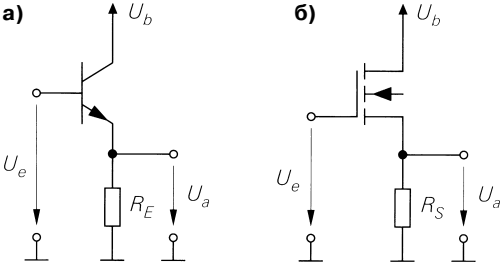


Рис. 4.163. Преобразователи полных сопротивлений: а – схема с общим коллектором; б – схема с общим стоком

Для эквивалентных плотностей шумов при $SR_E >> 2$ и $\beta >> 1$ следует:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,T}\right|^2 = \frac{2kT}{S} + 4kTR_B, \tag{4.212}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,T}\right|^2 = \frac{2kTS}{\beta}. \tag{4.213}$$

Для схемы с общим стоком соответственно находим:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,F}\right|^2 = \frac{8kT}{3S}, \tag{4.214}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,F}[f_U, f_O]\right|^2 = 8kTS\left(\frac{f_O}{f_T}\right). \tag{4.215}$$

Таким образом, обе схемы характеризуются эквивалентной плотностью шумов, близкой к эквивалентной плотности шумов соответствующих транзисторов.

Хотя реальные схемы на биполярном или МОП транзисторе в качестве преобразователей внутреннего сопротивления не влияют на эквивалентные плотности шумов, обе они применяются как входные каскады малошумящих усилителей только в исключительных случаях, поскольку не обладают усилением, поэтому плотность шумов следующего каскада в полной мере действует на входе усилителя.

Схемы с общей базой и общим затвором. На рис. 4.164 показаны схемы с общей базой и общим затвором с обратной связью по переменному напряжению в варианте для высокочастотных применений. Для установки тока покоя используется короткозамкнутый по переменной составляющей делитель напряжения базы или затвора либо, как представлено на рис. 4.164, отрицательное напряжение питания. Для схемы с общей базой получим:

$$u_{r,0} = u_{r,T} + \frac{i_{r,RC}}{S},$$

$$i_{r,0} = \frac{u_{r,T}}{R_E} + i_{r,T} + i_{r,RE} + \frac{SR_E + 1}{SR_E} i_{r,RC}.$$

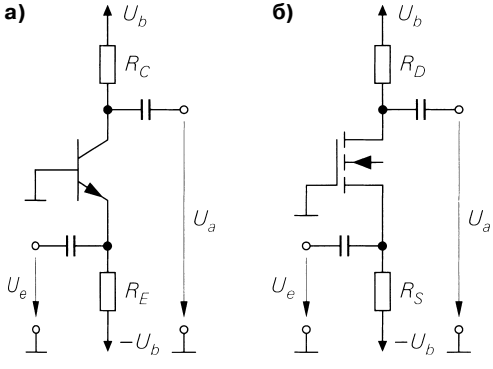


Рис. 4.164. Схема с общей базой и общим затвором: а – схема с общей базой; б – схема с общим затвором

При $SR_C >> 2$ и $SR_E >> 1$ отсюда следует:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,T}\right|^2 = \frac{2kT}{S} + 4kTR_B, \tag{4.216}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,T}\right|^2 + \frac{4kT}{R_E} + \frac{4kT}{R_C} = 4kT\left(\frac{1}{2R_{BE}} + \frac{1}{R_E} + \frac{1}{R_C}\right). \tag{4.217}$$

В отличие от схемы с общим эмиттером, здесь заметна роль резистора в цепи коллектора R_C, так как при пересчете $i_{r,RC}$ на эмиттер результат не уменьшается в β раз. При применении делителя напряжения в цепи базы его внутреннее сопротивление R_b проявляется как дополнение к объемному сопротивлению базы с соответствующим возрастанием эквивалентной плотности напряжения шумов; нечто подобное имело место для резистора R_{BV} в разделе 2.3.4.

Для схемы с общим затвором выполняются соотношения:

$$\left|\underline{u}_{r,0}\right|^2 \approx \left|\underline{u}_{r,T}\right|^2 = \frac{8kT}{3S}, \tag{4.218}$$

$$\left|\underline{i}_{r,0}\right|^2 \approx \left|\underline{i}_{r,F}(f)\right|^2 + \frac{4kT}{R_S} + \frac{4kT}{R_D} \approx 4kT\left(\frac{1}{R_S} + \frac{1}{R_D}\right). \tag{4.219}$$

В этом случае можно пренебречь плотностью шумового тока МОП транзистора.

Источник тока. При использовании источника тока представляет интерес плотность шумового тока на выходе усилителя. Она должна быть настолько низкой, чтобы коэффициент шума схемы со встроенным источником тока оставался неизменным или едва возрастал. Обычно источник тока включают вместо высокоомного резистора, например на месте резистора в цепи коллектора или стока. На малосигнальной эквивалентной схеме реальной цепи источник тока представляют его выходным сопротивлением r_a и источником шумового тока, при этом плотность шумового тока источника $|\underline{i}_{a,r}|^2$ существенно превышает плотность шумов соответствующего резистора:

$$\left|\underline{i}_{a,r}\right|^2 >> \frac{4kT}{r_a}.$$

Поэтому источник тока существенно повышает коэффициент шума, даже когда резистор на том же месте не оказывает заметного влияния.

На рис. 4.165 представлена принципиальная схема и малосигнальная эквивалентная схема источника тока на базе простого токового зеркала с обратной связью по току. Строгий анализ приводит к выражению:

$$i_a = \frac{\beta}{r_{BE2} + \beta R_2 + r_i}\left[i_{r,RV} r_i + S_1 r_i \frac{u_{r,T1} + i_{r,R1}R_1}{1 + S_1 R_1} + u_{r,T2} + i_{r,T2}(r_i + R_2) + i_{r,R2}R_2\right],$$

где $r_i = \dfrac{R_V(1 + S_1R_1)}{1 + S_1(R_V + R_1)}$ – внутреннее сопротивление левой ветви. Здесь мы ограничимся случаем перекрестной симметрии относительно транзисторов и резисторов

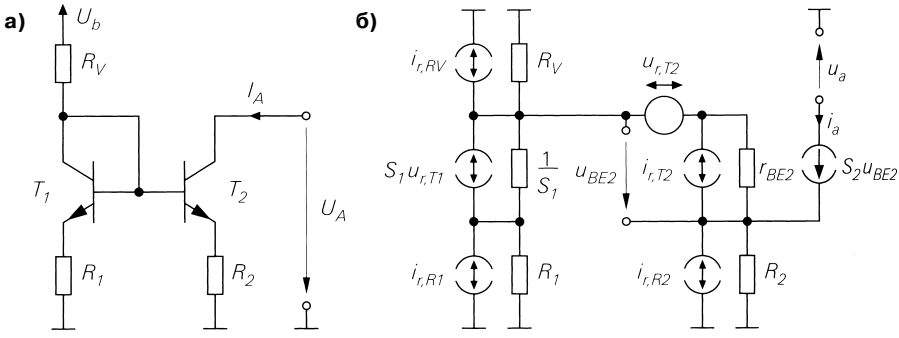


Рис. 4.165. Простое токовое зеркало в качестве источника тока: а – принципиальная схема; б – малосигнальная эквивалентная схема с источниками шумов

с коэффициентом пересчета

$$k_I = \frac{S_2}{S_1} = \frac{R_1}{R_2}$$

и далее примем $R_V >> \frac{1}{S_1} + R_1$; тогда имеет место $r_i \approx \frac{1}{S_1} + R_1$ и

$$i_a \approx \frac{\beta}{\beta + k_I} \frac{S_2}{1 + S_2 R_2} [u_{r,T1} + u_{r,T2} + (k_I i_{r,R1} + i_{r,R2} + (1 + k_I) i_{r,T2}) R_2].$$

Как правило, коэффициент пересчета гораздо меньше коэффициента усиления по току $k_I << \beta$; в таком случае

$$\left|\underline{i}_{a,r}\right|^2 \approx \left(\frac{S_2}{1 + S_2 R_2}\right)^2 \left[(1 + k_I)\left(\left|\underline{u}_{r,T2}\right|^2 + 4kTR_2\right) + (1 + k_I)^2 \left|\underline{i}_{r,T2}\right|^2 R_2^2\right].$$

Рассматривая предельные случаи без обратной связи ($R_2 = 0$) и с сильной обратной связью ($S_2 R_2 >> 1$), можно найти такое приближение для данного выражения, которое окажется строгим в предельных условиях и лишь слегка неточным в области $S_2 R_2 \approx 1$; тогда

$$\left|\underline{i}_{a,r}\right|^2 \approx \frac{1 + k_I}{\frac{1}{S_2^2 \left|\underline{u}_{r,T2}\right|^2} + \frac{1}{\left|\underline{i}_{r,R2}\right|^2}} + (1 + k_I)^2 \left|\underline{i}_{r,T2}\right|^2 \approx$$

$$\approx \frac{4kT(1 + k_I)}{\frac{2}{S_2(1 + 2S_2 R_{B2})} + R_2} + (1 + k_I)^2 \frac{2kTS_2}{2} \qquad (4.220)$$

Плотность шумового тока убывает с коэффициентом усиления обратной связи, так как знаменатель первого члена выражения растет вместе с R_2. Нижний предел

определяется вторым членом. На практике коэффициент пересчета k_I выбирают близким к 1 с тем, чтобы не повышать плотность токовых шумов без явной необходимости; при жестких требованиях можно даже взять $k_I < 1$.

При $k_I \le 1$ и $S_2R_2 \approx \beta$ оба члена в (4.220) приблизительно равновелики, то есть дальнейшее повышение R_2 действует слабо; в этом случае падение напряжения на R_2 составляет

$$I_{C2}R_2 = S_2R_2U_T \overset{S_2R_2\approx\beta}{\approx} \beta U_T \overset{\beta\approx 100}{\approx} 2{,}6 \text{ В}.$$

На практике можно лишь изредка выбирать падение напряжения на R_2 настолько высоким, чтобы оказался достижимым нижний предел. Поэтому малошумящие источники тока не удается реализовать прежде всего в схемах с низким напряжением питания.

В отсутствие или при слабой обратной связи преобладает влияние плотности шумов напряжения транзисторов. В такой ситуации целесообразно применять крупные транзисторы, чтобы объемное сопротивление базы, а вместе с ним и плотности шумов напряжения оставались малыми; однако этот прием влечет за собой рост выходной емкости. При средней или сильной обратной связи влияние плотности шумов напряжения транзисторов невелико, что позволяет выбирать габариты транзистора из обычных соображений.

Для источника тока на МОП транзисторе имеем:

$$\left|\underline{i}_{a,r}\right|^2 \approx (1+k_I)\frac{4kT}{\frac{3}{2S_2}+R_2} + (1+k_I)^2 8kTS_2\left(\frac{f_O}{f_T}\right)^2 \overset{f_O\ll f_T}{\approx} (1+k_I)\frac{4kT}{\frac{3}{2S_2}+R_2}. \qquad (4.221)$$

Здесь при $f_O << f_T$ нижнего предела практически не существует, поскольку в силу малой крутизны МОП транзисторов приходится выбирать чрезмерно большое сопротивление резистора обратной связи R_2 ради равенства членов выражения. В такой ситуации падение напряжения на R_2 становится недопустимо высоким.

Сравнение плотностей шумового тока источников тока на биполярном и МОП транзисторах имеет смысл только при одинаковых границах рабочего участка переходной характеристики $U_{a,\min}$. На рис. 4.166 сравниваются плотности шумового тока и выходные сопротивления источников тока на биполярном и МОП транзисторах при I_a = 100 мкА для транзисторов, изображенных на рис. 4.5 и 4.6, при условии, что $U_{CE,sat}$ = 0,2 В и $U_{DS,ab} = U_{GS} - U_{th}$ = 0,5 В. Граница рабочего участка переходной характеристики источника тока на МОП транзисторе может быть дополнительно снижена, если взять более крупный МОП транзистор, однако для уменьшения $U_{DS,ab}$ вдвое потребуется четырехкратное увеличение размеров транзистора. Как известно, в практически важном диапазоне $U_{a,\min} \approx 0{,}5\ldots2$ В МОП источник тока лишь немного уступает биполярному по плотности шумового тока, причем это соотношение сохраняется при изменении размеров МОП транзистора. Следовательно, МОП источник тока всегда несколько лучше по шумам. Однако биполярный источник тока отличается гораздо более высоким выходным сопротивлением, и потому его предпочитают там, где необходимо иметь высокое выходное сопротивление.

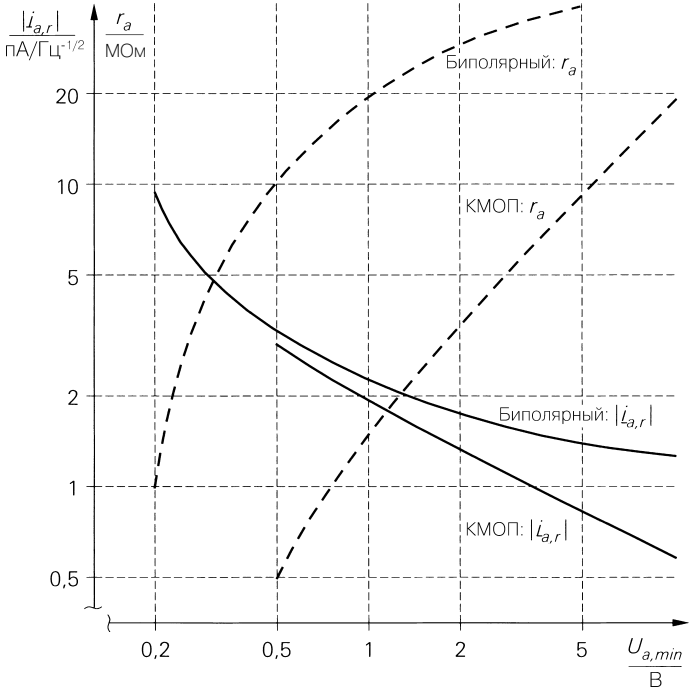


Рис. 4.166. Плотности шумового тока и выходные сопротивления биполярного и МОП источника тока при I_a = 100 мкА в зависимости от границы рабочего участка переходной характеристики $U_{a,min}$ ($U_{CE,sat}$ = 0,2 В, $U_{DS,ab}$ = 0,5 В)

На рис. 4.167 показано еще несколько источников тока на биполярных транзисторах, собранных по схемам трехтранзисторного и каскодного токовых зеркал и токового зеркала Вильсона. Значения плотности шумового тока различаются только нижним пределом при сильной обратной связи. У трехтранзисторного токового зеркала шумовой ток понижен, а у двух остальных – повышен относительно источника тока по схеме простого токового зеркала. Различия малы и не имеют практического значения, так как столь сильная обратная связь применяется крайне редко. В отсутствие или при слабой обратной связи плотность шумового тока также зависит от размеров транзисторов T_1 и T_2, однако габариты транзисторов T_3 и T_4 фактически не влияют на указанный предел. Это позволяет оптимизировать каскодное токовое зеркало и зеркало Вильсона без обратной связи, применив крупные транзисторы T_1 и T_2 для минимизации плотности шумового тока и мелкие транзисторы T_3 и T_4 для минимизации выходной емкости (рис. 4.167б,в). При равных границах переходной характеристики источник тока с каскодным токовым зеркалом или зеркалом Вильсона обладает более высоким выходным сопротивлением по сравнению с простым токовым зеркалом, но плотность шумового тока и в этом случае оказывается повышенной. Следовательно, необходи-

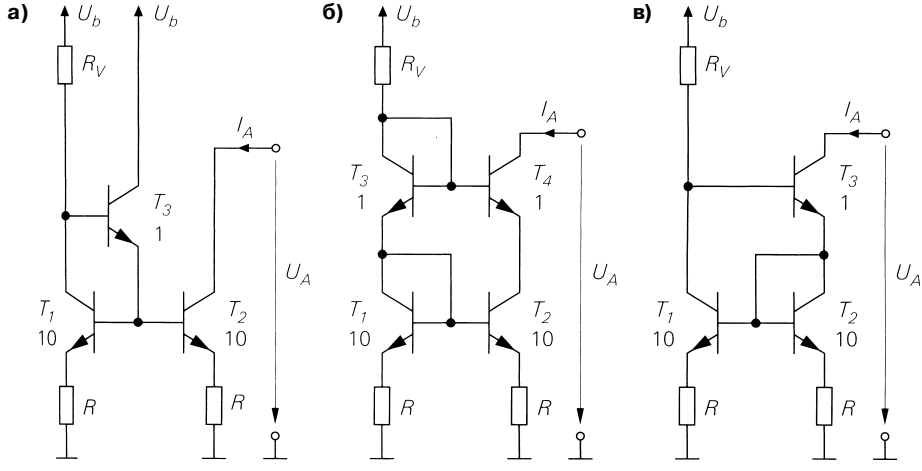


Рис. 4.167. Примеры нескольких источников тока: а – трехтранзисторное токовое зеркало; б – каскодное токовое зеркало; в – токовое зеркало Вильсона

мо точно определять, какая из указанных характеристик важнее для каждого конкретного устройства.

Схемы с общим эмиттером и истоком с источником тока. Принципиальная схема и малосигнальная эквивалентная схема цепи с общим эмиттером и источником тока представлены на рис. 4.168. Здесь $i_{a,r}$ – источник шумового тока источника тока, а r_a – выходное сопротивление схемы. Очевидно, источник i_{ar} действует на выход так же, как и управляемый источник $S_3 u_{BE3}$ транзистора T_3. Поэтому его ток может пересчитываться в эквивалентное входное напряжение через крутизну S_3

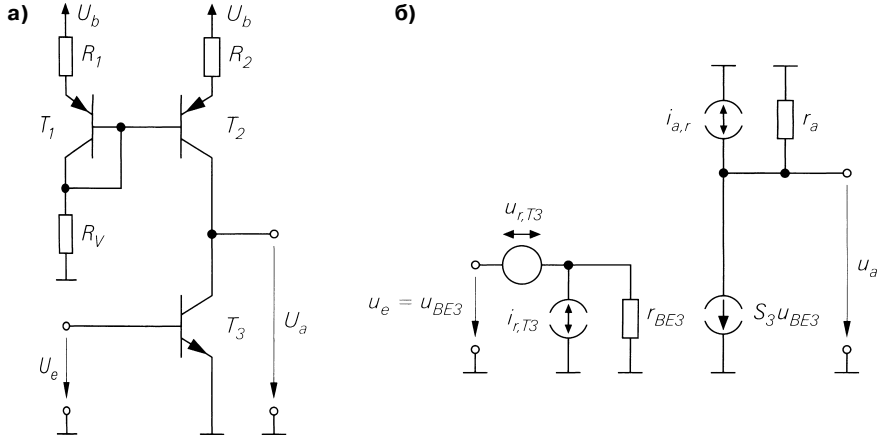


Рис. 4.168. Схема с общим эмиттером и источником тока: а – принципиальная схема; б – малосигнальная эквивалентная схема

и в эквивалентный входной ток через коэффициент усиления по току β. Отсюда для эквивалентных плотностей шума схемы следует:

$$\left|\underline{u}_{r,0}\right|^2 = \left|\underline{u}_{r,T3}\right|^2 + \frac{\left|\underline{i}_{a,r}\right|^2}{S_3^2} \overset{S_3R_2>>2+2k_I}{\approx} \left|\underline{u}_{r,T3}\right|^2, \qquad (4.222)$$

$$\left|\underline{i}_{r,0}\right|^2 = \left|\underline{i}_{r,T3}\right|^2 + \frac{\left|\underline{i}_{a,r}\right|^2}{\beta_3^2} \approx \left|\underline{u}_{r,T3}\right|^2. \qquad (4.223)$$

Источник тока практически не увеличивает эквивалентную плотность шумового тока, что справедливо также в отсутствие обратной связи по току ($R_1 = R_2 = 0$). Напротив, при $S_3R_2 >> 2 + 2k_I$ обратная связь по току необходима, чтобы предотвращать заметное повышение плотности шумов по напряжению. В отсутствие обратной связи по току ($R_1 = R_2 = 0$) и при условии равенства объемных сопротивлений базы R_{B2} и R_{B3} имеет место

$$\left|\underline{u}_{r,0}\right|^2 = (2+k_I)\left|\underline{u}_{r,T3}\right|^2 \overset{k_I=1}{=} 3\left|\underline{u}_{r,T3}\right|^2.$$

Это справедливо также в случае схемы с общим истоком.

Если схема с общим эмиттером или истоком со своей стороны обладает обратной связью по току через резисторы R_E или R_S, при пересчете плотности токовых шумов источника тока следует воспользоваться приведенной крутизной

$$S_{red} = \frac{S}{1+SR_E} \qquad \text{или} \qquad S_{red} = \frac{S}{1+SR_S},$$

что усиливает зависимость. Впрочем, плотность шумов по напряжению увеличивается также благодаря резисторам R_E и R_S. В этом случае шумы источника тока пренебрежимо малы, если $R_2 >> (1 + k_I)\, R_E$ или $R_2 >> (1 + k_I)\, R_S$.

Схема с общим коллектором или стоком с источником тока. Здесь действуют те же зависимости, что и в схемах с общим эмиттером или общим истоком, то есть эквивалентная плотность шумового тока практически не увеличивается; напротив, для неизменности эквивалентной плотности шумов по напряжению источник тока должен быть охвачен обратной связью. Но фактически большинство источников тока функционируют без обратной связи по току, поскольку схемы с общим коллектором или стоком обычно включаются как преобразователи внутреннего сопротивления при высоком сопротивлении источника; в таких условиях коэффициент шума определяется прежде всего эквивалентной плотностью шумового тока, поэтому даже троекратное увеличение эквивалентной плотности шумового напряжения почти не влияет на коэффициент шума.

Каскодная схема. На рис. 4.169 представлены принципиальная и малосигнальная эквивалентные схемы каскодной схемы на биполярных транзисторах. Малосигнальные параметры каскодной схемы и схемы с общим эмиттером почти одинаковы, что позволяет сначала вернуться к схеме с общим эмиттером. В частности, допустимо пренебречь шумами коллекторного резистора R_C, равно как и источниками шумов транзистора T_2:

- источник шумового напряжения $u_{r,T2}$ практически не проявляется, поскольку ток определяется транзистором T_1, а изменение распределения токов,

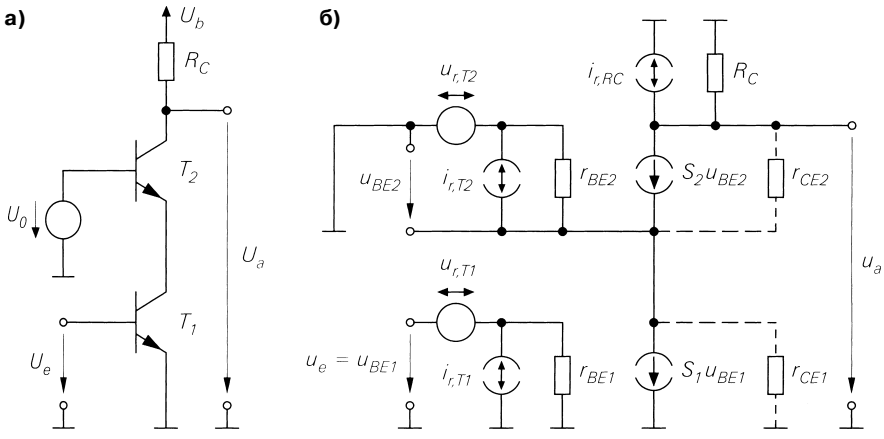


Рис. 4.169. Каскодная схема: а – принципиальная схема; б – малосигнальная эквивалентная схема

связанное с сопротивлениями между коллектором и эмиттером r_{CE1} и r_{CE2}, крайне незначительно;

- источник шумового тока $i_{r,T2}$ действует по отношению к выходу подобно источнику $S_1 u_{BE1}$ и пересчитывается на вход через коэффициент усиления по току β, где им можно пренебречь по сравнению с $i_{r,T1}$.

Для каскодной схемы отсюда следует:

$$|\underline{u}_{r,0}|^2 \approx |\underline{u}_{r,T1}|^2, \tag{4.224}$$

$$|\underline{i}_{r,0}|^2 \approx |\underline{i}_{r,T1}|^2. \tag{4.225}$$

В вариантах с обратной связью по току или делителем напряжения в цепи базы допустимо пользоваться уравнениями для соответствующей схемы с общим эмиттером. Точно так же уравнения для схемы с общим истоком применимы и к каскодной схеме на МОП транзисторах.

Дифференциальный усилитель. Принципиальная и малосигнальная эквивалентная схемы дифференциального усилителя на биполярных транзисторах с установкой рабочего тока посредством резистора показаны на рис. 4.170. Ради наглядности малосигнальные эквивалентные схемы транзисторов представлены в упрощенном виде.

Дифференциальный усилитель сводится к схеме с общим эмиттером; мы уже воспользовались этим обстоятельством в разделе 4.1.3. Следовательно, можно пренебрегать шумом резистора в цепи коллектора. Оба источника шумов по напряжению $u_{r,T1}$ и $u_{r,T2}$ с помощью соотношения

$$|\underline{u}_{r,0}|^2 \approx |\underline{u}_{r,T1}|^2 + |\underline{u}_{r,T2}|^2 \tag{4.226}$$

сводятся к единому источнику, который присваивается одному из входов. Это делается независимо от варианта использования усилителя, так как источники

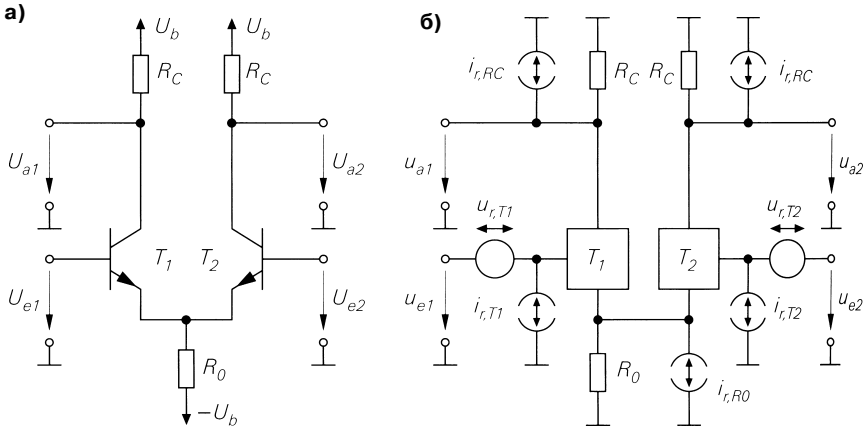


Рис. 4.170. Дифференциальный усилитель: а – принципиальная схема; б – малосигнальная эквивалентная схема

шумов по напряжению непосредственно входят в эквивалентный источник шумов. Напротив, вклады источников шумовых токов зависят от сопротивлений источников на обоих входах, а потому, если транзисторы одинаковы, один и тот же эквивалентный источник шумов присваивается *обоим* входам усилителя согласно соотношению

$$|\underline{i}_{r,01}|^2 = |\underline{i}_{r,02}|^2 = |\underline{i}_{r,\,T1}|^2 = |\underline{i}_{r,T2}|^2. \qquad (4.227)$$

Влияние источника шума $i_{r,R0}$ зависит от варианта использования схемы и будет рассмотрено отдельно; в большинстве случаев им можно пренебречь.

Из эквивалентной схемы для шумов при двух источниках сигнала (рис. 4.171) вытекают выражения для эквивалентного источника шума

$$u_r = u_{r,g1} + u_{r,g2} + u_{r,0} + i_{r,01}R_{g1} + i_{r,02}R_{g2}$$

и для коэффициента шума

$$F = \frac{|\underline{u}_r|^2}{|\underline{u}_{r,g1}|^2 + |\underline{u}_{r,g2}|^2} = 1 + \frac{|\underline{u}_{r,0}|^2 + R_{g1}^2|\underline{i}_{r,01}|^2 + R_{g2}^2|\underline{i}_{r,02}|^2}{4kT(R_{g1} + R_{g2})}. \qquad (4.228)$$

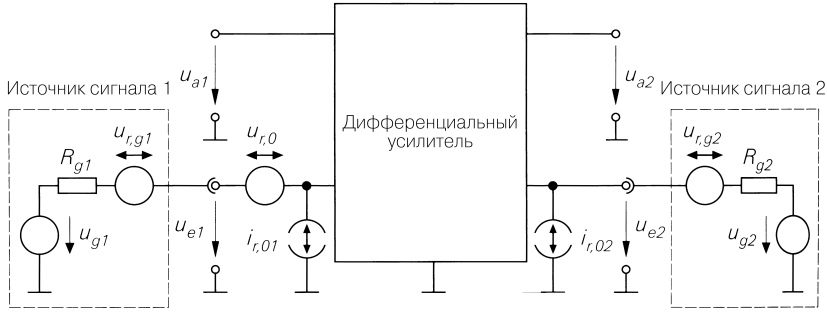


Рис. 4.171. Шумовая эквивалентная схема дифференциального усилителя

На практике особенно часто встречаются два рабочих режима:

- симметричный режим при $R_{g1} = R_{g2} = R_g$, когда выполняется соотношение

$$F = 1 + \frac{\left|\underline{u}_{r,0}\right|^2 + 2R_g^2\left|\underline{i}_{r,01}\right|^2}{8kTR_g} = 1 + \frac{\left|\underline{u}_{r,T1}\right|^2 + R_g^2\left|\underline{i}_{r,T1}\right|^2}{4kTR_g}.$$

  Представленный случай соответствует схеме с общим эмиттером. Хотя плотности шумов дифференциального усилителя удваиваются из-за применения пары транзисторов, это компенсируется вдвое большей плотностью шумов обоих источников сигнала;
- несимметричный режим при $R_{g1} = R_g$ и $R_{g2} = 0$, когда имеет место

$$F = 1 + \frac{\left|\underline{u}_{r,0}\right|^2 + R_g^2\left|\underline{i}_{r,01}\right|^2}{4kTR_g} = 1 + \frac{2\left|\underline{u}_{r,T1}\right|^2 + R_g^2\left|\underline{i}_{r,T1}\right|^2}{4kTR_g}.$$

  В таком случае плотность шума по напряжению удвоена по отношению к схеме с общим эмиттером, в результате оптимальные сопротивление источника и коэффициент шума соответственно возрастают.

При непосредственном сравнении дифференциального усилителя и схемы с общим эмиттером нужно исходить из *единственного* источника сигнала с сопротивлением источника шумов R_g, который применяется равным образом для управления схемой с общим эмиттером и симметричного или несимметричного управления дифференциальным усилителем. Несимметричный режим при удвоенной плотности шумов по напряжению сравним напрямую. В случае симметричного режима сравнение должно проводиться при $R_{g1} = R_{g2} = R_g/2$, и тогда оба значения плотности шумов удваиваются. Таким образом, при заданном источнике наилучший результат дает схема с общим эмиттером, за ней следует дифференциальный усилитель в несимметричном режиме, а наименее благоприятный вариант представляет дифференциальный усилитель в симметричном режиме.

В несимметричном режиме неиспользуемый вход обычно подключают к малосигнальной земле, но не напрямую, а через резистор, соответствующий сопротивлению источника R_g. Тем самым компенсируется падение напряжения, обусловленное токами базы транзисторов. В малошумящих схемах этот резистор надо замкнуть накоротко параллельно подключенной емкостью в соответствии с требованиями малосигнальности, чтобы предотвратить влияние источника шумового тока на этот вход. На практике такой прием иногда приводит к появлениям нежелательных колебаний, и для противодействия им последовательно с конденсатором включают резистор, сопротивление которого имеет величину от 10 до 100 Ом, причем так, чтобы оно не шунтировалось емкостью.

Источник шумового тока $i_{r,R0}$ или источник шумов источника тока, включенного вместо R_0, одинаково действуют на оба выхода дифференциального усилителя, поскольку их ток делится поровну между транзисторами в соответствии с их токами покоя; в результате указанные источники не оказывают какого-либо влияния, если выходной сигнал используется далее как дифференциальная величина. Но при использовании одного выхода присутствует только половина шумового тока или, как следствие, четверть его плотности. Однако шумовой ток попа-

дает на выход целиком в случае несимметричного выхода при наличии токового зеркала (см. рис. 4.64). На практике влиянием $i_{r,R0}$ можно пренебречь, поскольку обычно R_0 намного выше, чем сопротивление биполярных транзисторов при коротком замыкании: $SR_0 >> 1$. Это справедливо и для источника тока с обратной связью, если сопротивление резистора обратной связи удовлетворяет указанному условию.

Рассмотренные зависимости в равной степени относятся к дифференциальному усилителю на МОП транзисторах.

Средний коэффициент шума и отношение сигнал-шум

Спектральный коэффициент шумов $F(f)$ позволяет вычислять средний коэффициент шума F, или *шумфактор*. Он определяет уменьшение отношения сигнал-шум, обусловленное усилителем в частотном диапазоне конкретного устройства $f_U < f < f_O$. Средний коэффициент шума иногда обозначают литерой $\overline{F}$ во избежание путаницы со спектральным коэффициентом шума. Мы обозначаем спектральный коэффициент шума как $F(f)$, а средний коэффициент шума (шумфактор) как F.

Отношение сигнал-шум. Отношение сигнал-шум (Signal-to-Noise Ratio – SNR) задается отношением мощностей полезного сигнала и шумов:

$$SNR = \frac{P_{Nutz}}{P_r}, \tag{4.229}$$

где P_r – мощность шумов в частотном диапазоне $f_U < f < f_O$. Поскольку мощность сигнала пропорциональна квадрату эффективной величины напряжения, отношение сигнал-шум генератора сигналов описывается выражением:

$$SNR_g = \frac{u_{geff}^2}{u_{r,geff}^2} = \frac{u_{geff}^2}{\int_{f_U}^{f_O} \left|\underline{u}_{r,g}(f)\right|^2 df}. \tag{4.230}$$

Усилитель увеличивает плотность шумов на величину спектрального коэффициента шума $F(f)$. Поэтому отношение сигнал-шум, приведенное к входу усилителя, оказывается меньше отношения сигнал-шум генератора сигнала:

$$SNR_e = \frac{u_{geff}^2}{u_{reff}^2} = \frac{u_{geff}^2}{\int_{f_U}^{f_O} \left|\underline{u}_r(f)\right|^2 df} = \frac{u_{geff}^2}{\int_{f_U}^{f_O} F(f)\left|\underline{u}_{r,g}(f)\right|^2 df}. \tag{4.231}$$

Средний коэффициент шума. Средний коэффициент шума представляет собой результат деления среднего уровня сигнала на средний уровень шумов [2.9]:

$$F = \frac{SNR_g}{SNR_e} = \frac{\int_{f_U}^{f_O} F(f)\left|\underline{u}_{r,g}(f)\right|^2 df}{\int_{f_U}^{f_O} \left|\underline{u}_{r,g}(f)\right|^2 df} \tag{4.232}$$

и обычно выражается в децибелах:

$$F_{\mathrm{dB}} = 10\ lg\ F.$$

При $SNR_{e,dB} = 10\ lg\ SNR_e$ и $SNR_{g,dB} = 10\ lg\ SNR_g$ справедливо

$$F_{dB} = SNR_{g,dB} - SNR_{e,dB}.$$

В режиме работы с идеальным генератором сигналов и плотностью шумов $|\underline{u}_{r,g}(f)|^2 = 4kTR_g$, не зависящей от частоты, это выражение можно вынести за знак интеграла, тогда

$$F = \frac{1}{f_O - f_U}\int_{f_U}^{f_O} F(f)df. \qquad (4.233)$$

В таком случае средний коэффициент шума F получают путем усреднения спектрального коэффициента шума $F(f)$. В конкретном частотном диапазоне $F(f)$ бывает постоянным; тогда $F = F(f)$, и можно говорить только о *коэффициенте шума F.*

Применение взвешивающих фильтров. В некоторых устройствах при определении мощности шумов применяется взвешивающий фильтр с переходной функцией $\underline{H}_B(s)$. В этом случае отношения сигнал-шум рассчитываются с помощью взвешенной плотности шумов

$$|\underline{u}_{r(B),g}(f)|^2 = |\underline{H}_B(j2\pi f)|^2|\underline{u}_{r,g}(f)|^2,$$

откуда

$$SNR_{B,g} = \frac{u_{geff}^2}{\int_{f_U}^{f_O}\left|\underline{H}_B(j2\pi f)\right|^2\left|\underline{u}_{r,g}(f)\right|^2 df},$$

$$SNR_{B,e} = \frac{u_{geff}^2}{\int_{f_U}^{f_O}F(f)\left|\underline{H}_B(j2\pi f)\right|^2\left|\underline{u}_{r,g}(f)\right|^2 df}.$$

Данный способ применяется в случаях, когда шум на определенном участке рассматриваемого частотного диапазона создает более сильные помехи, чем на остальных его участках. Взвешивающий фильтр с эквивалентной частотной характеристикой, пропорциональной мешающему действию шумов, позволяет получать более содержательные оценки отношения сигнал-шум. Предлагалось даже ввести понятие *взвешенного коэффициента шума*, но оно не получило широкого распространения.

Оценка отношения сигнал-шум усилителя звуковой частоты – типичный пример применения взвешенного фильтра. Такие усилители должны работать в частотном диапазоне 20 Гц $< f <$ 20 кГц. Поскольку слух человека особенно чувствителен к шумам в области 1 кГц $< f <$ 4 кГц, используется взвешивающий фильтр класса А с подъемом в этой области и понижением вне ее. Соответственно отношение сигнал-шум выражается в децибелах А, или dBA.

Ширина полосы пропускания усилителя. Ширина полосы пропускания усилителя должна быть по крайней мере настолько большой, чтобы полезный сигнал равномерно усиливался в требуемом частотном диапазоне $f_U < f < f_O$. При этом шумы также равномерно усиливаются в данном диапазоне. На деле фактическая полоса усилителя обычно шире необходимой, то есть усилитель действует также в диапазонах $f > f_O$ и $f < f_U$ в соответствии со своим коэффициентом усиления $\underline{A}_B(s)$. В указанных диапазонах присутствуют только шумы генератора сигнала и усилителя, но нет полезного сигнала. Таким образом, усилитель *с неограниченным диапазоном частот* развивает выходную мощность шумов

$$P_{r,a} = \int_0^\infty\left|\underline{A}_B(j2\pi f\right|^2\left|\underline{u}_r(f)\right|^2 df = \int_0^\infty\left|\underline{A}_B(j2\pi f\right|^2 F(f)\left|\underline{u}_{r,g}(f)\right|^2 df. \qquad (4.234)$$

Полезный сигнал усиливается с коэффициентом усиления полезного сигнала, который считается постоянным в диапазоне $f_U < f < f_O$, поэтому отношение сигнал-шум на выходе усилителя с неограниченным частотным диапазоном составляет

$$SNR_a = \frac{\left|\underline{A}_{B,Nutz}\right|^2 u_{geff}^2}{P_{r,a}} = \frac{\left|\underline{A}_{B,Nutz}\right|^2 u_{geff}^2}{\int_0^\infty \left|\underline{A}_B(j2\pi f)\right|^2 F(f)\left|\underline{u}_{r,g}(f)\right|^2 df}. \qquad (4.235)$$

Это отношение меньше, чем отношение сигнал-шум согласно (4.231), так как сюда входят все шумы, а не только те, что действуют в диапазоне $f_U < f < f_O$.

Мощность шумов $P_{r,a}$ важна на практике, поскольку она заметно больше при чрезмерно широкой полосе пропускания усилителя, чем при необходимой; соответственно все последующие звенья в цепи обработки сигнала прежде всего управляются (а иногда и перегружаются) усиленными шумами.

Отношение сигнал-шум SNR_a важно, лишь если шум вне интервала $f_U < f < f_O$ передается на выход цепочки устройств для обработки сигнала и там фактически служит причиной помех. В этом состоит его связь с применением взвешенного фильтра: отношение сигнал-шум SNR_e получают согласно выражению (4.231), подставляя в уравнение (4.235) значение дополнительного идеального полосового фильтра с нижней границей f_U и верхней f_O.

Эквивалентная ширина полосы шумов. Если значения плотности шумов генератора сигнала и усилителя приблизительно постоянны в пределах используемой полосы частот (в силу чего коэффициент шума в ней также примерно постоянен), мощность шума на выходе усилителя описывается выражением

$$P_{r,a} \approx F\left|\underline{u}_{r,g}\right|^2 \int_0^\infty \left|\underline{A}_B(j2\pi f)\right|^2 df = F\left|\underline{u}_{r,g}\right|^2 \left|\underline{A}_{B,Nutz}\right|^2 B_r,$$

где полоса частот

$$B_r = \frac{\int_0^\infty \left|\underline{A}_B(j2\pi f)\right|^2 df}{\left|\underline{A}_{B,Nutz}\right|^2} \qquad (4.236)$$

называется *шумовой полосой*. Она определяет ширину полосы идеального фильтра с коэффициентом усиления $\underline{A}_{B,Nutz}$, который характеризуется такой же мощностью шума $P_{r,a}$, как и усилитель. Смысл этого определения в том, что площадь, ограниченная кривой зависимости квадрата модуля $|\underline{A}_B\ (j2\pi f)|^2$, можно заменять равной площадью прямоугольника высотой $|\underline{A}_{B,Nutz}|^2$ и шириной B_r (рис. 4.172).

Для примера рассчитаем шумовую полосу усилителя с передаточной функцией, соответствующей фильтру нижних частот первого порядка:

$$\underline{A}_B = \frac{A_0}{1+\frac{s}{\omega_g}} \Rightarrow \left|\underline{A}_B(j2\pi f)\right|^2 = \frac{A_0^2}{1+\left(\frac{f}{f_g}\right)^2}.$$

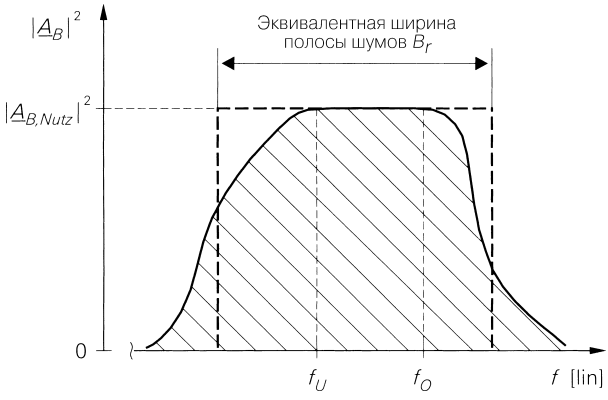


Рис. 4.172. Шумовая полоса усилителя

При $|A_{B,Nutz}|^2 = A_0^2$ получаем:

$$B_r = \int_0^\infty \frac{1}{1+\left(\frac{f}{f_g}\right)^2} df = \left[f_g arctg \frac{f}{f_g} \right]_0^\infty = \frac{\pi}{2} f_g \approx 1{,}57 f_g.$$

Таким образом, шумовая полоса ФНЧ первого порядка в 1,57 раз больше граничной частоты f_g, которая в данной ситуации отвечает граничной частоте f_{-3dB} по уровню –3 дБ. В табл. 4.8 приведены соответствующие множители для фильтров нижних частот более высоких порядков в случаях кратных полюсов и фильтров Баттерворта с максимально плоской частотной характеристикой. В этих и прочих случаях, часто встречающихся на практике, шумовая полоса обычно (но не всегда) превышает ширину полосы по уровню –3 дБ.

Таблица 4.8. Шумовая полоса B_r фильтров нижних частот

Порядок	B_r/f_{-3dB}	
	Кратный полюс	Баттерворт
1	$\pi/2 = 1{,}57$	$\pi/2 = 1{,}57$
2	1,22	1,11
3	1,15	1,05
4	1,13	1,03
5	1,11	1,02

На практике расчеты с привлечением шумовой плосы ведутся достаточно редко. Вместо нее предпочитают ширину по уровню 3 дБ, учитывая возникающую

погрешность, которая становится незначительной в случае фильтров высоких порядков. Шумовая полоса приобретает особую значимость при измерении плотности шума; здесь исследуемый диапазон частот сканируется весьма узким полосовым фильтром, а мощность шумов на его выходе пересчитывается в определяемую плотность шума через шумовую полосу.

Литература

[4.1] Gray, P. R.; Meyer, R. G.: Analysis and Design of Analog Integrated Circuits, 2nd Edition. New York: John Wiley & Sons, 1984.

[4.2] Geiger, L. G.; Allen, P. E.; Sreader, N. R.: VLSI – Design Technique for Analog and Digital Circuits. New York: McGraw-Hill, 1990.

[4.3] Antognetti, P.; Massobrio, G.: Semiconductor device Modeling with SPICE. New York: McGraw-Hill, 1988.

[4.4] Weiner, D. D.; Spina, J. F.: Sinusoidal Analysis and Modeling of Weakly Nonlinear Circuits. New York: Van Norstad, 1980.

[4.5] Maas, S. A.: Nonlinear Microwave Circuits. Norwood: Artech House, 1988.

[4.6] Motchenbacher, C. D.; Fitchen, F. C.: Low-Noise Electronic Design. New York: John Wiley & Sons, 1973

[4.7] Müller, R.: Rauschen. Halbleiter-Electronik Band 15. Berlin: Springer, 1979.

[4.8] Haus, H. A.; Adler, R. B.: Circuit theory of noisy networks. New York: John Wiley & Sons, 1959.

[4.9] Vanisri, T.; Toumazou, C.: Integrated high frequency low-noise current-mode optical transimpedance preamplifiers: theory and practice. IEEE Journal of solid state circuits, vol. 30, no. 6, June 1995, p. 677.

Глава 5
Операционные усилители

Операционный усилитель представляет собой многокаскадный усилитель постоянного напряжения, выполненный в виде интегральной микросхемы. Он используется в качестве отдельного элемента схемы или библиотечного элемента для создания интегральных микросхем более высокой степени интеграции. В принципе нет никакой разницы между обычным и операционным усилителями: оба применяются для усиления напряжений или токов. Но если свойства обыкновенного усилителя задаются его внутренним устройством, то операционный усилитель рассчитывается таким образом, чтобы его функции преимущественно определялись цепями внешней обратной связи. Для этого операционные усилители выполняются с большим коэффициентом усиления и связью по постоянному напряжению. Во избежание дополнительных мер для установки рабочей точки входной и выходной потенциалы задают равными нулю, поэтому операционному усилителю обычно требуется два источника питания – положительного и отрицательного напряжений. Подобные усилители, собранные на дискретных элементах (электронных лампах или транзисторах), применялись раньше исключительно в аналоговых вычислительных устройствах и для выполнения таких математических операций, как сложение и интегрирование. Отсюда и произошло само название операционных усилителей.

5.1
Общие сведения

Разнообразные операционные усилители выпускаются в виде интегральных микросхем, мало отличаясь по размерам и стоимости от дискретных транзисторов. Благодаря во многом идеальным свойствам операционных усилителей, применять их значительно проще, чем дискретные транзисторы. Привлекательность классического ОУ связана его высокими параметрами на низких частотах. Однако первые операционные усилители были слишком инерционны, поэтому вскоре появились варианты с модифицированной архитектурой, обладающие хорошими высокочастотными характеристиками, так что к настоящему времени практически не осталось направлений, где бы дискретные транзисторы имели преимущества перед ОУ. В этой главе их внутреннее устройство рассматривается только для того, чтобы пояснить свойства интегральной схемы. Собственно внутренняя схема на транзисторном уровне интересна лишь как основа создания интегральных усилителей.

Современные операционные усилители крайне разнообразны, они различаются не только параметрами, но и принципиальными схемами. Можно выделить четыре типа таких усилителей (см. ниже; раздел 5.6 посвящен сопоставлению этих типов и демонстрации их сходств и различий).

Расчет схем ведется на моделях, о которых будет сказано при обсуждении внутреннего устройства ОУ. Разумеется, при этом невозможно учитывать каждый транзистор, иначе анализ схемы окажется слишком сложным. Здесь применяются макромодели для предельно упрощенного описания свойств схемы в целом. И лишь выяснив, какой эффект требуется изучить более подробно, обращаются к моделированию соответствующей части схемы. Во многих случаях расчет схемы с операционным усилителем настолько прост, что его быстрее выполнить вручную. Макромодели позволяют строже исследовать поведение схемы посредством компьютерных программ типа PSpice. С помощью этого способа уже на стадии проектирования удается получать представление о пригодности схемы. К физическому воплощению схемы приступают только после ее успешного моделирования.

Схемное обозначение операционного усилителя приведено на рис. 5.1. У него имеется два входа – инвертирующий и неинвертирующий – и один выход.

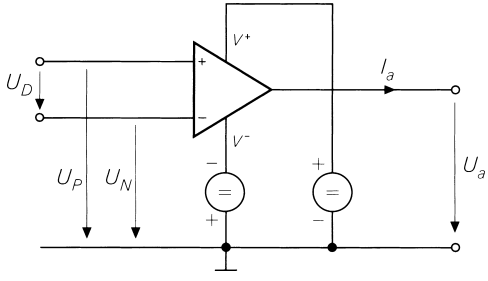


Рис. 5.1. Выводы операционного усилителя

В идеальном ОУ усиливается только разность приложенных напряжений $U_D = U_P - U_N$. Неинвертирующий вход обозначают символом P, на схеме ему соответствует знак «+». Инвертирующий вход помечается символом N в тексте и знаком «–» на схеме (иногда вывод инвертирующего входа снабжается кружком). Операционный усилитель имеет два вывода для подключения питания, к одному из которых приложено положительное (относительно земли) напряжение питания, а к другому – отрицательное, чем обеспечивается равенство нулю входного и выходного потенциалов. У операционных усилителей иногда отсутствует вывод земли, хотя к нему относят входные и выходные напряжения. Обычное рабочее напряжение питания у схем универсального применения составляет ±15 В, хотя все чаще применяется напряжение ±5 В, и действует тенденция дальнейшего снижения напряжения питания. Типичное расположение выводов операционных усилителей показано на рис. 5.2. Поскольку часто в одном корпусе микросхемы содержится несколько ОУ, выпускаются также спаренные или счетверенные приборы, позволяющие экономить место и средства.

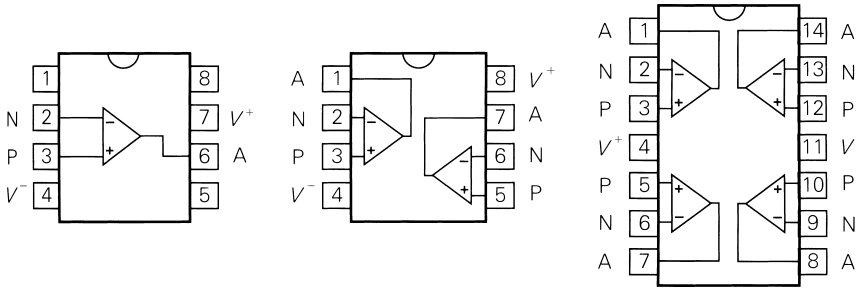


Рис. 5.2. Обычная цоколевка операционных усилителей в корпусах с двухрядным расположением выводов

5.1.1 Типы операционных усилителей

Существует четыре типа операционных усилителей (рис. 5.3). Они различаются высоко- и низкоомными входами и выходами. Неинвертирующий вход у всех четырех типов является высокоомным.

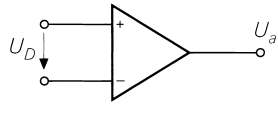
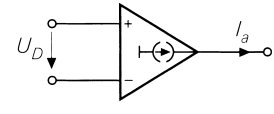
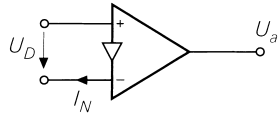
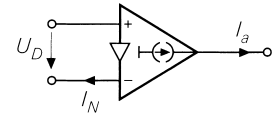
	Выход по напряжению	Токовый выход
Вход по напряжению	Стандартный ОУ с обратной связью по напряжению (VV)  $U_a = A_D U_D$	Усилитель тока, управляемый напряжением (VC)  $I_a = S_D U_D$
Токовый вход	Усилитель напряжения, управляемый током (CV)  $U_a = I_N Z = A_D U_D$	Усилитель тока (CC)  $I_a = k_I I_N = S_D U_D$

Рис. 5.3. Схемные символы и передаточные функции четырех операционных усилителей

У стандартного операционного усилителя с обратной связью по напряжению (Voltage Feedback Operational Amplifier) инвертирующий вход также является высокоомным и, следовательно, управляется напряжением. Его выход представляет собой источник напряжения с малым внутренним сопротивлением и поэтому является низкоомным. Такое устройство называют операционным усилителем типа VV. Здесь первый символ V (Voltage – напряжение) означает управление по напряжению на инвертирующем входе, а второй символизирует напряжение в качестве выходного сигнала. Ранее существовали только приборы данного типа, на них до сих пор приходится наибольшая доля рынка и они остаются важнейшими среди подобных изделий. Выходное напряжение

$$U_a = A_D U_D = A_D (U_P - U_N) \tag{5.1}$$

равняется усиленной разности входных напряжений, причем A_D является дифференциальным усилением. Чтобы охватить схему глубокой отрицательной обратной связью, стараются обеспечить $A_D = 10^4...10^6$. На рис. 5.4а приведена передаточная характеристика идеального операционного усилителя типа VV. Дифференциальное усиление

$$A_D = \left.\frac{dU_a}{dU_D}\right|_{AP} \tag{5.2}$$

соответствует наклону передаточной характеристики. Как видно, чтобы добиться полного размаха сигнала на выходе, достаточно подать на вход напряжение порядка долей милливольта. Линейная рабочая область $U_{a,\min} < U_a < U_{a,\max}$ считается областью управляемости по выходу. По достижении этих границ U_a перестает расти, и при дальнейшем увеличении U_D наступает ограничение амплитуды выходного напряжения усилителя. В литературе идеальному операционному усилителю обычно приписывают дифференциальное усиление $A_D = \infty$; мы не будем следовать этому обычаю, дабы не затруднять восприятие материала.

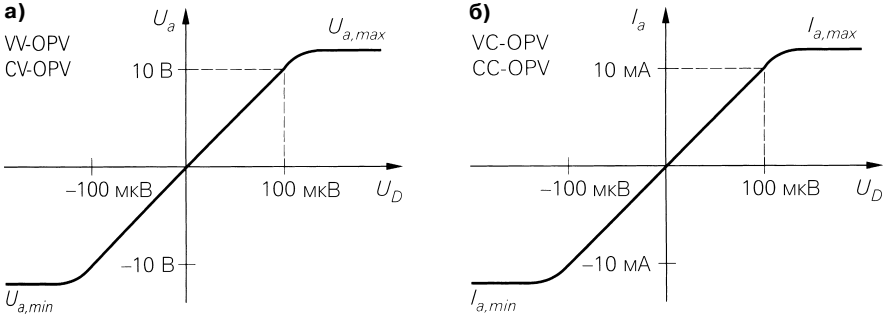


Рис. 5.4. Передаточные характеристики операционных усилителей: а – ОУ VV или VC; б – ОУ VC или CC

Операционный усилитель крутизны (Operational Transconductance Amplifier) имеет не только высокоомные входы, подобно стандартному ОУ, но и высокоомный выход. Данный усилитель представляет собой источник тока, управляемый

разностью напряжений на входах U_D, поэтому на его схемном символе выход отмечен значком источника тока (см. рис. 5.3). Таким образом, речь идет об операционном усилителе, который управляется дифференциальным напряжением, а выход действует как источник тока. Отсюда для обозначения усилителей подобного типа используется символ VC (C – Current, ток). Выходной ток

$$I_a = S_D U_D = S_D (U_P - U_N) \tag{5.3}$$

пропорционален разности входных напряжений. Дифференциальная крутизна

$$S_D = \left.\frac{dI_a}{dU_D}\right|_{AP} \tag{5.4}$$

показывает, насколько сильно растет выходной ток в зависимости от входного напряжения. Дифференциальная крутизна сходна с крутизной транзистора и определяется здесь также транзисторами, входящими в схему операционного усилителя. Название «усилитель крутизны» объясняется тем, что поведение устройства определяется передаточной крутизной. Типичная передаточная характеристика операционного усилителя типа VC на рис. 5.4б показывает, что небольшого разностного напряжения вполне достаточно, чтобы получить полный размах сигнала на выходе.

Оба операционных усилителя с токовым входом (см. рис. 5.3) имеют низкоомный инвертирующий вход, то есть управляются током. Поначалу это кажется недостатком, но на высоких частотах оборачивается существенным преимуществом, в чем мы убедимся далее,

- укорачивается внутренняя цепь передачи сигнала и уменьшается наклон передаточной характеристики;
- усиление операционного усилителя можно изменять в зависимости от потребности.

Усилитель с обратной связью по току (Current Feedback Amplifier) – см. рис. 5.3 – имеет управляемый током инвертирующий вход и источник напряжения на выходе, а потому относится к операционным усилителям типа CV. Выходное напряжение

$$U_a = A_D U_D = I_N Z \tag{5.5}$$

рассчитывается по дифференциальному усилению, как и в случае стандартного усилителя, либо по входному току I_N и полному внутреннему сопротивлению Z, лежащему в мегомном диапазоне. Благодаря столь специфичному импедансу этот ОУ называют также усилителем полного переходного сопротивления.

Усилитель тока обладает одним входом с токовым управлением, подобно CV-усилителю, и одним выходом с токовым управлением, как у VC-усилителя, поэтому говорят о ОУ типа CC. Передаточная характеристика

$$I_a = S_D U_D = k_I I_N \tag{5.6}$$

определяется крутизной. Однако нередко для упрощения расчетов пользуются коэффициентом передачи по току

$$k_I = \left.\frac{dI_a}{dI_N}\right|_{AP}. \tag{5.7}$$

В зависимости от типа прибора значения коэффициента передачи лежат в интервале k_I = 1...10. Усилитель тока называют также Diamond-Transistor (марка компании Burr Brown) за то, что он во многих отношениях ведет себя как идеальный транзистор (см. раздел 5.5).

5.1.2 Принцип обратной связи

Обратная связь рассматривается на примере операционного усилителя типа VV, как самого распространенного на практике. ОУ с отрицательной обратной связью можно трактовать как контур регулирования и применять к его схеме принципы автоматического управления. Общий вид контура регулирования представлен на рис. 5.5. Номинальное значение сигнала получают по входному параметру путем нормирования с помощью формирователя входного параметра, представленного здесь умножением на k_F. Действительное значение находят по выходной величине посредством нормирования с помощью регулятора, представленного здесь умножением на k_R. Разность между номинальным и действительными значениями умножается объектом регулирования на A_D. Из соотношения для рассогласования

$$U_D = k_f U_e - k_r U_a$$

следуют определения:

$$k_f = \left.\frac{U_D}{U_e}\right|_{U_a=0} \quad \text{и} \quad k_r = -\left.\frac{U_D}{U_a}\right|_{U_e=0}. \tag{5.8}$$

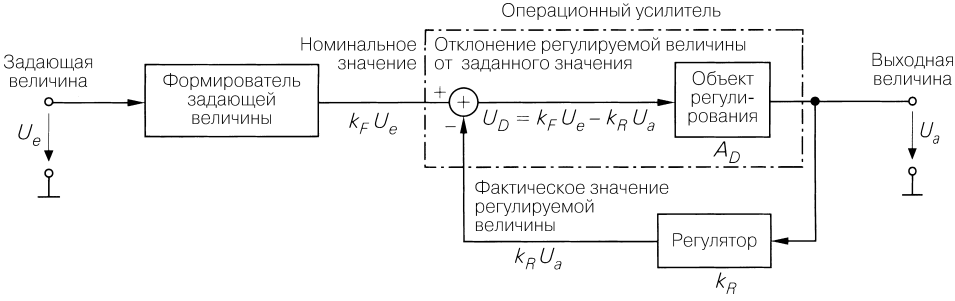


Рис. 5.5. Принципиальная блок-схема контура регулирования

Усиление контура регулирования (см. рис. 5.5) рассчитывается по соотношениям $U_a = A_D U_D$ и $U_D = k_F U_e - k_R U_a$:

$$A = \frac{U_a}{U_e} = \frac{k_f A_D}{1 + k_r A_D} \overset{k_r A_D >> 1}{\approx} \frac{k_f}{k_r}. \tag{5.9}$$

В схеме ОУ объектом регулирования служит сам усилитель. Формирователь входного параметра и регулятор выполняются как внешние схемы операционного усилителя. Вычитание осуществляется с помощью инвертирующего входа операционного усилителя либо посредством внешней схемы.

Неинвертирующий усилитель

Если в схеме, изображенной на рис. 5.5, уравнять номинальное значение и задающую величину (то есть $k_F = 1$), а регулятор выполнить в виде делителя напряжения, получится неинвертирующий усилитель, показанный на рис. 5.6. Для качественной оценки переходного режима рассмотрим ситуацию, когда входное напряжение изменяется скачком от 0 до положительного значения U_e. В первый момент выходное напряжение, а вместе с ним и напряжение обратной связи равны нулю, так что к входу усилителя приложено напряжение $U_D = U_e$. Поскольку это напряжение усиливается благодаря высокому дифференциальному усилению A_D, должен происходить быстрый рост U_a до положительного значения, но вместе с ним усиливается и напряжение обратной связи $k_r U_a$, что приводит к уменьшению U_D. Сам факт противоположной направленности изменений выходного и входного напряжений типичен для отрицательной обратной связи. Благодаря этому фактически устанавливается стабильный режим.

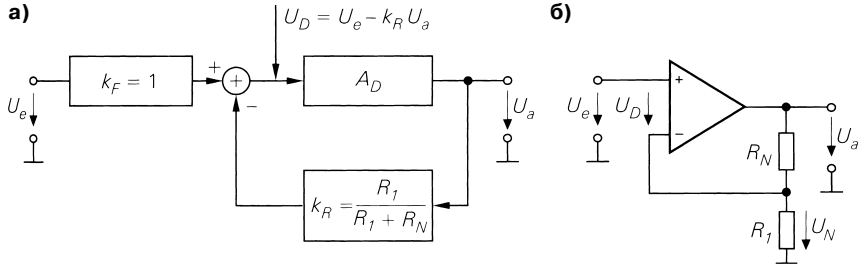


Рис. 5.6. Неинвертирующий усилитель с точки зрения теории автоматического регулирования на примере ОУ типа VV: а – модель согласно теории автоматического регулирования; б – неинвертирующий усилитель

Оценивая ситуацию при скачкообразном изменении входного сигнала количественно, исходят из того, что выходное напряжение растет до тех пор, пока не сравняется с усиленной разностью напряжений на входе:

$$U_a = A_D U_D = A_D (U_P - k_r U_a).$$

Решая, получим коэффициент усиления по напряжению:

$$A = \frac{U_a}{U_e} = \frac{A_D}{1 + k_r A_D} = \begin{cases} \dfrac{1}{k_r} & \text{для } k_r A_D >> 1 \\ A_D & \text{для } k_r A_D << 1 \end{cases} \qquad (5.10)$$

Здесь k_r называют коэффициентом обратной связи, а величину

$$g = k_r A_D \qquad (5.11)$$

петлевым усилением. Если $g >> 1$, единицей в знаменателе (5.10) можно пренебречь; получается коэффициент усиления схемы, охваченной обратной связью:

$$A = \frac{U_a}{U_e} = \frac{1}{k_r} = 1 + \frac{R_N}{R_1}. \qquad (5.12)$$

В этом случае усиление определяется только параметрами внешней схемы, а не операционным усилителем. Данное приближенное значение выводится также непосредственно из схемы, поскольку при очень большом коэффициенте усиления усилителя без обратной связи A_D напряжение U_D стремится к нулю, так что $U_N = U_e$. Тогда для делителя напряжения обратной связи получим:

$$U_e = \frac{R_1}{R_1 + R_N} U_a \Rightarrow A = \frac{U_a}{U_e} = 1 + \frac{R_N}{R_1}.$$

Отсюда вытекает важнейшее правило для расчетов схем с операционными усилителями: выходное напряжение ОУ устанавливается таким, что разность входных напряжений стремится к нулю.

При этом необходимо, чтобы коэффициент усиления при разомкнутой цепи обратной связи был большим и реализовывалась отрицательная, а не положительная обратная связь; в противном случае получится триггер Шмитта, описанный в разделе 6.5.2. Если $g << 1$, то, согласно (5.10), $A = A_D$; здесь обратная связь не влияет на усиление.

Из (5.11) и (5.12) вытекает способ расчета усиления при замкнутой цепи обратной связи при $g >> 1$:

$$g = k_r A_D = \frac{A_D}{A}. \tag{5.13}$$

В такой ситуации требуется $g = 1000$, чтобы ошибка, связанная с приближением (5.12), не превышала 0,1%. Если схема с обратной связью должна обладать усилением $A = 100$, выражение (5.13) позволяет рассчитать требуемое дифференциальное усиление: $A_D = gA = 1000 \times 100 = 10^5$. Отсюда ясно, почему при работе с ОУ так важно обеспечить максимально возможное дифференциальное усиление. Надо различать четыре важных параметра схем с операционными усилителями:

- A_D – дифференциальное усиление усилителя, усиление без обратной связи;
- A – усиление схемы с замкнутой обратной связью;
- g – петлевое усиление;
- k_r – коэффициент обратной связи.

В англоязычной литературе имеет хождение еще один параметр: величина, обратная коэффициенту обратной связи, которую называют Noise Gain (усиление шумов). По сути, это усиление самой схемы. Для большей наглядности усиления при замкнутой цепи обратной связи положим $U_e = 0$ и удалим контур внешней цепи, как показано на рис. 5.7а. Затем разорвем петлю обратной связи, подадим в место разрыва пробный сигнал и измерим величину сигнала на другой стороне разрыва, то есть на выходе усилителя. Согласно рис. 5.6, получим:

$$U_a = -k_r A_D U_S = -g U_S. \tag{5.14}$$

При прохождении разомкнутого контура пробный сигнал усилился в $g = k_r A_D$ раз. Можно разорвать контур на инвертирующем входе и подать на него пробный сигнал (рис. 5.7б). Тогда он вначале усилится в A_D раз, а затем в k_r раз, но и в таком случае рассматриваемое усиление примет значение $g = k_r A_D$.

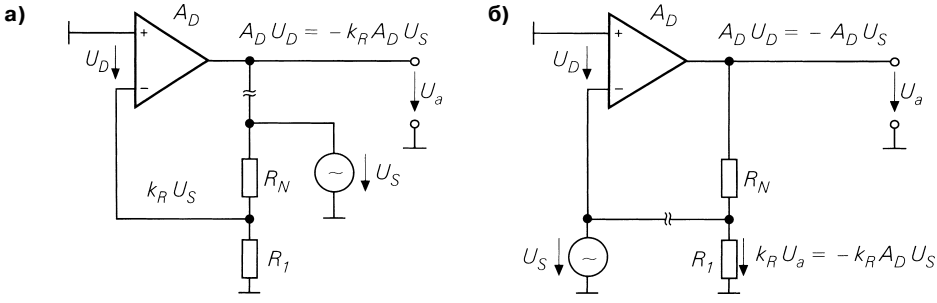


Рис. 5.7. Демонстрация петлевого усиления: а – разделение на выходе; б – разделение на входе

Петлевое усиление g можно измерить без разрыва контура. Для этого напряжение U_e подается на вход ОУ, и U_N и U_D измеряются согласно рис. 5.6б. Отношение указанных напряжений представляет собой петлевое усиление:

$$\frac{U_N}{U_D} = \frac{k_r U_a}{U_D} = \frac{k_r U_a}{U_a / A_D} = k_r A_D = g. \tag{5.15}$$

Инвертирующий усилитель

Наряду со схемой, приведенной на рис. 5.6, есть вторая фундаментальная возможность охватить обратной связью операционный усилитель. При этом, естественно, отрицательная обратная связь должна проходить от выхода к инвертирующему входу, дабы предотвратить появление положительной обратной связи. Однако входное напряжение можно приложить к опорной точке делителя напряжения обратной связи, а не к неинвертирующему входу. В таком случае получится схема, показанная на рис. 5.8. Подставив k_f и k_r в (5.9), найдем

$$A = \frac{U_a}{U_e} = \frac{-k_f A_D}{1 + k_r A_D} = \frac{-\dfrac{R_N}{R_1 + R_N} A_D}{1 + \dfrac{R_1}{R_1 + R_N} A_D} \overset{k_r A_D >> 1}{\approx} -\frac{R_N}{R_1}. \tag{5.16}$$

Следовательно, здесь мы имеем дело с инвертирующим усилителем. Это видно и по схеме, если на вход мысленно подать положительное напряжение. Поскольку оно попадает на инвертирующий вход через резистор R_1, выходное напряжение оказывается отрицательным. У идеального операционного усилителя с $A_D = \infty$ модуль выходного отрицательного напряжения должен стать настолько большим, что $U_D = 0$. На данном основании говорят о виртуальной земле. Для расчета выходного напряжения применим к инвертирующему входу первый закон Кирхгофа о сумме токов в узле, равной нулю, и получим:

$$\frac{U_e}{R_1} + \frac{U_a}{R_N} = 0.$$

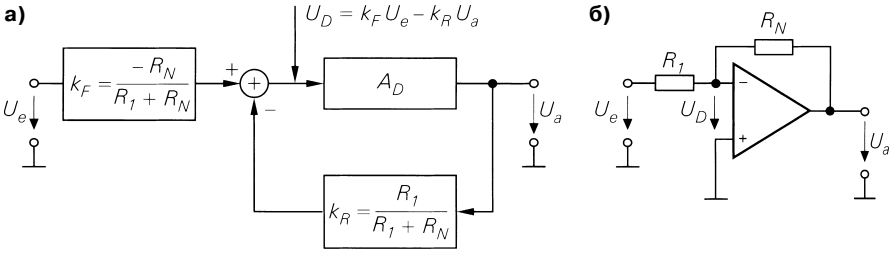


Рис. 5.8. Включение операционного усилителя в качестве инвертирующего на примере VV-усилителя. Указанные здесь значения k_f и k_r вытекают из определений в (5.8): а – модель согласно теории автоматического регулирования; б – инвертирующий усилитель

Приведенное уравнение легко решается относительно U_a:

$$U_a = -\frac{R_N}{R_1} U_e \Rightarrow A = -\frac{R_N}{R_1}.$$

Здесь усиление по напряжению отрицательно и по модулю меньше на 1 по сравнению с неинвертирующим усилителем (см. рис. 5.5). Разумеется, для схемы на рис. 5.8 можно также рассчитать коэффициент усиления, учитывая конечное дифференциальное усиление A_D, то есть когда $U_D \neq 0$. Из

$$\frac{U_E + U_D}{R_1} + \frac{U_a + U_D}{R_N} = 0$$

и

$$U_a = A_D U_D$$

следует:

$$A = \frac{U_a}{U_e} = -\frac{R_N A_D}{R_1 A_D + R_N + R_1} = k_f \frac{A_D}{1 + k_r A_D} \tag{5.17}$$

при коэффициенте связи $k_r = R_1 / (R_1 + R_N)$. Отклонение от идеальной характеристики и здесь определяется усилением при разомкнутой цепи обратной связи, так как при $g = k_r A_D$ получаем

$$A = \frac{k_f}{k_r} = -\frac{R_N}{R_1}. \tag{5.18}$$

В простейшем случае внешняя часть схемы состоит лишь из делителя напряжения, что и показано на рис. 5.6 и 5.8. Если используется RC-цепочка, появляется интегрирующее или дифференцирующее звено либо активный фильтр. Во внешней части схемы могут присутствовать также нелинейные схемные элементы, например диоды, с помощью которых формируются экспоненциальные или логарифмические функции. Подобные применения рассматриваются в разделе 11.7 (том 2); здесь же мы предпочли бы ограничиться простейшими омическими цепями отрицательной обратной связи.

5.2
Стандартные операционные усилители

В настоящем разделе рассматриваются разнообразные возможности построения операционных усилителей, чтобы показать, как их внутреннее устройство связано с потенциальными сферами применения. Мы не советуем строить такие усилители на дискретных транзисторах и резисторах: это повысит расходы и заведомо ухудшит параметры разработок.

Усилитель способен выступать в качестве операционного, если он соответствует нескольким условиям, определяющим его внутреннее устройство. Впрочем, в настоящее время существует четыре типа ОУ (см. рис. 5.3), и в каждом из них имеются варианты в расчете на разные применения, но все они отвечают трем общим требованиям:

- связь по постоянному напряжению;
- дифференциальный вход;
- нулевой потенциал на выходе при нулевом потенциале на входе.

Операционные усилители строят на биполярных транзисторах, МОП транзисторах или комбинациях данных приборов. В дальнейшем изложении мы отдаем предпочтение биполярным транзисторам. В качестве входного каскада используется дифференциальный усилитель, так как при этом компенсируются напряжение база–эмиттер и температурная зависимость.

Если для усиления применяются n-p-n транзисторы, выходной потенциал усилительного каскада относительно входного положителен. Чтобы на выходе потенциал оказался равным нулю, нужно понизить его хотя бы в одном месте усилителя. Это достигается разными способами; два наиболее важных из них описаны ниже (рис. 5.9):

- стабилитроны практически не ослабляют полезный сигнал благодаря малому значению их внутреннего динамического сопротивления, но во избежание помех от их шумов через стабилитроны должен протекать достаточно большой ток. Поэтому их обычно применяют в эмиттерных повторителях. Недостаток заключается в постоянстве сдвига потенциала по модулю и несогласованности с напряжением питания, а преимущество – в возможности использовать исключительно n-p-n транзисторы, что делает этот способ особенно удобным для высокочастотных усилителей;
- простейшее и изящное решение дает применение комплементарных транзисторов (рис. 5.9б), при котором смещение потенциала одним усилительным каскадом должно компенсироваться следующим каскадом усиления. Чаще всего используются p-n-p транзисторы в схеме токового зеркала (см. рис. 4.64). Недостаток подхода в том, что p-n-p транзисторы в интегральных схемах характеризуются заметно более низкой пропускаемой частотой. Только новейшие сложные технологии позволяют изготавливать равноценные p-n-p транзисторы.

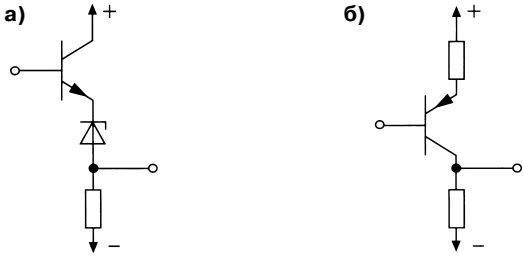


Рис. 5.9. Способы смещения потенциала: а – стабилитрон; б – комплементарный транзистор

5.2.1 Принцип действия

У операционного VV-усилителя имеется высокоомный вход, управляемый напряжением, и низкоомный выход. Поэтому напрашиваются дифференциальный усилитель на входе и эмиттерный повторитель на выходе. Так получается простейший операционный VV-усилитель, представленный на рис. 5.10. На выходе схемы установлен стабилитрон для снижения выходного установившегося потенциала до нуля. Ток эмиттеров делится пополам с тем, чтобы обозначить разность токов I_q. В этой и следующих схемах легко устанавливается общий эмиттерный ток величиной $I_k = 2I_0$. Операционный усилитель должен отвечать трем условиям:

- максимальная амплитуда синфазного сигнала вплоть до напряжений питания;
- максимальная амплитуда сигнала на выходе вплоть до напряжений питания;
- как можно более высокое дифференциальное усиление $A_D = 10^4...10^6$.

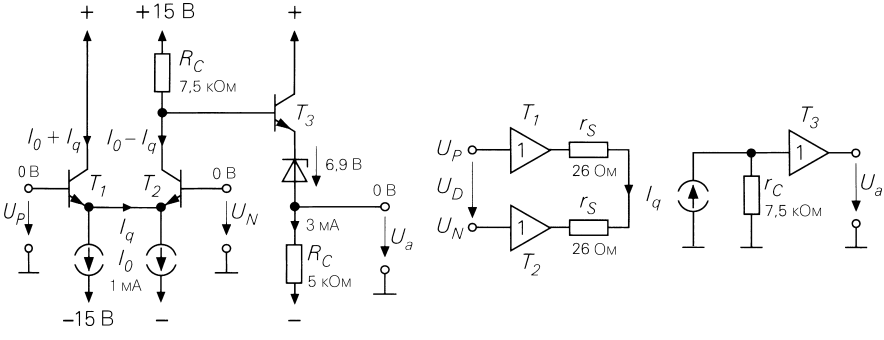


Рис. 5.10. Простой операционный усилитель с номиналами схемных элементов, установившимися потенциалами и токами

Максимальное положительное напряжение синфазной составляющей (см. раздел 4.1.3) в схеме на рис. 5.10 составляет $U_N = U_P = U_{Cl} = 7{,}5$ В, иначе коллекторный переход T_2 окажется открытым. Минимальное отрицательное напряжение определяется источником тока I_0. Если принять за минимальное падение напряжения 1 В, потенциал эмиттера дифференциального усилителя убывает вплоть до –14 В, а минимальное напряжение синфазного сигнала должно составлять –13,4 В. В целом пределы напряжения синфазной составляющей можно представить в виде неравенства $-13{,}4\ \text{В} < U_{Cl} < +7{,}5\ \text{В}$.

Максимальное положительное напряжение на выходе достигается при запирании транзистора T_2, когда потенциал базы эмиттерного повторителя и его выходное напряжение поднимаются соответственно до +15 и +7,5 В. Минимальное отрицательное напряжение задается транзистором T_2, потенциал коллектора которого не должен быть ниже 0 В, иначе его переход коллектор–база окажется открытым. Соответствующее выходное напряжение составит –7,5 В. Отсюда следует неравенство, характеризующее диапазон изменения напряжения на выходе: $-7{,}5\ \text{В} < U_a < +7{,}5\ \text{В}$. Этот диапазон становится еще уже, если подавать положительное синфазное напряжение. При $U_{Gl} = 5$ В отрицательное напряжение на выходе ограничено величиной –2,5 В.

Дифференциальное усиление операционного усилителя (см. рис. 5.10) такое же, как и у дифференциального усилителя, если учесть, что усиление эмиттерного повторителя по напряжению фактически равно 1, а стабилитрон не вызывает заметного ослабления сигнала. Это позволяет воспользоваться моделью, приведенной на рис. 5.10, для расчета усиления по напряжению. Разностное входное напряжение U_D прикладывается между базами входных транзисторов, порождая там ток

$$I_q = \frac{U_D}{2r_S} = \frac{1}{2}\frac{I_C}{U_T}U_D = \frac{1}{2}\frac{1\ \text{мА}}{26\ \text{мВ}}U_D = 19\frac{\text{мА}}{\text{В}}U_D.$$

Этот ток приводит к изменению падения напряжения на коллекторном резисторе, которое оказывается равным выходному напряжению, поскольку смещение потенциала приблизительно постоянно:

$$U_a = I_q R_C = \frac{1}{2}\frac{I_C R_C}{U_T}U_D = \frac{U_{RC}}{2U_T}U_D = \frac{7{,}5\ \text{В}}{2\times 26\ \text{мВ}}U_D = 144U_D.$$

Ясно, что предельные значения синфазного и выходного сигналов, равно как и дифференциальное усиление схемы, не достигают найденных значений, и операционный усилитель, собранный по приведенной схеме (см. рис. 5.10), нуждается в улучшении всех параметров. Прогресс достигается заменой стабилитрона для смещения потенциала на токовое зеркало с p-n-p транзистором (рис. 5.11). Такая замена существенно улучшает параметры для синфазного сигнала благодаря приближению коллекторного потенциала транзистора T_2 к положительному напряжению питания: $-13{,}4\ \text{В} < U_{Gl} < 14{,}4\ \text{В}$. Одновременно увеличивается диапазон изменения на выхо-

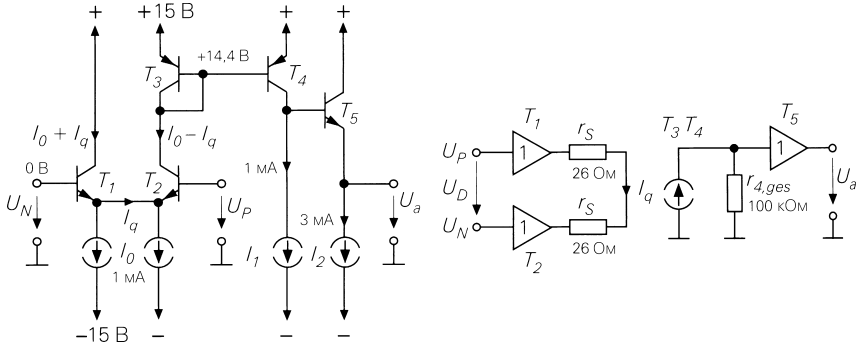


Рис. 5.11. Операционный усилитель с токовым зеркалом для смещения потенциала

де, поскольку границы изменения напряжения на выходе эмиттерного повторителя достигают положительного и отрицательного напряжений питания. Если для источников тока задать минимальное падение напряжения 1 В, получим -14 В $< U_a < +13{,}8$ В.

Дифференциальный усилитель, представленный на рис. 5.11, нетрудно рассчитать, если вспомнить, что токовое зеркало T_3, T_4 изменяет только направление коллекторного тока T_2. В качестве сопротивления нагрузки следует взять параллельную цепочку всех сопротивлений $r_{4,ges}$, соединенных с коллектором T_4. Если бы источники тока были идеальными, достаточно было бы учесть только r_{CE4}, так как входное сопротивление эмиттерного повторителя без нагрузки бесконечно велико:

$$A_D = \frac{r_{CE4}}{2r_S} = \frac{1}{2}\frac{I_{C2}}{U_T}\frac{U_A}{I_{C2}} = \frac{1}{2}\mu = \frac{1}{2}\frac{100\text{ В}}{26\text{ мВ}} = 1923. \qquad (5.19)$$

Таким же образом рассчитывают дифференциальное усиление, исходя из наличия двух каскадов усиления (рис. 5.12). Первый из них образует дифференциальный усилитель с транзисторным диодом T_3 в качестве коллекторного сопротивления и усилением

$$A_2 = \frac{r_3}{2r_S} = \frac{1}{2}\frac{I_{C2}}{U_T}\frac{U_T}{I_{C3}} = \frac{1}{2}, \qquad (5.20)$$

поскольку оба коллекторных тока равны. Второй каскад состоит из транзистора T_4, включенного по схеме с общим эмиттером, и характеризуется усилением по напряжению

$$A_4 = S_4 r_{CE4} = \frac{I_{C4}}{U_T}\frac{U_A}{I_{C4}} = \mu = \frac{100\text{ В}}{26\text{ мВ}} = 3846, \qquad (5.21)$$

если внутреннее сопротивление источников тока принять равным ∞ (усиление холостого хода $\mu = Sr_{CE}$). Тогда дифференциальное усиление операционного усилителя в целом составит $A_D = 1923$, так же, как и согласно (5.19).

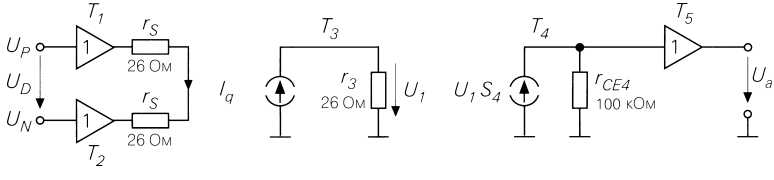


Рис. 5.12. Модель усилителя (рис. 5.11) для двухкаскадного усиления

5.2.2 Универсальный усилитель

Дифференциальное усиление ОУ, собранного согласно рис. 5.11, составляет $A_D \approx 2000$, что явно недостаточно для универсального усилителя такого рода. Имеются две возможности заметно увеличить коэффициент усиления по напряжению:

- путем повышения внутреннего сопротивления цепи коллектора транзистора T_4; эта узловая точка отличается значительным импедансом, так как является

наиболее высокоомным звеном в цепи передачи сигнала; ее внутреннее сопротивление определяет усиление по напряжению и граничную частоту всей схемы; включение каскодной схемы позволяет повысить внутреннее сопротивление узла с высоким импедансом; эта возможность используется в широкополосном усилителе, рассмотренном в разделе 5.2.6;

- с помощью двухкаскадного усиления по напряжению; указанные приемы используются применительно к универсальным усилителям, о чем речь пойдет ниже.

Как уже говорилось, схема, показанная на рис. 5.11, трактуется как усилитель с двумя каскадами усиления. Из-за малого коллекторного сопротивления, образованного транзисторным диодом T_3, усиление дифференциального усилителя составляет лишь 1/2. Таким образом, чтобы поднять усиление по напряжению, требуется увеличить коллекторное сопротивление транзистора T_2. Для этого на рис. 5.13 добавлен источник тока T_4. Весьма полезно дополнить его до токового зеркала; это приведет к изменению тока, протекающего через T_4, удвоит изменение тока на выходе дифференциального усилителя и, следовательно, его дифференциальное усиление.

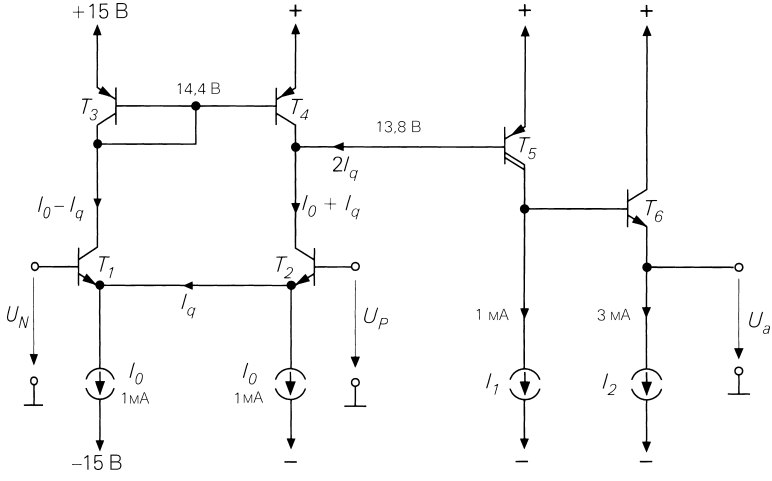


Рис. 5.13. ОУ с двумя каскадами усиления напряжения. Численные значения на схеме служат примером постоянных составляющих потенциалов и токов

Еще важнее другое преимущество токового зеркала: ток покоя T_4 всегда имеет требуемую величину независимо от значения тока I_0, и потому разброс I_0 не нарушает нулевой точки дифференциального усилителя, что облегчает создание интегральных схем. Вместо транзистора T_5 необходимо использовать схему Дарлингтона (см. раздел 2.4.4) с целью не допустить снижения внутреннего сопротивления на коллекторе T_2 из-за второй ступени усиления.

Принцип действия схемы, представленной на рис. 5.13, лежит в основе большинства интегральных универсальных усилителей. Однако у них входной дифференциальный усилитель реализован на сочетании n-p-n и p-n-p транзисторов,

которое ведет себя как дифференциальный p-n-p усилитель. В таком случае второй каскад должен быть выполнен на n-p-n транзисторе с тем, чтобы обеспечить смещение потенциала. Из рис. 5.14 видно, что при этом образуется схема, строго комплементарная по отношению к схеме, приведенной на рис. 5.13. Следующее отличие заключается в очень малых постоянных составляющих токов. Коллекторные токи дифференциального усилителя составляют всего 10 мкА. Конденсатор C_k служит для коррекции частотной характеристики (см. раздел 5.2.7). Ток $2I_q$ представляет собой не базовый ток транзистора T_5, а ток сигнала, которым определяется усиление напряжения в этом узле схемы. Оконечный каскад интегральных операционных усилителей всегда выполняется в виде комплементарного эмиттерного повторителя ради получения положительных и отрицательных выходных токов, существенно превышающих ток покоя.

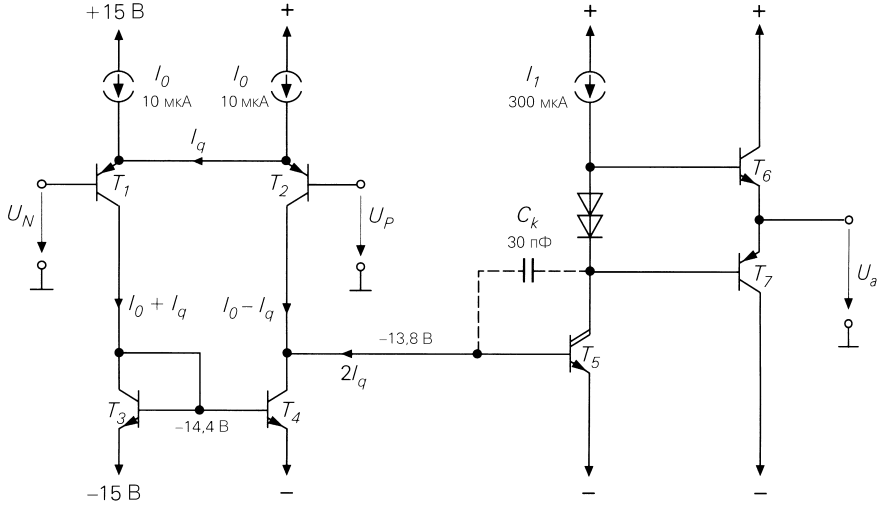


Рис. 5.14. Операционный усилитель типа 741. Схема воспроизводит только принцип действия; в силу технологических ограничений дифференциальный усилитель образован несколькими транзисторами

Модель, изображенная на рис. 5.15, позволяет рассчитывать дифференциальное усиление ОУ. Транзисторы T_1 и T_2 входного дифференциального усилителя представляют собой повторитель напряжения.

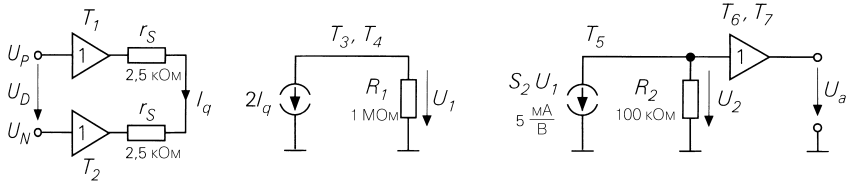


Рис. 5.15. Модель операционного усилителя типа 741

Связь эмиттеров осуществляется через сопротивления $r_S = 1/S$. Величина I_q характеризует, насколько при изменении входного сигнала повышается ток, протекающий через один транзистор, и понижается через другой: $I_q = U_D/2r_S$. Этот ток проходит через токовое зеркало к выходу дифференциального усилителя и вызывает падение напряжения на его внутреннем сопротивлении:

$$U_1 = -2I_qR_1 = -2R_1\frac{U_D}{2r_S} = -\frac{1\ \text{МОм}}{2\times 2{,}5\ \text{кОм}}U_D = -200U_D.$$

Таким образом, если задать параметры, указанные на рис. 5.15, дифференциальный усилитель будет характеризоваться усилением по напряжению, равным $A_{D2} = U_1/U_0 = -200$. Схема Дарлингтона T_5 усиливает напряжение U_1 и обеспечивает выходной ток S_2U_1, который вызывает падение напряжения на сопротивлении R_2:

$$U_2 = -S_2U_1R_2 = -5\frac{\text{мА}}{\text{В}}100\ \text{кОм}\times U_1 = -500U_1.$$

Следовательно, при тех же параметрах модели второй усилительный каскад обладает усилением $A_5 = -500$. Учитывая, что эмиттерный повторитель обладает усилением по напряжению, равным 1, получим суммарное усиление модели:

$$A_D = A_{D2}\,A_5 = (-200)\,(-500) = 10^5.$$

5.2.3 Напряжения питания

До сих пор мы исходили из симметричности напряжений питания величиной ±15 В. Тогда стандартный операционный усилитель, как уже говорилось, характеризуется диапазоном изменения синфазного и выходного сигналов около ±13 В (рис. 5.16а). При этом рабочее напряжение ограничивается определенной разностью напряжений, составляющей, например, 2 В. Разумеется, к обоим напряжениям питания можно добавить по 15 В без какой-либо реакции со стороны операционного усилителя, поскольку у него не предусмотрен вывод подключения к земле. В подобной ситуации, как показано на рис. 5.16б, операционный усилитель можно питать от единственного источника напряжения. Впрочем, диапазоны изменения синфазного и выходного сигналов также сместятся на 15 В в положительную область, так

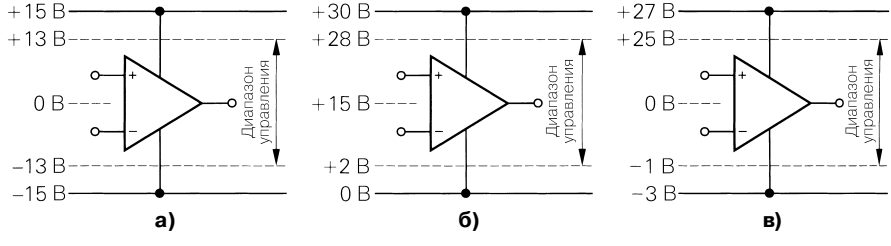


Рис. 5.16. Влияние напряжения питания на диапазоны изменения синфазного и выходного сигналов: а – стандартный режим; б – режим работы при однополярном напряжении питания; в – режим эксплуатации при несимметричных источниках напряжения

что входной и выходной потенциалы величиной по 0 В окажутся недостижимыми. Теперь имеет место $2 < U_{GP}$, $U_a < 28$ В, из-за чего теряется важное свойство операционного усилителя, столь облегчающее его применение: равенство нулю входного и выходного потенциалов. Это можно исправить, если дополнительно сформировать вспомогательный потенциал +15 В и «привязать» к нему все напряжения, но тогда вновь возникнет необходимость во втором источнике питающего напряжения и возвращаются прежние недостатки. Однако, если отрицательные напряжения синфазного и выходного сигналов заведомо невозможны, для увеличения диапазона положительных напряжений операционный усилитель допустимо запитать от несимметричного источника напряжения.

В примере на рис. 5.16в область изменения напряжения занимает интервал -1 В $< U_{GI}$, $U_a < +25$ В. Операционные усилители с питанием ±15 В постепенно вытесняются приборами с питающим напряжением ±5 В, при этом область изменения напряжения сжимается до ±3 В (рис. 5.17), если опять исходить из минимального перепада напряжения 2 В. Все чаще операционные усилители стремятся питать единственным напряжением +5 В и даже +3 В, поскольку такие напряжения используются для питания цифровых интегральных схем и всегда имеются под рукой. При столь низких напряжениях питания уже трудно конкретизировать номиналы универсального усилителя. Даже если остановиться на +5 В, область изменения напряжения сузится до 2 В $< U_{GI}$, $U_a < 3$ В (рис. 5.17б). В результате был разработан усилитель, работающий с одним источником питания, где область изменения синфазного и выходного сигналов охватывает еще и отрицательные напряжения (рис. 5.17в). Здесь даже при отрицательном напряжении питания, равном 0 В, входной и выходной потенциалы могут достигать 0 В. Существуют даже операционные усилители, у которых области изменения синфазного и выходного сигналов простираются от отрицательных до положительных напряжений питания. Такие усилители называют Rail-to-Rail («от шины к шине», то есть с размахом, равным напряжению питания), а их область изменения напряжения показана на рис. 5.17г.

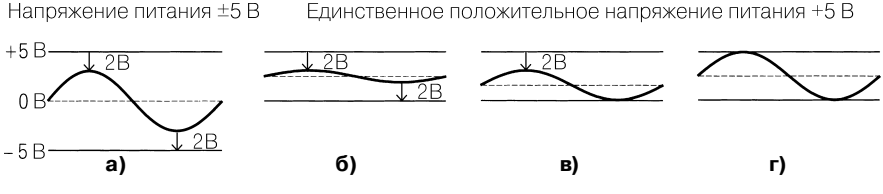


Рис. 5.17. Область изменения напряжений операционного усилителя, работающего при пониженных напряжениях питания: а – стандартный режим; б – ОУ со стандартным питанием; в – ОУ с однополярным питанием; г – ОУ с размахом выходного напряжения «от шины до шины»

5.2.4 Усилитель с одним источником питания

Интегральная микросхема LM324 является классическим операционным усилителем с одним источником питания. Ее принципиальное устройство показано на рис. 5.18, а сама схема родственна универсальному усилителю, изображенному

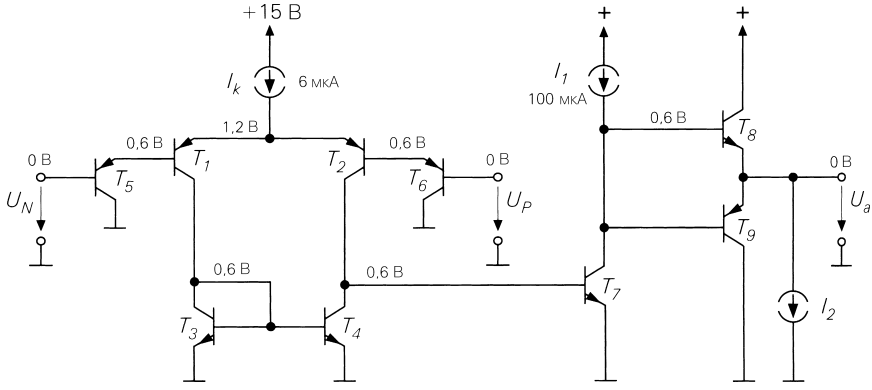


Рис. 5.18. Принципиальное устройство усилителя LM324 с одним источником питания. Указанные на схеме номиналы отвечают входному сигналу, равному отрицательному напряжению питания, в данном случае нулевому потенциалу

на рис. 5.14, за исключением некоторых изменений, внесенных с целью расширить область модуляции вплоть до отрицательного напряжения питания:

- добавлены эмиттерные повторители на транзисторах T_5 и T_6 ради смещения эмиттерного потенциала дифференциального усилителя вверх на 0,6 В, благодаря чему напряжение коллектор–эмиттер дифференциального усилителя остается равным 0,6 В даже в критической ситуации при входном напряжении 0 В;
- второй усилительный каскад на транзисторе T_7 выполнен в виде простой схемы с общим эмиттером для получения в рабочей точке потенциала базы 0,6 В, когда тот же потенциал в схеме Дарлингтона (см. рис. 5.14) составил бы 1,2 В, из-за чего транзистор T_7 переходил бы в состояние насыщения при входном напряжении 0 В;
- добавлен источник тока I_2 с целью приблизить область изменения выходного сигнала к 0 В; разумеется, транзистор T_9 запирается при выходных напряжениях меньше 0,6 В, так что в этой области на выход могут поступать токи, меньшие I_2.

Инверсия фазы

Когда в усилителе с одним источником питания (см. рис. 5.18) входное напряжение падает вплоть до отрицательного напряжения питания[1], напряжение коллектор–эмиттер у транзисторов дифференциального усилителя составляет еще 0,6 В. Оно явно выше напряжения насыщения $U_{CE,sat}$ = 0,2 В, поэтому для напряжения синфазного сигнала должен оставаться запас по отрицательному напряжению питания около 0,4 В. При еще более отрицательном напряжении синфазного сигнала транзистор T_2 перейдет в состояние насыщения, а через его переход база–коллектор потечет ток. Тогда эмиттер транзистора T_6 соединится с базой транзистора T_7 и

[1] В данном случае равном 0.

инвертирующее усиление транзистора T_2 превратится в неинвертирующее воспроизведение сигнала. При дальнейшем падении напряжения на Р-входе закроется T_7, и выходное напряжение поднимется до максимального положительного значения. Этот процесс называют обращением (инверсией) фазы. Насколько мешает данный эффект на практике, показано на примере неинвертирующего ОУ, усиливающего синусоидальное переменное напряжение (рис. 5.19). Вследствие ограничения со стороны оконечного каскада выходное напряжение не бывает отрицательным. Но, вопреки ожиданиям, оно не доходит до предельного значения 0 В, а из-за инверсии фазы принимает максимальное положительное значение, когда входное напряжение становится ниже напряжения инвертирования фазы U_r. Обращение фазы – весьма вредный эффект, возникающий в усилителях с одним источником питания при появлении заметного отрицательного входного напряжения. Он устраняется с помощью диода Шоттки, который начинает проводить ток при –0,4 В. Однако лучше воспользоваться операционным усилителем, схема которого исключает эффект инверсии фазы.

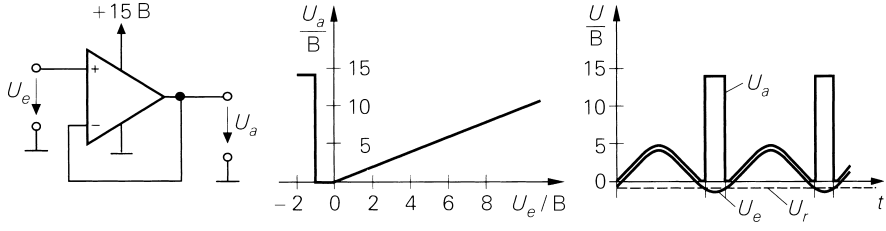


Рис. 5.19. Проявление инверсии фазы: а – схема; б – передаточная характеристика; в – временные зависимости

Операционный КМОП-усилитель свободен от описанного эффекта, поскольку ток не может протекать через изолированные электроды затвора. У МОП транзисторов не существует эффекта, аналогичного проводимости перехода база–коллектор в биполярном транзисторе. Сравнение схем, приведенных на рис. 5.18 и 5.20, выявляет их сходство. р-канальные полевые транзисторы T_1 и T_2 образуют дифференциальный усилитель. Оба выходных сигнала объединяются токовым зеркалом T_3 и T_4 и подаются на второй усилительный каскад. Истоковый повторитель T_7 служит преобразователем импеданса. Различие состоит только в функционировании транзистора T_6: он действует не как комплементарный истоковый повторитель, а как усилитель в схеме с общим истоком, аналогично T_5. Благодаря этому T_6 способен дотянуть выходное напряжение до 0 В, когда T_7 закрыт, как в примере на рис. 5.20. В результате здесь, в отличие от микросхемы LM324, отпадает надобность в дополнительном источнике тока на выходе. Пороговое напряжение всех МОП транзисторов составляет $|U_{th}| = 1$ В. Но у р-канальных МОП транзисторов T_1 и T_2 на входе пороговое напряжение повышается до –2,5 В из-за эффекта подложки, так как $U_{BS} = 12$ В. В данном случае эффект полезен, поскольку даже при модуляции синфазным сигналом вплоть до отрицательного напряжения питания остается доступным достаточное напряжение сток–исток. У биполярных транзисторов эффект подложки отсутствует, поэтому в схеме усилителя LM324 на рис. 5.18 требуются дополнительные транзисторы для смещения потенциалов.

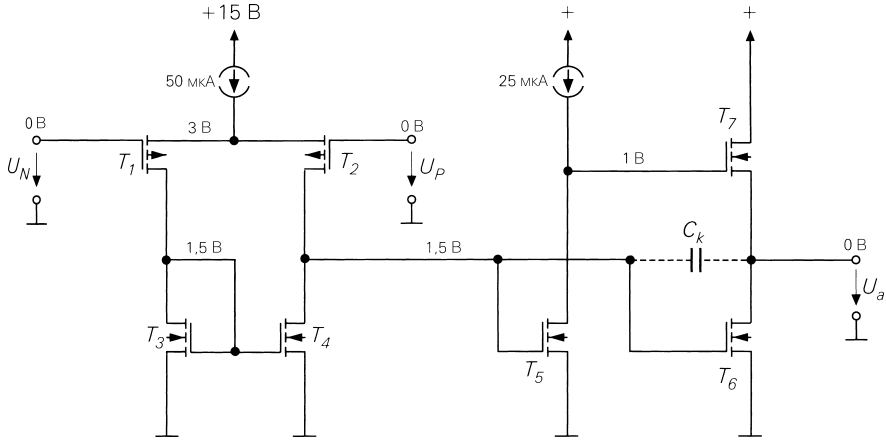


Рис. 5.20. Операционный КМОП усилитель с одним источником серии TLC. Подложка n-канального полевого транзистора соединена с нулевым потенциалом, а p-канального – с положительным напряжением питания

5.2.5
Усилитель с размахом, равным напряжению питания

Это особая разновидность операционного усилителя, у которого область допустимых изменений синфазного сигнала простирается до положительного питающего напряжения, а не только до отрицательного, как в усилителе с одним источником. Чтобы получить такой усилитель, достаточно дополнить операционный КМОП усилитель на рис. 5.20. Здесь МОП транзисторы в режиме обогащения обеспечивают смещение потенциала, достаточное для того, чтобы изменения синфазного сигнала распространить вплоть до отрицательного питающего напряжения. Однако сделать то же самое относительно положительного питания невозможно: для этого потенциал истока дифференциального усилителя должен превышать положительное напряжение питания. Построение усилителя с максимальным выходным напряжением, равным напряжению питания, средствами данной схемотехники становится возможным, если применить МОП транзисторы, которые при отрицательных входных сигналах по-прежнему работают в режиме обогащения, а при положительных – в режиме обеднения. Для смещения порогового напряжения используется обычно вредный эффект подложки. Описанный метод иллюстрируется на рис. 5.21. Передаточные характеристики МОП транзистора показаны для обоих крайних случаев. По этому принципу работает, например, ИС LMC6484

На рис. 5.21б при максимальном положительном синфазном сигнале $U_{BS} \approx 0$ и транзисторы работают в режиме обеднения, благодаря чему для источника тока еще сохраняется перепад напряжения 0,3 В. При максимальном отрицательном синфазном сигнале напряжение подложка–исток, как показано в разделе 3.3.1, вызывает смещение порогового напряжения на

$$U_{th} = U_{th,0} - \gamma\left(\sqrt{U_{inv} + U_{BS}} - \sqrt{U_{inv}}\right) = 1\text{ В} - 0{,}8\sqrt{\text{В}}\left(\sqrt{0{,}6\text{ В} + 8{,}5\text{ В}} - \sqrt{0{,}6\text{ В}}\right) =$$
$$= 1\text{ В} - 1{,}8\text{ В} = -0{,}8\text{ В}.$$

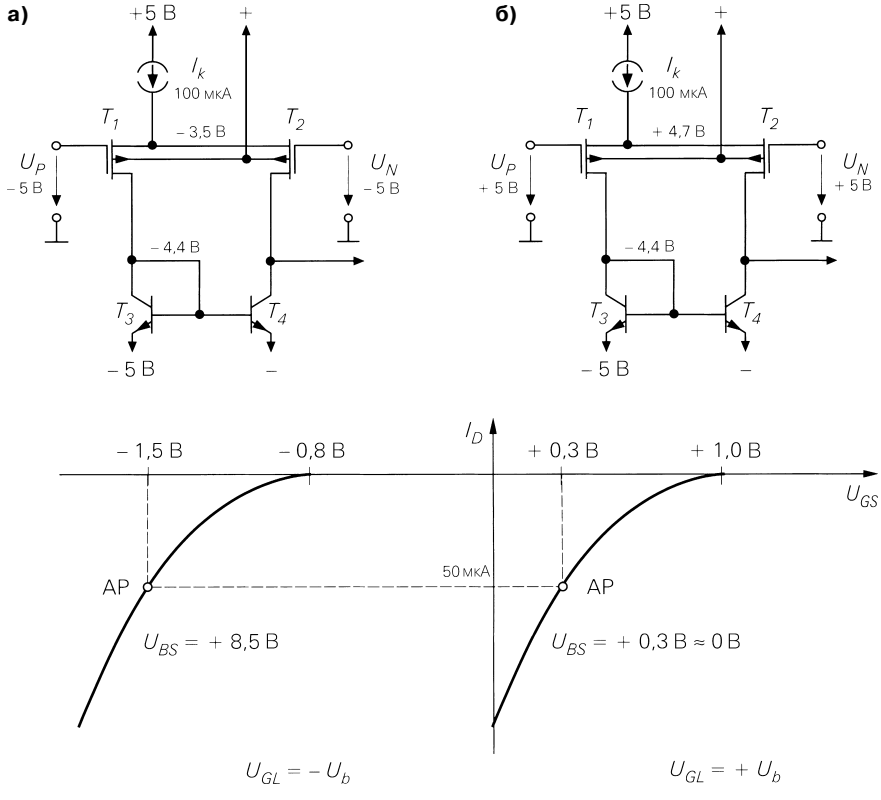


Рис. 5.21. Дифференциальный КМОП усилитель с размахом синфазного напряжения, равным напряжению питания. Символами АР отмечена рабочая точка: а – $U_{GL} = -U_b$; б – $U_{GL} = +U_b$

На практике в этом месте применяются специальные МОП транзисторы с усиленным эффектом подложки. Соответственно здесь мы исходим из коэффициента управления подложки $\gamma = 0{,}8\ \text{В}^{-1/2}$, тогда как обычно он близок $\gamma = 0{,}6\ \text{В}^{-1/2}$. При этом напряжение в рабочей точке получается равным $U_{GS} = -1{,}5$ В, как видно по рис. 5.21а. Таким образом, для дифференциального усилителя остается напряжение $U_{DS} = -0{,}9$ В, достаточное для работы над напряжением насыщения:

$$U_{DS} < U_{DS,ab} = U_{GS} - U_{th} = -1{,}5\ \text{В} + 0{,}8\ \text{В} = -0{,}7\ \text{В}.$$

Дифференциальный усилитель с размахом напряжения, равным напряжению питания, не поддается столь же элегантной реализации на биполярных транзисторах. В подобном случае приходится вводить два комплементарных дифференциальных усилителя с питанием от одного источника (один из них позволяет поднимать синфазное напряжение до положительного питающего напряжения, а второй – понижать до отрицательного), а затем складывать их выходные сигналы (рис. 5.22). Дифференциальный усилитель на p-n-p транзисторах допускает понижать напряжение вплоть до отрицательного напряжения питания. Он запирается с приближением синфазного сигнала к положительному питающему напряжению, но

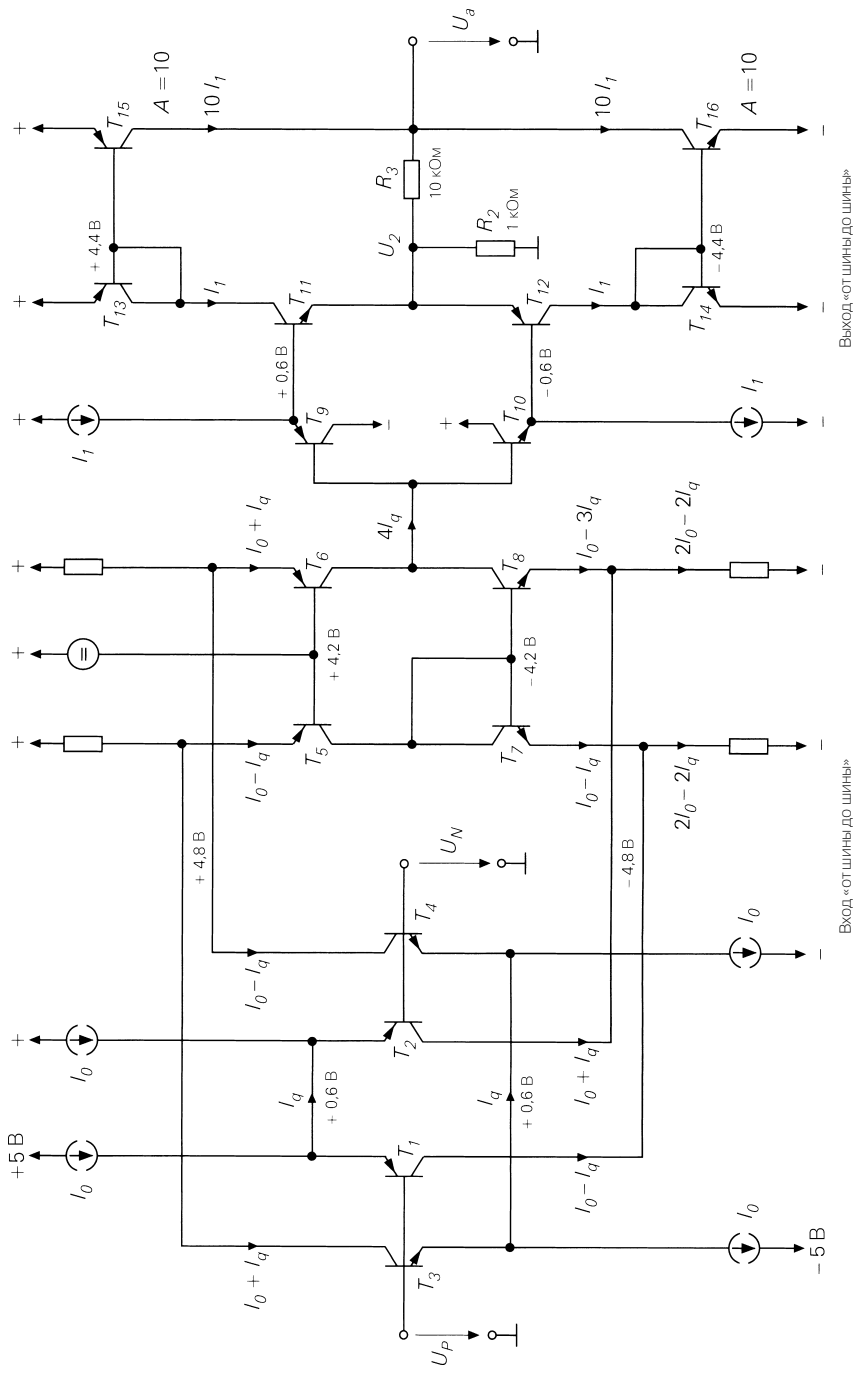


Рис. 5.22. Пример операционного усилителя с входом и выходом «от шины до шины». Ток покоя I_0 = 10 мкА, I_1 = 100 мкА

в этой области функционирует параллельно включенный дифференциальный усилитель на n-p-n транзисторах. Последующие транзисторы T_5 и T_8 объединяют выходные сигналы дифференциальных усилителей, так что используются все изменения тока, возникающие вследствие изменения входного сигнала: выходной ток в цепи коллекторов T_6, T_8 составляет $4I_q$. Когда напряжение синфазного сигнала одного из дифференциальных усилителей оказывается близким напряжению питания, крутизна и, следовательно, усиление по напряжению входного каскада «от шины до шины» уменьшаются вдвое. В схеме с обратной связью, где усиление определяется внешней цепью, указанный эффект не проявляется.

В принципе напряжение U_2 может служить выходным напряжением операционного усилителя. Тогда транзисторы $T_9...T_{12}$ образуют обычный комплементарный эмиттерный повторитель. Однако при этом не получается выходной сигнал с размахом, равным питающим напряжениям, и пределы изменения сигнала оказываются меньше примерно на 1 В. Оконечный каскад «от шины до шины» реализуется только на комплементарных транзисторах с эмиттерами, подключенными к питающему напряжению. Используя схему с общим эмиттером в таком режиме, получают возможность изменения выходного сигнала в области, вплотную приближающейся к напряжениям питания. В таком случае минимальное различие напряжений оказывается равным напряжению насыщения промежутка коллектор–эмиттер $U_{CE,sat}$ транзисторов T_{15} и T_{16}. Оно составляет всего несколько милливольт при слабых токах.

Однако настройка обоих транзисторов оконечного каскада затруднительна, так как они должны:

- обеспечивать протекание неизменного тока покоя через транзисторы оконечного каскада во всей области изменения сигнала;
- при изменении входного сигнала или определенной выходной нагрузке повышать ток через один транзистор и понижать – через другой;
- допускать выходные токи, превышающие ток покоя, то есть обеспечивать работу транзисторов оконечного каскада в режиме АВ.

Имеется ряд различных схем для управления обоими транзисторами оконечного каскада. Схема, изображенная на рис. 5.22, особенно надежна и обходится без технологических сложностей, то есть легка для понимания. Чтобы обеспечить должную настройку транзисторов оконечного каскада T_{15}, T_{16}, эта схема дополнена токовым зеркалом на транзисторах T_{13}, T_{14}.

Приступая к анализу оконечного каскада, начнем с ситуации, когда $R_3 = \infty$. При подаче на вход повторителя напряжения (транзисторы $T_9...T_{12}$) положительного сигнала увеличивается коллекторный ток транзистора T_{11} и уменьшается такой же ток T_{12}. Разность токов равна току, протекающему через R_2. Для поддержки больших выходных токов в данном примере мы выбрали транзисторы оконечного каскада десятикратной величины ($A = 10$).

Оконечный каскад «от шины до шины» благодаря схемам с общим эмиттером характеризуется высоким выходным сопротивлением и, следовательно, представляет собой токовый выход. Чтобы получить операционный VV-усилитель с низкоомным выходом, здесь предусмотрена внутренняя обратная связь по напряжению через резисторы R_2 и R_3; оконечный каскад «от шины до шины» является операционным CC-усилителем (см. раздел 5.5).

Свойства оконечного каскада «от шины до шины» лучше всего пояснить с помощью модели, представленной на рис. 5.23. Соответствующие соотношения сравнительно громоздки, так как оконечный каскад является источником тока, который управляется током и охвачен обратной связью по напряжению. При анализе схемы можно воспользоваться первым законом Кирхгофа для обоих узлов оконечного каскада:

$$I_2 - \frac{U_2}{R_2} + \frac{U_a - U_2}{R_3} = 0, \tag{5.22}$$

$$\frac{U_2 - U_a}{R_3} + 10I_2 - I_a = 0. \tag{5.23}$$

Если $I_a = 0$, отсюда следует усиление холостого хода оконечного каскада:

$$U_a = \frac{11R_2 + 10R_3}{11R_2}U_2 = \frac{111}{11}U_2 \approx 10U_2 \text{ для } R_3 = 10R_2.$$

Из (5.22) и (5.23) получим выходное сопротивление при $U_2 = 0$:

$$r_a = -\frac{U_a}{I_a} = \frac{1}{11}R_3 = \frac{1}{11}10 \text{ кОм} \approx 1 \text{ кОм}.$$

Оно невелико по сравнению с выходным сопротивлением транзисторов оконечного каскада, так как здесь $r_{CE} = U_A/10I_1 = 100$ кОм.

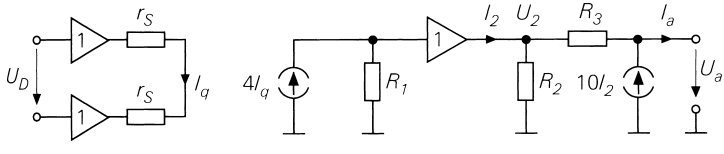


Рис. 5.23. Модель операционного усилителя с размахом выходного напряжения, равным напряжению питания, для анализа оконечного каскада

5.2.6 Широкополосные операционные усилители

У широкополосных ОУ усиление по напряжению должно осуществляться единственным усилительным каскадом: тогда, как правило, не требуется частотной коррекции в ущерб ширине полосы пропускания. Однако максимальное усиление, доступное биполярному транзистору, ограничено:

$$\mu = Sr_{CE} = \frac{I_C}{U_T}\frac{U_A}{I_C} = \frac{U_A}{U_T} = \frac{100 \text{ В}}{26 \text{ мВ}} \approx 4000.$$

Этого слишком мало даже для широкополосного операционного усилителя. Более высокий коэффициент усиления по напряжению достигается за счет увеличения выходного сопротивления сверх r_{CE}, что позволяет сделать каскодная схема, приведенная на рис. 5.24а.

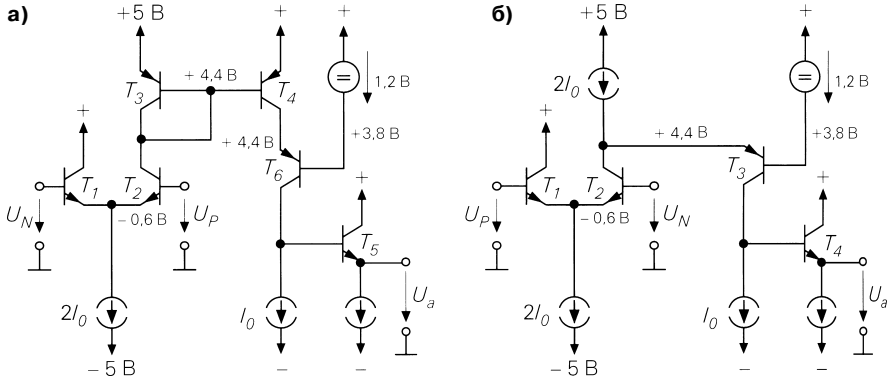


Рис. 5.24. Каскодная схема для повышения дифференциального усиления: а – p-n-p каскод; б – составная каскодная схема

Ее образует транзистор T_6, дополненный, по сравнению со схемой на рис. 5.11, транзистором T_4. Выходное сопротивление этой схемы уже определялось в разделе 4.1.1 и, согласно выражению (4.23), составляет $r_a = \beta r_{CE}$. Следовательно, выходное сопротивление схемы в β раз больше, чем у отдельного транзистора (β – усиление по току). Отсюда усиление холостого хода каскодной схемы при $\beta = 100$ составляет:

$$\mu = \beta S r_{CE} = \beta \frac{U_A}{U_T} = \beta \frac{100 \text{ В}}{26 \text{ мВ}} \approx 400000.$$

Такой способ позволяет строить приличный операционный усилитель с единственным усилительным каскадом. Схема, изображенная на рис. 5.24а, упрощается, если убрать токовое зеркало. В результате без ущерба для усиления напряжения в схеме на рис. 5.24б устраняется фазовый сдвиг, обусловленный токовым зеркалом. Правда, сохраняется прежний знак, но это компенсируется, если входы поменять местами.

Описанный принцип практически реализован в схеме, приведенной на рис. 5.25. Ради симметрии схемы используются сигналы с обоих выходов дифференциального усилителя и суммируются с помощью токового зеркала T_5, T_6. Чтобы не потерять высокое внутреннее сопротивление в цепи коллектора T_4, два токовых зеркала включены последовательно, обеспечивая внутреннее сопротивление βr_{CE}. По данному принципу действуют, например, интегральные схемы AD797 фирмы Analog Devices, OP640 фирмы Burr Brown и LT1363 фирмы Linear Technology.

Поскольку узел схемы с большим импедансом (коллектор транзистора T_4) является весьма высокоомным благодаря применению каскодных схем, единственный простой эмиттерный повторитель не в состоянии обеспечить преобразование полного сопротивления. Эмиттерные повторители T_8 и T_9 не только служат дополнительным преобразователем импеданса, но и одновременно создают смещение напряжения, которое необходимо комплементарному эмиттерному повторителю, собранному на транзисторах T_{11} и T_{12}.

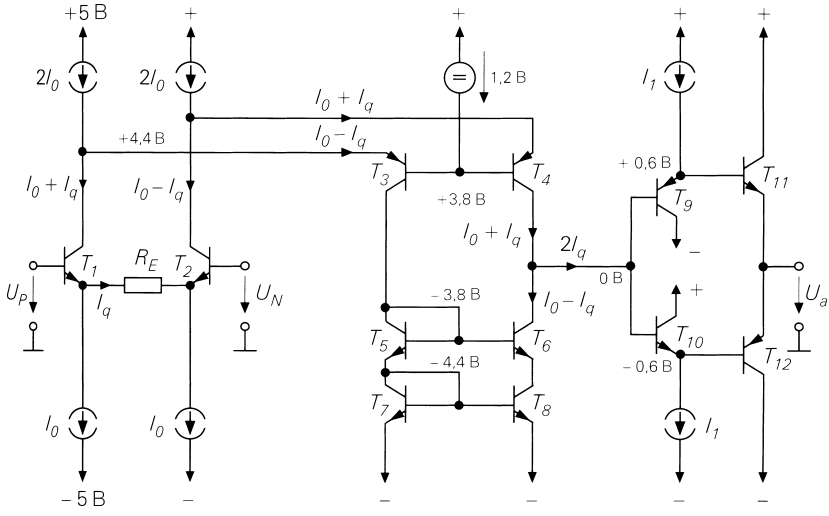


Рис. 5.25. Операционный усилитель с комплементарным каскодным дифференциальным усилителем (составной каскод)

Для расчета коэффициента усиления по напряжению рассматривается модель на рис. 5.26. Максимальное усиление напряжения достигается при $R_E = 0$. Тогда через входной дифференциальный усилитель протекает ток

$$I_q = \frac{U_D}{2r_S} = \frac{I_0}{2U_T}U_D.$$

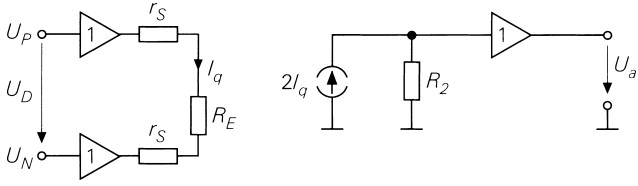


Рис. 5.26. Модель для расчета дифференциального усиления операционного усилителя на рис. 5.25

В узле схемы с высоким полным сопротивлением, представленным здесь величиной $R_2 = \beta r_{CE}$, этот ток вызывает падение напряжения

$$U_a = 2I_q R_2 = \frac{I_0}{U_T}\frac{\beta}{2}\frac{U_A}{I_0}U_D = \frac{\beta}{2}\frac{U_A}{U_T}U_D \overset{\substack{\beta=100\\ U_A=100\text{ В}}}{=} 2\times 10^5 U_D.$$

Таким образом, дифференциальное усиление составляет $A_D = 2 \times 10^5$. Резистор в цепи эмиттера R_E позволяет уменьшать крутизну дифференциального усилителя, а вместе с ней – и его коэффициент усиления по напряжению. Благодаря этому

расширяется полоса пропускания входного каскада и снижается склонность схемы к самовозбуждению.

Для успешного создания хорошего высокочастотного операционного усилителя важно располагать p-n-p транзисторами с хорошими высокочастотными характеристиками, как можно более сходными с характеристиками n-p-n транзисторов. Поэтому в представленных здесь схемах предполагается использование вертикальных p-n-p транзисторов с проводностью p-типа, процесс изготовления которых в p-ваннах дорог. Чтобы добиться одинаковой крутизны переднего и заднего фронтов сигнала, используется принцип противофазности, когда усилитель образован встречно управляемыми транзисторами, так что при любой полярности фронта в одной из половин схемы ток нарастает. Применяя этот принцип к широкополосному усилителю, симметрично дополним схему на рис. 5.25 и получим противофазный (двухтактный) ОУ (рис. 5.27).

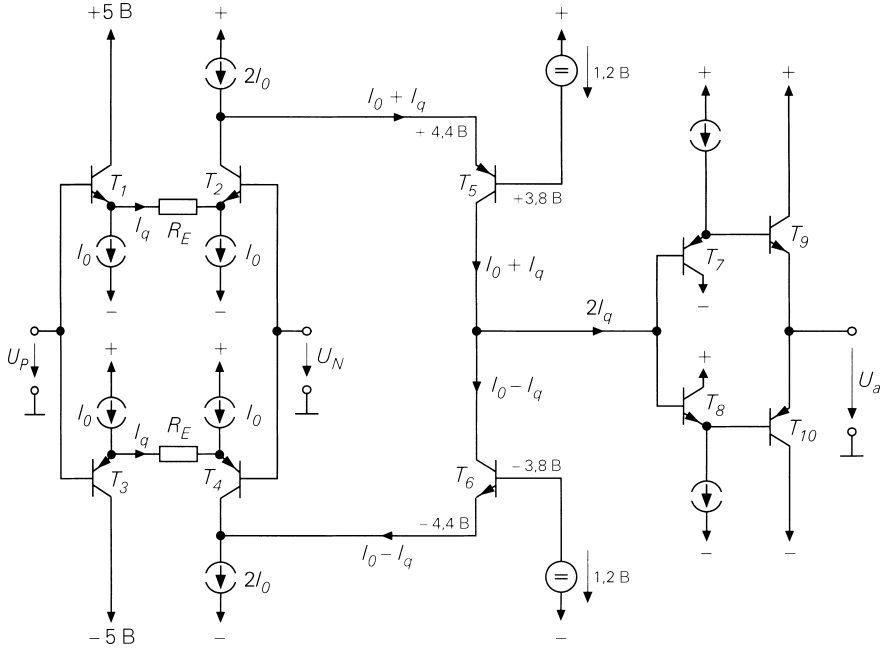


Рис. 5.27. Двухтактный операционный усилитель. По данному принципу работают, например, интегральные схемы EL2038 фирмы Elantec и HFA0001 фирмы Harris

В установившемся режиме через транзисторы T_5 и T_6 протекает одинаковый ток I_0. С появлением положительного разностного напряжения U_D коллекторный ток T_5 возрастает, а ток T_6 убывает на I_q. Поэтому ток $I_q = U_D/R_E$ равен величине, имевшей место в предыдущей схеме (см. рис. 5.25).

Стабильный эмиттерный ток входного дифференциального усилителя – общая проблема всех рассмотренных выше схем. Это максимальный ток $I_{q,\max} = I_0$,

которым могут перезаряжаться паразитные емкости в узле с высоким полным сопротивлением. Разумеется, токи покоя допустимо задать достаточно большими, но такой подход повысит мощность рассеиваемую операционным усилителем. Насколько удачен замысел схемы, определяется по тому, удалось ли добиться широкой полосы пропускания при малом токе покоя. Хорошей схемой считается та, где при малых токах покоя обеспечиваются большие токи для перезарядки емкостей. Данный принцип в форме режима АВ принят в комплементарных эмиттерных повторителях. Заметным успехом в развитии техники широкополосных усилителей явилось создание дифференциального усилителя, способного работать в режиме АВ.

Операционный усилитель с входным дифференциальным усилителем, функционирующим в режиме АВ, показан на рис. 5.28. Транзисторы $T_1 ... T_8$ образуют два повторителя напряжения, связанных через резистор R_E, и служат дифференциальным усилителем. Эмиттерный ток здесь не ограничен, он непрерывно возрастает вслед за увеличением разности входных напряжений. Выходные сигналы развязаны посредством токовых зеркал T_9, T_{11} и T_{10}, T_{12}. Когда $I_q > I_0$, весь ток протекает по верхней цепи передачи сигнала (см. рис. 5.28). Поэтому емкость C_k в узле высокого полного сопротивления может перезаряжаться сколь угодно быстро при больших разностях входных напряжений. Здесь практически отсутствует ограничение по скорости нарастания выходного напряжения (см. раздел 5.2.7), присущее всем вышеописанным операционным усилителям. По данному принципу работают, например, операционные усилители OP 467 фирмы Analog Devices, LT1352 фирмы Linear Technology и LM7171 фирмы National.

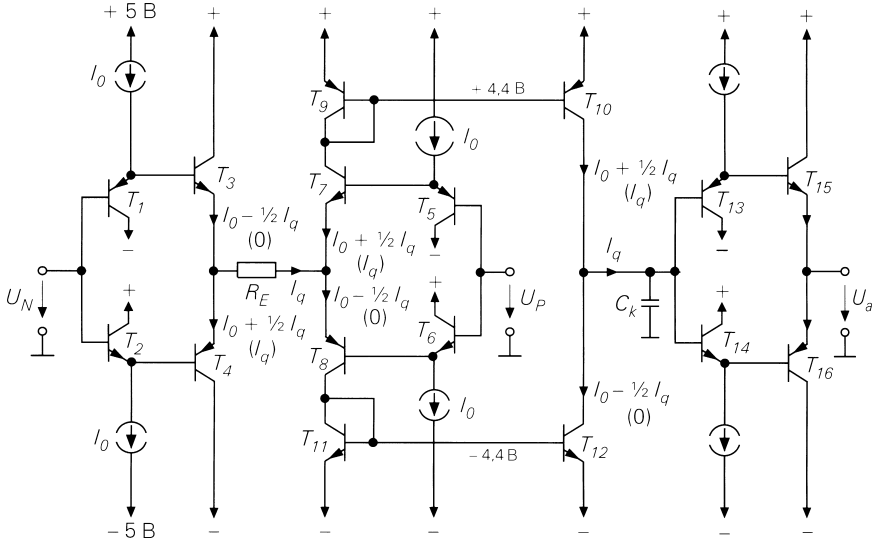


Рис. 5.28. Операционный усилитель с двухтактным дифференциальным усилителем в режиме АВ (с заданным током). В скобках указаны значения для больших токов ($I_q > I_0$).

Принцип действия усилителя поясняется моделью на рис. 5.29. Повторители напряжения на входах связаны через резистор R_E, а оба выходных сопротивления r_S соединены последовательно. Отсюда

$$I_q = \frac{U_D}{R_E + 2r_S}.$$

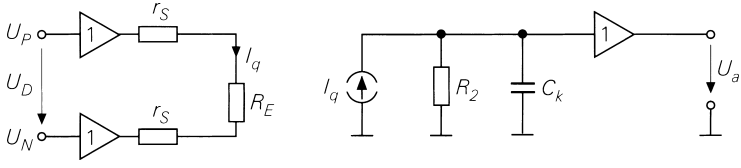


Рис. 5.29. Модель, поясняющая принцип действия операционного усилителя на рис. 5.28

Этот ток появляется на выходе и вызывает падение напряжения U_a на резисторе R_2, представляющем параллельную цепочку всех полных сопротивлений на выходе токового зеркала:

$$U_a = I_q R_2 = \frac{U_D R_2}{R_E + 2r_S}.$$

Оно передается на выход повторителем напряжения. Следовательно, дифференциальное усиление схемы составляет

$$A_D = \frac{U_a}{U_D} = \frac{R_2}{R_E + 2r_S} = \frac{R_2}{R_{E,ges}}.$$

Максимальное усиление по напряжению имеет место при $R_E = 0$:

$$A_D = \frac{1}{2}\frac{R_2}{r_S} = \frac{1}{2}\frac{I_C}{U_T}\frac{1}{2}\frac{U_A}{I_C} = \frac{1}{4}\frac{U_A}{U_T} \approx 1000.$$

Трудно рассчитывать на более высокое усиление по напряжению у схемы с общим эмиттером (T_{10}, T_{12}). Его можно заметно увеличить, если применить каскадированное токовое зеркало, как на рис. 5.25. Тогда внутреннее сопротивление в точке высокого импеданса возросло бы в β раз, где β – коэффициент усиления по току.

Непривычно строить дифференциальный усилитель из двух повторителей напряжения и развязывать выходной сигнал с помощью пары комплементарных токовых зеркал, но такое устройство полезно в других ситуациях, например в оконечном каскаде с размахом выходного напряжения, равным напряжению питания (см. рис. 5.22).

Функцию повторителей напряжения на рис. 5.28 можно рассматривать иначе: транзисторы T_3, T_7 образуют дифференциальный n-p-n усилитель, а транзисторы T_4, T_8 – дифференциальный p-n-p усилитель, входы которых соединены параллельно. Тогда проявляется родство схемы с двухтактным ОУ, представленным на рис. 5.27. В обеих схемах комплементарные дифференциальные усилители формируют противофазные выходные сигналы, усиливаемые следующим каскадом. Однако в схеме на рис. 5.27 выходной ток дифференциального усилителя ограничен уровнем $2I_0$, поэтому здесь приемлема комплементарная каскодная схема, ток ко-

торой также ограничен уровнем $2I_0$. Но у операционного усилителя, изображенного на рис. 5.28, ограничения по току отсутствуют, следовательно, надо воспользоваться токовым зеркалом, чтобы не утратить преимущества неограниченного выходного тока дифференциального усилителя.

5.2.7 Коррекция частотной характеристики

Далее необходимо рассмотреть основные положения систем коррекции амплитудно-частотных характеристик операционных усилителей.

Основные положения

Если операционный усилитель применяется для усиления сигнала, обратная связь (рис. 5.30) всегда создается путем подачи сигнала с выхода на инвертирующий вход, чтобы связь была отрицательной. Положительная связь здесь недопустима, иначе образуется генераторная или триггерная схема. При $U_e = 0$ схемы на рис. 5.30 одинаковы. Тогда

$$U_D = \frac{R_1}{R_1 + R_N} U_a = kU_a \text{ (вместо } k_r \text{ мы пишем здесь просто } k\text{).}$$

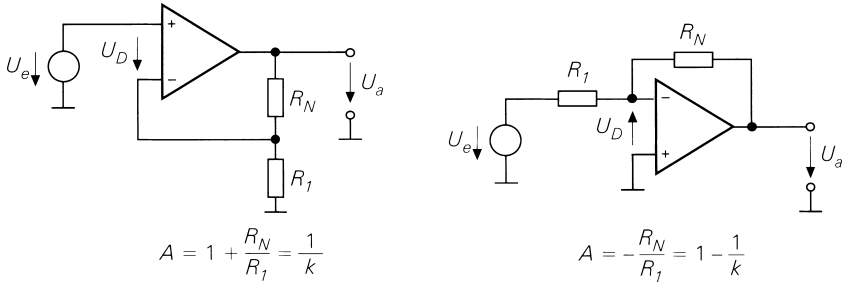


Рис. 5.30. Сопоставление неинвертирующего и инвертирующего усилителей: а – неинвертирующий усилитель; б – инвертирующий усилитель

Операционный усилитель типа 741 (см. рис. 5.14) является многокаскадным, причем каждый каскад обладает свойствами фильтра нижних частот (ФНЧ). Модели, представленные на рис. 5.31, отражают основные ФНЧ усилителей. Наименьшая граничная частота f_{g1} = 10 кГц принадлежит дифференциальному усилителю, так как он работает при крайне малых токах, а эффективное сопротивление коллектора очень велико. Благодаря бóльшим токам граничная частота второго усилительного каскада заметно выше и составляет f_{g2} = 100 кГц. При изготовлении транзисторов по недорогим технологиям p-n-p приборы гораздо хуже, чем n-p-n; поэтому p-n-p транзисторы образуют третий ФНЧ с граничной частотой f_{g3} = 1 МГц [5.11].

Каждый ФНЧ за граничной частотой уменьшает усиление на 20 дБ/декада и вносит отставание по фазе, составляющее 45° на граничной частоте и далее до 90°

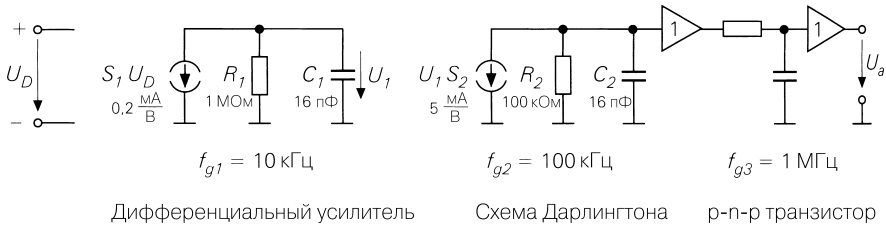


Рис. 5.31. Основные граничные частоты операционного усилителя типа 741

(см. раздел 29.3.1, том 2). Результирующая диаграмма Боде представлена на рис. 5.32. На частоте f_{g1} усиление начинает убывать со скоростью 20 дБ/декада, и фаза сдвигается на 45°. На частоте f_{g2} скорость падения модуля усиления достигает 40 дБ/декада, а фазовый сдвиг составляет уже 135°, складываясь из 90° от первого ФНЧ и 45° – от второго. Начиная с частоты f_{g3} третий ФНЧ доводит скорость падения усиления до 60 дБ/декада, и фазовый сдвиг асимптотически приближается к –270°. На частоте (в данном случае) f_{180} = 300 кГц фазовый сдвиг составляет –180°. Следовательно, здесь меняются функции входов ОУ, и отрицательная обратная связь становится положительной [5.5].

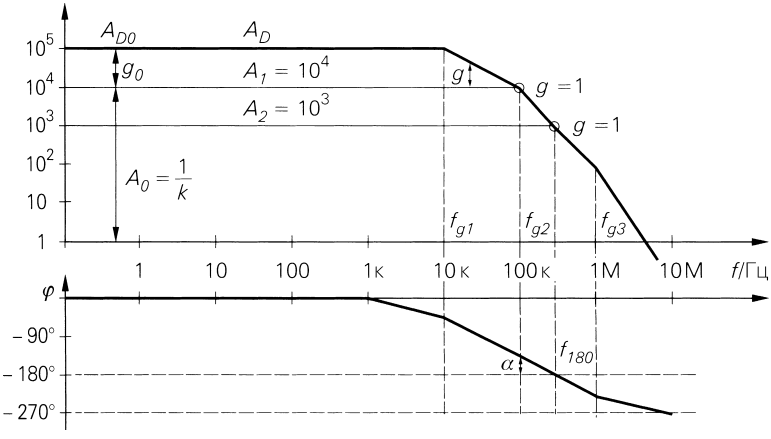


Рис. 5.32. Диаграмма Боде операционного усилителя типа 741 без коррекции

Возможность самовозбуждения схемы на этой частоте зависит от выполнения двух условий:

$$\underline{g} = \underline{k}\underline{A}_D \equiv 1 \Rightarrow \begin{cases} |\underline{g}| = |\underline{k}|\,|\underline{A}_D| \equiv 1 & \text{по амплитуде} \\ \phi\,(\underline{k}\underline{A}_D) \equiv 0^\circ,\ 360^\circ & \text{по фазе} \end{cases} \qquad (5.24)$$

Колебания с постоянной амплитудой возникают только при выполнении обоих условий. Такой случай реализуется на рис. 5.32, когда усилитель охвачен обратной связью, обеспечивающей усиление A_2 = 1000. Тогда на частоте f_{180} петлевое усиление $|\underline{k}|\underline{A}_D|$ = 1. Это усиление непосредственно определяется по диаграмме

Боде. Поскольку $g = kA_d = A_D/A$ в логарифмическом масштабе $\lg g = \lg A_D - \lg A$, петлевое усиление равно разности между дифференциальным усилением и усилением при наличии обратной связи. При сокращенных обозначениях $g = |\underline{g}|$ и $A = |\underline{A}|$. Согласно рис. 5.32, указанная разность убывает с ростом частоты и в точке пересечения с заданным усилением обращается в нуль. В этой точке $g = 1$.

Если $kA_D > 1$ и выполняется фазовое условие, возникают колебания, амплитуда которых нарастает вплоть до перегрузки усилителя. При $kA_D < 1$ получим затухающие колебания. Только данный случай представляет интерес для усилителя. В нашем примере он наступает, когда усиление с учетом обратной связи превышает 1000, например когда $A_1 = 10000$. Тогда на частоте f_{180} имеет место $g = kA_D = 1/10$; следовательно, петлевое усиление в 10 раз ниже порога самовозбуждения. В таком случае говорят, что запас по усилению равен 10: петлевое усиление можно повышать десятикратно, прежде чем возникнут незатухающие колебания.

При выполнении амплитудного условия $g = kA_D = 1$ практичнее определять, насколько далек фазовый сдвиг от $-180°$. Величину

$$\alpha = 180° - \varphi(f_k) \tag{5.25}$$

называют запасом по фазе. Она показывает, насколько должен возрасти угол фазового сдвига, прежде чем возникнут незатухающие колебания. Здесь f_k (она отмечена кружками на диаграмме Боде – рис. 5.32) служит критической частотой, при которой выполняется амплитудное условие.

Запас по фазе особенно удобен для суждения о затухании или склонности к самовозбуждению той или иной системы. На рис. 5.33 представлены переходные процессы при различных запасах по фазе и соответствующие зависимости коэффициента усиления от частоты. Как нетрудно заметить, с уменьшением запаса по фазе колебания затухают дольше, а выброс частотной характеристики увеличивается. Запасу 90° отвечает апериодический предельный случай: здесь нет выброса, но время нарастания велико, а ширина полосы сужена. Ситуация особенно благоприятна по временным и частотным свойствам, когда запас по фазе $\alpha = 60°$.

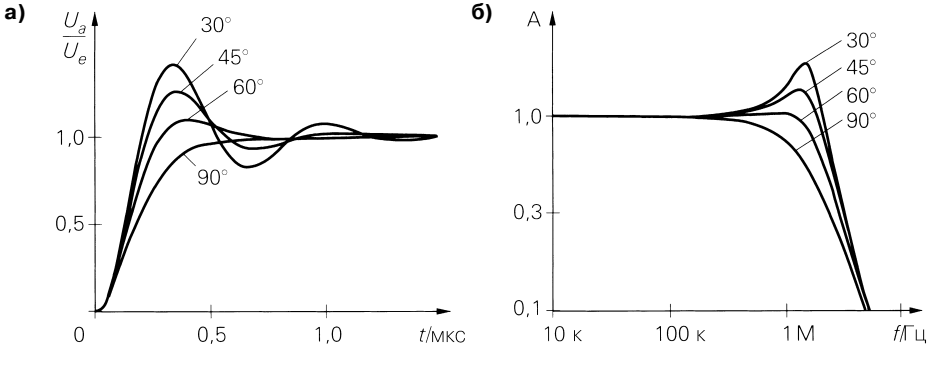


Рис. 5.33. Переходная и частотная характеристики для различных значений α. Выбросы во временной области связаны с подъемом усиления в частотной области: а – реакция на единичное воздействие; б – частотная характеристика

Однако для объяснения частотной коррекции обратимся не к $\alpha = 60°$, а к более простому случаю $\alpha = 45°$. Здесь критическая частота f_k, при которой выполняется амплитудное условие $|\underline{g}| = 1$, совпадает со второй граничной частотой, а значит, запас по фазе составляет 45°. Поскольку коэффициент усиления операционного усилителя в частотной области между f_{g1} и f_{g2} обратно пропорционален частоте, имеем:

$$f_{g1} = \frac{f_{g2}}{g_0}. \tag{5.26}$$

Представленная зависимость видна на рис. 5.32. Отсюда выводится правило частотной коррекции: отношение второй граничной частоты к первой должно быть равно величине петлевого усиления g_0. Чтобы получить запас по фазе $\alpha = 60°$, надо вдвое уменьшить первую граничную частоту.

Из приведенных на рис. 5.32 диаграмм Боде следует, что для усилителя без коррекции запас по фазе 45° получается при усилении $A_1 = 10000$. При более глубокой обратной связи запас по фазе убывает. Если уменьшить усиление до $A_2 = 1000$, произойдет самовозбуждение усилителя, поскольку запас по фазе обратится в 0. Таким образом, усилитель без коррекции допускает лишь слабую обратную связь; в противном случае он самовозбуждается.

Универсальная коррекция частотной характеристики

При универсальной коррекции частотная характеристика изменяется так, чтобы усилитель сохранял стабильность даже при максимальной обратной связи, то есть при $A_3 = 1$. Чтобы добиться запаса по фазе 45°, требуется снизить усиление на f_{g2} до $A_D = 1$. В этом случае вторая граничная частота сравняется с частотой пропускания, которая определяется величиной $A_D = 1$. Тогда из (5.26) получаем

$$f_{g1} = \frac{f_{g2}}{g_0} = \frac{f_T}{A_{D0}} = \frac{100\ \text{кГц}}{10^5} = 1\ \text{Гц}.$$

Описанная ситуация представлена на рис. 5.34. Чтобы снизить граничную частоту с 10 кГц до 1 Гц, нужно увеличить емкость коррекции C_1 (см. рис. 5.31) с 16 пФ до 160 нФ. Столь значительную емкость невозможно реализовать в интегральной микросхеме; остается либо подключить ее как навесной элемент, либо схемотехническими средствами уменьшить настолько, чтобы она поддавалась интеграции. В общем случае из условия

$$f_{g1} = \frac{1}{2\pi R_1 C_1} = \frac{f_T}{A_{D0}} \tag{5.27}$$

рассчитывается корректирующая емкость:

$$C_1 = \frac{A_{D0}}{2\pi R_1 f_T} = \frac{S_1 S_2 R_2}{2\pi f_T} = \frac{0{,}2\frac{\text{мА}}{\text{В}} \times 5\frac{\text{мА}}{\text{В}} \times 100\ \text{кОм}}{2\pi \times 100\ \text{кГц}} = 160\ \text{нФ}.$$

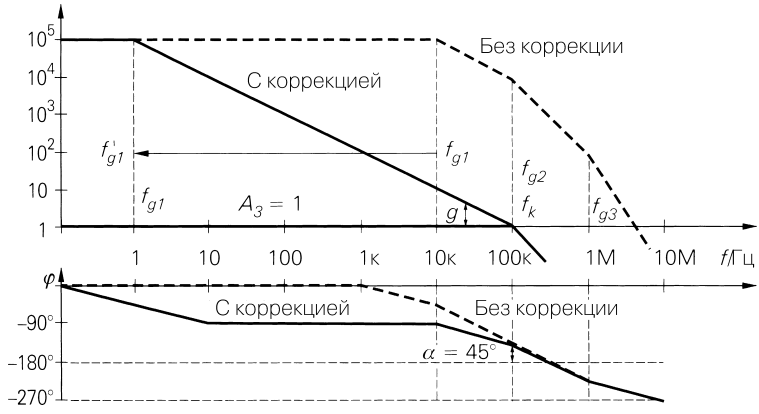


Рис. 5.34. Диаграмма Боде операционного усилителя типа 741 с универсальной частотной коррекцией

Как показано на рис. 5.34, частотная коррекция уменьшает усиление, а не фазовый сдвиг. За счет этого критическая частота f_k переходит в область с меньшим фазовым сдвигом.

Расщепление полюсов

При расщеплении полюсов для снижения корректирующей емкости до величины, приемлемой в производстве интегральных схем, используется эффект Миллера. У схемы с общим эмиттером емкость перехода коллектор–база соответствует емкости Миллера. Эта емкость вызывает особенно сильное сужение полосы частот, поскольку действует на входе как конденсатор, емкость которого увеличена пропорционально усилению по напряжению (см. раздел 2.4.1). Этот обычно нежелательный эффект в данном случае полезен, так как он позволяет обойтись меньшей корректирующей емкостью. Емкость Миллера представлена в модели на рис. 5.35. При усилении по напряжению около 500 требуется емкость всего 160 нФ / 500 = 320 пФ.

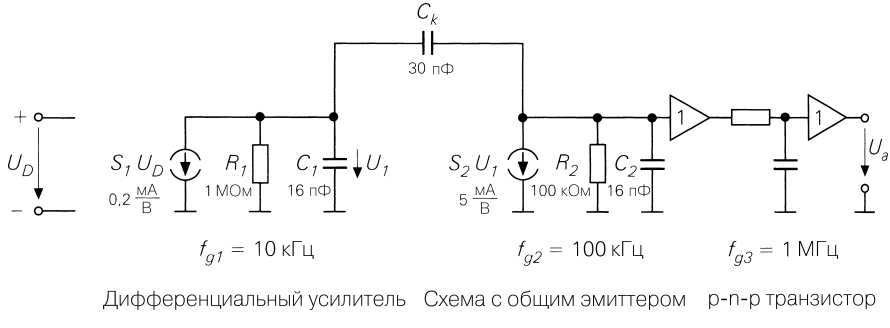


Рис. 5.35. Коррекция частотной характеристики с помощью емкости Миллера

Эффект Миллера дает еще одно преимущество: поскольку с помощью емкости Миллера реализуется обратная связь по напряжению, снижается выходное сопротивление усилительного каскада. Благодаря этому в нашем примере граничная частота f_{g2} повышается с 100 кГц до 10 МГц, превосходя третью граничную частоту операционного усилителя, равную 1 МГц. Описанный случай особенно благоприятен, поскольку позволяет повышать граничную частоту схемы. Теперь можно выбрать

$$f_{g1} = \frac{f_{g3}}{g_0} = \frac{f_{g3}}{A_{D0}} = \frac{1\ \text{МГц}}{10^5} = 10\ \text{Гц}$$

в 10 раз более высокой. О том же свидетельствует и диаграмма Боде на рис. 5.36. Необходимая корректирующая емкость уменьшается в 10 раз и составляет всего $C_k \approx 30$ пФ. Данное значение без труда реализуется в интегральных схемах (см., например, рис. 5.14).

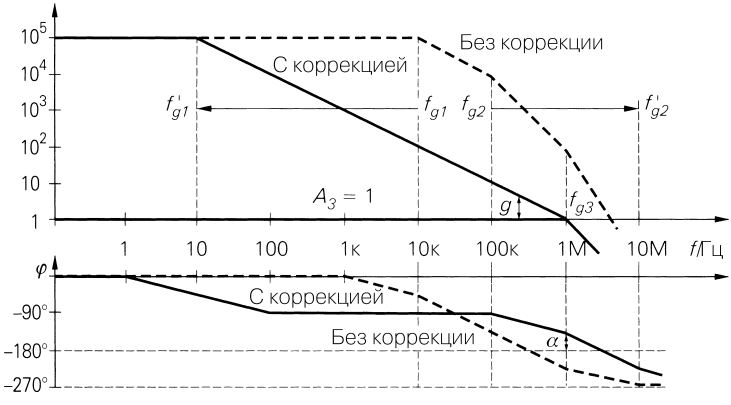


Рис. 5.36. Коррекция частотной характеристики методом расщепления полюсов

Использованный здесь метод снижения одной граничной частоты (f_{g1}) при одновременном повышении другой (f_{g2}) называют расщеплением полюсов.

Вообще говоря, корректирующую емкость можно рассчитать, если учесть, что в данном случае емкость $A_2 C_k$ параллельна емкости C_1:

$$f_{g1} = \frac{1}{2\pi R_1 (C_1 + S_2 R_2 C_k)} \approx \frac{1}{2\pi R_1 S_2 R_2 C_k} = \frac{f_T}{A_{D0}},$$

откуда

$$C_k = \frac{A_{D0}}{2\pi R_1 S_2 R_2 f_T} = \frac{S_1 R_1 S_2 R_2}{2\pi R_1 S_2 R_2 f_T} = \frac{S_1}{2\pi f_T}. \qquad (5.28)$$

Крутизна S_1 вычисляется по току покоя дифференциального усилителя, если принять во внимание, что крутизна дифференциального усилителя вдвое меньше крутизны транзисторов:

$$C_k = \frac{I_0/2}{2\pi U_T f_T} = \frac{I_0}{4\pi U_T f_T} = \frac{10\ \text{мкА}}{4\pi \times 26\ \text{мВ} \times 1\ \text{МГц}} = 30\ \text{пФ}.$$

Согласованная коррекция частотной характеристики

Работа с универсально скорректированным усилителем сулит определенные удобства, так как избавляет от забот относительно коррекции частотной характеристики. Такой усилитель обладает приличной переходной характеристикой при любых внешних элементах схемы и стабилен, пока обратная связь не вызовет заметное дополнительное отставание по фазе. Однако добиться усиления больше 1 можно только за счет ширины полосы пропускания. Согласованная коррекция частотной характеристики позволяет устранить этот недостаток. В соответствии с формулой (5.26) при усилении $A_0 = 10$ имеем

$$f_{g1} = \frac{f_{g3}}{g_0} = \frac{f_{g3}}{kA_{D0}} = \frac{f_{g3}}{A_{D0}} A_0 = \frac{1\ \text{МГц}}{10^5} 10 = 100\ \text{Гц}.$$

Следовательно, здесь первую граничную частоту допустимо выбрать в A_0 раз более высокой по сравнению с универсальной коррекцией. Граничная частота усилителя с обратной связью тогда оказывается константой, равной второй граничной частоте (рис. 5.37), а запас по фазе составляет 45°. С другой стороны, при универсальной коррекции постоянно произведение усиления на ширину полосы пропускания, то есть ширина полосы убывает с ростом усиления.

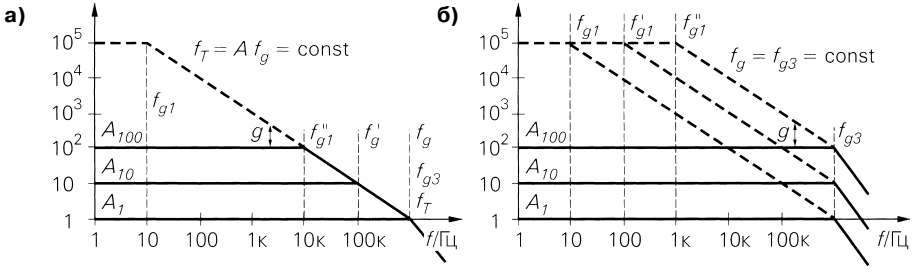


Рис. 5.37. Сравнение универсальной и согласованной коррекции частотной характеристики для коэффициентов усиления A_{min} = 1, 10, 100: а – универсальная коррекция; б – индивидуальная коррекция

Однако согласованная коррекция частотной характеристики у операционных усилителей типа 741 возможна только до граничной частоты f_{g1} = 100 Гц, что дает корректирующую емкость C_k = 3 пФ. При более сильной декомпенсации разделение полюсов становится неэффективным, и вторая частотная граница вновь снижается до 100 кГц.

Выводы корректирующего конденсатора обладают паразитной емкостью, поэтому в последних моделях операционных усилителей они делаются недоступными пользователю. Взамен предлагаются варианты некоторых операционных усилителей не только с полной, но и с частичной коррекцией, рассчитанной на минимальное усиление, например $A_{\min}$ = 2, 5, 10.

Скорость нарастания выходного напряжения

Наряду с сужением полосы пропускания и уменьшением усиления цепи обратной связи необходимая коррекция частотной характеристики приводит еще к одному

недостатку: максимальная скорость нарастания выходного напряжения SR (Slew-Rate) ограничивается относительно низким значением. Причину легко понять, рассмотрев эквивалентную схему, приведенную на рис. 5.38.

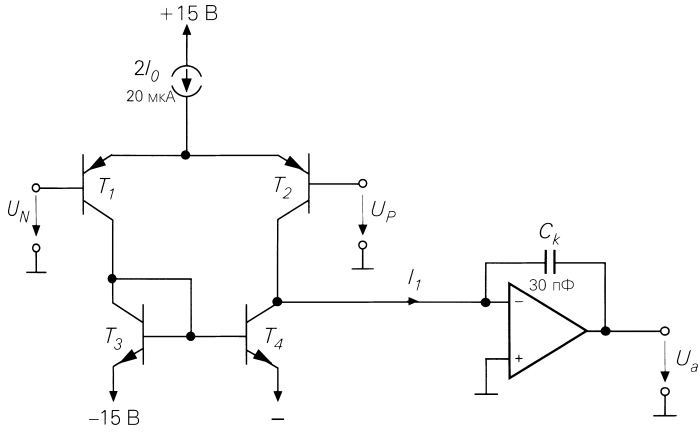


Рис. 5.38. Модель, поясняющая ограничение максимальной скорости нарастания выходного напряжения на примере усилителя типа 741. Второй каскад усиления с конденсатором Миллера показан символически в виде интегратора

Когда при большом входном сигнале проводит только транзистор T_2, через него протекает весь ток $I_1 = 2I_0$. Если проводит только T_1, весь ток течет через токовое зеркало, и тогда $I_1 = -2I_0$. Максимальный ток второго усилительного каскада, представленного здесь в виде интегратора, также ограничен, но он заметно выше (300 мкА) и потому не является дополнительным ограничителем. Зарядный ток для C_k лимитируется максимальным выходным током дифференциального усилителя $I_{1\max} = \pm 2I_0 = \pm 20$ мкА. Поскольку к корректирующей емкости приложено все выходное напряжение, из $I = CU'$ следует:

$$SR = \left.\frac{dU_a}{dt}\right|_{\max} = \frac{I_{1\max}}{C_k} = \frac{2I_0}{C_k} = \frac{20\text{ мкА}}{30\text{ пФ}} = 0{,}6\frac{\text{В}}{\text{мкс}}. \qquad (5.29)$$

Таким образом, выходное напряжение способно изменяться максимум на 0,6 В за 1 мкс, и время нарастания сигнала прямоугольной формы с выходной амплитудой 20 В составит

$$\Delta t = \frac{\Delta U_a}{SR} = \frac{20\text{ В}}{0{,}6\text{ В/мкс}} = 33\text{ мкс}.$$

При модуляции сигналом синусоидальной формы выходное напряжение также не способно изменяться быстрее, чем допускает максимальная скорость нарастания выходного напряжения. При выходном напряжения $U_a = \hat{U}_a \sin\omega t$ для максимального наклона в точке пересечения с осью абсцисс получим:

$$SR = \frac{dU_a}{dt} = \hat{U}_a\omega = 2\pi f\hat{U}_a. \qquad (5.30)$$

Отсюда находим частоту, до которой возможно усиление без искажений на всем рабочем участке:

$$f_p = \frac{SR}{2\pi \hat{U}_a} = \frac{0{,}6\ \text{В/мкс}}{2\pi \times 10\ \text{В}} = 10\ \text{кГц}. \tag{5.31}$$

Данную величину называют шириной полосы пропускания по мощности, поскольку лишь до этой частоты можно получить полную выходную мощность. Как видно, для усилителей типа 741 она составляет всего 10 кГц, тогда как малосигнальная ширина полосы пропускания ограничена частотой f_T = 1 МГц. Согласно (5.30), выше частоты f_p амплитуда выходного сигнала убывает по закону

$$\hat{U}_a = \frac{SR}{2\pi f}. \tag{5.32}$$

Как показано на рис. 5.39, усилитель типа 741 поддерживает полную амплитуду выходного сигнала на частотах до 10 кГц, но на 100 кГц он выдает лишь 1 В, а на 1 МГц – всего 0,1 В.

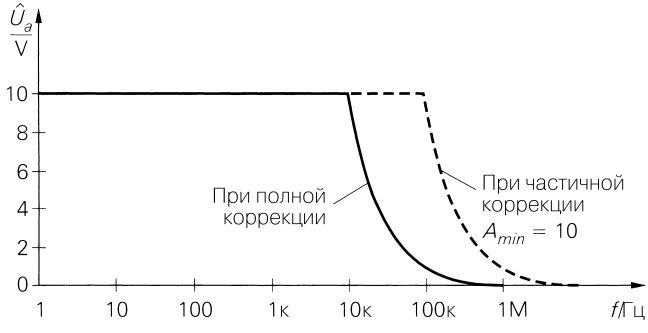


Рис. 5.39. Частотная характеристика максимальной выходной амплитуды сигнала для усилителя типа 741

Если в какой-то момент скорость изменения сигнала выходит за границы максимальной скорости нарастания выходного напряжения, выходной сигнал заменяется отрезками прямых с наклоном, соответствующим этой скорости (рис. 5.40).

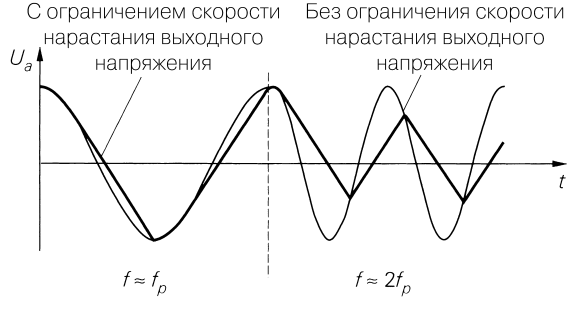


Рис. 5.40. Влияние максимальной скорости нарастания выходного напряжения на синусоидальный выходной сигнал

При заметном превышении скорости изменения выходного сигнала над максимальной скоростью нарастания выходного напряжения он принимает треугольную форму и, за исключением частоты, имеет мало общего с неискаженным сигналом.

Исходя из формулы (5.29), можно предположить, что для повышения максимальной скорости нарастания надо увеличить ток I_0. Но чтобы проверить гипотезу, следует учесть зависимость C_k от тока в (5.28):

$$SR = \frac{2I_0}{C_k} = 2\pi f_T \frac{2I_0}{S_1}. \qquad (5.33)$$

Таким образом, при определенной частоте пропускания максимальная скорость нарастания тем выше, чем больше ток I_0 при заданной крутизне. Однако у биполярных транзисторов отношение I_0/S_1 постоянно, поскольку крутизна пропорциональна I_0:

$$\frac{2I_0}{S_1} = \frac{2I_0}{2I_0 / 4U_T} = 4U_T \approx 100\ \text{мВ},$$

откуда для максимальной скорости нарастания SR выводим:

$$SR = \frac{4 \times 2I_0U_T}{2I_0} 2\pi f_T = 8\pi U_T f_T = 8\pi \times 26\ \text{мВ} \times 1\ \text{МГц} = 0{,}6 \frac{\text{В}}{\text{мкс}}. \qquad (5.34)$$

Следовательно, она не зависит от I_0, так как требуемая корректирующая емкость растет в той же степени, что и I_0. Однако обратная связь по току во входном дифференциальном усилителе позволяет повышать ток при неизменной крутизне; это обстоятельство часто используется в широкополосных операционных усилителях. Благоприятные результаты дает также применение полевых транзисторов на входе ОУ: они изначально отличаются намного меньшей крутизной по сравнению с биполярными транзисторами.

Поскольку частично скорректированный операционный усилитель обладает заметно меньшей корректирующей емкостью, ему свойственна более высокая максимальная скорость нарастания выходного сигнала. Поэтому такой усилитель желательно эксплуатировать при минимальном усилении $A_{\min}$. Здесь ради получения приемлемой переходной характеристики необходима дополнительная частотная коррекция. Разумеется, этого нельзя добиться улучшением внутренней коррекции, поскольку, во-первых, она недоступна извне, а во-вторых, подобный усилитель утратит какие-либо преимущества перед полностью скорректированным. Однако в любом случае коэффициент усиления при замкнутой цепи отрицательной обратной связи можно уменьшить, ослабляя сигнал обратной связью на входе при помощи дополнительной RC-цепочки (рис. 5.41). Если бы потребовалось включить здесь внутренне скорректированный усилитель для $A_{\min} = 10$, сигнал обратной связи пришлось бы ослабить в 10 раз:

$$U_N = \frac{R_1 \parallel R_k}{R_N + R_1 \parallel R_k} U_a \equiv \frac{1}{10} U_a.$$

Значит, резистор R_k должен иметь сопротивление

$$R_k = \frac{R_1 R_N}{9R_1 - R_N} = 1{,}25\ \text{кОм}.$$

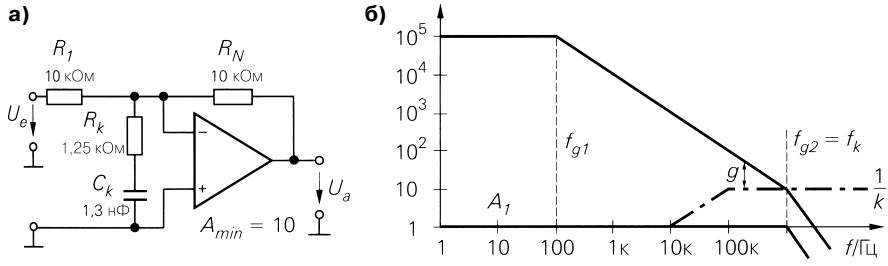


Рис. 5.41. Использование частично скорректированного усилителя с A_{min} = 10 при усилении A_{min} = 1: а – коррекция по входу; б – частотная характеристика

Благодаря конденсатору, включенному последовательно с R_k, ослабление на низких частотах невелико, что позволяет сохранить на них полное усиление при замкнутой цепи обратной связи. Конденсатор должен иметь такую емкость, чтобы не вызывать заметного дополнительного отставания по фазе на критической частоте f_k. Отсюда следует условие:

$$C_k = \frac{10}{2\pi \times R_k f_k} = \frac{10}{2\pi \times 1{,}25\ \text{кОм} \times 1\ \text{МГц}} = 1{,}3\ \text{нФ}.$$

Диаграмма Боде, приведенная на рис. 5.41б, помогает понять принцип действия коррекции по входу. На высоких частотах только $k = 1/10$ выходного сигнала участвует в обратной связи, то есть k имеет то же значение, что и при усилении $A = 1/k = 10$ и фактически относится также к усилению шумов на входе усилителя. На этом основании $1/k$ называют усилением по шуму. Входная коррекция смещает критическую частоту в область с большим запасом по фазе, не повышая коэффициента усиления.

Коррекция частотной характеристики по входу способна поддерживать, но не заменять внутреннюю коррекцию, поэтому входная коррекция применяется в частично скорректированных усилителях. В неинвертирующих усилителях она функционирует менее успешно, так как зависит от сопротивления источника, включенного последовательно с резистором R_k.

Емкостная нагрузка

Если к выходу ОУ подключить емкостную нагрузку C_L, вместе с выходным сопротивлением r_a она образует еще один фильтр нижних частот с граничной частотой f_{gC} (рис. 5.42). Операционный усилитель с простой схемой с общим эмиттером на выходе в отсутствие отрицательной обратной связи характеризуется выходным сопротивлением около $r_a \approx 1$ кОм. Оно, как правило, бывает менее 100 Ом у схемы Дарлингтона и высокочастотных операционных усилителей. При малой нагрузочной емкости ($C_L < 100$ пФ) добавочная граничная частота f_{gC} оказывается выше второй граничной частоты усилителя, и запас по фазе почти не уменьшается. Большая нагрузочная емкость приводит к падению добавочной граничной частоты ниже

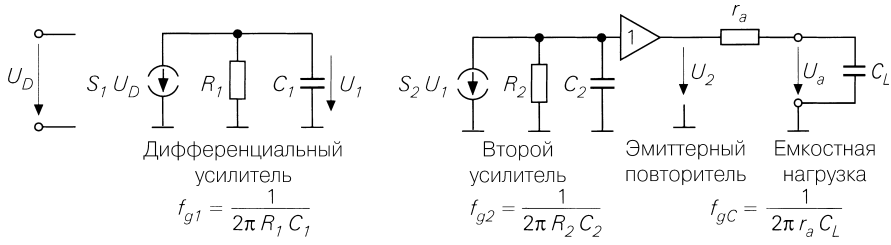


Рис. 5.42. Операционный усилитель с емкостной нагрузкой. В случае полностью скорректированного усилителя типа 741 f_{g1} = 10 Гц и f_{g2} = 10 МГц

второй граничной частоты (рис. 5.43). Из рисунка видно, что фазовый сдвиг в области выше f_{gC} настолько велик, что и при более сильной обратной связи происходит самовозбуждение схемы. Чтобы добиться стабильной работы, требуется дополнительная коррекция частотной зависимости [5.3].

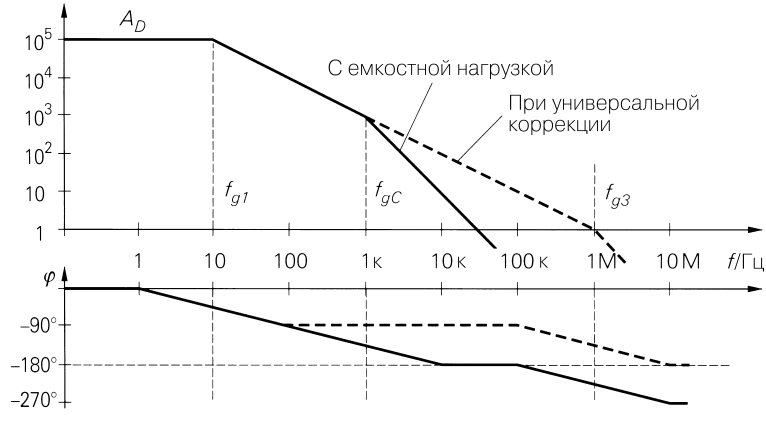


Рис. 5.43. Влияние емкостной нагрузки на полностью скорректированный операционный усилитель

Поскольку стандартные операционные усилители обычно уже внутренне скорректированы, невозможно соответственно снизить минимальную граничную частоту f_{g1}. Однако коррекция по входу допускает внешнюю дополнительную корректировку (см. рис. 5.41).

В примере, приведенном на рис. 5.43, коэффициент усиления на второй граничной частоте f_{gC} = 1 кГц составляет 1000, и потому усиление при замкнутой цепи обратной связи может быть уменьшено только до этой величины. При этом существенно сузится полоса частот.

Целесообразнее включать перед емкостной нагрузкой изолирующий резистор (рис. 5.44). Для диапазона высоких частот конденсатор нагрузки играет роль короткозамкнутой цепи, а значит, выход усилителя нагружен только делителем напряжения из резисторов r_a и R_{iso}, не вызывающим сдвига по фазе. По диаграмме

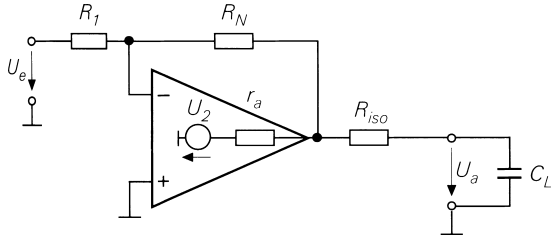


Рис. 5.44. Изолирующий резистор для фазовой коррекции при емкостной нагрузке

Боде (рис. 5.45) видно, что по сравнению с рис. 5.43 ход фазы остается неизменным вплоть до 1 кГц, аналогично ситуации без нагрузки. На критической частоте $f_k = f_{g2}$ = 100 кГц запас по фазе составляет 90°; он определяет переходную характеристику схемы, хотя его уменьшение на более низких частотах не играет роли. Здесь имеет место особый случай, когда запас по фазе убывает с ослаблением обратной связи: при усилении A = 10 критическая частота приходится на 10 кГц, а запас по фазе равен всего 45°.

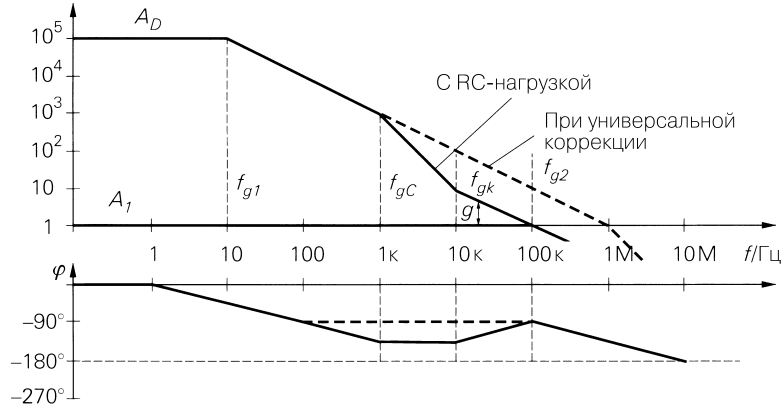


Рис. 5.45. Изменение сдвига фазы на частотах выше f_{gk} благодаря изолирующему резистору

Поясним выбор номиналов на числовом примере. Усилитель с выходным сопротивлением холостого хода r_a = 1 кОм должен быть нагружен на выходе емкостью C_L = 160 нФ, что дает граничную частоту

$$f_{gC} = \frac{1}{2\pi r_a C_L} = \frac{1}{2\pi \times 1\ \text{кОм} \times 160\ \text{нФ}} = 1\ \text{кГц}. \qquad (5.35)$$

С целью воспрепятствовать смещению фазы, обусловленному нагрузкой, вплоть до критической частоты f_{g2} = 100 кГц, согласно рис. 5.45 выберем f_{gk} = 10 кГц. С учетом (5.35) получаем

$$R_{iso} = \frac{1}{2\pi f_{gk} C_L} = \frac{f_{gC}}{f_{gk}} r_a = \frac{1\ \text{кГц}}{10\ \text{кГц}} 1\ \text{кОм} = 100\ \text{Ом}. \qquad (5.36)$$

Ради максимально широкой полосы сопротивление резистора R_{iso} может быть несколько уменьшено. С одной стороны, это повысит граничную частоту выходного ФНЧ, включенного вне цепи обратной связи, а с другой – приведет к росту усиления благодаря снижению запаса по фазе (см. рис. 5.33), компенсирующему падение усиления в определенной частотной области, что обусловлено фильтром нижних частот, образованным $R_{iso}C_L$.

Во многих случаях применять изолирующий резистор согласно рис. 5.44 невыгодно, поскольку это не позволяет использовать низкоомную нагрузку. В таком случае к традиционной схеме добавляется конденсатор C_k (рис. 5.46а), который компенсирует отставание фазы из-за нагрузки. Его емкость подбирается так, чтобы получить требуемую переходную или частотную характеристики.

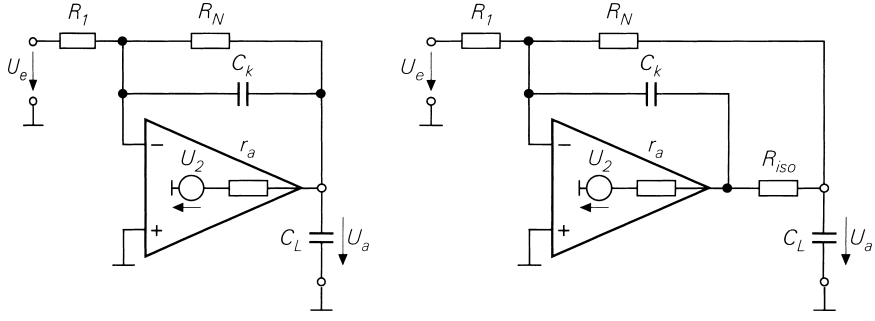


Рис. 5.46. Режим емкостной нагрузки с коррекцией фазы: а – коррекция с помощью C_k; б – коррекция с помощью C_k и R_{iSO}

В особенно сложных ситуациях можно добавить еще один изолирующий резистор, как показано на рис. 5.46б. Чтобы выходное напряжение менялось на нагрузочном конденсаторе должным образом, напряжение U_1 на входе усилителя должно изменяться с опережением. Обратная связь по этому напряжению через корректирующий конденсатор C_k усиливает стабилизирующий эффект [5.1].

Внутренняя коррекция нагрузки

С целью сделать операционный усилитель как можно более удобным для пользователя, изготовители стремятся использовать универсальную внутреннюю коррекцию для емкостных нагрузок. Суть идеи состоит в том, чтобы усиливать имеющуюся коррекцию при наличии емкостной нагрузки, чему служит звено R_kC_{k2} (рис. 5.47), замыкающее эмиттерный повторитель на выходе. При слабом сигнале на r_a практически нет падения напряжения, и звено R_kC_{k2} не действует. При большой нагрузке дополнительный корректирующий конденсатор C_{k2} фактически параллелен C_{k1}. Таким способом удается предотвращать самовозбуждение операционного усилителя даже при емкостных нагрузках. Однако чаще всего переходный процесс демпфируется недостаточно, поэтому нужны дополнительные меры [5.2, 5.4].

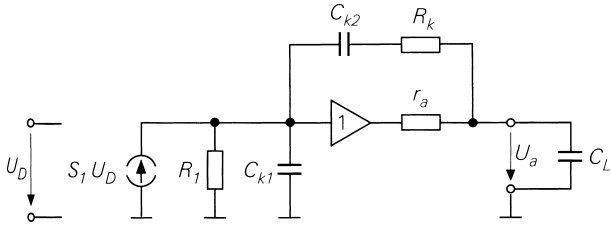


Рис. 5.47. Внутренняя коррекция для емкостных нагрузок

Двухполюсная коррекция частотной характеристики

Как показывает рис. 5.45, при коррекции частотной характеристики в случае емкостной нагрузки запас фазы в определенной области частот может оказаться очень малым, что вполне терпимо, поскольку для переходного процесса запас фазы важен лишь на критической частоте f_k. Это позволяет понижать усиление ОУ для коррекции фазы одновременно двумя фильтрами нижних частот, смирившись с тем, что запас фазы в соответствующей частотной области становится почти нулевым. Преимущество двухполюсной коррекции частотной зависимости усиления демонстрируется на рис. 5.48: благодаря более крутому спаду коэффициент усиления при замкнутой цепи обратной связи оказывается заметно выше по сравнению с однополюсной коррекцией.

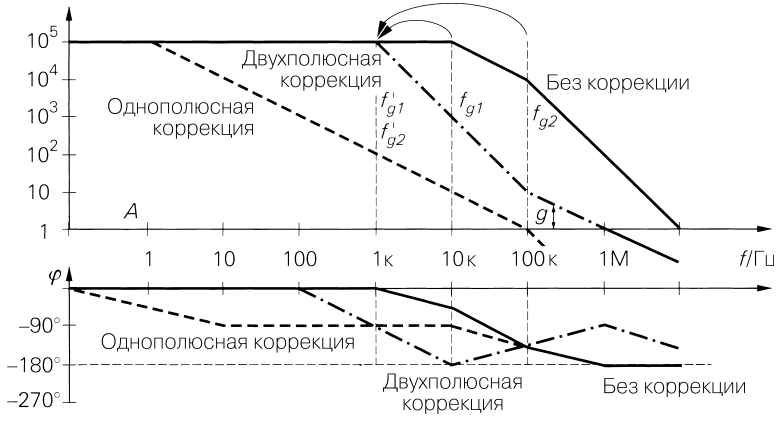


Рис. 5.48. Двухполюсная коррекция частотной характеристики ОУ. Для сравнения показана однополюсная коррекция без разделения полюсов

При двухполюсной коррекции первая и вторая граничные частоты операционного усилителя понижаются до одинакового значения, например до f'_{g1} = 1 кГц, для чего используются конденсаторы C_{k1} и C_{k2} (рис. 5.49). В результате фазовый сдвиг на этой частоте уже составляет –90° и возрастает до –180°. Чтобы сохранить достаточный запас по фазе в окрестностях критической частоты, с помощью

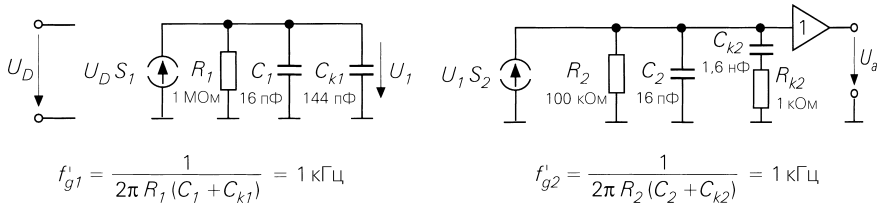


Рис. 5.49. Модель для двухполюсной коррекции частотной зависимости

R_{k2} в частотной характеристике добавляется нуль, который вновь обращает фазу одного ФНЧ. Тем самым уменьшается смещение фазы, и в области между частотами 100 кГц и 1 МГц появляется запас по фазе 45° и более. Таким способом получают усилитель, правильно скорректированный для диапазона A = 1...10. При более слабой обратной связи с усилением A = 1000 критическая частота приходится на 10 кГц, однако там запас по фазе почти отсутствует и переходная характеристика неблагоприятна.

Из рис. 5.48 видно, что двухполюсная коррекция дает большой выигрыш по усилению при замкнутой цепи отрицательной обратной связи без ухудшения частотной характеристики схемы с обратной связью. Кроме того, вместе с ростом указанного усиления в той же степени ослабляются нелинейные искажения. Поэтому данный прием особенно интересен для электроакустических систем как средство понижения коэффициента нелинейных искажений. Впрочем, двухполюсная коррекция ухудшает переходную характеристику: на ней появляются положительные и отрицательные выбросы с размахом в несколько процентов от уровня сигнала. К тому же двухполюсная коррекция должна настраиваться применительно к конкретному приложению, поэтому она не пользуется популярностью: проще взять соответствующий быстродействующий операционный усилитель с однополюсной стандартной коррекцией. Описанные приемы полезны только в тех случаях, когда необходимо обеспечить максимально низкий клирфактор вплоть до высоких частот.

5.2.8 Параметры операционных усилителей

Важнейшие параметры операционных усилителей приведены в табл. 5.1. Далее приводятся некоторые пояснения и исследуется влияние параметров на неинвертирующие и инвертирующие усилители.

Стандартные усилители μA741 и TLC272 считаются устаревшими и уступают по своим характеристикам новейшим разработкам. Тот факт, что они все еще имеют широкое хождение, объясняется их дешевизной. TLC272 построен исключительно на n- и p-канальных МОП транзисторах в режиме обогащения, поэтому его максимальное напряжение питания ограничено величиной 16 В, обычной для КМОП технологии. Поскольку для TLC272 диапазон синфазного и выходного сигналов простирается вплоть до отрицательных питающих напряжений, он является усилителем с единственным источником электропитания. Благодаря МОП входам входные токи здесь крайне малы, а входные сопротивления соответственно велики. Их

Таблица 5.1. Параметры операционных усилителей

Параметр	Обозначение	Стандартные усилители		Специальные усилители		
		μA741	TLC272	OP177	AD797	LM7171
		Биполярный	МОП	Прецизионный	Малошумящий	Быстродействующий
Дифференциальное усиление	A_D	10^5	4×10^4	10^7	2×10^7	2×10^4
Подавление синфазного сигнала	G	3×10^4	2×10^4	10^7	10^7	2×10^5
Напряжение смещения	U_0	l мВ	1 мВ	10 мкВ	25 мкВ	l мВ
Дрейф напряжения смещения	$\Delta U_0/\Delta\vartheta$	6 мкВ/К	2 мкВ/К	0,1 мкВ/К	0,2 мкВ/К	35 мкВ/К
Входной ток	I_B	80 нА	1 пА	1 нА	250 нА	3 мкА
Ток смещения	I_0	20 нА	0,5 пА	0,3 нА	100 нА	0,1 мкА
Дрейф тока смещения	$\Delta I_0/\Delta\vartheta$	0,5 нА/К		3 нА/К	1 нА/К	1 мкА/К
Дифференциальное входное сопротивление	r_D	1 МОм	1 ТОм	50 МОм	7,5 кОм	3 МОм
Синфазное входное сопротивление	r_{Gl}	1 ГОм	1 ТОм	200 ГОм	100 МОм	40 МОм
Пределы изменения синфазного сигнала	$U_{Gl\ max}$	±13 В	0...14 В	±13 В	±12В	±13В
Плотность шумов входного напряжения	$U_{rd}/\sqrt{H_2}$	13 нВ	25 нВ	10 нВ	1 нВ	14 нВ
Плотность шумов входного тока	$I_{rd}/\sqrt{H_2}$	2 пА	1 пА	0,3 пА	2 пА	2 пА
Максимальный выходной ток	$I_{a\ max}$	±20 мА	±20 мА	±20 мА	±20 мА	±100 мА
Пределы изменения выходного напряжения	$U_{a\ max}$	±13 В	0...13 В	±14 В	±13 В	±13В
Выходное сопротивление	r_a	1 кОм	200 Ом	60 Ом	300 Ом	15 Ом
Ширина полосы по уровню 3 дБ	f_{gA}	10 Гц	50 Гц	0,06 Гц	5 Гц	10 кГц

Таблица 5.1. Параметры операционных усилителей (окончание)

Параметр	Обозначение	Стандартные усилители		Специальные усилители		
		μA741	TLC272	OP177	AD797	LM7171
		Биполярный	МОП	Прецизионный	Малошумящий	Быстродействующий
Частота единичного усиления	f_T	1 МГц	2 МГц	0,6 МГц	110 МГц	200 МГц
Максимальная скорость изменения выходного сигнала	$\mathrm{d}U_a/\mathrm{d}t$	0,6 В/мкс	5 В/мкс	0,3 В/мкс	20 В/мкс	3000 В/мкс
Ширина полосы по мощности	f_p	10 кГц	200 кГц	5 кГц	8 МГц	10 МГц
Напряжение питания	U_b	±15 В	0/+15 В	±15 В	±15 В	±15 В
Потребляемый ток	I_b	1,7 мА	1,4 мА	1,6 мА	8 мА	7 мА
Схема приведена на рисунке		5.14	5.20		5.25	5.28

значения чаще всего определяются не столько кристаллом, сколько корпусом или печатной платой.

Операционный усилитель OP177 обеспечивает особенно высокую точность и отличается крайне низким напряжением смещения нуля, которым в большинстве случаев просто пренебрегают. Необходимо удостовериться в том, что термопотенциалы в местах паек не приводят к существенным ошибкам. Усилитель характеризуется очень высоким дифференциальным усилением и подавлением синфазного сигнала, которое может считаться бесконечно большим с хорошей степенью достоверности.

AD797 – это усилитель с особенно низким уровнем шумов для аудиоаппаратуры. Плотность напряжения его шумов составляет 1 нВ $\text{Гц}^{-1/2}$, что лежит на пределе технических возможностей, но ток шумов не ниже, чем у стандартного операционного усилителя, поэтому AD797 обладает преимуществами при низкоомных источниках. Произведение усиления на ширину полосы пропускания составляет 110 МГц и кажется неоправданно высоким для аудиоаппаратуры. Однако оно является предпосылкой высокого усиления при замкнутой цепи обратной связи и, как следствие, низких искажений: они находятся на 120 дБ ниже уровня полезного сигнала вплоть до частоты 20 кГц.

LM7171 применяется на частотах до 200 МГц и отличается особым быстродействием, что проявляется в широкой полосе частот и большой скорости нарастания выходного напряжения. При этом приходится мириться с неудовлетворительными параметрами по постоянному напряжению: присутствуют дрейф напряжения смещения нуля и большие входные токи покоя, а дифференциальное усиление мало.

В принципе для расчета схем на ОУ можно воспользоваться строгим анализом всех источников ошибок. Проще, однако, вначале рассмотреть идеальный операционный усилитель, а затем вычислять отклонения, связанные с отдельными параметрами реального усилителя.

Усиление разностного и синфазного сигналов

Выходное напряжение операционного усилителя является функцией напряжения разностного и синфазного сигналов: $U_a = f(U_D, U_{Gl})$. Отсюда следует его полный дифференциал:

$$dU_a = \frac{\partial U_a}{\partial U_D} dU_D + \frac{\partial U_a}{\partial U_{Gl}} dU_{Gl}. \tag{5.37}$$

Здесь отношения дифференциалов представляют:

$$\text{коэффициент дифференциального усиления } A_D = \frac{\partial U_a}{\partial U_D}, \tag{5.38}$$

$$\text{коэффициент усиления синфазного сигнала } A_{Gl} = \frac{\partial U_a}{\partial U_{Gl}}. \tag{5.39}$$

Если к входу ОУ приложить разностное напряжение U_D, оно будет усилено с кратностью коэффициента дифференциального усиления, приведенного на рис. 5.50а (его мерой является крутизна передаточной характеристики), и передано на выход. Благодаря высокому дифференциальному коэффициенту усиления достаточно разностного напряжения около 1 мВ, чтобы вызвать ограничение выходного сигнала.

Когда к обоим входам усилителя приложено одинаковое напряжение U_{Gl}, имеет место чисто синфазный входной сигнал. В случае идеального усилителя выходное напряжение должно было бы остаться нулевым. Реальный операционный усилитель характеризуется некоторым синфазным коэффициентом усиления, обычно близким к 1 и потому на несколько порядков меньшим по сравнению с дифференциальным коэффицентом усиления.

С учетом определений (5.38) и (5.39) из формулы (5.37) следует

$$dU_a = A_D\, dU_D + A_{Gl}\, dU_{Gl}. \tag{5.40}$$

Поскольку передаточные характеристики приблизительно линейны в границах некоторой области, выражение (5.40) соблюдается также в режиме большого сигнала:

$$U_a = A_D U_D + A_{Gl} U_{Gl}.$$

Это уравнение решается относительно U_D; одновременно коэффициент усиления синфазного сигнала можно заменить более распространенным ослаблением синфазного сигнала $G = A_D/A_{Gl}$:

$$U_D = \frac{U_a}{A_D} - \frac{U_{Gl}}{G} = \begin{cases} U_a / A_D & \text{при } U_{Gl} = 0 \\ -U_{Gl} / G & \text{при } U_a = 0 \end{cases} \tag{5.41}$$

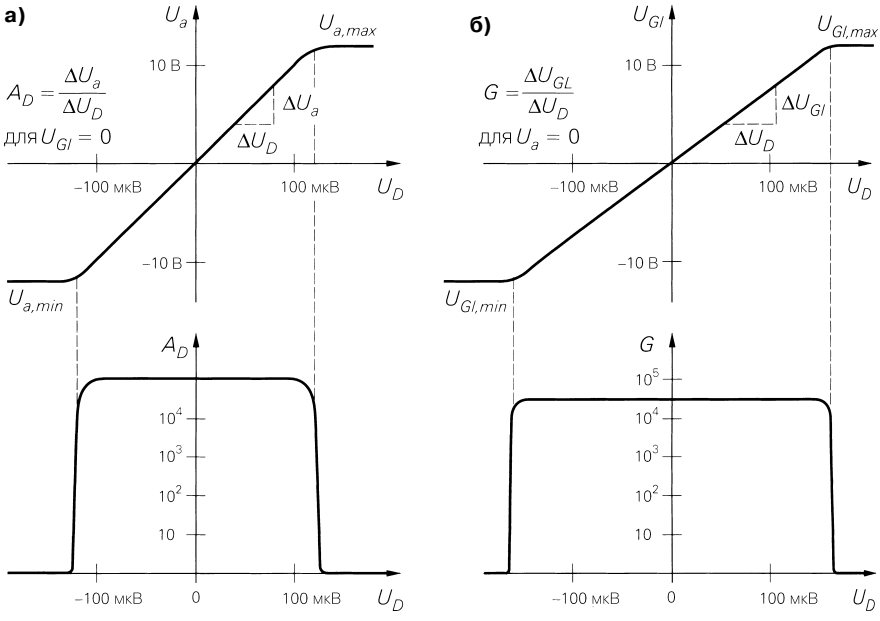


Рис. 5.50. Характеристики ОУ для разностного и синфазного сигналов. Указанные значения типичны для ОУ типа 741: а – дифференциальное усиление; б – подавление синфазного сигнала

С одной стороны, это согласуется с известным определением дифференциального коэффициента усиления

$$A_D = \left.\frac{\partial U_a}{\partial U_D}\right|_{dU_{Gl}=0} = \left.\frac{U_a}{U_D}\right|_{U_{Gl}=0}, \tag{5.42}$$

а с другой – служит дополнительным условием ослабления синфазного сигнала:

$$G = \frac{A_D}{A_{Gl}} = \left.\frac{\partial U_{Gl}}{\partial U_D}\right|_{dU_a=0} = \left.\frac{U_{Gl}}{U_D}\right|_{U_a=0}. \tag{5.43}$$

Усиление и подавление синфазного сигнала характеризуются только модулем, поэтому знак не играет роли. Чтобы не поддаваться впечатлению, будто подавление синфазного сигнала способно компенсировать остальные эффекты, следует всегда ориентироваться на менее благоприятный знак. Найти связь между напряжением синфазного и разностного сигналов (рис. 5.50б) можно, если при определенном синфазном напряжении прикладывать такое разностное напряжение, при котором выходное напряжение примет нулевое значение. Следовательно, здесь мы имеем дело с напряжением, которое требуется для компенсации эффекта, вызванного синфазным сигналом. Наклон этой функции представляет ослабление синфазного сигнала, указанное на рисунке. Пределы области допустимого уровня

синфазного сигнала четко обозначены резким падением величины его ослабления. Схемотехнические границы ОУ (рис. 5.14) проявляются в том, что один транзистор дифференциального усилителя или соответствующий источник тока переходят в состояние отсечки. Сравнение рис. 5.50а и 5.50б показывает, что дифференциальный коэффициент усиления и коэффициент ослабления синфазного сигнала являются сходными величинами.

В соответствии с выражением (5.41) разностное напряжение складывается из двух составляющих: одна из них та, что создает изменение выходного сигнала, а вторая добавляется за счет наличия синфазного сигнала. Обычно A_D и G весьма велики, в силу чего U_D в линейной области присущи малые значения, лежащие в милливольтовом диапазоне. Чтобы учесть влияние конечного значения коэффициента дифференциального усиления и коэффициента ослабления синфазного сигнала, проще всего исходить из модели, показанной на рис. 5.51. На основании условия, согласно которому выходное напряжение идеального операционного усилителя устанавливается таким, что разность входных напряжений обращается в нуль, выводим:

$$U_e - \frac{U_A}{A_D} + \frac{U_{Gl}}{G} = kU_a.$$

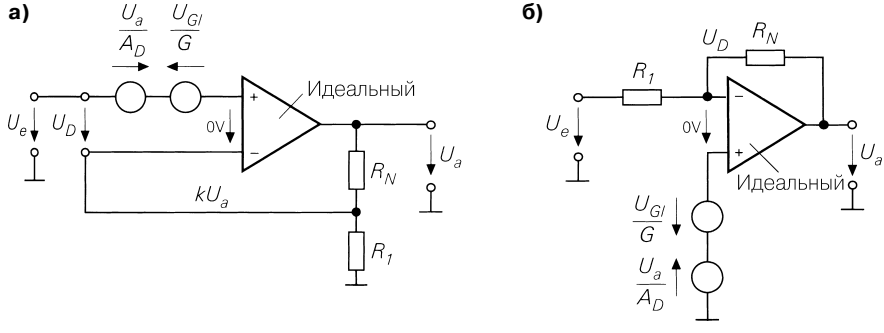


Рис. 5.51. Влияние конечного значения дифференциального коэффициента усиления и коэффициента ослабления синфазного сигнала на коэффициент усиления: а – неинвертирующий усилитель; б – инвертирующий усилитель

Поскольку напряжение синфазного сигнала в неинвертирующем усилителе

$$U_{Gl} = (U_P + U_N) / 2 \approx U_p = U_e \tag{5.44}$$

фактически равно U_e, для коэффициента усиления получаем:

$$A = \frac{U_a}{U_e} = \frac{A_D}{1 + kA_D}\left(1 + \frac{1}{G}\right) \approx \frac{A_D}{1 + kA_D} \approx \frac{1}{k} = 1 + \frac{R_N}{R_1}. \tag{5.45}$$

Отклонение от идеальной величины, обусловленное конечностью дифференциального коэффициента усиления, составляет

$$\frac{\Delta A}{A} = \frac{A_{id} - A}{A_{id}} = \frac{\frac{1}{k} - \frac{A_D}{1 + kA_D}}{1/k} = \frac{1}{1 + kA_D} \approx \frac{1}{g}. \tag{5.46}$$

Итак, отклонение от идеальной характеристики равно обратной величине коэффициента усиления при замкнутой цепи обратной связи, и потому, как правило, весьма мало. Во столько же раз уменьшаются технологический разброс и изменение дифференциального коэффициента усиления, обусловленные температурой.

Напряжение синфазного сигнала у инвертирующего усилителя на рис. 5.51б составляет $U_{Gl} = U_D/2 << U_e$, поэтому конечное ослабление синфазного сигнала здесь не влияет на усиление по напряжению и описывается выражением (5.17).

Входное напряжение смещения нуля

Передаточная характеристика реального операционного усилителя не проходит через нулевую точку, а сдвинута на величину входного напряжения смещения нуля (рис. 5.52), которое чаще всего лежит в милливольтовом диапазоне, а у высококачественных усилителей – даже в микровольтовом (см. табл. 5.1). Несмотря на незначительность напряжения смещения нуля, усилитель оказывается перегруженным, если оба входа подключить к земле, то есть обеспечить $U_D = 0$ (см. рис. 5.52). Причиной тому служит высокое дифференциальное усиление, из-за которого даже малое напряжение смещения нуля настолько усиливается, что выход усилителя становится перегруженным.

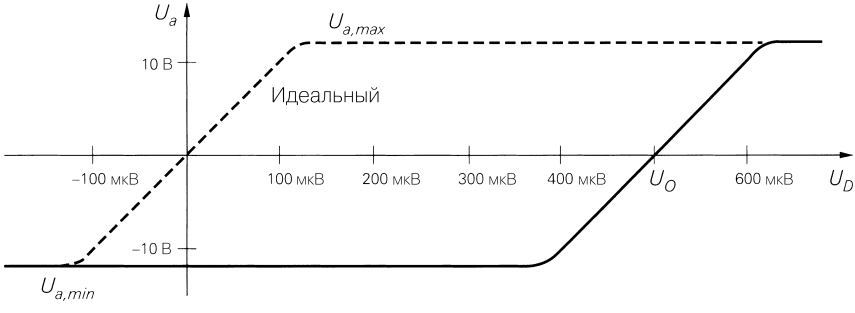


Рис. 5.52. Влияние входного напряжения смещения нуля на передаточную характеристику операционного усилителя

Однако обычно операционный усилитель работает не в режиме прямого усиления, а с использованием отрицательной обратной связи; в этом случае напряжение смещения нуля усиливается аналогично входному сигналу. Следовательно, это напряжение действует как включенное последовательно с напряжением источника сигнала. Если небольшое напряжение смещения мешает, его можно установить на нуль. У некоторых ОУ имеются особые выводы, к которым подключается потенциометр для установки нуля. Тем не менее целесообразнее применять приборы с настолько малым напряжением смещения нуля, чтобы оно не было причиной погрешностей. Микросхема OP177, параметры которой приведены в табл. 5.1, показывает, сколь ничтожным может быть напряжение смещения. Очевидно, настройка операционного усилителя изготовителем менее расточительна, чем настройка

пользователем, поскольку ему понадобятся не только подстроечный резистор, но и рабочее место с техником и соответствующие инструкции.

Входное напряжение смещения нуля возникает по нескольким причинам. Наряду с неточностями подбора входных транзисторов сказываются асимметричность и допуски входного усилителя и последующих звеньев схемы, хотя наибольшее влияние оказывает входной каскад. В этом убеждает модель двухкаскадного усилителя, показанная на рис. 5.53, где необходимое напряжение смещения нуля добавлено на входе каждого каскада. Отсюда для выходного напряжения получаем:

$$U_a = (U_1 + U_{O2})\, A_2 = [(U_e + U_{O1})\, A_1 + U_{O2}]\, A_2 = A_1A_2U_e + A_1A_2U_{O1} + A_2U_{O2}.$$

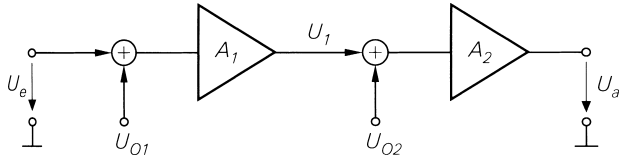


Рис. 5.53. Модель влияния напряжения смещения нуля в многокаскадных усилителях

Чтобы определить напряжение смещения нуля всей схемы, приведенное к ее входу, положим $U_a = 0$ и рассчитаем соответствующее входное напряжение:

$$U_e\big(U_a = 0\big) = U_O = -U_{O1} - \frac{1}{A_1}U_{O2}. \tag{5.47}$$

Следовательно, напряжение смещения первого каскада действует на вход полностью, тогда как влияние смещения нуля на входе второго каскада уменьшено в $1/A_1$ раз. По этой причине коэффициент усиления первого каскада стремятся сделать как можно более высоким.

Если напряжение смещения выставлено на 0, становится заметной его зависимость от температуры, времени и напряжения питания:

$$dU_O\big(\vartheta,\ \ t,\ \ U_b\big) = \frac{\partial U_O}{\partial \vartheta}\, d\vartheta + \frac{\partial U_O}{\partial t}\, dt + \frac{\partial U_O}{\partial U_b}\, dU_b, \tag{5.48}$$

где $\partial U_O/\partial\vartheta$ – температурный дрейф с типичными значениями 3...10 мкВ/К. Долговременный дрейф составляет несколько микровольт в месяц и относится к низкочастотной составляющей шумов. Коэффициент сглаживания напряжения питания $\partial U_O/\partial U_b$ описывает влияние колебаний напряжения питания на напряжение смещения нуля и составляет 10...100 мкВ/В. Чтобы этот вклад в напряжение смещения оставался малым, уровень пульсаций напряжения питания не должен превышать несколько милливольт.

Согласно рис. 5.52, передаточная характеристика операционного усилителя при наличии напряжения смещения нуля на линейном участке имеет следующий вид:

$$U_a = A_D\,(U_D - U_O). \tag{5.49}$$

Чтобы привести выходной потенциал покоя к нулю, нужно либо установить напряжение смещения равным нулю, либо приложить к входу напряжение $U_D = U_O$.

Отсюда вытекает следующее определение: напряжение смещения нуля – это напряжение, которое надо установить на входе, чтобы выходной сигнал обратился в нуль.

Влияние напряжения смещения нуля на схему с отрицательной обратной связью лучше всего изучать по эквивалентной схеме, предложенной на рис. 5.54. При $U_e = 0$ обе схемы одинаковы. Тогда на выходе формируется напряжение смещения

$$U_a\left(U_e = 0\right) = -\left(1 + \frac{R_N}{R_1}\right)U_O \tag{5.50}$$

в соответствии с усилением по напряжению неинвертирующего усилителя, который, таким образом, усиливает напряжение смещения нуля так же, как и входное напряжение, а в инвертирующем усилителе это происходит с небольшим отличием.

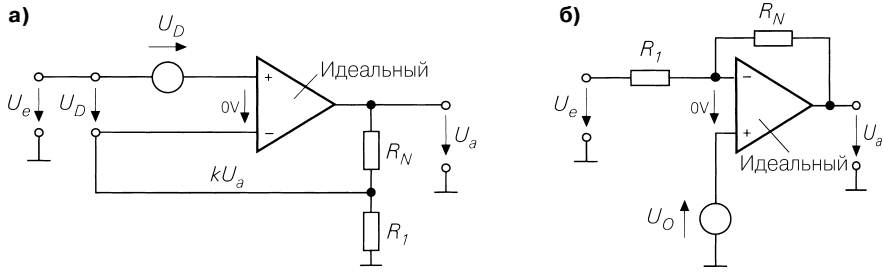


Рис. 5.54. Влияние напряжения смещения нуля: а – на неинвертирующий усилитель; б – на инвертирующий усилитель

Входные токи

Входной ток покоя операционного усилителя I_B соответствует току базы или затвора входных транзисторов. Эти токи определяют величину входного тока усилителя. В универсальных усилителях с биполярными транзисторами на входе, работающими с коллекторными токами около 10 мкА, можно ожидать входных токов покоя порядка 0,1 мкА. В широкополосных усилителях с коллекторными токами до 1 мА токи I_B достигают нескольких микроампер. При наличии на входе схемы Дарлингтона входные токи покоя лежат в наноамперном диапазоне. Эти токи минимальны у операционных усилителей с полевыми транзисторами на входе, когда величина I_B составляет всего несколько пикоампер.

Поскольку входные транзисторы работают при неизменных коллекторных токах, их базовые токи также постоянны; поэтому входы представляют собой источники стабильного тока. На практике входные токи хотя и близки по величине, но не одинаковы. Поэтому в спецификациях указывается входной ток покоя

$$I_B = \frac{1}{2}\left(I_P + I_N\right) \tag{5.51}$$

и ток смещения нуля

$$I_O = |I_P - I_N|. \tag{5.52}$$

По приведенным определениям находим входные токи:

$$I_N = I_B \pm \frac{I_O}{2} \quad \text{и} \quad I_P = I_B \mp \frac{I_O}{2} \tag{5.53}$$

Рис. 5.55 дает наглядное представление об описанной зависимости. Для простоты ток смещения нуля можно полагать равным одному из входных токов, поскольку возникающая при этом ошибка, как правило, мала: обычно $|I_O| << |I_B|$.

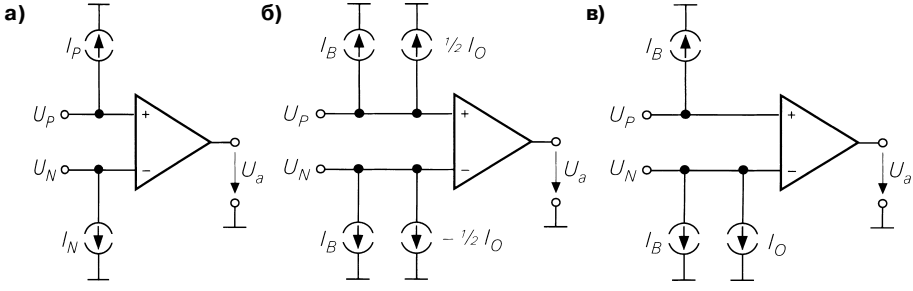


Рис. 5.55. Пересчет входных токов во входной ток покоя и ток смещения нуля: а – входные токи; б – входные токи и токи смещения нуля; в – упрощение

Оценку влияния входных токов на схемы усилителей можно выполнить, воспользовавшись рис. 5.56, где применено упрощенное представление, показанное на рис. 5.55в. Для выходного напряжения на рис. 5.56а получим:

$$U_a = \left(1 + \frac{R_N}{R_1}\right) U_e + I_B \left(R_N - \frac{R_g (R_1 + R_N)}{R_1}\right) + \frac{I_O}{2} \left(R_N + \frac{R_g (R_1 + R_N)}{R_1}\right). \tag{5.54}$$

Когда входные сопротивления согласованы в соответствии с выражением

$$R_g = \frac{R_N R_1}{R_N + R_1}, \tag{5.55}$$

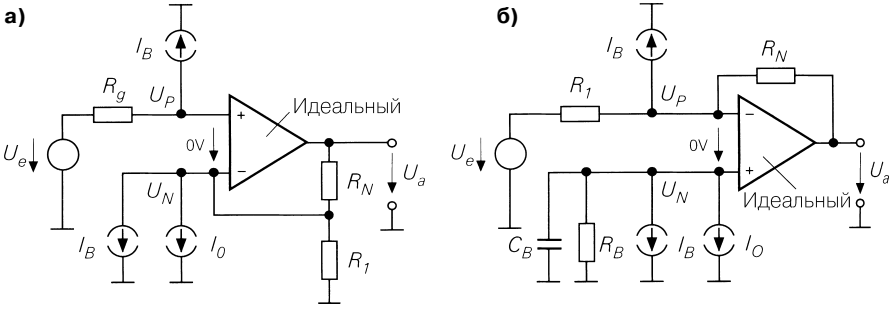


Рис. 5.56. Влияние входных токов: а – на неинвертирующий усилитель; б – на инвертирующий усилитель

влияние I_B отпадает и формула (5.54) упрощается до

$$U_a = \left(1 + \frac{R_N}{R_1}\right) U_e + I_O R_N.$$

Остается только погрешность за счет тока смещения нуля; обычно он меньше входного тока покоя (см. рис. 5.1). Величина тока смещения меняется от усилителя к усилителю, а его знак непостоянен. В принципе ток смещения можно скомпенсировать подобно напряжению смещения, но проще задать параметры схемы так, чтобы он не мешал. Кроме того, ток смещения нуля зависит от температуры точно так же, как и напряжение смещения; дрейф тока смещения показывает, насколько сильно он зависит от температуры.

Как правило, у инвертирующего усилителя (рис. 5.56б) неинвертирующий вход подключен к земле, поэтому входной ток вызывает на выходе смещение величиной $I_N R_N$. Эта погрешность здесь также может быть скомпенсирована, если неинвертирующий вход соединять с землей не напрямую, а через резистор $R_B = R_N R_1 / (R_N + R_1)$ с тем, чтобы сравнялись суммарные сопротивления на обоих входах. Остается еще погрешность $I_O R_N$, вызванная током смещения. Чтобы резистор R_B не порождал дополнительных шумов, его замыкают по переменному току конденсатором C_B.

Погрешности, обусловленные входными токами, растут пропорционально сопротивлениям внешней схемы, а значит, сопротивления этих резисторов должны выбираться достаточно низкоомными. Если сопротивления резисторов обратной связи заданы заранее, следует предпочесть операционный усилитель с достаточно малыми входными токами. Как показано в табл. 5.1, они изменяются в очень широких пределах.

Входные сопротивления

У операционных усилителей, как и у дифференциальных, различают два рода входных сопротивлений: дифференциальные и гораздо более высокие входные сопротивления синфазному сигналу. Эквивалентная схема, приведенная на рис. 5.57а, позволяет судить, как последние влияют на неинвертирующий операционный усилитель. Эти резисторы соединяют входы с землей и, следовательно, включены параллельно входам и не подвержены влиянию отрицательной обратной связи. Сопротивление синфазному сигналу на неинвертирующем входе снижает усиление, а на инвертирующем – повышает его. Если внутренние сопротивления обоих входов сбалансированы, то есть $R_g = R_N R_1 / (R_N + R_1)$, действие сопротивлений синфазному сигналу полностью взаимно компенсируется. Они высокоомны, и их влияние невелико.

Рассматривая воздействие дифференциальных входных сопротивлений, надо исходить из реального операционного усилителя с конечными значениями коэффициентов усиления разностного и синфазного сигналов. Для этого обратимся к рис. 5.57б и рассчитаем ток, текущий через дифференциальное входное сопротивление. С учетом выражения (5.41) имеет место:

$$I_e = \frac{U_D}{r_D} = \left(\frac{U_a}{A_D} + \frac{U_{Gl}}{G}\right)\frac{1}{r_D}.$$

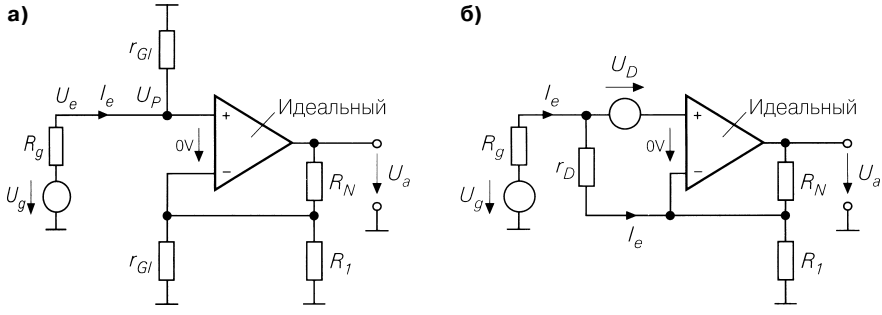


Рис. 5.57. Влияние входных сопротивлений для разностного и синфазного сигналов на неинвертирующий усилитель: а – входное сопротивление для синфазного сигнала; б – входное сопротивление для разностного сигнала

При $U_a = U_e/k$, $U_{Gl} = U_e$ и $g = kA_D$ отсюда следует вклад во входное сопротивление, обусловленный r_D:

$$r'_D = \frac{U_e}{I_e} = r_D \frac{gG}{g+G} \overset{g\to\infty}{\approx} Gr_D. \tag{5.56}$$

Следовательно, дифференциальное входное сопротивление резко возрастает благодаря обратной связи, поскольку к r_D приложено разностное напряжение U_D, являющееся частью входного напряжения U_e. Поэтому результирующее входное сопротивление неинвертирующего усилителя равно $r_e = r_{Gl} \| r'_D$; так как обе составляющие велики, значения в гигаомной области получаются даже у операционных усилителей, собранных на биполярных транзисторах.

Разумеется, напряжение смещения нуля также способно порождать разностное напряжение, то есть $U_D = U_0$. В этом случае через r_D протекает постоянный ток $I_e = U_0/r_d$, вызывающий постоянное смещение на входе. Согласно рис. 5.57б получим:

$$\Delta U_a = -\left(R_N + \frac{R_1 + R_N}{R_1} R_g \right) \frac{U_0}{r_D}.$$

Это смещение не компенсируется даже при сбалансированных сопротивлениях, так как обе составляющие имеют один и тот же знак. При согласовании $R_g = R_N R_1 / (R_N + R_1)$ результат упрощается:

$$\Delta U_a = -\frac{2R_N}{r_D} U_0. \tag{5.57}$$

Соотношения становятся намного проще в случае инвертирующего усилителя (рис. 5.58). Инвертирующий вход служит здесь виртуальной землей, поскольку разностное напряжение U_D лежит в милливольтовом диапазоне. Резистор R_1 действует так, как если бы он был соединен с реальной землей, поэтому входное сопротивление схемы совпадает с сопротивлением этого резистора. Оно практически не изменяется дифференциальным и синфазным входными сопротивлениями. Однако его значения составляют лишь 1...100 кОм, уступая на несколько порядков аналогичному сопротивлению неинвертирующего усилителя.

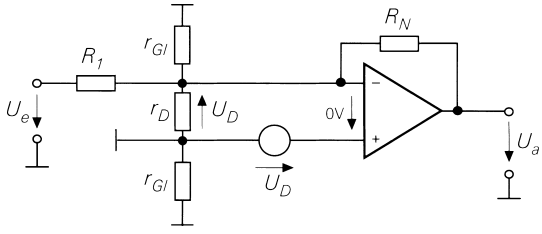


Рис. 5.58. Входное сопротивление инвертирующего усилителя

Выходное сопротивление

По величине выходного сопротивления реальный операционный усилитель весьма далек от идеального, о чем свидетельствуют данные, приведенные в табл. 5.1. Выходное сопротивление уменьшается вследствие наличия отрицательной обратной связи: уменьшение выходного напряжения на нагрузке передается на инвертирующий вход через делитель напряжения R_N, R_1 (рис. 5.59). Вызываемый этим прирост напряжения U_D действует против изначального уменьшения выходного напряжения.

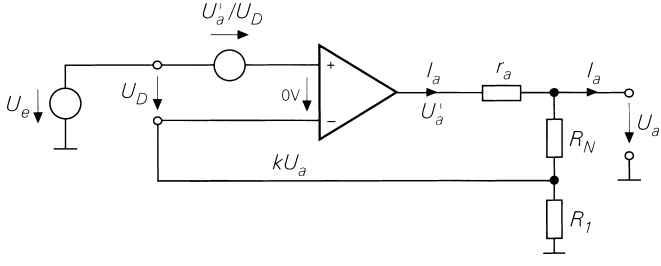


Рис. 5.59. Модель для расчета выходного сопротивления

Количественный анализ проведем с помощью модели (см. рис. 5.59) и рассчитаем выходное напряжение, пренебрегая током через делитель напряжения обратной связи. Пользуясь соотношениями

$$U_e - \frac{U_a'}{A_D} = kU_a \quad \text{и} \quad U_a' = U_a + I_a r_a,$$

получим

$$U_a = \frac{A_D U_e - I_a r_a}{1 + kA_D} \approx \frac{U_e}{k} - \frac{I_a r_a}{g}.$$

Таким образом, наряду с обычным выходным напряжением наблюдается падение напряжения, обусловленное протеканием тока и уменьшаемое на величину усиления при замкнутой цепи обратной связи. Отсюда находим выходное сопротивление:

$$r_a' = -\frac{dU_a}{dI_a} = \frac{r_a}{g}. \qquad (5.58)$$

Следовательно, отрицательная обратная связь приводит к уменьшению выходного сопротивления в g раз, где g – петлевое усиление.

Примеры статических погрешностей

Численный пример призван продемонстрировать величины различных статических погрешностей. Мы будем исходить из неинвертирующего усилителя (рис. 5.60), у которого сопротивлениями резисторов R_N и R_1 задан коэффициент усиления 10. Чтобы четко выявить различные погрешности, ОУ должен характеризоваться некими средними данными, для этого мы воспользуемся параметрами микросхемы μA741 из табл. 5.1. Источник входного напряжения подает сигнал уровнем 1 В. При коэффициенте усиления, равном 10, идеальный операционный усилитель обеспечит выходное напряжение U_a = 10 В. Далее рассчитываем отклонения от него, возникающие вследствие неидеальности различных характеристик.

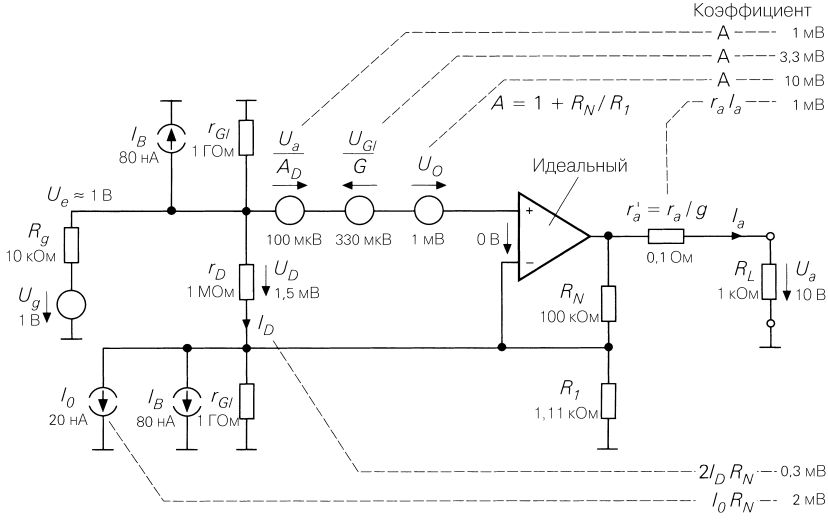


Рис. 5.60. Статические погрешности неинвертирующего усилителя при усилении A = 10 на примере ОУ типа 741

С учетом дифференциального усиления 10^5 в соответствии с рис. 5.51 находим приведенную к входу погрешность по напряжению:

$$\frac{U_a}{A_D} = \frac{10\ \text{В}}{10^5} = 100\ \text{мкВ}.$$

При усилении 10 это дает погрешность выходного напряжения 1 мВ. Погрешность, обусловленная синфазным сигналом, составляет

$$\frac{U_{GI}}{G} = \frac{10\ \text{В}}{3\times10^4} = 330\ \text{мкВ}.$$

Она также десятикратно усиливается и дает на выходе 3,3 мВ. Точно так же согласно рис. 5.54 учитывается влияние напряжения смещения нуля: входное напряжение 1 мВ дает на выходе погрешность 10 мВ.

Входной ток покоя I_B здесь не оказывает влияния благодаря сбалансированности входных сопротивлений. Ток смещения нуля дает ошибку величиной

$$\Delta U_a = I_O R_N = 20 \text{ нА} \times 100 \text{ кОм} = 2 \text{ мВ}.$$

При отсутствии у источника внутреннего сопротивления можно было бы включить добавочное сопротивление 10 кОм, замкнув его конденсатором для предотвращения шумов. Если входные сопротивления не сбалансированы, учет входного тока покоя показал бы погрешность по напряжению $I_B R_N$ = 8 мВ.

Как видно, входные сопротивления синфазному сигналу очень велики относительно прочих сопротивлений и поэтому их редко связывают с погрешностями. Здесь их влияние тем более ничтожно вследствие сбалансированности входных сопротивлений. Напротив, дифференциальное входное сопротивление дает погрешность, так как через него протекает ток

$$I_D = \frac{U_D}{r_D} = \frac{1{,}5 \text{ мВ}}{1 \text{ МОм}} = 1{,}5 \text{ нА}, \qquad (5.59)$$

вызывающий погрешность выходного напряжения согласно выражению (5.57):

$$\Delta U_a = 2R_N \frac{U_D}{r_D} = 2R_N I_D = 2 \times 1{,}5 \text{ нА} \times 100 \text{ кОм} = 0{,}3 \text{ мВ}.$$

Заслуживают внимания и погрешности, обусловленные выходным сопротивлением. Пусть выход нагружен сопротивлением R_L = 1 кОм. Тогда по нему протекает выходной ток I_a = 10 В / 1 кОм = 10 мА. Для стандартного операционного усилителя это уже большой ток, близкий к максимальному выходному току 20 мА. Подобные токи допустимы, если без них нельзя обойтись, поскольку операционный усилитель перегревается из-за большой рассеиваемой мощности. В таком случае дрейфы напряжения и тока смещения нуля порождают дополнительные погрешности. В результате на выходном сопротивлении, преобразованном согласно (5.58), возникает падение напряжения величиной

$$\Delta U_a = \frac{r_a}{kA_D} I_a = \frac{1 \text{ кОм}}{10^4} 10 \text{ мА} = 1 \text{ мВ}.$$

В приведенных расчетах погрешности не учитывался ее знак. Погрешности, обусловленные дифференциальным усилением и выходным сопротивлением, снижают выходное напряжение. Однако знаки напряжения и тока смещения нуля, а также ослабления синфазного сигнала непостоянны, поэтому нельзя указать, с каким знаком они войдут в выходное напряжение. Важнее порядок величины отдельной погрешности: в данном примере ни одна из них не превышает 1‰ выходного напряжения. Наибольшие неудобства доставляет погрешность величиной 10 мВ за счет напряжения смещения: при выходном напряжении 100 мВ это дает уже 10%.

По указанной причине напряжению смещения нуля уделяется особое внимание при выборе операционного усилителя.

Ширина полосы пропускания

Операционный усилитель как фильтр нижних частот. Убедившись в том, что частотно скорректированный ОУ ведет себя приблизительно как фильтр нижних частот первого порядка, можно описывать его частотную характеристику простым соотношением

$$\underline{A}_D = \frac{A_{D0}}{1 + j\dfrac{f}{f_g}}. \tag{5.60}$$

Дифференциальное усиление усилителя без обратной связи бывает очень высоким и нередко достигает $A_{D0} = 10^5$ и более (рис. 5.61). Граничная частота такого усилителя очень низка и составляет обычно только $f_g = 10$ Гц.

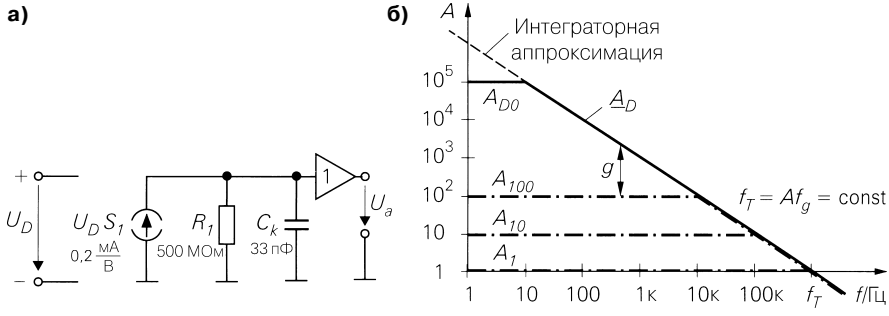


Рис. 5.61. Частотно скорректированный операционный усилитель типа 741 как ФНЧ первого порядка для расчета частотной характеристики схемы с обратной связью: а – модель; б – частотная характеристика

Согласно выражению (5.10), частотная характеристика усиления схемы с обратной связью имеет вид:

$$\underline{A} = \frac{\underline{A}_D}{1 + k\underline{A}_D} = \frac{1/k}{1 + \dfrac{1}{k\underline{A}_D}}. \tag{5.61}$$

Подставив сюда значение $\underline{A}_D$ из формулы (5.60), находим:

$$\underline{A} = \frac{A_{D0}}{1 + kA_{D0}} \frac{1}{1 + j\dfrac{f}{f_g(1 + kA_{D0})}} \overset{kA_{D0} >> 1}{\approx} \frac{1/k}{1 + j\dfrac{f}{kf_T}}. \tag{5.62}$$

Сравнение правых частей (5.61) и (5.62) показывает, что вместо использованного здесь приближения можно исходить из упрощенной частотной характеристики для усилителя с разомкнутой цепью обратной связи:

$$\underline{A}_D = -j\frac{f_T}{f}. \tag{5.63}$$

Она представляет собой частотную характеристику интегратора, поэтому называется интеграторным приближением операционного усилителя. Отличие от точной частотной характеристики усилителя с разомкнутой цепью обратной связи проявляется только на низких частотах (см. рис. 5.61): здесь усиление согласно приближению стремится к бесконечности, тогда как фактическое усиление приближается к A_{D0}. Подставляя интеграторное приближение (5.63) в (5.61), находим:

$$\underline{A} = \frac{\underline{A}_D}{1 + k\underline{A}_D} = \frac{A_0}{1 + j\dfrac{A_0}{f_T} f} = \begin{cases} A_0 = 1/k & \text{при } f << f'_g \\ \underline{A}_D = -jf_T/f & \text{при } f >> f'_g \end{cases} \qquad (5.64)$$

где $A_0 = 1/k$ – усиление, заданное обратной связью. Такой способ позволяет получать результат (5.62) без особых вычислений и дополнительного приближения. В итоге вплоть до граничной частоты $f'_g = f_T/A_0 = f_T k$ усиление схемы с обратной связью характеризуется определяемой ею величиной, а на более высоких частотах соответствует усилению усилителя с разомкнутой цепью обратной связи. Это видно также по рис. 5.61 с частотными характеристиками для усилителя с обратной связью. Следовательно, интеграторное приближение дает правильные результаты и на частотах ниже граничной частоты ОУ с разомкнутой цепью обратной связи; требуется лишь соблюдать условие $g = kA_{D0} >> 1$ для петлевого усиления. Таким образом, для расчета частотной характеристики схем операционных усилителей с обратной связью выгоднее пользоваться выражением (5.63).

Ограничения со стороны внешних элементов схемы. Паразитные емкости резисторов обратной связи способны приводить к непредвиденным ограничениям полосы пропускания (рис. 5.62). У каждого резистора имеется паразитная емкость, зависящая фактически от его конструкции, но не от номинального сопротивления. Поэтому схема на высоких частотах обладает усилением

$$A_{HF} = 1 + C_1/C_N = 2$$

независимо от сопротивления самого резистора. При $R_N = R_1$ *возникает частотно* скорректированный делитель напряжения, и тогда усиление $A = 2$ становится

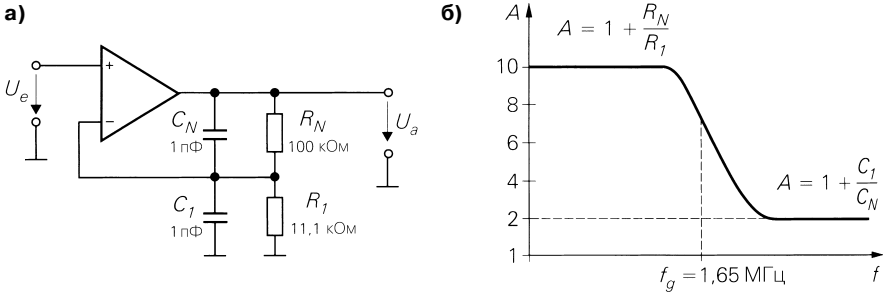


Рис. 5.62. Граничная частота, обусловленная паразитными емкостями резисторов обратной связи в идеальном усилителе: а – схема; б – частотная характеристика

постоянным на любых частотах. Чтобы получить частотно скорректированный делитель напряжения для иных условий, необходимо уравнять постоянные времени:

$$R_1C_1 = R_NC_N \Rightarrow C_1 = \frac{R_N}{R_1}C_N = \frac{100\text{ кОм}}{11{,}1\text{ кОм}}1\text{ пФ}=9\text{ пФ}. \qquad (5.65)$$

Следовательно, в данном случае надо к C_1 параллельно подключить 8 пФ.

Шумы

Подобно дискретным транзисторам, шумы операционных усилителей описываются плотностями напряжения или тока шумов, приведенными к входу (см. табл. 5.1). Напряжение и ток шума рассчитываются по ним путем умножения на корень квадратный из ширины полосы пропускания:

$$U_r = U_{rd}\sqrt{B} \qquad \text{и} \qquad I_r = I_{rd}\sqrt{B}. \qquad (5.66)$$

Сопротивления также шумят; мощность их шумов

$$P_r = 4kTB \qquad (5.67)$$

не зависит от номинала сопротивления. Здесь k – постоянная Больцмана, а T – абсолютная температура. При комнатной температуре $4kT = 1{,}6\times10^{-20}$ Втс, и напряжение шумов составляет:

$$U_r = \sqrt{PR} = \sqrt{4kTBR} = 0{,}13\text{ нВ}\sqrt{B_{Гц}}\sqrt{R_{Ом}}. \qquad (5.68)$$

Следовательно, сопротивлению величиной 10 кОм соответствует плотность напряжения шумов U_{rd} = 13 нВ Гц$^{-1/2}$. Все источники напряжения шумов операционного усилителя, включенного как неинвертирующий усилитель, показаны на рис. 5.63. Здесь каждый резистор обладает источником напряжения шумов, напряжение шумов ОУ действует как напряжение смещения нуля, а шумовой ток – как входной ток покоя. Входной шумовой ток усилителя на внутреннем сопротивлении источника сигнала R_g создает шумовое напряжение I_rR_g, которое вместе с входным шумом внутреннего сопротивления и шумовым напряжением усилителя усиливается аналогично полезному сигналу. Шумы резистора R_1 оцениваются усилением инвертирующего усилителя, шумовой ток на инвертирующем входе порождает падение напряжения на R_N и складывается с его собственным шумом. По этой схеме рассчитываются отдельные составляющие шумов (см. рис. 5.63). Чтобы получить результирующее шумовое напряжение на выходе усилителя, недостаточно просто сложить отдельные шумовые напряжения. Поскольку речь идет о некоррелированных источниках шумов, необходимо складывать квадраты составляющих, благодаря чему малые составляющие почти не влияют на результат:

$$U_{rad,ges} = \sqrt{\sum U_r^2}. \qquad (5.69)$$

В рассматриваемом примере таким путем получается суммарная плотность напряжения шумов $U_{rad,ges}$ = 353 нВ Гц$^{-1/2}$. Чтобы найти отсюда напряжение шумов, надо принять во внимание ширину полосы пропускания, умножая на В$^{1/2}$ и на поправочный множитель $\pi/2$ = 1,57, который учитывает тот факт, что выше граничной часто-

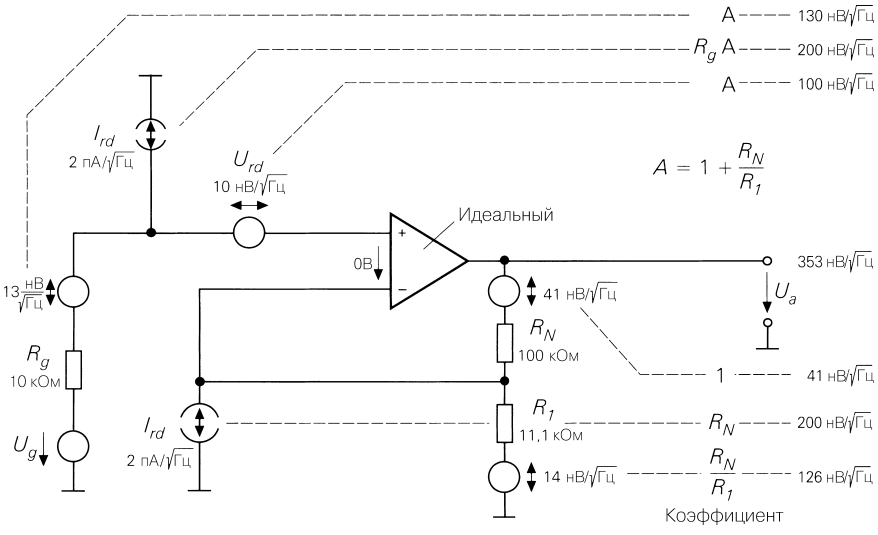


Рис. 5.63. Источники шумов у неинвертирующего усилителя на примере ОУ типа 741

ты шум исчезает не мгновенно, а убывает согласно характеристике фильтра нижних частот первого порядка [5.6]. В примере на рис. 5.63 при ширине полосы B = = 100 кГц получается

$$U_{ra,ges} = \frac{\pi}{2} \frac{353\ \text{нВ}}{\sqrt{\text{Гц}}} \sqrt{100\ \text{кГц}} = 175\ \text{мкВ}. \qquad (5.70)$$

Для снижения уровня шумов необходимо использовать в схеме низкоомные резисторы и применять операционный усилитель с низким напряжением шумов. При стократном уменьшении сопротивлений в схеме, приведенной на рис. 5.63, напряжение шумов упадет в 10 раз. В случае микросхемы AD797, плотность напряжения шумов которой составляет только 1 нВ $\text{Гц}^{-1/2}$, при той же полосе пропускания напряжение шумов на выходе достигает всего $U_{ra,ges}$ = 11 мкВ.

Внутреннее сопротивление источника входного напряжения R_g влияет на нижнюю границу шумов, поскольку относится к входу усилителя. Его величина вычисляется по формуле (5.68). Для сравнения можно пересчитать напряжение шумов на выходе усилителя к его входу путем деления выходного шума на коэффициент усиления. Чтобы оценить шумы изготовленного усилителя, надо учесть сопротивление соответствующего генератора на рис. 5.63. Данные на рис. 5.64а позволяют сопоставить составляющие шумов усилителя. При низком сопротивлении источника доминирует напряжение шумов усилителя, а при высоком – шумовой ток, создающий на R_g шумовое напряжение. Будучи пропорциональным R_g, на графике в двойном логарифмическом масштабе оно растет вдвое быстрее шумов самого сопротивления R_g. При низкоомном генераторе сигнала для подавления шумов следует применять усилитель с низкими шумами напряжения. Поэтому с целью сравнения привлечены данные для усилителя AD797, на который приходится только 1/10 шумов напряжения при 1 нВ $\text{Гц}^{-1/2}$. Как видно,

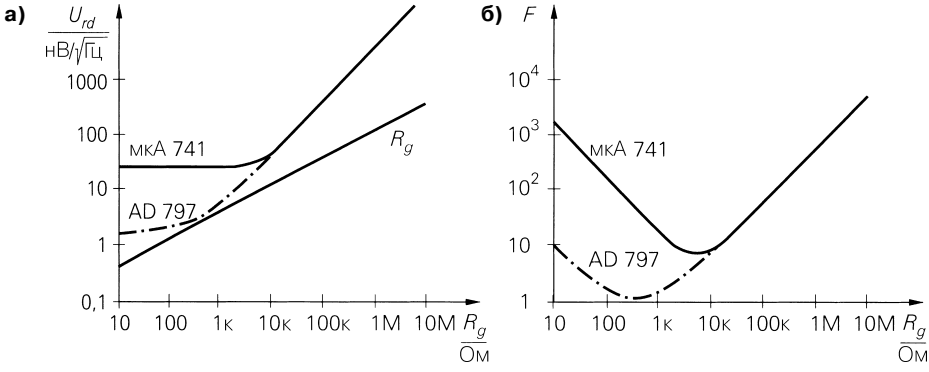


Рис. 5.64. Зависимость шумового напряжения и коэффициента шума от сопротивления источника на примере усилителей μA741 и AD797: а – напряжение шумов; б – коэффициент шума

при сопротивлении источника 500 Ом почти достигается теоретический предел. Низкое напряжение шумов не дает никаких преимуществ, когда велико сопротивление генератора сигналов. Здесь лучше использовать усилитель с низким шумовым током.

Из рис. 5.64а ясно, что для суждения о пригодности усилителя важен не абсолютный уровень шумов, а отношение шумового напряжения на выходе (приведенное к входу) к шумовому напряжению на входе, то есть сужение промежутка между сигналом и шумом, вызванное действием усилителя. Отсюда вытекает определение коэффициента шума: коэффициент шума (шумфактор) показывает, во сколько раз мощность шумов на выходе реального усилителя больше, чем на выходе идеального (нешумящего) усилителя, при неизменных шумах источника.

Шумфактор оценивается по соотношению

$$F = \left(\frac{\text{Напряжение шумов на выходе реального усилителя}}{\text{Напряжение шумов на выходе усилителя без шумов}} \right)^2. \qquad (5.71)$$

Зависимость коэффициента шума от сопротивления источника представлена на рис. 5.64б. Здесь хорошо виден четкий минимум; оптимальный коэффициент шума соответствует оптимальному сопротивлению генератора:

$$R_{g,opt} = \frac{U_{rd}}{I_{rd}} = \begin{cases} 10\text{ нВ}/2\text{ пА} = 5\text{ кОм для } \mu\text{A741} \\ 1\text{ нВ}/2\text{ пА} = 0{,}5\text{ кОм для AD797} \end{cases} \qquad (5.72)$$

Существуют систематические отличия шумовых характеристик входных дифференциальных усилителей, обусловленные особенностями технологий их изготовления (рис. 5.65). ОУ с биполярными транзисторами на входе характеризуются наименьшим напряжением шумов, минимальное значение которых составляет всего 1 нВ $Гц^{-1/2}$. Входные полевые транзисторы с управляющим p-n переходом отличаются гораздо более высоким шумовым напряжением даже у лучших типов. Оно максимально у операционных КМОП усилителей; зато у них наименьший шумовой ток, по меньшей мере на высоких частотах – на низких частотах их превосходят полевые транзисторы с управляющим p-n переходом.

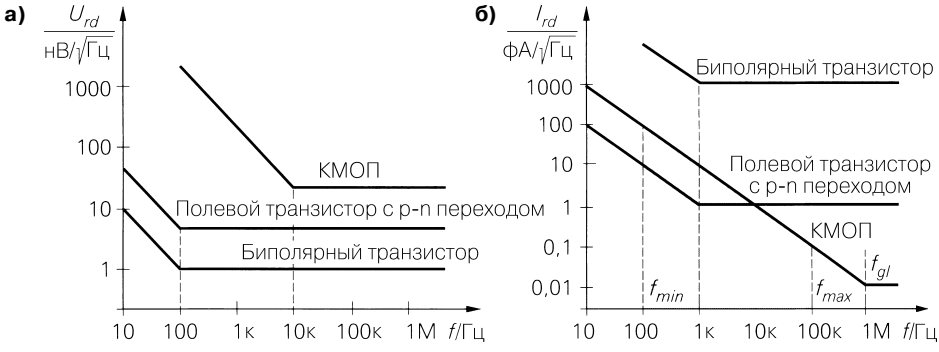


Рис. 5.65. Шумы напряжения и тока малошумящих ОУ с биполярными, полевыми с управляющим p-n переходом и МОП транзисторами на входах: а – напряжение шумов; б – шумовой ток

При уменьшении частоты ниже определенной границы нарастают как напряжение, так и токи шумов (см. рис. 5.65). Плотность шумов здесь обратно пропорциональна частоте, такой шум называют фликкер-шумом. Частота, на которой он переходит в белый шум, явно выше у операционных КМОП усилителей по сравнению с ОУ, где на входе применены биполярные или полевые транзисторы с управляющим p-n переходом. В спецификациях обычно указывается плотность шумов в области белого шума, то есть там, где она не зависит от частоты. Если важно знать напряжение шумов в области фликкер-шумов, надо проинтегрировать плотность шумов. Находим:

$$U_r = U_{rd}\sqrt{f_{gU}\ln\frac{f_{\max}}{f_{\min}} + \left(f_{\max} - f_{\min}\right)}, \tag{5.73}$$

$$I_r = I_{rd}\sqrt{f_{gI}\ln\frac{f_{\max}}{f_{\min}} + \left(f_{\max} - f_{\min}\right)}, \tag{5.74}$$

где $f_{\max}$ и $f_{\min}$ – граничные частоты нужной области, а f_{gU} и f_{gI} – граничные частоты фликкер-шумов. В качестве примера они указаны на рис. 5.65 для операционного КМОП усилителя. Здесь шумовой ток в области от 100 Гц до 100 кГц составляет

$$I_r = 0{,}01\frac{\text{фА}}{\sqrt{\text{Гц}}}\sqrt{1\ \text{МГц}\ \ln\frac{100\ \text{кГц}}{100\ \text{Гц}} + (100\ \text{кГц} - 100\ \text{Гц})} = 26\ \text{пА}.$$

5.3 Усилитель крутизны

Усилитель крутизны (Operational Transconductance Amplifier, OTA) отличается от обычного ОУ высокоомным выходом. Последний ведет себя как источник тока, что уже иллюстрировалось на рис. 5.3. Любой операционный VV-усилитель превращается в VC-усилитель, если убрать выходной эмиттерный повторитель [5.7].

5.3.1 Внутреннее устройство

Простейшая схема операционного VC-усилителя получается из схемы, изображенной на рис. 5.11, если изъять из нее эмиттерный повторитель (рис. 5.66). Характерным параметром здесь служит крутизна передачи (Transconductance), величина которой прямо следует из модели:

$$S_D = \frac{I_q}{U_D} = \frac{I_{ak}}{U_D} = \frac{1}{2r_S} = \frac{1}{2}S = \frac{1}{2}\frac{I_0}{U_T}. \qquad (5.75)$$

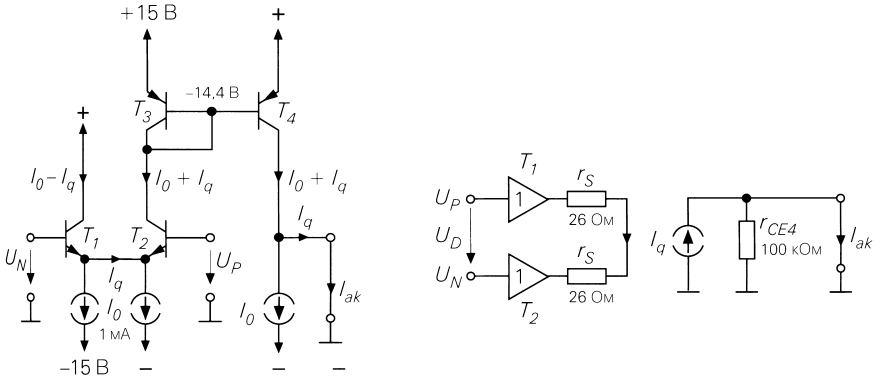


Рис. 5.66. Простой операционный VC-усилитель. Указанные значения справедливы для I_0 = 1 мА

Если оставить выход ненагруженным, ток I_q потечет через выходное сопротивление r_{CE4}, и появится усиление холостого хода по напряжению

$$\frac{U_a}{U_D} = \frac{I_q}{U_D} r_{CE4} = S_D r_{CE4} = \frac{1}{2}\frac{I_0}{U_T}\frac{U_a}{I_0} = \frac{1}{2}\frac{100\text{ В}}{26\text{ мВ}} = 1923,$$

равное усилению операционного VV-усилителя (см. рис. 5.11). Каким окажется усиление по напряжению при подключенной нагрузке, сильно зависит от сопротивления нагрузки, поскольку выходное сопротивление здесь равно 100 кОм и намного превосходит величину 1 кОм и ниже, характерную для операционного VV-усилителя. При высокоомной нагрузке, когда развивается достаточное дифференциальное усиление, операционный VC-усилитель ведет себя почти так же, как и VV-усилитель.

В практическом варианте схемы, приведенной на рис. 5.67, задействованы оба выходных тока дифференциального усилителя на входе с тем, чтобы управлять также нижним источником тока на выходе. Это не только удваивает выходные токи, но и существенно улучшает стабильность нулевой точки, жестко подавляя ток покоя I_0 на выходе.

Особенность схемы состоит в том, что в ней можно задавать ток I_0. В простейшем случае для этого используется резистор R_{St}, падение напряжения на котором

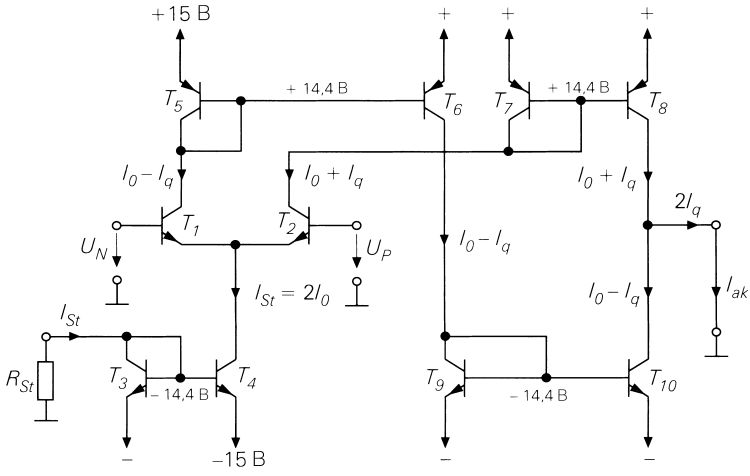


Рис. 5.67. Схематическое устройство микросхемы CA3080 фирмы Harris класса Operational Transconductance Amplifier (OTA)

на 0,6 В меньше отрицательного напряжения питания. Тогда для установки номинального тока I_{St} = 0,5 мА потребуется сопротивление

$$R_{St} = \frac{14{,}4\text{ В}}{0{,}5\text{ мА}} = 28{,}8\text{ кОм},$$

а максимальный выходной ток составит $I_{a,\max} = I_{St} = 2I_0 = 0{,}5$ мА. Ток I_{St} позволяет задавать крутизну схемы – согласно выражению (5.75) – и тем самым ее усиление по напряжению. При подключении резистора нагрузки R_L, сопротивление которого мало по сравнению с выходным сопротивлением схемы, получим:

$$U_a = S_D R_L U_D = \frac{R_L}{2U_T} I_{St} U_D.$$

Эта отличительная черта схемы позволяет перемножать два напряжения, если ток I_{St} сделать пропорциональным второму входному напряжению. Подобные схемы описываются в разделе 11.8.2 (том 2).

Операционный усилитель CA3080 уже утратил практическую ценность из-за устаревшей технологии производства и малых выходных токов. Однако у него есть такие современные аналоги, как MAX436 фирмы Maxim (широкополосный усилитель крутизны – Wideband Transconductance Amplifier, WTA) и OPA660 фирмы Burr Brown, работающие в двухтактном режиме класса AB и потому способные выдавать большие выходные токи. Схема, изображенная на рис. 5.68, получается из схемы операционного VV-усилителя (см. рис. 5.28), если убрать оттуда оконечный каскад в виде преобразователя полного сопротивления. Основное достоинство данной схемы состоит в том, что она продолжает функционировать при токах $I_q > 2I_0$, когда запираются верхняя или нижняя половины схемы.

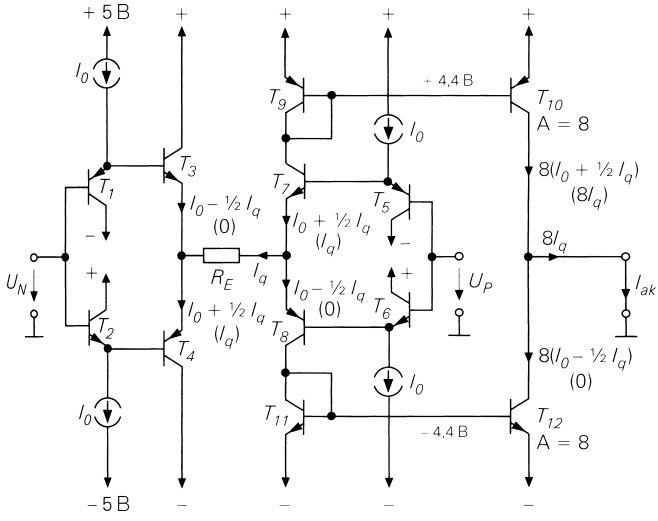


Рис. 5.68. Образец современного операционного VC-усилителя (например, MAX436). Числа в скобках относятся к случаю $I_q > I_0$

Новые типы усилителей позволяют уменьшать крутизну с помощью эмиттерного резистора R_E. Как показано на рис. 5.69, он включается последовательно с сопротивлениями входных транзисторов, управляющими крутизной. Если учесть, что токовое зеркало микросхемы MAX436 обладает коэффициентом передачи тока $k_I = 8$, для крутизны схемы получим:

$$S_D = \frac{I_{ak}}{U_D} = \frac{k_I I_q}{U_D} = \frac{k_I}{2r_S + R_E} \approx \frac{k_I}{R_E}.$$

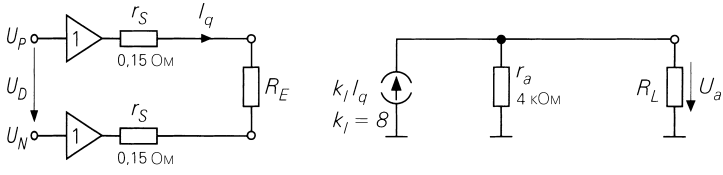


Рис. 5.69. Модель микросхемы MAX436

Усиление схемы по напряжению связано с сопротивлением резистора нагрузки и определяется выражением

$$A = S_D(R_L \| r_a) = \frac{k_I}{R_E}(R_L \| r_a) \overset{r_a >> R_L}{\approx} k_I \frac{R_L}{R_E}.$$

Отрицательная обратная связь по току посредством R_E позволяет выбирать любое усиление, что делает излишней дополнительную обратную связь по напряжению.

Очевидно, все представленные операционные VC-усилители содержат на выходе транзисторы, включенные по схеме с общим эмиттером, для достижения высоких выходных сопротивлений. Поэтому в таких устройствах, в отличие от VV-усилителей (см. раздел 5.2.5), не нужна особая схема для реализации выхода с диапазоном выходных напряжений, равным напряжению питания. Тем не менее часть стандартных операционных VC-усилителей оснащается токовым зеркалом Вильсона, которому требуется минимальное падение напряжения 0,8 В (см. раздел 4.1.1).

5.3.2 Типовые применения

Операционные VC-усилители особенно хорошо подходят для коаксиальных линий связи из-за малого волнового сопротивления коаксиального кабеля по сравнению с выходным сопротивлением усилителя. Это позволяет оба конца линии нагружать резисторами с сопротивлениями, равными волновому (рис. 5.70). В этом случае усилитель работает только с обратной связью по току через R_E и выходное напряжение составляет

$$U_a = \frac{1}{2} I_a R_W = \frac{k_1}{2} \frac{R_W}{R_E} U_e.$$

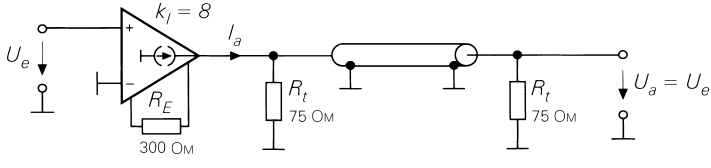


Рис. 5.70. Применение операционного VC-усилителя с коаксиальной линией связи

Чтобы сделать $U_a = U_e$, значение сопротивления резистора обратной связи по току должно равняться $R_E = k_I R_W/2$. Достоинство представленного здесь способа параллельного включения оконечной нагрузки состоит в том, что напряжение на коаксиальном кабеле тождественно выходному напряжению усилителя. Это преимущество особенно существенно при низких напряжениях питания, когда последовательное подключение нагрузки к низкоомному выходу требует от усилителя выдавать вдвое большее напряжение. То, что при параллельном включении нужен вдвое более сильный ток, не создает трудностей при низких питающих напряжениях.

Еще одно типичное применение представлено полосовым фильтром (рис. 5.71). Здесь также операционный VC-усилитель работает при заданной крутизне с эмиттерным резистором R_E, но в отличие от предыдущей схемы эмиттерное сопротивление сделано комплексным, чтобы реализовать фильтр верхних частот. RC-цепочка на выходе усилителя R_a, C_a играет роль фильтра нижних частот. Обе граничные частоты развязаны благодаря усилителю:

$$f_u = \frac{1}{2\pi R_E C_E}, \qquad f_o = \frac{1}{2\pi R_a C_a}.$$

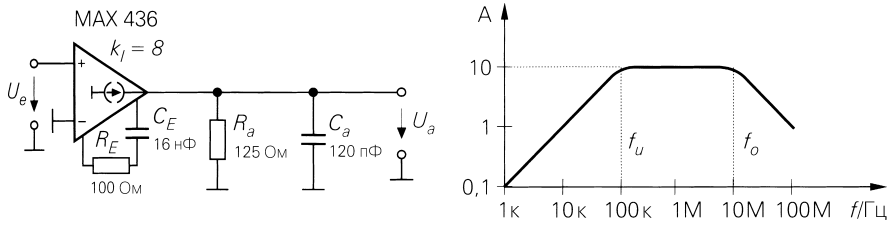


Рис. 5.71. Пассивный полосовой фильтр с развязанными граничными частотами

В области средних частот усиление составляет $A = k_I R_a / R_E$. Емкостная нагрузка на выходе в данном случае некритична, так как в схеме нет обратной связи по напряжению. Но даже если она имеется, емкостная нагрузка не страшна операционным VC-усилителям, поскольку точка с высоким полным сопротивлением, обладающая минимальной граничной частотой, находится на выходе. Емкостная нагрузка снижает граничную частоту и улучшает стабильность схемы.

5.4 Усилитель полного сопротивления

Такой усилитель, называемый операционным CV-усилителем, отличается от обычного операционного усилителя низкоомным инвертирующим входом, благодаря чему управляется током (см. рис. 5.3).

5.4.1 Внутреннее устройство

Простейший вариант CV-усилителя представлен на рис. 5.72б рядом со стандартным VV-усилителем, где транзистор дифференциального усилителя T_1 может рассматриваться как преобразователь полного сопротивления для инвертирующего входа. В операционном CV-усилителе такая цепь отсутствует, что создает низкоомный инвертирующий вход. Однако напряжение эмиттер–база транзистора T_2 приходится компенсировать в другом месте. Эту задачу решает p-n-p транзистор на неинвертирующем входе. Следовательно, в операционном CV-усилителе вместо эмиттерного повторителя на n-p-n транзисторе в цепи эмиттера T_2 применяется эмиттерный повторитель на p-n-p транзисторе в цепи базы T_2. Транзисторы T_1 и T_2 образуют повторитель напряжения, ведущий от неинвертирующего входа к инвертирующему. Его внутреннее сопротивление составляет $r_S = 1/S$. Ток I_q является не током базы транзистора T_5, а током сигнала, которым в этой точке определяется усиление по напряжению. Эмиттерный ток поделен пополам, чтобы можно было ввести разностный ток I_q. Сигналы, поступающие на неинвертирующий вход, передаются на инвертирующий после преобразования полного сопротивления. Поэтому разность напряжений между входами обращается в нуль благодаря устройству схемы, а не с помощью внешней обратной связи, как в операционном VV-усилителе. На данное свойство указывает небольшой добавочный символ

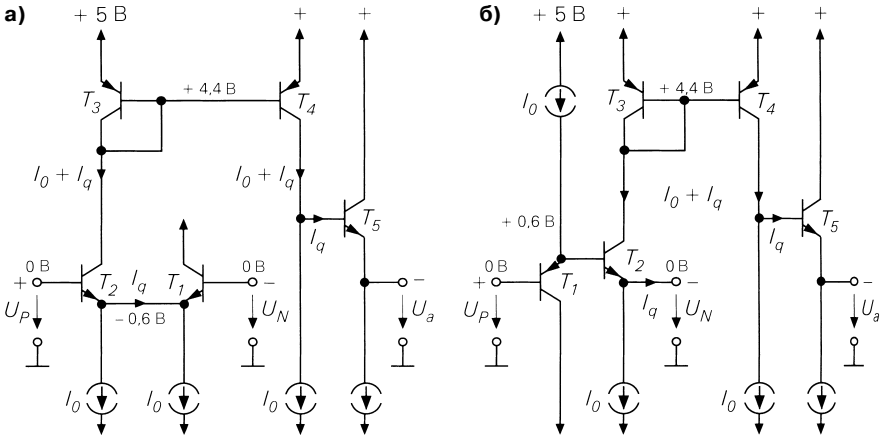


Рис. 5.72. Операционные усилители VV и CV. В этой и последующих схемах допустимо использовать общий эмиттерный ток $I_k = 2I_0$

усилителя, направленный от неинвертирующего входа к инвертирующему на схемном обозначении CV-усилителя (рис. 5.73а).

Необычен способ управления инвертирующим входом по току. При протекании тока I_q (рис. 5.72б) увеличивается ток через транзистор T_2. Это приращение передается токовым зеркалом, и после вычитания I_0 остается ток I_q. Он является не базовым током T_5, которым в данном случае пренебрегают, а током, который на внутреннем сопротивлении схемы r_{CE} задает усиление по напряжению. Принцип действия нетрудно понять из рис. 5.73. Отсюда получаем выходное напряжение

$$U_a = I_q Z = \frac{U_D}{r_S} Z.$$

Из приведенного выражения следует определение коэффициента усиления по напряжению при ненагруженном выходе:

$$A_D = \frac{U_a}{U_D} = \frac{Z}{r_S} = \frac{r_{CE4}}{r_S} = \frac{U_A}{U_T} = \frac{100\ \text{В}}{26\ \text{мВ}} = 3846,$$

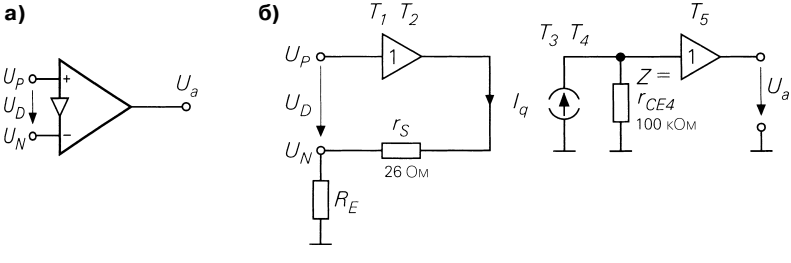


Рис. 5.73. Схемное обозначение и модель операционного CV-усилителя. Указанные значения справедливы при I_0 = 1 мА: а – графическое обозначение; б – модель

где Z – полное сопротивление, по которому и назван этот тип усилителя. Чем оно больше, тем выше дифференциальное усиление. Схемотехнически речь идет о внутреннем сопротивлении узлов с высоким полным сопротивлением, в данном случае – на коллекторе T_4. Подобно VV-усилителю, в операционном CV-усилителе для реализации отрицательной обратной связи используется часть выходного напряжения, которая подается на инвертирующий вход через делитель напряжения. Однако здесь усиление по напряжению ОУ понижено за счет внутреннего сопротивления R_E указанного входа (см. рис. 5.73):

$$A_B = \frac{U_a}{U_P} = \frac{Z}{R_E + r_S}. \tag{5.76}$$

Из рис. 5.72 видно, что ток I_q, способный принимать высокие положительные значения, передается на выход через токовое зеркало. Напротив, отрицательные токи не должны превышать I_0, иначе транзистор T_1, а вслед за ним и токовое зеркало, окажутся запертыми. Чтобы при малых токах покоя сделать возможной обработку больших входных токов произвольной полярности, схема симметрично дополняется в соответствии с рис. 5.74 и устанавливается двухтактный режим AB. Операционный усилитель с комплементарным токовым зеркалом называют усилителем Нельсона. Это соответствует операционному VV-усилителю в режиме AB по схеме, приведенной на рис. 5.28; здесь лишь отброшен преобразователь полного сопротивления на инвертирующем входе. Операционные CV-усилители всегда строятся в расчете на двухтактный режим AB. Их принцип действия вначале был воплощен в гибридных схемах фирмы Comlinear – дорогостоящих и применяемых

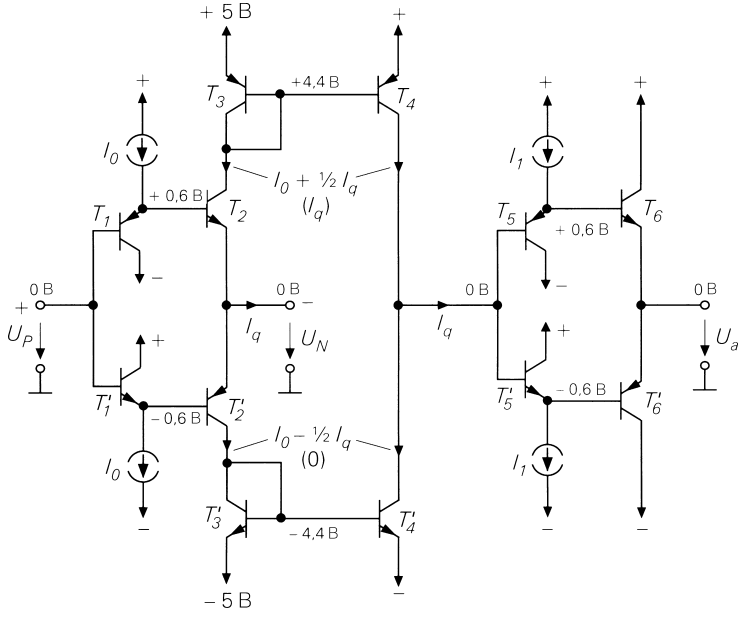


Рис. 5.74. Практический вариант операционного CV-усилителя в двухтактном режиме AB. Данные в скобках относятся к большим токам $I_q > I_0$

лишь в особых случаях. Усилители получили широкое распространение, только когда появились монолитные образцы стоимостью не выше стандартного ОУ. Так, интегральная микросхема EL2030 фирмы Elantec обрела статус отраслевого стандарта. Но это предполагает технологию, позволяющую изготавливать p-n-p транзисторы с хорошими высокочастотными свойствами.

Усиление по напряжению согласно выражению (5.76) во многих случаях недостаточно, поскольку оно дополнительно снижается за счет внутреннего сопротивления R_E, образуемого делителем напряжения цепи обратной связи. Чтобы увеличить усиление по напряжению, принято повышать внутреннее сопротивление в узле с большим полным сопротивлением, что равнозначно возрастанию полного сопротивления Z. Для этого, как и в VV-усилителе, можно воспользоваться токовым зеркалом более высокого качества, как сделано на рис. 5.75 с помощью каскодного токового зеркала (см. также рис. 5.25). Указанная мера в соответствии с формулой (4.27) повышает внутреннее сопротивление в точке с большим полным сопротив-

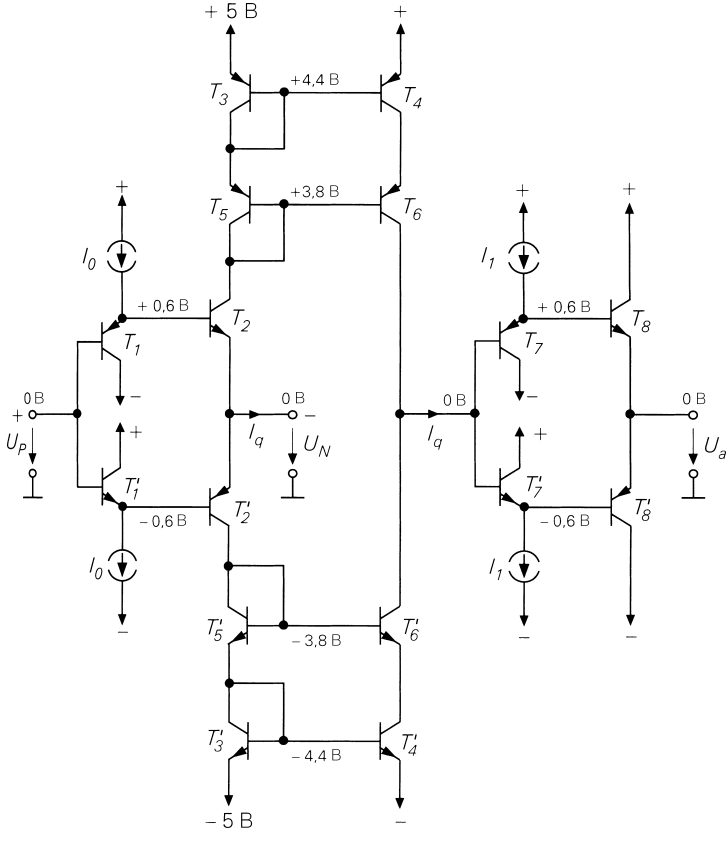


Рис. 5.75. Повышение усиления по напряжению операционного CV-усилителя с помощью каскодного токового зеркала

лением в число раз, равное коэффициенту усиления транзисторов по току. В такой же кратности, согласно выражению (5.76), растет дифференциальный коэффициент усиления:

$$A_B = \frac{Z}{R_E + r_S} = \frac{1}{2}\frac{\beta\, r_{CE}}{R_E + r_S}. \qquad (5.77)$$

Множитель 1/2 учитывает тот факт, что в точке с большим полным сопротивлением включены два одинаковых источника тока. Недостаток каскодного источника в том, что диапазон изменения синфазных и выходных сигналов понижается на 0,6 В, поэтому он составляет только ±3,6 В при напряжении питания ±5 В.

5.4.2 Частотные характеристики

Усилитель полного сопротивления применяется только там, где требуется широкая полоса и малое время нарастания сигнала. Недавно появились широкополосные операционные VV-усилители, изготавливаемые по той же технологии и работающие в режиме АВ (см. рис. 5.28). Поясним разницу между ними, обратившись к схемам на рис. 5.76. Основное различие видно уже в модели: у CV-усилителя отсутствует преобразователь полного сопротивления на инвертирующем входе. Поэтому крутизна входного каскада определяется сопротивлением инвертирующего входа:

$$S = \frac{I_q}{U_e} = \frac{1}{r_S + R_E} = \frac{1}{r_S + R_1 \| R_N}.$$

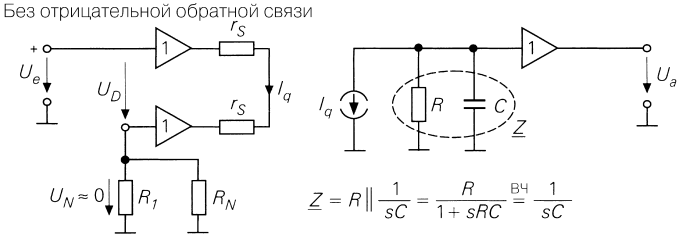
На этом основании при анализе схемы без обратной связи необходимо учитывать сопротивления резисторов R_1 и R_N. На практике $r_S << R_1 \| R_N$, что позволяет пренебрегать r_S. Тогда напряжение $U_D \approx 0$, а напряжение U_e падает на R_1 и R_N. Таким образом, при одинаковых сопротивлениях R в точке с большим полным сопротивлением усиление операционного CV-усилителя явно ниже, чем у VV-усилителя. Поскольку обычно сопротивление R по величине близко к 1 МОм, оно определяет усиление только на низких частотах. Паразитные емкости C всего на несколько пикофарад приводят к падению усиления уже на низких частотах. Это учитывают в вычислениях, используя в них импеданс $\underline{Z}$, равный сопротивлению параллельной цепочки из R и C. На высоких частотах все определяется емкостью, и необходимость учитывать омическое сопротивление отпадает, что упрощает расчеты. Как видно, граничная частота обоих усилителей одинакова. Однако пропускаемые частоты различны: у операционного VV-усилителя частота задается его внутренним устройством, а у CV-усилителя зависит от внешних элементов схемы.

Анализируя операционный CV-усилитель с отрицательной обратной связью, следует учитывать также ток инвертирующего входа, не делая допущений об отсутствии нагрузки у делителя напряжения обратной связи, как в случае VV-усилителя. Для расчета усиления по напряжению применим первый закон Кирхгофа к инвертирующему входу:

$$\frac{U_a - U_e}{R_N} - \frac{U_e}{R_1} + \frac{U_a}{\underline{Z}} = 0.$$

VV-операционный усилитель

Без отрицательной обратной связи



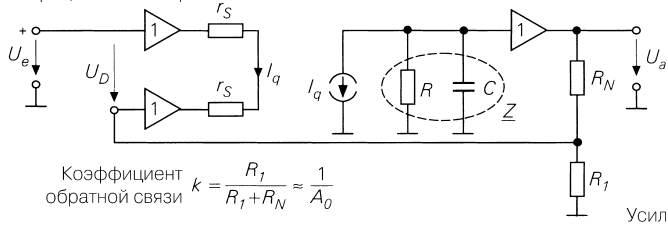
$$\underline{Z} = R \,\|\, \frac{1}{sC} = \frac{R}{1+sRC} \overset{\text{ВЧ}}{=} \frac{1}{sC}$$

Выходное напряжение $\underline{U}_a = I_q \underline{Z} = \dfrac{U_e}{2r_S}\,\underline{Z} = A_D\, U_e$

Усиление $\underline{A}_D = \dfrac{\underline{U}_a}{\underline{U}_e} = \dfrac{\underline{Z}}{2r_S} = \dfrac{R\,/\,2r_S}{1+sRC}$

Варианты $\underline{A}_D = \begin{cases} A_{D0} = \dfrac{R}{2r_S} \text{ при } f << f_g & \text{Граничная частота } f_g = \dfrac{1}{2\pi RC} \\ \dfrac{1}{2s\,r_S C} \text{ при } f >> f_g & \text{Граничная частота } f_T = \dfrac{1}{4\pi\, r_S C} \end{cases}$

С отрицательной обратной связью



Коэффициент обратной связи $k = \dfrac{R_1}{R_1 + R_N} \approx \dfrac{1}{A_0}$

Усиление при замкнутой цепи обратной связи $g_0 = \dfrac{A_{D0}}{A_0} \sim \dfrac{1}{A_0}$

Усиление $\underline{A} = \dfrac{\underline{U}_a}{\underline{U}_e} = \dfrac{1+\underline{A}_D}{1+k\,\underline{A}_D} = \dfrac{1+k}{1+2r_S\,(k\underline{Z})} \approx \dfrac{1+k}{1+2s\,r_S\,C/k}$

Варианты $\underline{A} = \begin{cases} A_0 \approx \dfrac{1}{k} = 1 + \dfrac{R_N}{R_1} & \text{при } f << f_g \\ \dfrac{1}{2s\,r_S C} = -\,\mathrm{j}\,\dfrac{f_T}{f} & \text{при } f >> f_g \end{cases}$

Граничная частота $f_T = \dfrac{1}{2s\,r_S C} = \text{const}$

Граничная частота $f_g = \dfrac{k}{4\pi\, r_S C} \approx \dfrac{f_T}{A_0}$

Частотная зависимость

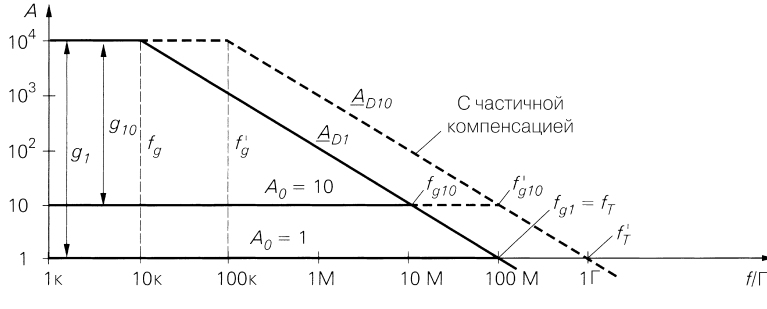
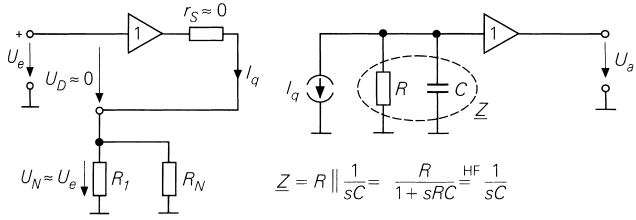


Рис. 5.76а. Сопоставление операционных усилителей типа VV и CV

CV-операционный усилитель

Без отрицательной обратной связи



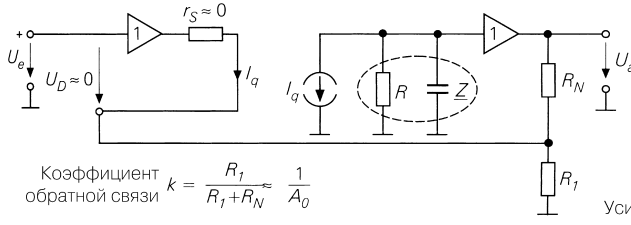
$$\underline{Z} = R \parallel \frac{1}{sC} = \frac{R}{1+sRC} \overset{HF}{=} \frac{1}{sC}$$

Выходное напряжение $\underline{U}_a = I_q \underline{Z} = \dfrac{U_e}{R_1 \| R_N} \underline{Z}$

Усиление $\underline{A}_D = \dfrac{\underline{U}_a}{\underline{U}_e} = \dfrac{\underline{Z}}{R_1 \| R_N} = \dfrac{R \,/\, (R_1 \| R_N)}{1+sRC}$

Варианты $\underline{A}_D = \begin{cases} A_{D0} = \dfrac{R}{R_1 \| R_N} & \text{при } f << f_g \quad \text{Граничная частота } f_g = \dfrac{1}{\mathrm{j}\, 2\pi RC} \\ \dfrac{1}{s\,(R_1 \| R_N) C} & \text{при } f >> f_g \quad \text{Граничная частота } f_T = \dfrac{1}{2\pi (R_1 \| R_N) C} \end{cases}$

С отрицательной обратной связью



Коэффициент обратной связи $k = \dfrac{R_1}{R_1 + R_N} \approx \dfrac{1}{A_0}$

Усиление при замкнутой цепи обратной связи

$g_0 = k A_{D0} = \dfrac{R}{R_1} = \text{const}$

Усиление $\underline{A} = \dfrac{\underline{U}_a}{\underline{U}_e} = \dfrac{1 + R_1/R_N}{1 + R_1/\underline{Z}} = \dfrac{1+k}{1+s R_N C}$

Варианты $\underline{A} = \begin{cases} A_0 \approx \dfrac{1}{k} = \dfrac{R_N}{R_1} & \text{при } f << f_g \\ \dfrac{1}{s\, k\, R_N C} = \dfrac{1}{s\,(R_1 \| R_N) C} & \text{при } f >> f_g \end{cases}$

Граничная частота

$f_g = \dfrac{1}{2\pi R_N C} = \text{const}$

Граничная частота $f_T = \dfrac{1}{2\pi (R_1 \| R_N) C} = \dfrac{A_0}{2\pi R_N C} \sim A_0$

Частотная зависимость

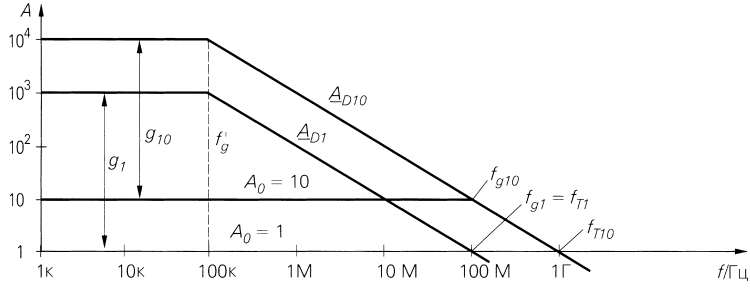


Рис. 5.76б. Сопоставление операционных усилителей типа VV и CV

На низких частотах результат аналогичен VV-усилителю, о чем свидетельствует сравнение на рис. 5.76. Удивительно, но ток инвертирующего входа не повлиял на этот результат. Причина в том, что ток I_q слаб, поскольку даже при выходном напряжении 5 В на сопротивлении R = 1 МОм необходим ток всего лишь I_q = 5 мкА.

Граничная частота операционного VV-усилителя с обратной связью тем ниже, чем больше заданное усиление. У такого усилителя произведение полосы пропускания на коэффициент усиления постоянно и равно граничной частоте (см. рис. 5.76). В операционном CV-усилителе с обратной связью удается добиться граничной частоты, не зависящей от задаваемого усиления, если R_N оставить неизменным, а усиление регулировать с помощью R_1. В этом случае усиление при замкнутой цепи обратной связи остается постоянным: если уменьшить R_1 ради большего усиления, в силу ослабления обратной связи по току в той же степени повысится усиление холостого хода. Поэтому изготовители, как правило, указывают оптимальное значение R_N, когда усиление при замкнутой цепи обратной связи велико ровно настолько, чтобы обеспечить подходящее время нарастания сигнала. У некоторых типов усилителей резистор R_N такого номинала уже находится внутри интегральной микросхемы.

Как показывают выражения, приведенные на рис. 5.76, если в операционном CV-усилителе зафиксировать сопротивление резистора R_N, а усиление регулировать с помощью R_1, он будет отличаться от операционного VV-усилителя следующим:

- полоса пропускания схемы с обратной связью не зависит от заданного усиления;
- коэффициент усиления при замкнутой цепи обратной связи схемы с обратной связью не зависит от заданного усиления;
- граничная частота схемы с обратной связью пропорциональна заданному усилению.

Возможность согласованной частотной коррекции имеется и в операционном VV-усилителе (см. рис. 5.37), однако здесь надо изменять корректирующую емкость вместе с усилением. При выполнении данного условия граничная частота также остается постоянной (см. рис. 5.76).

Из уравнений следуют две особенности, свойственные обеим схемам:

- полоса пропускания схемы с отрицательной обратной связью больше, чем у схемы без нее, причем в кратности, равной петлевому усилению;
- обратная связь не изменяет граничную частоту схемы.

Указанные зависимости наглядно представлены в виде частотной характеристики на графиках рис. 5.76.

5.4.3 Типовые применения

Коэффициент усиления операционного CV-усилителя определяется отрицательной обратной связью по току, если она выполнена с помощью резисторов. При замене R_N или R_1 конденсатором схема становится нестабильной. Данная особенность не позволяет строить интегрирующие или дифференцирующие устройства с исполь-

зованием операционных CV-усилителей, поэтому они применяются преимущественно как широкополосные усилители, например для усиления видеосигналов в режиме инвертирующего или неинвертирующего усилителей (рис. 5.77). Резистор R_N задает усиление при замкнутой цепи обратной связи, и потому в значительной степени определяется усилителем. Резистор R_1 задает усиление по напряжению и при большом усилении должен быть низкоомным. Поскольку сопротивление резистора R_1 в инвертирующем усилителе играет роль входного сопротивления, обычно предпочитают неинвертирующий режим.

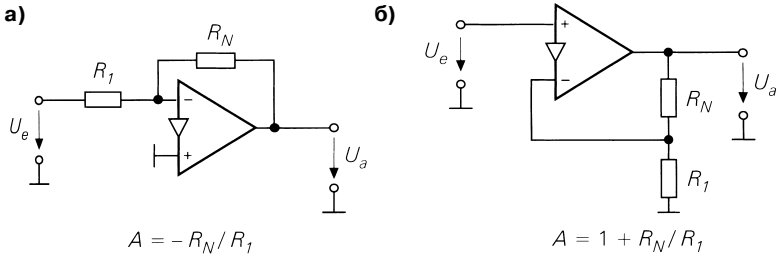


Рис. 5.77. Применение операционного CV-усилителя для усиления сигналов: а – инвертирующий усилитель; б – неинвертирующий усилитель

Существенно, что при усилении $A = 1$ сопротивление R_N должно также сохранять свое номинальное значение, а не обнуляться (рис. 5.78а). Можно удалять лишь резистор R_1. Компенсировать падение усиления вблизи граничной частоты допустимо с помощью дополнительного звена R'_1C (рис. 5.78б). Однако в этом случае следует проверить, не будет ли получен тот же эффект при более высоком петлевом усилении, что случается при низкоомных номиналах делителя напряжения обратной связи.

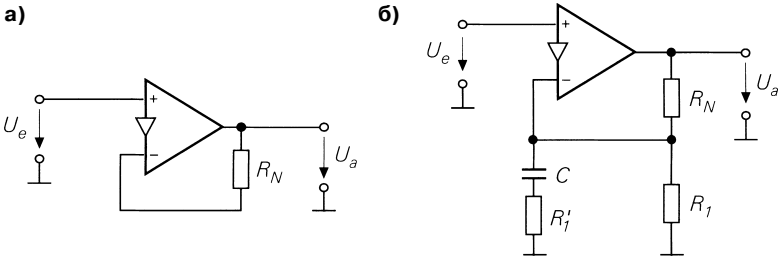


Рис. 5.78. Операционный CV-усилитель в качестве неинвертирующего: а – повторитель напряжения; б – подъем высоких частот

5.5 Усилитель тока

Этот усилитель, называемый операционным CC-усилителем, отличается от операционного CV-усилителя тем же, чем усилитель VC отличается от VV, – отсутствием преобразователя полного сопротивления на выходе.

5.5.1 Внутреннее устройство

Из принципиальной схемы (рис. 5.79а) видно, что по сравнению с CV-усилителем (см. рис. 5.72) здесь отсутствует эмиттерный повторитель на выходе. Замкнув мысленно инвертирующий вход на землю, нетрудно поделить схему на две части:

- транзистор T_2, работающий в составе схемы с общим эмиттером и компенсацией напряжения смещения посредством транзистора T_1;
- токовое зеркало, образованное транзисторами T_3 и T_4.

Ток, протекающий на инвертирующем входе, передается на выход, и по этому признаку операционный CC-усилитель называют усилителем тока. На рис. 5.79 выходной ток равен входному току, так что коэффициент усиления по току оказывается равным единице. Если у токового зеркала сделать коэффициент передачи тока не равным единице, можно получить более высокие коэффициенты усиления; вполне достижимы значения вплоть до $k_I = 8$.

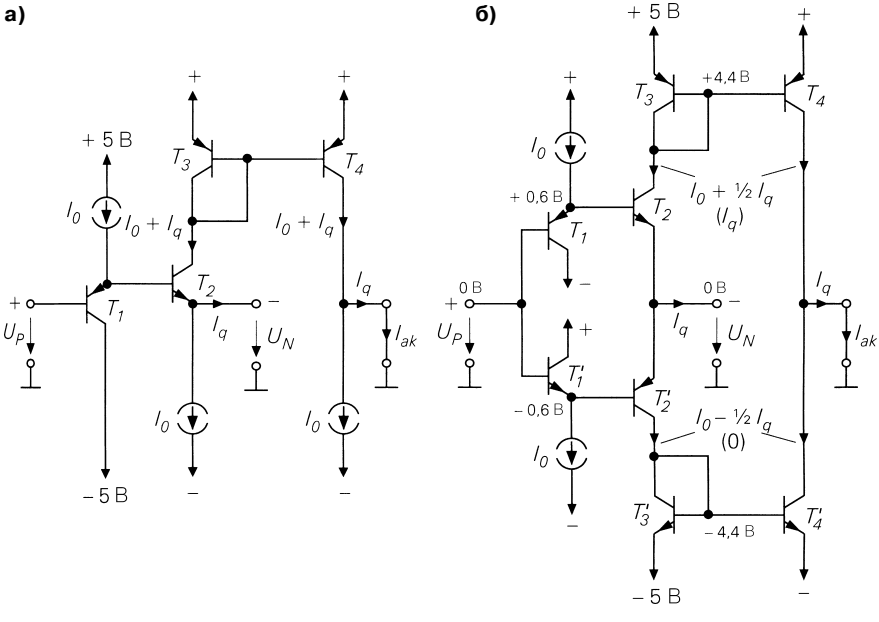


Рис. 5.79. Внутреннее устройство операционного CC-усилителя: а – принцип действия; б – реализация

Операционный усилитель в целом есть не что иное, как сложный транзистор. Поэтому для CC-усилителя используются два схемных обозначения (рис. 5.80а,б). Когда он фигурирует в составе схемы, где есть еще и VV-усилитель, предпочтительнее схемное обозначение CC. Но тот же усилитель может служить неким транзистором, и тогда для него применяется схемное обозначение транзистора. Имеются

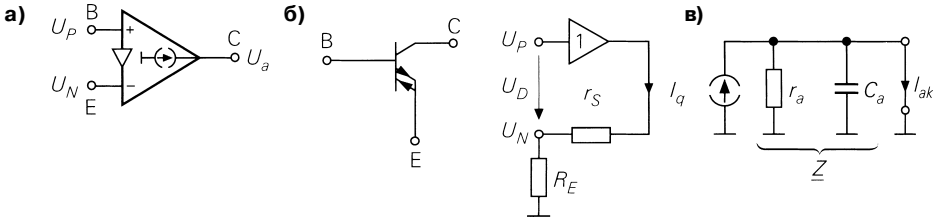


Рис. 5.80. Схемные обозначения операционного СС-усилителя и его модель: а – схемное обозначение ОУ СС; б – схемное обозначение в виде транзистора; в – модель

далеко идущие аналогии между операционным СС-усилителем в качестве усилителя тока и простым транзистором:

- равенство коллекторного и эмиттерного токов по модулю;
- высокое входное сопротивление базы и низкое – эмиттера;
- высокое выходное сопротивление со стороны коллектора.

Наряду со сходством имеются различия, упрощающие применение усилителя по сравнению с транзистором:

- из-за токового зеркала коллекторный ток течет в противоположном направлении;
- напряжение база–эмиттер равно нулю ($U_{BE,a}$ = 0) благодаря компенсации с помощью T_1;
- эмиттерный и коллекторный токи способны протекать в обоих направлениях;
- установка рабочей точки осуществляется с помощью элементов внутри схемы.

По этим причинам операционный СС-усилитель, ведущий себя как идеальный транзистор, был назван фирмой Burr Brown «бриллиантовым транзистором» (Diamond Transistor) [5.8].

Операционный СС-усилитель обладает дополнительными преимуществами на высоких частотах благодаря малой длине внутренней цепи передачи сигнала, кроме этого, выходной каскад работает в двухтактном режиме АВ ради получения больших выходных токов при малом токе покоя. Практический вариант усилителя приведен на рис. 5.79б. По сравнению с принципиальной схемой здесь источники тока заменены комплементарной схемой.

Модель на рис. 5.80в показывает высокоомный неинвертирующий и низкоомный инвертирующий входы. Выход является высокоомным. Фильтр нижних частот, определяющий частотную характеристику, находится на выходе, его граничная частота зависит от подключенной нагрузки. Видно, что ток короткого замыкания на выходе равен току инвертирующего входа. Крутизна при коротком замыкании схемы соответствует крутизне транзистора T_2:

$$S = \frac{I_{ak}}{U_D} = \frac{1}{r_S}. \qquad (5.78)$$

Последовательно с инвертирующим входом часто включается резистор, позволяющий понижать крутизну. В этом случае крутизна схемы равна:

$$S_B = \frac{I_{ak}}{U_P} = \frac{1}{r_S + R_E}. \tag{5.79}$$

Отсюда рассчитывается коэффициент усиления холостого хода по напряжению:

$$A_B = \frac{U_a}{U_p} = S_B R = \frac{R}{r_S + R_E}. \tag{5.80}$$

5.5.2 Типовые применения

В большинстве ситуаций характеристики операционного СС-усилителя определяются обратной связью по току на инвертирующем входе, тогда как обратная связь по напряжению добавляется только в особых случаях.

Использование схем с обратной связью по току

Схема с общим эмиттером. Поскольку поведение операционного СС-усилителя во многом подобно поведению транзистора, естественно включить его в состав трех основных схем. Схема с общим эмиттером представлена на рис. 5.81. Пренебрегая сопротивлением крутизны r_S получаем $U_{BE} = 0$, тогда ток эмиттера равен $I_E = U_e/R_E$. Поскольку коллекторный ток имеет ту же величину, выходное напряжение составляет $U_a = U_e R_C/R_E$.

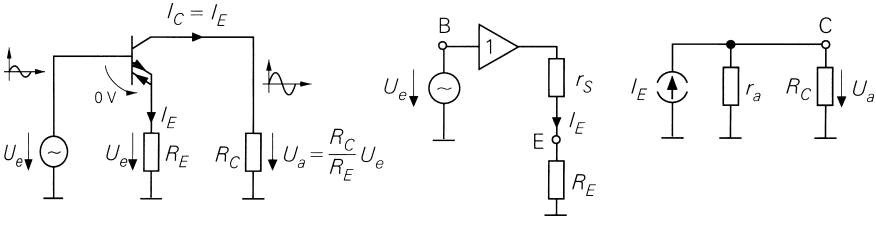


Рис. 5.81. Операционный СС-усилитель в схеме с общим эмиттером

Для строгого расчета коэффициента усиления по напряжению воспользуемся моделью операционного СС-усилителя (см. рис. 5.80), добавив к ней резистор R_C. Тогда эмиттерный ток на рис. 5.81 составит

$$I_E = \frac{U_e}{r_S + R_E}.$$

Этот ток, протекая в выходной цепи, вызывает падение напряжения

$$U_a = I_E (r_a \| R_C) = \frac{r_a \| R_C}{r_S + R_E} U_e \approx \frac{R_C}{R_E} U_e.$$

При расчете коэффициента усиления по напряжению должно учитываться сопротивление нагрузки на выходе. В простейшем случае его объединяют с коллекторным сопротивлением, оперируя сопротивлением $R_{C,ges}$. Чтобы исключить влияние сопротивления нагрузки на усиление напряжения, можно воспользоваться повторителем напряжения (операционным СС-усилителем в схеме с общим коллектором), включив его согласно рис. 5.82а. Для этого особенно хорошо подходит интегральная микросхема OPA660, так как в ней имеется не только операционный СС-усилитель, но и повторитель напряжения. О данной возможности не следует забывать в любых случаях применения операционного СС-усилителя. Поскольку установка рабочей точки здесь, как и у всех ОУ, осуществляется внутри схемы, коллекторный резистор соединяется с землей, а не с шиной напряжения питания, поэтому становятся функционально полезными даже те схемы, которые с обычным транзистором годились лишь на роль малосигнальных эквивалентных схем.

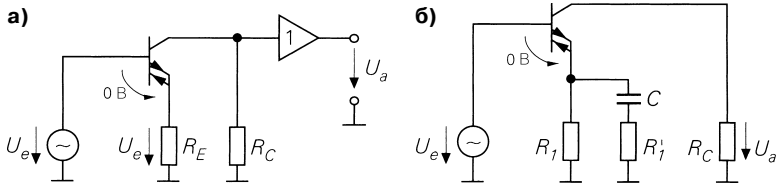


Рис. 5.82. Расширение операционного СС-усилителя, работающего в составе схемы с общим эмиттером: а – с преобразователем полного сопротивления; б – с подъемом высоких частот

Чтобы противодействовать снижению коэффициента усиления на высоких частотах, уменьшают эффективное эмиттерное сопротивление путем параллельного включения добавочного RC-звена, как это сделано на рис. 5.82б.

Схема с общим коллектором. В схеме с общим коллектором (рис. 5.83) выходной сигнал снимают с эмиттера, а коллектор имеет постоянный потенциал. Поскольку рабочая точка устанавливается изнутри, потенциал коллектора делают нулевым. Если исходить из приближения $U_{BE} = 0$, становится очевидным, что усиление по напряжению $A = 1$. При таком способе функционирования схемы отпадает надобность в резисторе в цепи эмиттера, и его можно рассматривать как нагрузку.

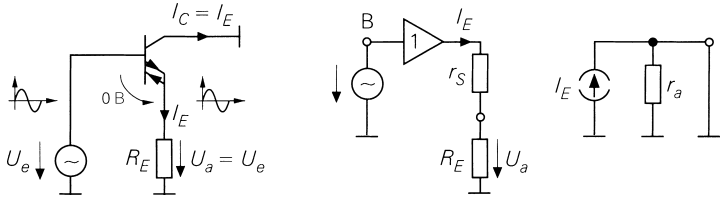


Рис. 5.83. Операционный СС-усилитель в схеме с общим коллектором

Для строгого расчета коэффициента усиления по напряжению часто обращаются к модели на рис. 5.83. Здесь имеется делитель напряжения, включающий сопротивление крутизны, определяющее усиление напряжения:

$$A = \frac{U_a}{U_e} = \frac{R_E}{r_S + R_E} \approx 1.$$

Из модели видно также, что неиспользуемый коллекторный ток стекает на землю. Поэтому при применении операционного СС-усилителя в схеме с общим коллектором отпадает надобность в токовом зеркале (см. рис. 5.79) и остается лишь комплементарная схема Дарлингтона в режиме класса АВ.

Однако коллекторный ток в схеме с общим коллектором может быть полезен, если коллектор соединить с эмиттером по схеме, приведенной на рис. 5.84. Это удвоит выходной ток, так как в операционном СС-усилителе направления эмиттерного и коллекторного токов совпадают, и вдвое уменьшит выходное сопротивление.

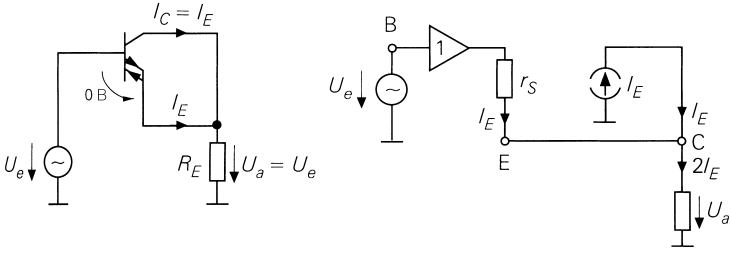


Рис. 5.84. Использование коллекторного тока в операционном СС-усилителе, применяемом в качестве эмиттерного повторителя

Для расчета коэффициента усиления по напряжению воспользуемся моделью и, применив к коллекторной цепи первый закон Кирхгофа, получим:

$$2\frac{U_e - U_a}{r_s} - \frac{U_a}{R_E} = 0 \Rightarrow U_a = \frac{R_E}{R_E + r_S/2} U_e.$$

Схема с общей базой. В схеме с общей базой входной сигнал поступает на эмиттер через резистор, а коллекторный ток создает усиленный выходной сигнал на коллекторном резисторе (рис. 5.85). При идеальном операционном СС-усилителе $U_{BE} = 0$, тогда эмиттерный ток $I_E = -U_e/R_E$; на коллекторном резисторе этим током создается падение напряжения

$$U_a = I_C R_C = -\frac{R_C}{R_E} U_e.$$

Для строгого анализа лучше всего подходит модель, представленная на рис. 5.85, откуда находим:

$$U_a = -I_E (r_a \parallel R_C) = -\frac{r_a \parallel R_C}{r_S + R_E} U_e \approx -\frac{R_C}{R_E} U_e.$$

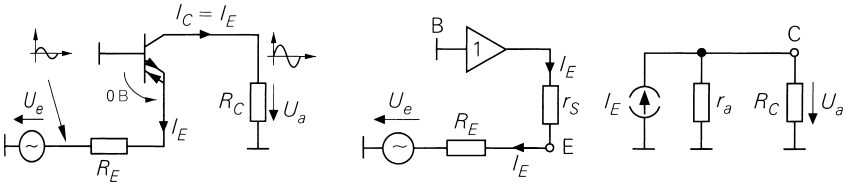


Рис. 5.85. Операционный СС-усилитель в схеме с общей базой

За исключением отрицательного знака, данный результат аналогичен полученному для схемы с общим эмиттером. Схемы с общим эмиттером или базой, собранные на операционном СС-усилителе, отличаются от обычного транзистора обратным знаком усиления по напряжению. Поскольку эмиттер в схеме с общей базой через низкое сопротивление соединен с землей, имеющей нулевой потенциал, в этой точке можно суммировать токи без какого-либо взаимного влияния, как в точке суммирования операционного VV-усилителя (рис. 5.86а). Допустимо также построить вычитатель, скомбинировав схемы с общими эмиттером и базой (рис. 5.86б).

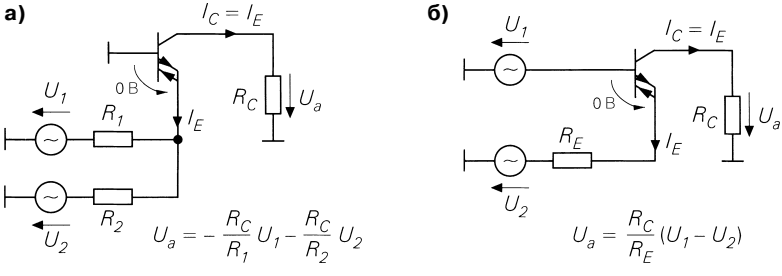


Рис. 5.86. Операционный СС-усилитель в качестве сумматора и вычитателя: а – сумматор; б – вычитатель

Дифференциальный усилитель. Из двух операционных СС-усилителей строят дифференциальный усилитель (рис. 5.87). У него много общего с обычным дифференциальным усилителем, охваченным отрицательной обратной связью по току (см. рис. 4.47). Благодаря установке рабочей точки внутри схемы отпадает необходимость в эмиттерном источнике тока, а коллекторные резисторы соединяются с землей. Исходя из идеального операционного СС-усилителя с $U_{BE} = 0$, нетрудно определить уравнительный ток:

$$I_q = \frac{U_{e1} - U_{e2}}{R_E} = \frac{U_D}{R_E}.$$

Коллекторный ток имеет ту же величину, поэтому для выходного напряжения можно записать:

$$U_{a1} = I_q R_C = \frac{R_C}{R_E} U_D \quad \text{и} \quad U_{a2} = -I_q R_C = -\frac{R_C}{R_E} U_D.$$

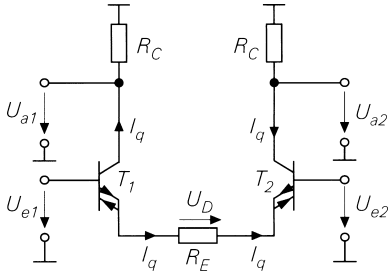


Рис. 5.87. Дифференциальный усилитель, построенный из двух операционных СС-усилителей

Для точного расчета коэффициента усиления по напряжению привлечем модель, показанную на рис. 5.88. Здесь при вычислении уравнительного тока учитываются сопротивления крутизны:

$$I_q = \frac{U_D}{R_E + 2r_S}.$$

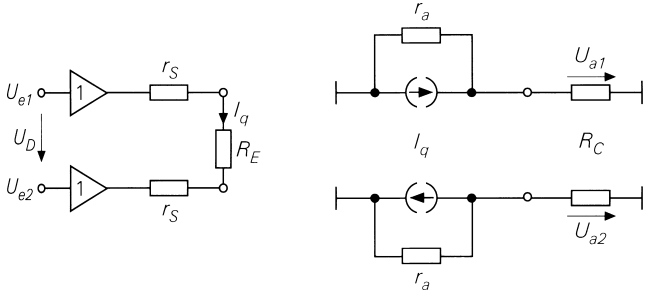


Рис. 5.88. Модель дифференциального усилителя из двух операционных СС-усилителей

Выходные и коллекторные сопротивления включены параллельно, так что для выходного напряжения имеет место:

$$U_{a1} = \frac{R_C \parallel r_a}{R_E + 2r_S} U_D \quad \text{и} \quad U_{a2} = -\frac{R_C \parallel r_a}{R_E + 2r_S} U_D.$$

Дифференциальный усилитель уже рассматривался в связи с применениями операционного VC-усилителя (см. рис. 5.70 и 5.71). Крутизна схем определяется сопротивлением внешнего эмиттерного резистора R_E. Для крутизны при коротком замыкании получим:

$$S = \frac{I_{a1}}{U_D} = \frac{1}{R_E + 2r_S}.$$

При построении дифференциальных усилителей особенно удобны микросхемы MAX435 и OPA2662, содержащие по два операционных СС-усилителя.

Гиратор. Управляемые напряжением источники тока хорошо подходят для построения гираторов, так как позволяют непосредственно реализовывать необходимые передаточные уравнения

$$I_1 = \frac{1}{R_G}U_2 \quad \text{и} \quad I_2 = \frac{1}{R_G}U_1. \tag{5.81}$$

Эти уравнения прямо воплощаются в схеме, приведенной на рис. 5.89, если исходить из того, что $U_{BE} = 0$ и $I_B = 0$. Чтобы сохранить правильный знак тока, достаточно на пути сигнала слева направо включить простой операционный СС-усилитель, а в противоположном направлении – дифференциальный усилитель (см. рис. 5.87). Для построения высококачественных гираторов требуются источники тока с большим выходным сопротивлением. Здесь особенно эффективна интегральная микросхема SHC615 фирмы Burr Brown, располагающая каскодным токовым зеркалом на выходе с выходным сопротивлением мегаомного диапазона.

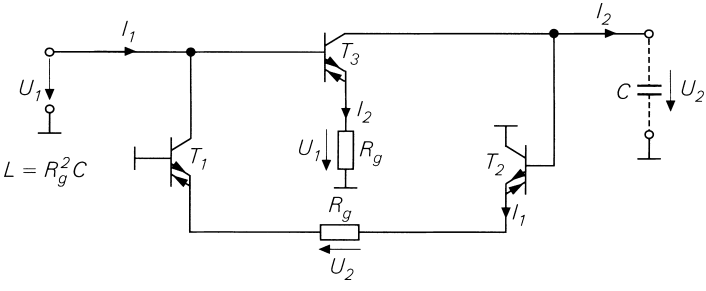


Рис. 5.89. Устройство гиратора на операционных СС-усилителях в качестве источников тока, управляемых напряжением

Если к одной стороне гиратора подсоединить конденсатор C, на другой стороне получим индуктивность $L = (R_g)^2C$ в соответствии с выражением (12.21). При подключении конденсатора к каждой из сторон образуется колебательный контур, демпфируемый параллельным сопротивлением. В этом случае возникающая схема идентична фильтру, показанному на рис. 5.92, если входной сигнал подавать на базу T_1, а выходной снимать с эмиттера T_2. Поразительно, что оба фильтра, будучи совершенно различными по устройству, приводят к одной и той же схеме.

Интегратор. Если подключить конденсатор к управляемому напряжением источнику тока, получится интегратор. На этом принципе основан интегратор, схема которого приведена на рис. 5.90. Операционный СС-усилитель реализует управляемый напряжением источник тока; он выдает ток $I_C = U_e/R$, если пренебречь сопротивлением источника. Тогда на конденсаторе появляется напряжение

$$U_a = \frac{1}{C}\int I_C dt = \frac{1}{RC}\int U_e dt.$$

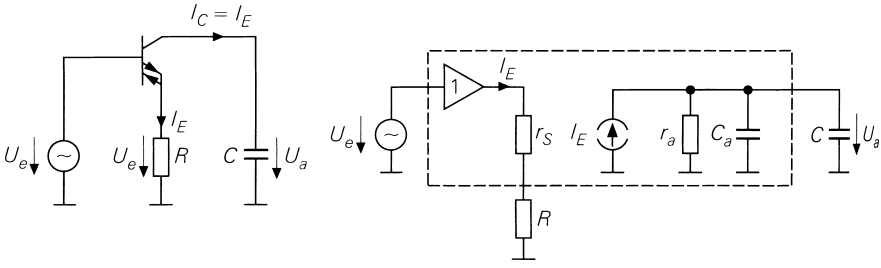


Рис. 5.90. Операционный СС-усилитель в качестве интегратора

Разумеется, можно вести расчеты в частотной области, если подставить сопротивление конденсатора:

$$\underline{U}_a = \frac{\underline{I}_C}{sC} = \frac{\underline{U}_e}{sRC}.$$

Чтобы уравнения выполнялись, надо снимать напряжение с ненагруженного конденсатора, а для этого в стандартной ситуации требуется еще один преобразователь полного сопротивления.

Модель (см. рис. 5.90) дает возможность исследовать влияние реальных свойств операционного СС-усилителя на интегратор. Сопротивление источника r_S здесь также включено последовательно с внешним эмиттерным резистором R, позволяя выбирать соответственно уменьшенное сопротивление внешнего резистора.

Фильтр нижних частот $r_a C_a$ определяет нижнюю граничную частоту интегратора значением $f_u = 1/2\pi r_a\ (C + C_a)$. Такое ограничение свойственно всем интеграторам, поскольку на низких частотах у идеального интегратора усиление должно становиться бесконечно большим. Паразитная емкость C_a включена параллельно интегрирующему конденсатору C и потому не создает каких-либо неприятностей. Она учитывается путем уменьшения интегрирующей емкости C. Ясно, что в описанной модели нет ограничений полосы пропускания по верхним частотам. Разумеется, из-за вторичных эффектов у СС-интегратора есть и верхняя частотная граница, но она приходится на очень высокие частоты.

По сравнению с этим операционный VV-усилитель обладает гораздо более скромными возможностями. На рис. 5.91а такой усилитель, представленный в виде модели, включен как интегратор. Выше частоты единичного усиления $f_T = S\ /(2\pi C)$ напряжение $U_1 = 0$, и выходное сопротивление r_a находится под нулевым потенциалом. В подобной ситуации модель упрощается согласно рис. 5.91б. Теперь интегрирующий конденсатор действует как конденсатор связи и не замыкает входной сигнал, а передает его на выход. В данном частотном диапазоне схема работает только как делитель напряжения в соответствии с соотношением $U_a = U_e r_a\ /\ (r_a + R)$.

Фильтр. Поскольку операционные СС-усилители позволяют строить очень приличные интеграторы для высоких частот, они особенно удобны для создания активных высокочастотных фильтров, основанных на интеграторах (см. раздел 13.11, том 2). Пример комбинации полосового фильтра и фильтра нижних частот

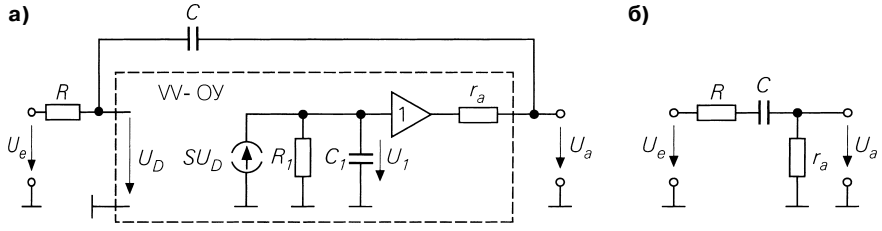


Рис. 5.91. Операционный VV-усилитель, включенный как интегратор: а – модель; б – высокие частоты

второго порядка приведен на рис. 5.92 [5.10]. Комбинированный фильтр состоит из двух СС-интеграторов и одного повторителя напряжения. В отличие от интеграторных фильтров с операционными VV-усилителями СС-интеграторы не являются инвертирующими, что избавляет от необходимости применять инвертор в цепи фильтра. При указанных на схеме номиналах получается резонансная и граничная частота около 30 МГц при добротности $Q = 1/\sqrt{2}$ (фильтр Баттерворта). Номиналы элементов выбирались в расчете на сопротивление источника r_S = 10 Ом и паразитные емкости монтажа 6 пФ, включенные параллельно интегрирующим конденсаторам. Схема работает с хорошей точностью на частотах до 300 МГц.

Передаточные функции фильтра следуют из его схемы:

$$\frac{\underline{U}_{TP}}{\underline{U}_e} = \frac{1}{1 + sCR^2 / R_1 + s^2C^2R^2}, \tag{5.82}$$

$$\frac{\underline{U}_{BP}}{\underline{U}_e} = \frac{sRC}{1 + sCR^2 / R_1 + s^2C^2R^2}, \tag{5.83}$$

$$f_g = \frac{1}{2\pi RC} \qquad Q = \frac{R_1}{R}.$$

Из приведенных соотношений видно, что резонансную частоту и добротность можно изменять независимо друг от друга.

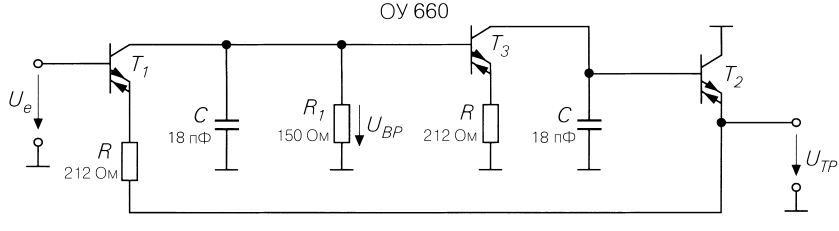


Рис. 5.92. Активный высокочастотный фильтр второго порядка с полосовым фильтром и ФНЧ на выходе

Использование обратной связи по напряжению

Обратная связь по напряжению появляется в операционных СС-усилителях потому, что часть выходного напряжения передается на инвертирующий вход через делитель напряжения (рис. 5.93а), благодаря чему образуется схема, которая для операционного VV-усилителя известна как неинвертирующий усилитель. Однако разница заключается в том, что делитель напряжения обратной связи нагружен входным током. Если схему представить с использованием символа транзистора, как на рис. 5.93б, легко заметить, что здесь одновременно действует обратная связь по току. Обратная связь от коллектора к эмиттеру приводит к отрицательной обратной связи, так как коллекторный ток инвертирован по сравнению с простым транзистором. Поскольку цепь отрицательной обратной связи здесь не имеет преобразователя полного сопротивления ни на входе, ни на выходе, то есть реализуется кратчайшим путем, говорят о прямой отрицательной обратной связи (direct feedback).

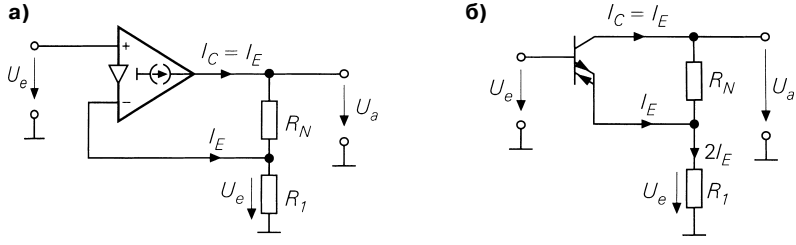


Рис. 5.93. Операционный СС-усилитель с отрицательной обратной связью по напряжению в сочетании с такой же связью по току: а – с условным обозначением ОУ; б – с условным обозначением транзистора

Рассчитывая выходное напряжение, будем исходить из идеального операционного СС-усилителя при $U_D = U_{BE} = 0$. В ситуации ненагруженного выхода через резистор R_1 протекает ток $2I_E$, так что эмиттерный ток составляет $I_E = U_e/2R_1$. Отсюда получаем выходное напряжение:

$$U_a = U_e + I_E R_N = U_e + \frac{R_N}{2R_1}U_e = \left(1 + \frac{R_N}{2R_1}\right)U_e.$$

Данное соотношение выглядит точно так же, как и в случае операционного VV-усилителя, отличаясь лишь цифрой 2 в знаменателе. При выводе соотношения предполагался ненагруженный выход $I_a = 0$. Нагрузка снижает усиление. Если это недопустимо, к выходу можно подключить повторитель напряжения, как сделано в микросхеме OPA660.

Для учета влияния сопротивления крутизны и выходного сопротивления операционного СС-усилителя лучше всего воспользоваться моделью из рис. 5.94. Применив первый закон Кирхгофа к цепям эмиттера и коллектора, имеем:

$$\frac{U_e - U_1}{r_s} + \frac{U_a - U_1}{R_N} - \frac{U_1}{R_1} = 0,$$

$$\frac{U_e - U_1}{r_s} + \frac{U_a - U_1}{R_N} - \frac{U_a}{R_a} = 0.$$

Отсюда следует точное значение для коэффициента усиления холостого хода по напряжению

$$A = \frac{U_a}{U_e} = \frac{1 + \dfrac{R_N}{2R_1}}{1 + \dfrac{1}{2r_a}\left(R_N + r_S + \dfrac{r_S R_N}{R_1}\right) + \dfrac{r_S}{2R_1}} \overset{\substack{r_a \to \infty \\ r_S = 0}}{=} 1 + \frac{R_N}{2R_1}.$$

Та же модель (рис. 5.94) хорошо подходит для расчета полосы пропускания. Для простоты будем исходить из идеального (но с учетом емкости C_a) операционного СС-усилителя, то есть примем $r_S = 0$ и $r_a = \infty$. Вновь проанализируем схему, применив первый закон Кирхгофа к цепям эмиттера и коллектора:

$$I_E + \frac{U_a - U_e}{R_N} - \frac{U_e}{R_1} = 0,$$

$$I_E - \frac{U_a - U_e}{R_N} - U_a s C_a = 0.$$

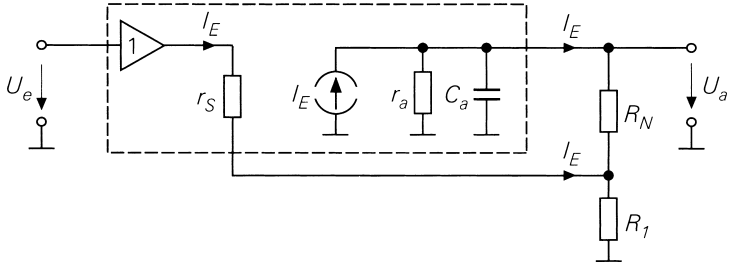


Рис. 5.94. Модель операционного СС-усилителя для расчета усиления по напряжению и полосы пропускания при отрицательной обратной связи по напряжению

Отсюда получим коэффициент усиления по напряжению:

$$\underline{A} = \frac{\underline{U}_a}{\underline{U}_e} = \frac{1 + \dfrac{R_N}{2R_1}}{1 + sR_N C_a / 2}.$$

В этом выражении содержится знакомая формула усиления на высокой частоте. Граничная частота определяется из условия равенства мнимой части знаменателя единице; таким образом,

$$\omega_g = 2\pi f_g = \frac{2}{R_N C_a}.$$

Из приведенного выражения следует, что $r_a = R_N/2$, поскольку C_a действует как емкость нагрузки, которая вместе с выходным сопротивлением схемы образует фильтр нижних частот с граничной частотой $\omega_g = 1 / (r_a C_a)$.

Выходное сопротивление схемы не столь высокоомно, как выход самого усилителя, поскольку на выходе имеется делитель напряжения цепи отрицательной

обратной связи. Вместе с тем оно не так низкоомно, как у операционного VV-усилителя с отрицательной обратной связью, ведь в данном случае усиление при замкнутой цепи обратной связи не слишком велико. При расчете выходного сопротивления возьмем идеальный операционный CC-усилитель (рис. 5.95а) и получим зависимость между выходным током и выходным напряжением при короткозамкнутом входе $U_e = 0$. Кроме того, здесь будут рассмотрены операционные CC-усилители с усилением по току $k_I = I_C/I_E > 1$. Для выходного тока получим:

$$I_a = I_C - \frac{U_a}{R_N} = k_I I_E - \frac{U_a}{R_N} = -\left(k_I + 1\right)\frac{U_a}{R_N},$$

откуда находим выходное сопротивление

$$r_a = -\frac{U_a}{I_a} = \frac{R_N}{k_I + 1}. \qquad (5.84)$$

Следовательно, сопротивление R_N уменьшается усилителем. Оно позволяет задавать любое значение выходного сопротивления схемы; в описанной ситуации независимый выбор усиления по напряжению может осуществляться еще только посредством сопротивления резистора R_1. На этом основании фирма Comlinear обозначает операционные CC-усилители как drive-R-amplifier.

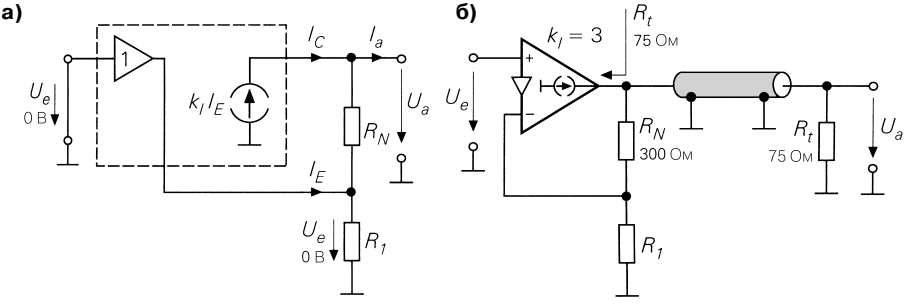


Рис. 5.95. Работа операционного CC-усилителя на согласованную нагрузку: а – с усилением по току; б – активная нагрузка

Согласно выражению (5.84), для работы операционного усилителя (например, OPA2662 при усилении по току $k_I = 3$) на линию связи с волновым сопротивлением 75 Ом (рис. 5.95б) требуется сопротивление

$$R_N = R_t\,(k + 1) = 4R_t = 4 \times 75 \text{ Ом} = 300 \text{ Ом}.$$

При использовании MAX436 с $k_I = 8$ понадобится сопротивление $R_N = 675$ Ом. Ясно, что мощность, рассеиваемая в согласующем сопротивлении при активном согласовании, заметно ниже, нежели при пассивном посредством параллельно или последовательно включенных резисторов. Если в пассивном варианте рассеиваемая мощность равна передаваемой мощности, то в активном на резисторе теряется только $1 / (1 + k_I)$ от мощности, подаваемой в линию.

Способ контролируемого уменьшения выходного сопротивления высокоомного усилителя с помощью прямой обратной связи уже использовался при описании

усилителей с питанием «от шины к шине». Нетрудно заметить соответствие оконечного каскада с таким питанием (см. рис. 5.22) и операционного СС-усилителя (см. рис. 5.79).

5.6 Сопоставления

Имеет смысл рассмотреть сходства и различия разных операционных усилителей в целом, для этого их основные свойства представлены на рис. 5.96 и в табл. 5.2. На схемных обозначениях типов усилителей с токовым выходом показаны символы источника тока и сам ток как признак высокоомного выхода. Усилители с токовым входом отмечены символом усилителя между входами: он означает наличие одного высокоомного неинвертирующего и одного низкоомного инвертирующего входов.

Каждый ОУ может рассматриваться как управляемый источник, описывающий идеальный усилитель. При этом усилители с низкоомным выходом служат источниками напряжения, а с высокоомным – источниками тока. Высокоомный (неинвертирующий) вход дает источник, управляемый напряжением, а низкоомный – управляемый током. Из описания функций управляемых источников на английском языке (см. табл. 5.2) получаются уже знакомые двухбуквенные аббревиатуры для четырех типов усилителей. Видно, что систематика не способна включать в себя другие типы усилителей. Каждая схема может быть отнесена к одному из четырех типов ОУ.

Модели на рис. 5.96 описывают важнейшие реальные свойства операционного усилителя. Подстановка вместо Z звена из параллельно включенных резистора и конденсатора позволяет моделировать частотные свойства, что использовалось для оценки граничных частот усилителей каждого типа.

Электрические схемы представляют рассмотренные примеры в простейшей сопоставимой реализации. Операционные усилители с входом по напряжению снабжены входным дифференциальным усилителем, а с токовым входом – повторителем напряжения с компенсированным напряжением база–эмиттер. У ОУ с выходом по напряжению имеется выходной эмиттерный повторитель, отсутствующий в усилителях с токовым выходом.

Сопоставление становится особенно поучительным, если простейший из четырех типов усилителей, а именно операционный СС-усилитель, представить в виде транзистора, а при реализации трех остальных типов добавить преобразователь полного сопротивления. Тогда выясняется, что усилителю CV требуется выходной повторитель напряжения, VC – повторитель напряжения на инвертирующем входе, а VV – оба повторителя одновременно. Следовательно, можно воспользоваться микросхемой OPA622 для реализации любого из четырех типов ОУ, так как наряду с СС-усилителем в ней имеется два повторителя напряжения. Эта возможность иллюстрируется сравнением рис. 5.96 и 5.98. Соответственно интегральные микросхемы OPA660 и MAX436 позволяют реализовать усилитель полного переходного сопротивления и VC-усилитель. Более того, дополнительные повторители напряжения полезны и при использовании операционного СС-усилителя, которому требуется преобразователь полного сопротивления для развязки нагрузки

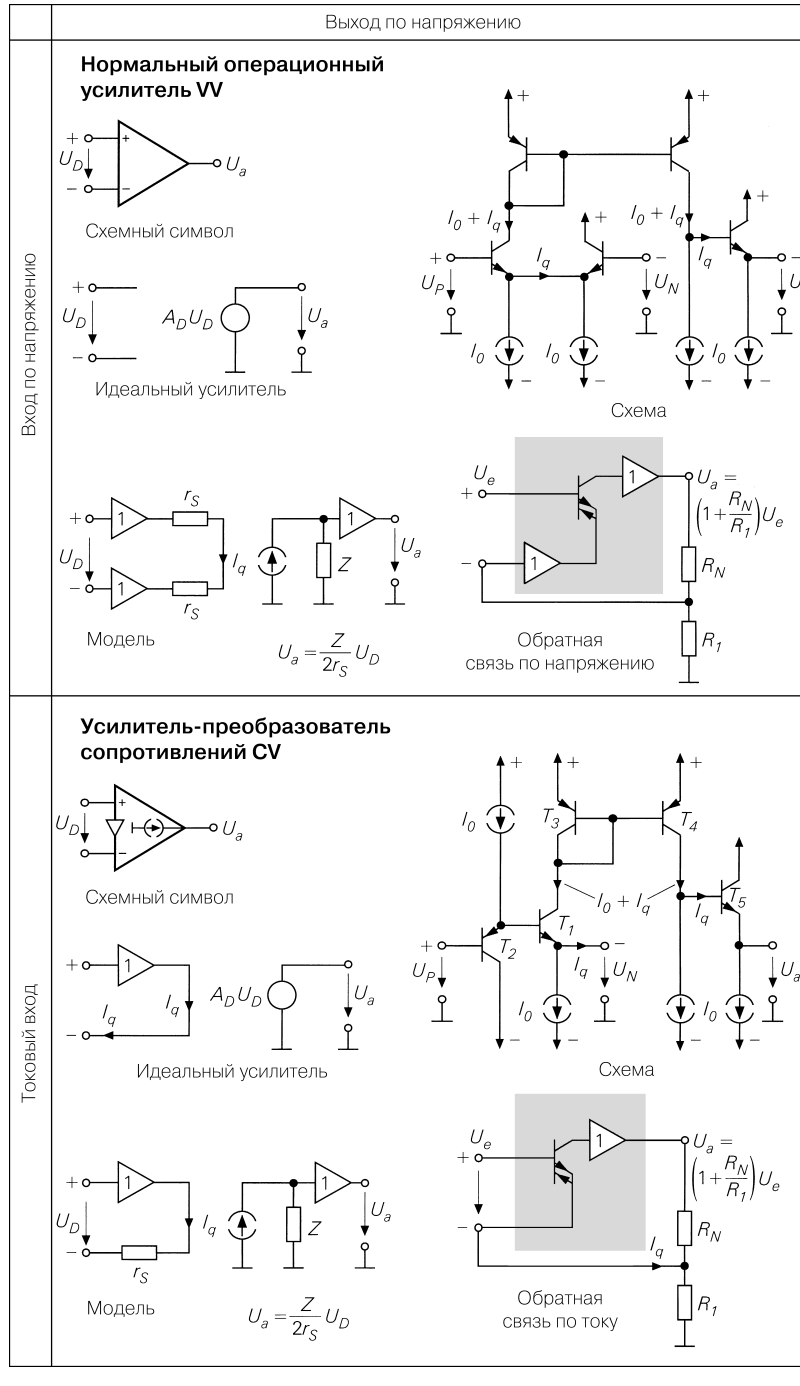


Рис. 5.96а. Сравнение схем операционных усилителей

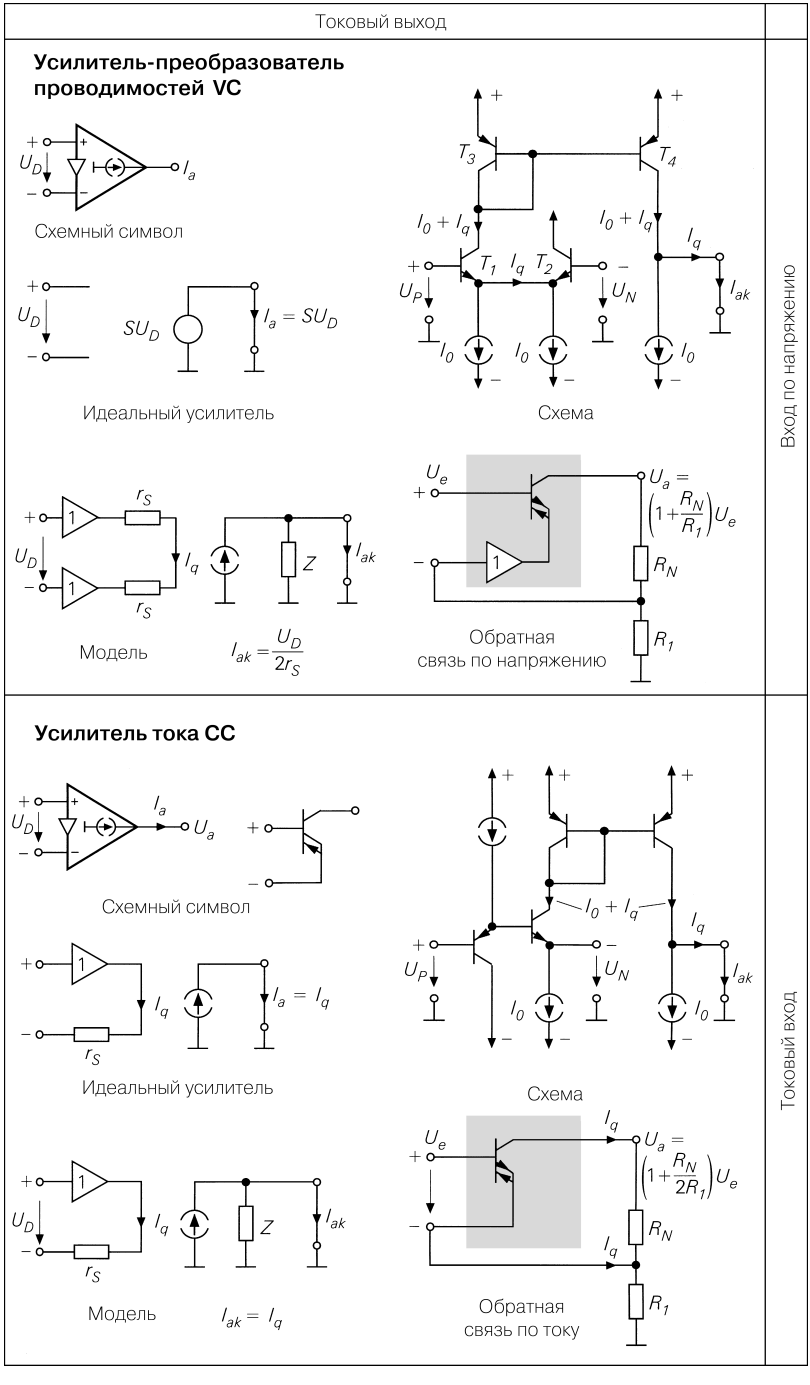


Рис. 5.96б. Сравнение схем операционных усилителей

Таблица 5.2. Сравнение характеристик операционных усилителей

	Выход по напряжению		
	Обиходное название	Стандартный операционный усилитель	
Вход по напряжению	Название по систематике	ОУ с обратной связью по напряжению (VV)	
	Функция управляемого источника	Источник напряжения с управлением по напряжению, VCVS	
	Отрицательная обратная связь – описание выхода	Обратная связь по напряжению, выход по напряжению, VFVO	
	Тип обратной связи	Отрицательная обратная связь по напряжению	
	Применения	Низкочастотный усилитель	
	Достоинства	Малое напряжение смещения нуля, малый дрейф, высокая точность на низких частотах	
	Недостатки	Непригоден для высоких частот, трудности стабилизации при емкостной и индуктивной нагрузках	
	Типичный представитель	OP177 (аналоговые устройства)	
	Напряжение смещения нуля	10 мкВ	☺
	Дрейф напряжения смещения нуля	0,1 мкВ/К	☺
	Входной ток	1 нА	☺
	Ширина полосы при большом сигнале	5 кГц	☹
	Скорость нарастания выходного напряжения	0,3 В/мкс	☹

	Выход по напряжению	
	Обиходное название	Усилитель полного сопротивления
Вход по току	Название по систематике	Усилитель напряжения, управляемый током (CV)
	Функция управляемого источника	Источник напряжения с управлением по току, CCVS
	Отрицательная обратная связь – описание выхода	Обратная связь по току, выход по напряжению, CFVO
	Тип обратной связи	Отрицательная обратная связь по току
	Применения	Драйвер линии
	Достоинства	Широкая полоса пропускания, высокая скорость нарастания выходного напряжения
	Недостатки	Трудности стабилизации при емкостной и индуктивной нагрузках

Таблица 5.2. Сравнение характеристик операционных усилителей (продолжение)

	Выход по напряжению		
	Обиходное название	Усилитель полного сопротивления	
Вход по току	Типичный представитель	CLC449 (National)	
	Напряжение смещения нуля	3 мВ	☹
	Дрейф напряжения смещения нуля	25 мкВ/К	☹
	Входной ток	6 мкА	☹
	Ширина полосы при большом сигнале	500 МГц	☺
	Скорость нарастания выходного напряжения	2500 В/мкс	☺

	Выход по току		
	Обиходное название	Усилитель полной проводимости	
Вход по напряжению	Название по систематике	Усилитель тока, управляемый напряжением (VC)	
	Функция управляемого источника	Источник тока с управлением по напряжению, VCCS	
	Отрицательная обратная связь – описание выхода	Обратная связь по напряжению, токовый выход, VFCO	
	Тип обратной связи	Отрицательная обратная связь по напряжению	
	Применения	Драйвер для емкостных нагрузок	
	Достоинства	Малое напряжение смещения нуля, малый дрейф, хорошая переходная характеристика при емкостных нагрузках	
	Недостатки	Нагрузка должна быть заранее известна при выборе номиналов схемы	
	Типичный представитель	MAX436 (Maxim)	
	Напряжение смещения нуля	0,3 мВ	😐
	Дрейф напряжения смещения нуля	0,4 мкВ/К	☹
	Входной ток	1 мкА	☹
	Ширина полосы при большом сигнале	200 МГц	☺
	Скорость нарастания выходного напряжения	850 В/мкс	☺

Таблица 5.2. Сравнение характеристик операционных усилителей (окончание)

	Токовый выход	
	Обиходное название	Усилитель тока
Вход по току	Название по систематике	Операционный усилитель тока (CC)
	Функция управляемого источника	Источник тока с управлением по току, CCCS
	Отрицательная обратная связь – описание выхода	Обратная связь по току, токовый выход, CFCO
	Тип обратной связи	Отрицательная обратная связь по току
	Применения	Высокочастотный активный фильтр, формирователь тока для магнитных головок, лазерных диодов, драйверов линий
	Достоинства	Широкая полоса, высокая скорость нарастания выходного напряжения
	Недостатки	Для выбора номиналов схемы надо заранее знать нагрузку
	Типичный представитель	OPA660 (Burr Brown)
	Напряжение смещения нуля	7 мВ
	Дрейф напряжения смещения нуля	50 мкВ/К
	Входной ток	2 мкА
	Ширина полосы при большом сигнале	800 МГц
	Скорость нарастания выходного напряжения	3000 В/мкс

(см. рис. 5.82). Ту же задачу легко решить с помощью микросхем OPA2662 или MAX435, содержащих по два CC-усилителя, если один из них включить как повторитель напряжения в соответствии с рис. 5.83.

Для сравнения на рис. 5.96 четыре операционных усилителя представлены в виде неинвертирующих. Тогда применительно к входу по напряжению речь идет об отрицательной обратной связи по напряжению, а применительно к токовому входу – об отрицательной обратной связи по току, хотя одновременно действует и отрицательная обратная связь по напряжению. Чисто токовая обратная связь имеет место, только если инвертирующий вход просто соединен с землей через резистор (см. рис. 5.81). Указанные соотношения для выходного напряжения везде одинаковы вплоть до операционного CC-усилителя, в выражении для которого имеется добавочная цифра 2 в знаменателе. Впрочем, для усилителя с токовым выходом они справедливы, только если он не нагружен. Конечное описание отри-

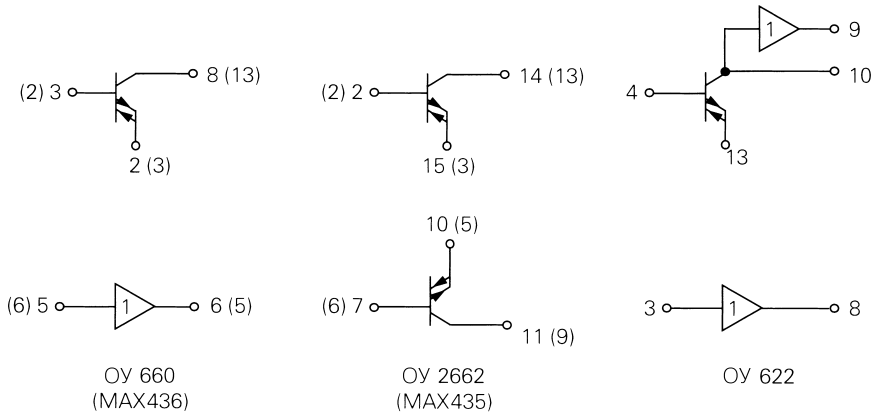


Рис. 5.97. Сравнение стандартных операционных усилителей с токовым выходом. Указаны номера штырьков на корпусах с двухрядным расположением выводов

цательной обратной связи в табл. 5.2 также соответствует обычной систематической аббревиатуре операционного усилителя.

Цепи обратной связи на рис. 5.96 свидетельствуют о том, что самая длинная из них свойственна операционному VV-усилителю, а самая короткая – CC-усилителю. Поэтому ему присуще минимальное отставание фазы на высоких частотах и, как следствие, минимальная нестабильность, что делает его особенно удобным для работы на высоких частотах. Описанное различие отражено на рис. 5.98. Хотя обеим схемам нужен один и тот же усилитель и они характеризуются низким выходным сопротивлением, цепь обратной связи операционного CC-усилителя короче, чем в усилителе переходного полного сопротивления.

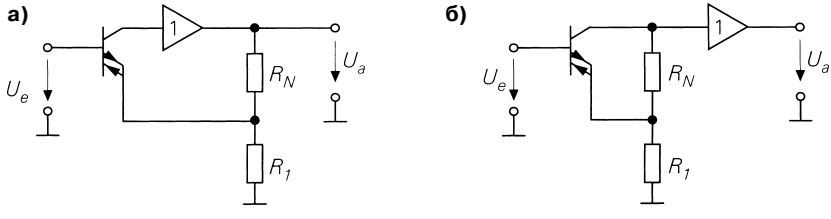


Рис. 5.98. Сравнение усилителей CV и CC при наличии преобразователя полного сопротивления: а – усилитель-преобразователь полного сопротивления; б – усилитель тока с преобразователем сопротивления

5.6.1 Практические применения

Моделирование схем не позволяет выявить множество паразитных эффектов. В первую очередь это относится к индуктивностям, связанным с монтажом и зависящим

от его реализации. Только немногие программы в состоянии определить данный параметр по топологии схемы и автоматически учитывать его при моделировании. В этом нет нужды на низких частотах, но начиная с 1 МГц острота проблемы быстро нарастает. Выше 30 МГц важную роль играет даже индуктивность выводов интегральной схемы. Поэтому на высоких частотах особенно выгодно использовать схемные элементы для поверхностного монтажа, так как благодаря малым размерам и отсутствию проволочных выводов у них заметно снижается паразитная индуктивность. Основные обстоятельства, которые следует учитывать при применении операционных усилителей, вкратце сводятся к следующему.

Шунтирование питающих напряжений. Напряжения питания нужно надежно шунтировать конденсаторами. У проводников питающего напряжения имеется естественная индуктивность, растущая с их длиной. Чтобы предотвратить падение напряжения сигнала на этой индуктивности, ее накоротко замыкают конденсатором (рис. 5.99). Разумеется, выводы конденсатора не должны иметь индуктивности, сравнимые с индуктивностями проводника питания. Чтобы приблизиться к соблюдению этого требования, место соединения с землей выполняется в виде сетки, а лучше – в виде сплошной поверхности в точке подключения. На высоких частотах конденсаторы также ведут себя по-разному. Вследствие большой емкости электролитические конденсаторы характеризуются малым сопротивлением на низких частотах, но на высоких частотах оно возрастает из-за собственной паразитной индуктивности. Ради достижения низких сопротивлений параллельно электролитическому конденсатору подключается керамический, сопротивление которого на высоких частотах заметно меньше, несмотря на малую емкость.

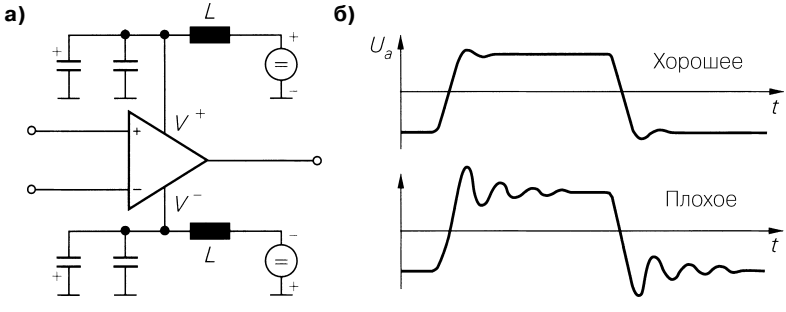


Рис. 5.99. Свободные колебания операционного усилителя: а – фильтрация питающих напряжений; б – подавление колебаний

Склонность к самовозбуждению. Схема способна возбуждаться прежде всего при емкостной нагрузке или в случае, когда работает усилитель с обратной связью при $A_{\min}$. Но причиной самовозбуждения может оказаться неудачная прокладка проводника или недостаточное шунтирование питающего напряжения. Нередко амплитуда автоколебаний мала, а частота высока, и колебания остаются незамеченными. Признаком подобной ситуации обычно служит неточная работа схемы по постоянному напряжению, поэтому следует обязательно убедиться

в правильности функционирования схемы с помощью осциллографа. При этом не надо забывать, что вход осциллографа служит емкостной нагрузкой схемы, что усугубляет склонность к самовозбуждению. Отсюда вытекает правило: никогда не подключать осциллограф с помощью коаксиального кабеля или головки с отношением 1:1, а использовать только головку с ослаблением 1:10, емкость которой обычно не превышает нескольких пикофарад. Провод, ведущий к земле, должен быть коротким, подключенным к ней рядом с точкой измерений.

Затухание. Вслед за устранением самовозбуждения всех усилителей в аппаратуре нужно проверить, насколько их режим далек от условий, при которых возникает самовозбуждение. С одной стороны, оно может вновь возникнуть под влиянием температурного дрейфа или изменения нагрузки, а с другой – обычно предпочитают иметь достаточно плавный отклик на единичное воздействие. Поэтому полезно подать на вход слабый сигнал прямоугольной формы и, рассмотрев выходной сигнал на осциллографе, оценить затухание колебаний в схеме. Образцы «хорошего» и «плохого» затухания приведены на рис. 5.99б.

Сопротивления обратной связи. В операционных VV-усилителях имеется возможность широко варьировать сопротивления резисторов обратной связи. Желательно выбирать их низкоомными, чтобы избежать заметных погрешностей из-за входных токов ОУ и шумов сопротивлений. Однако они должны быть достаточно высокоомными, дабы снизить токопотребление и нагрев операционного усилителя. Нельзя пренебрегать паразитными емкостями резисторов. На входе ОУ также имеется паразитная емкость, что может приводить к образованию фильтра нижних частот в цепи обратной связи. Поэтому сопротивления резисторов выбирают настолько большими, насколько позволяют динамические характеристики. Если они должны быть высокоомными, необходимо параллельно подключить конденсаторы небольшой емкости, чтобы поддерживать требуемое усиление на высоких частотах (см. рис. 5.62). В операционных CV-усилителях (см. рис. 5.76) сопротивление резистора обратной связи R_N определяет усиление при замкнутой цепи обратной связи, а вместе с ним и переходную характеристику; его величина обычно задается изготовителем. От сопротивления последовательного резистора R_1 также зависит коэффициент усиления, поэтому его сопротивление выбирается в зависимости от особенностей применения.

Рассеиваемая мощность. Напряжение питания должно быть как можно более низким, чтобы минимизировать мощность, рассеиваемую схемой. Подумайте, нужен ли размах выходного напряжения величиной ±10 В: такие значения типичны для прежних применений и требуют напряжений питания ±12…±15 В. Обычно достаточно иметь напряжение питания ±5 В и даже 3,3 В, если воспользоваться усилителем, работающим в режиме «от шины до шины». Операционные усилители сильно отличаются по токопотреблению. Оно варьируется от нескольких микроампер до многих миллиампер. Как правило, усилителям с более высоким потреблением тока присуща более широкая полоса пропускания, поэтому не следует применять быстродействующие усилители там, где без них можно обойтись.

Охлаждение. При больших выходных токах требуется дополнительное охлаждение операционного усилителя. Если рассеиваемая мощность менее 1 Вт, использование радиатора необязательно, и для теплоотвода хватит пары квадратных сантиметров металлизированной поверхности печатной платы.

Перегрузка. Если в процессе работы усилителя происходит перегрузка, большинство транзисторов в интегральной схеме переходят в режим насыщения и заряжается конденсатор частотной коррекции. Обычно усилитель возвращается в нормальное состояние спустя некоторое время после перегрузки. Лучше всего не допускать перегрузок; если же это нереально, следует воспользоваться усилителями с фиксацией уровня (например, ОУ AD8036 фирмы Analog Devices или CLC501 фирмы National): благодаря особым схемным элементам в таких усилителях восстановление после перегрузки происходит почти мгновенно.

Защита по входу. Входные напряжения микросхемы не должны превышать напряжения питания, иначе паразитные диоды, показанные на рис. 5.100а, начинают проводить ток. Чаще всего максимально допустимые токи не превышают 10 мА. Особенно критичен момент выключения, когда питающее напряжение становится нулевым, а наибольшее входное напряжение не должно превышать ±0,6 В. Если при этом на входе имеется заряженный конденсатор, через диоды может протекать недопустимо большой разрядный ток. То же самое происходит и при чрезмерно большом входном сигнале. В обоих случаях полезно применить защитный резистор R_s, показанный на рис. 5.100б.

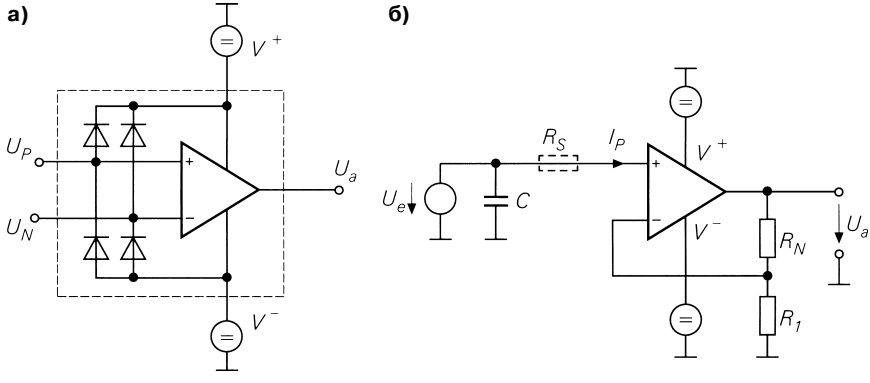


Рис. 5.100. Перегрузки по току на входах операционного усилителя: а – диоды на входах; б – ограничение входного тока

5.6.2 Разновидности операционных усилителей

Существует множество различных ОУ, оптимизированных для весьма разнообразных применений. Основные параметры типичных образцов приведены в табл. 5.3. Указанные там изготовители дают представление о наиболее активных фирмах в этой области. Разумеется, есть и другие операционные усилители, спецификации которых доступны через Internet (адреса соответствующих производителей приведены в разделе 29.8, том 2).

В качестве критерия сравнения по точности при постоянном напряжении мы приводим напряжение смещения нуля и входной ток покоя. Пригодность для работы на высоких частотах характеризуется частотой единичного усиления и скоростью нарастания сигнала. Смысл данного параметра весьма нагляден: он равен час-

Таблица 5.3. Типичные параметры операционных усилителей

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Технология
Операционные VV-усилители: универсальные								
...741	Несколько	1 мВ	80 нА	1,5 МГц	0,6 В/мкс	6/36 В	1	Биполярная
...324	Несколько	2 мВ	45 нА	1 МГц	0,6 В/мкс	6/32 В	4	Биполярная
OP467	Analog D.	0,2 мВ	150 нА	28 МГц	300 В/мкс	10/30 В	4	Биполярная
OPA2244	Burr B.	1 мВ	10 нА	0,3 МГц	0,1 В/мкс	2,2/36 В	2	Биполярная
OPA4343	Burr B.	2 мВ	0,2 пА	5,5 МГц	6 В/мкс	2,5/5,5 В	4	КМОП
OPA4134	Burr B.	0,5 мВ	5 пА	8 МГц	20 В/мкс	5/36 В	4	Биполярно-полевая
LT1356	Lin. Tech.	0,3 мВ	80 нА	12 МГц	400 В/мкс	8/32 В	4	Биполярная
MAX4044	Maxim	0,2 мВ	2 нА	90 МГц	40 В/мс	2,4/5,5 В	4	Биполярная
MAX4329	Maxim	1 мВ	50 нА	5 МГц	2 В/мкс	2,4/6,5 В	4	Биполярная
LF356	National	1 мВ	30 пА	4,5 МГц	12 В/мкс	8/36 В	1	Биполярно-полевая
LMV324	National	2 мВ	11 нА	1 МГц	1 В/мкс	2,7/5,5 В	4	Биполярная
TS274	SGS-Th.	5 мВ	10 пА	3,5 МГц	5,5 В/мкс	3/16 В	4	МОП
TL074	Texas I.	3 мВ	65 пА	3 МГц	13 В/мкс	8/36 В	4	Биполярно-полевая
LTC2274	Texas I.	0,3 мВ	1 пА	2 МГц	3,6 В/мкс	3/16 В	4	КМОП
TLE2084	Texas I.	2 мВ	20 пА	10 МГц	35 В/мкс	5/38 В	4	Биполярно-полевая

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: прецизионные								
OP177	Analog D.	10 мкВ	0,3 нА	0,6 МГц	0,3 В/мкс	6/36 В	1	$A_D = 10^7$
OPA4277	Burr B.	10 мкВ	1 нА	1 МГц	0,5 В/мкс	6/36 В	4	$A_D = 10^7$
OPA627	Burr B.	40 мкВ	1 пА	16 МГц	55 В/мкс	9/36 В	1	$A_D = 10^6$
HA5147	Harris	30 мкВ	15 нА	130 МГц	35 В/мкс	8/36 В	4	$A_D = 10^6$
LT1028	Lin. Tech.	10 мкВ	25 нА	75 МГц	15 В/мкс	8/32 В	1	$A_D = 10^7$
LT1114	Lin. Tech.	30 мкВ	50 пА	750 кГц	0,3 В/мкс	9/32 В	4	$A_D = 10^7$
LT1125	Lin. Tech.	20 мкВ	5 нА	12 МГц	4 В/мкс	8/40 В	4	$A_D = 10^6$
LT1218	Lin. Tech.	25 мкВ	30 нА	0,3 МГц	0,1 В/мкс	2/30 В	1	$A_D = 10^6$
LT2078	Lin. Tech.	30 мкВ	6 нА	0,2 МГц	0,1 В/мкс	5/40 В	2	$A_D = 10^7$
LTC1152	Lin. Tech.	1 мкВ	10 пА	0,7 МГц	0,5 В/мкс	2,7/14 В	1	Автоустановка 0
MAX430	Maxim	1 мкВ	10 пА	0,5 МГц	0,5 В/мкс	5/32 В	1	Автоустановка 0
LMC2001	National	40 мкВ	3 пА	6 МГц	5 В/мкс	3/6 В		Автоустановка 0

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность U_{rd}/I_{rd} на Гц$^{-1/2}$
Операционные VV-усилители: малошумящие								
AD797	Analog D.	25 мкВ	300 нА	8 МГц	20 В/мкс	10/36 В	1	1 нВ / 2 пА
OPA128	Burr B.	200 мкВ	75 фА	1 МГц	3 В/мкс	10/30 В	1	27 нВ / 0,1 фА
OPA627	Burr B.	40 мкВ	1 пА	16 МГц	55 В/мкс	9/36 В	1	4,5 нВ / 1,6 фА
OPA686	Burr B.	400 мкВ	10 мкА	300 МГц	600 В/мкс	8/12 В	1	1,3 нВ / 2 пА
LT1028	Lin. Tech.	30 мкВ	40 нА	75 МГц	15 В/мкс	8/32 В	1	1 нВ / 1 пА
LT1113	Lin. Tech.	500 мкВ	300 пА	6 МГц	4 В/мкс	8/36 В	4	4,5 нВ / 10 фА
MAX4106	Maxim	300 мкВ	18 мкА	300 МГц	275 В/мкс	5/11 В	1	0,75 нВ / 3 пА
CLC425	National	100 мкВ	12 мкА	2000 МГц	350 В/мкс	6/14 В	1	1 нВ / 2 пА
LMC6001	National	200 мкВ	25 фА	1 МГц	1 В/мкс	5/14 В	1	22 нВ / 0,1 фА

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: с единственным источником напряжения питания								
...324	Несколько	2 мВ	45 нА	1 МГц	0,6 В/мкс	4/32 В	4	Низкая стоимость
AD8054	Analog D.	1,7 мВ	2 мкА	150 МГц	150 В/мкс	3/10 В	4	I_b = 3 мА
OP481	Analog D.	500 мкВ	3 нА	100 кГц	250 В/мс	2,7/12 В	4	I_b = 3 мкА
OPA2244	Burr B.	200 мкВ	2 нА	300 кГц	100 В/мс	2,7/36 В	2	I_b = 40 мкА
OPA4277	Burr B.	25 мкВ	500 пА	1 МГц	0,8 В/мкс	4/36 В	4	
OPA4336	Burr B.	100 мкВ	10 пА	100 кГц	30 В/мс	2,3/5,5 В	4	I_b = 20 мкА
EL5444	Elantec	3 мВ	2 нА	100 МГц	200 В/мкс	4/6 В	4	
LT1635	Lin. Tech.	300 мкВ	2 нА	175 кГц	45 В/мс	1,2/14 В	1	Опорное напряжение 0,2 В
LT2079	Lin. Tech.	30 мкВ	6 нА	200 кГц	70 В/мс	2,3/44 В	4	I_b = 50 мкА
MAX418	Maxim	250 мкВ	100 фА	8 кГц	5 В/мс	2,5/10 В	4	I_b = 1,2 мкА
MAX4220	Maxim	4 мВ	5 мкА	200 МГц	600 В/мкс	3/11 В	4	
MAX4254	Maxim	100 мкВ	1 пА	3 МГц	300 В/мс	2,4/5,5 В	4	
LMC6442	National	1 мВ	5 фА	10 кГц	4 В/мс	1,8/11 В	2	I_b = 1 мкА
LMV824	National	1 мВ	30 нА	5 МГц	2 В/мкс	2,7/5,5 В	4	
TLV2442	Texas I.	300 мкВ	1 пА	2 МГц	1 В/мкс	2,7/10 В	2	

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: с размахом сигнала «от шины до шины»								
OP450	Analog D.	3 мВ	2 пА	1 МГц	2 В/мкс	2,7/6 В	4	I_b = 0,7 мА
OP462	Analog D.	45 мкВ	400 нА	15 МГц	10 В/мкс	2,7/12 В	4	I_b = 0,5 мА
OP484	Analog D.	65 мкВ	60 нА	3 МГц	2 В/мкс	3/36 В	4	
OP491	Analog D.	80 мкВ	30 нА	3 МГц	400 В/мс	2,7/12 В	4	I_b = 0,2 мА
OP496	Analog D.	300 мкВ	10 нА	300 кГц	250 В/мс	3/12 В	4	I_b = 60 мкА
AD8032	Analog D.	1 мВ	500 нА	80 МГц	30 В/мкс	2,7/10 В	2	I_b = 0,8 мА
AD8534	Analog D.	5 мВ	5 пА	3 МГц	5 В/мкс	2,7/6 В	4	I_a = 250 мА
OPA4340	Burr B.	500 мкВ	10 пА	5,5 МГц	6 В/мкс	2,5/5 В	4	
OPA4350	Burr B.	150 мкВ	0,5 пА	35 МГц	22 В/мкс	2,5/5,5 В	4	
LT1218	Lin. Tech.	25 мкВ	30 нА	300 кГц	0,1 В/мкс	2/30 В	1	
LT1491	Lin. Tech.	200 мкВ	4 нА	180 кГц	60 В/мс	2,5/40 В	4	I_b = 40 мкА
LT1496	Lin. Tech.	200 мкВ	250 пА	2,7 кГц	1 В/мс	2,2/36 В	4	I_b = 1,2 мкА
LT1499	Lin. Tech.	150 мкВ	250 нА	10 МГц	4 В/мкс	2,2/30 В	4	
LT1633	Lin. Tech.	500 мкВ	1 мкА	45 МГц	45 В/мкс	2,7/30 В	4	
LT1636	Lin. Tech.	100 мкВ	5 нА	220 кГц	70 В/мс	2,7/44 В	2	I_b = 55 мкА
LT1639	Lin. Tech.	200 мкВ	15 нА	1,2 МГц	0,5 В/мкс	2,5/44 В	4	$U_{GI} > U^+_b$
LTC1152	Lin. Tech.	1 мкВ	10 пА	700 кГц	500 В/мс	2,7/14 В	1	Автоустановка 0
LTC1367	Lin. Tech.	200 мкВ	15 нА	400 кГц	130 В/мс	1,8/30 В	4	I_b = 0,4 мА
MAX4129	Maxim	200 мкВ	50 нА	5 МГц	2 В/мкс	2,7/6,5 В	4	
MAX4134	Maxim	350 мкВ	50 нА	3 МГц	4 В/мкс	2,7/6,5 В	4	

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: с размахом сигнала «от шины до шины»								
MAX4164	Maxim	500 мкВ	1 пА	200 кГц	115 В/мс	3/5 В	4	I_b = 25 мкА
MAX4169	Maxim	250 мкВ	50 нА	5 МГц	2 В/мкс	2,7/6,5 В	4	
MAX4244	Maxim	200 мкВ	2 нА	90 кГц	40 В/мс	1,5/5,5 В	4	I_b = 10 мкА
MAX4334	Maxim	650 мкВ	25 нА	3 МГц	1,5 В/мкс	2,3/6,5 В	4	I_b = 0,3 мА
MC33502	Motorola	500 мкВ	40 фА	4 МГц	3 В/мкс	1/7 В	2	
LMC6464	National	300 мкВ	100 фА	50 кГц	23 В/мс	3/15 В	4	I_b = 20 мкА
LMC6484	National	100 мкВ	20 фА	1,5 МГц	1 В/мкс	3/15 В	4	I_b = 0,6 мА
LMC6684	National	500 мкВ	80 фА	1,2 МГц	1,2 В/мкс	1,8/10 В	4	
LMC7111	National	900 мкВ	100 фА	25 кГц	15 В/мс	1,8/10 В	1	I_b = 25 мкА
NE5234	Philips	200 мкВ	90 нА	2,5 МГц	800 В/мс	1,8/6 В	4	
TS925	SGS-Th.	1 мВ	15 нА	4 МГц	1 В/мкс	2,7/12 В	4	
Операционные VV-усилители: с высоким выходным напряжением								
PA42	Apex	35 мВ	2,5 пА	1,6 МГц	40 В/мкс	100/350 В	1	I_a = 60 мА
PA85*	Apex	0,5 мВ	5 пА	100 МГц	1000 В/мкс	30/450 В	1	I_a = 200 мА
PA89*	Apex	0,5 мВ	5 пА	10 МГц	16 В/мкс	150/1200 В	1	I_a =75 мА
PA90*	Apex	0,5 мВ	200 пА	100 МГц	300 В/мкс	80/400 В	1	I_a = 200 мА
PA93*	Apex	2 мВ	200 пА	12 МГц	50 В/мкс	80/400 В	1	I_a = 8 А
OPA445	Burr B.	0,5 мВ	20 пА	2 МГц	10 В/мкс	20/90 В	1	I_a = 15 мА
HA2645	Harris	2 мВ	12 нА	4 МГц	2,5 В/мкс	20/80 В	1	I_a = 15 мА

*Гибридные схемы (дорогостоящие)

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: с большим выходным током								
PA05*	Apex	5 мВ	10 пА	3 МГц	100 В/мкс	30/100 В	1	I_a = 30 А
PA16*	Apex	1 мВ	50 пА	4,5 МГц	20 В/мкс	14/40 В	1	I_a = 5 А
PA19*	Apex	0,5 мВ	10 пА	100 МГц	900 В/мкс	30/80 В	1	I_a = 3 А
PA45	Apex	5 мВ	20 пА	4,5 МГц	27 В/мкс	30/150 В	1	I_a = 5 А
PA93*	Apex	2 мВ	200 пА	12 МГц	50 В/мкс	80/400 В	1	I_a = 8 А
OPA512	Burr B.	2 мВ	12 нА	4 МГц	4 В/мкс	20/100 В	1	I_a = 10 А
OPA548	Burr B.	3 мВ	500 нА	1 МГц	6 В/мкс	8/60 В	1	I_a = 3 А
OPA549	Burr B.			1 МГц	10 В/мкс	8/60 В	1	I_a = 8 А
OPA2544	Burr B.	1 мВ	15 пА	1,4 МГц	8 В/мкс	20/70 В	2	I_a = 2 А
LM12	National	2 мВ	150 нА	700 кГц	9 В/мкс	20/60 В	1	I_a = 10 А
LM675	National	1 мВ	200 нА	5,5 МГц	8 В/мкс	16/60 В	1	I_a = 3 А
*Гибридные схемы (дорогостоящие)								
Операционные VV-усилители: широкополосные								
AD829	Analog D.	0,2 мВ	3 мкА	600 МГц	200 В/мкс	8/30 В	1	U_{nl} = 1,7 нВ/Гц$^{-1/2}$
AD8036	Analog D.	2 мВ	4 мкА	240 МГц	1500 В/мкс	6/12 В	1 уровня	Фиксация
AD8056	Analog D.	3 мВ	0,4 мкА	300 МГц	1400 В/мкс	8/12 В	2	I_b = 5 мА
AD9631	Analog D.	3 мВ	2 мкА	320 МГц	1300 В/мкс	6/11 В	1	
OPA620	Burr B.	0,2 мВ	15 мкА	300 МГц	250 В/мкс	8/12 В	1	I_a = 100 мА
OPA640	Burr B.	2 мВ	15 мкА	1300 МГц	350 В/мкс	9/11 В	1	

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные VV-усилители: широкополосные								
OPA643	Burr B.	2 мВ	20 мкА	1500 МГц	1000 В/мкс	9/11 В	1	U_{nd} = 1,8 нВ/Гц$^{-1/2}$
OPA650	Burr B.	1 мВ	5 мкА	560 МГц	240 В/мкс	9/11 В	1	I_b = 5 мА
OPA655	Burr B.	1 мВ	5 пА	400 МГц	290 В/мкс	9/11 В	1	I_{rd} = 1,3 фА/Гц$^{-1/2}$
OPA2680	Burr B.	1 мВ	8 мкА	300 МГц	1400 В/мкс	9/12 В	2	I_a = 150 мА
OPA688	Burr B.	2 мВ	6 мкА	200 МГц	800 В/мкс	9/12 В	1	Фиксация уровня
EL2073	Elantec	0,2 мВ	2 мкА	300 МГц	250 В/мкс	6/12 В	1	U_{nd} = 2,3 нВ/Гц$^{-1/2}$
EL2444	Elantec	0,5 мВ	3 мкА	120 МГц	320 В/мкс	4/36 В	4	I_b = 5 мА
HA2840	Harris	0,6 мВ	5 мкА	600 МГц	600 В/мкс	7/32 В	1	
HFA1405	Harris	2 мВ	6 мкА	400 МГц	1700 В/мкс	9/11 В	4	
LT1365	Lin. Tech.	1,5 мВ	2 мкА	70 МГц	1000 В/мкс	5/30 В	4	
MAX4101	Maxim	1 мВ	3 мкА	200 МГц	250 В/мкс	7/11 В	1	
MAX4104	Maxim	1 мВ	32 мкА	800 МГц	400 В/мкс	7/11 В	1	U_{nd} = 2,1 нВ/Гц$^{-1/2}$
CL0420	National	1 мВ	3 мкА	300 МГц	1100 В/мкс	5/12 В	1	I_b = 4 мА
CLC425	National	0,1 мВ	12 мкА	2000 МГц	350 В/мкс	6/12 В	1	U_{nd} = 1 нВ
CLC440	National	1 мВ	10 мкА	200 МГц	1500 В/мкс	5/12 В	1	
LMC7171	National	0,2 мВ	3 мкА	200 МГц	2500 В/мкс	10/30 В	1	

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные CV-усилители: усилители полного переходного сопротивления								
AD815	Analog D.	5 мВ	2 мкА	120 МГц	900 В/мкс	8/34 В	2	I_a = 500 мА
AD8004	Analog D.	1 мВ	12 мкА	250 МГц	3000 В/мкс	4/12 В	4	
AD8005	Analog D.	5 мВ	0,5 мкА	270 МГц	1500 В/мкс	5/10 В	1	I_b = 0,4 мА
AD8009	Analog D.	2 мВ	50 мкА	1000 МГц	5500 В/мкс	8/12 В	1	
AD8010	Analog D.	5 мВ	6 мкА	230 МГц	800 В/мкс	9/12 В	1	I_a = 200 мА
AD8011	Analog D.	2 мВ	5 мкА	300 МГц	2000 В/мкс	3/12 В	1	I_b = 1 мА
OPA603	Burr B.	3 мВ	3 мкА	100 МГц	100 В/мкс	9/36 В	1	I_a = 150 мА
OPA623	Burr B.	8 мВ	1,2 мкА	350 МГц	2100 В/мкс	9/11 В	1	
OPA644	Burr B.	3 мВ	20 мкА	500 МГц	2500 В/мкс	9/11 В	1	
OPA2658	Burr B.	3 мВ	4 мкА	800 МГц	1700 В/мкс	9/11 В	2	I_a = 100 мА
OPA2681	Burr B.	1,3 мВ	30 мкА	280 МГц	2100 В/мкс	5/11 В	2	I_a = 150 мА
EL2030	Elantec	10 мВ	5 мкА	120 МГц	2000 В/мкс	10/30 В	1	
EL2099	Elantec	5 мВ	5 мкА	50 МГц	1000 В/мкс	10/30 В	1	I_a = 500 мА
EL2480	Elantec	2,5 мВ	1,5 мкА	250 МГц	1200 В/мкс	3/12 В	4	I_b = 3 мА
HFA1109	Harris	1 мВ	2 мкА	450 МГц	1200 В/мкс	9/11 В	1	
HFA1130	Harris	2 мВ	20 мкА	850 МГц	2300 В/мкс	9/11 В	1	
LT1207	Lin. Tech.	3 мВ	2 мкА	60 МГц	900 В/мкс	10/30 В	2	I_a = 250 мА
LT1210	Lin. Tech.	3 мВ	2 мкА	35 МГц	900 В/мкс	10/30 В	1	I_a = 1,1 А
MAX4119	Maxim	1 мВ	3,5 мкА	270 МГц	1200 В/мкс	6/11 В	1	

Таблица 5.3. Типичные параметры операционных усилителей (продолжение)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Особенность
Операционные CV-усилители: усилители полного переходного сопротивления								
MAX4187	Maxim	1,5 мВ	1 мкА	270 МГц	450 В/мкс	6/11 В	4	I_b = 1 мА
MAX4223	Maxim	0,5 мВ	2 мкА	1000 МГц	1000 В/мкс	6/11 В	1	
MAX4226	Maxim	0,5 мВ	2 мкА	250 МГц	1100 В/мкс	6/11 В	2	
CLC449	National	3 мВ	6 мкА	1200 МГц	2500 В/мкс	6/12 В	1	
CLC452	National	1 мВ	6 мкА	130 МГц	400 В/мкс	5/12 В	1	I_a = 100 мА
CLC502	National	0,5 мВ	10 мкА	150 МГц	800 В/мкс	6/12 В	1	Фиксация уровня
CLC5622	National	1 мВ	6 мкА	160 МГц	280 В/мкс	6/12 В	2	I_a = 130 мА
CLC5644	National	2,5 мВ	2 мкА	170 МГц	1000 В/мкс	6/12 В	4	I_b = 2,5 мА
CLC5654	National	2,5 мВ	6 мкА	450 МГц	2000 В/мкс	6/12 В	4	
CLC5665	National	1 мВ	3 мкА	90 МГц	1800 В/мкс	10/30 В	1	
TSH6002	Texas I.	7 мВ	2 мкА	200 МГц	1000 В/мкс	10/30 В	4	I_a = 400 мА

Таблица 5.3. Типичные параметры операционных усилителей (окончание)

Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Полоса пропускания	Скорость нарастания сигнала	Пределы напряжения питания	Количество усилителей в корпусе	Выходной ток
Операционные VC-усилители: усилители крутизны								
OPA622	Burr B.	0,1 мВ	1,2 мкА	200 МГц	1500 В/мкс	8/11 В	1	70 мА
OPA660	Burr B.	7 мВ	2 мкА	700 МГц	3000 В/мкс	9/11 В	1	15 мА
CA3060	Harris	1 мВ	2 мкА	110 кГц	8 В/мкс	4/30 В	1	0,5 мА
CA3080	Harris	0,4 мВ	2 мкА	2 МГц	50 В/мкс	4/30 В	1	0,5 мА
LT1228	Lin. Tech.	0,5 мВ	0,4 мкА	80 МГц	600 В/мкс	4/30 В	1	1 мА
Max436	Maxim	0,3 мВ	1 мкА	200 МГц	800 В/мкс	9/11 В	1	20 мА
NE5517	Philips	0,4 мВ	0,4 мкА	2 МГц	50 В/мкс	4/30 В	2	0,5 мА
Тип	Изготовитель	Напряжение смещения	Установившийся входной ток	Частота единичного усиления	Скорость нарастания сигнала	Усиление по току	Количество усилителей в корпусе	Выходной ток
Операционные CC-усилители: усилители тока; U_b= 9/11 В								
OPA622	Burr B.	0,1 мВ	1,2 мкА	200 МГц	1500 В/мкс	1	1	20 мА
OPA660	Burr B.	7 мВ	2 мкА	700 МГц	3000 В/мкс	1	1	15 мА
OPA2662	Burr B.	12 мВ	1 мкА	370 МГц	2000 В/мкс	3	2	75 мА
SHC615	Burr B.	8 мВ	0,3 мкА	750 МГц	3000 В/мкс	1	1	20 мА
MAX435	Maxim	0,3 мВ	1 мкА	275 МГц	850 В/мкс	4	2	10 мА
MAX436	Maxim	0,3 мВ	1 мкА	275 МГц	850 В/мкс	8	1	20 мА

тоте, на которой коэффициент усиления усилителя $A = 1$. Скорость нарастания сигнала позволяет рассчитывать ширину полосы по мощности; это частота, вплоть до которой усилитель выдает максимальную амплитуду сигнала на выходе. В соответствии с (5.31) имеет место:

$$f_P = \frac{SR}{2\pi \hat{U}_a}.$$

Минимальные и максимальные питающие напряжения показывают типы ОУ, пригодных для питания низким напряжением, и наибольшую амплитуду выходного сигнала. Приведенные здесь значения относятся к минимальному и максимальному напряжениям между положительным и отрицательным выводами питания, на которое рассчитаны микросхемы согласно их спецификациям. Поскольку у операционного усилителя вывод земли отсутствует, пользователю придется самому решать, как он поделит напряжение на положительное и отрицательное напряжения питания (см. раздел 5.2.5). Обычно применяются стандартные напряжения ±5 или ±15 В. В усилителях с единственным источником питания отрицательным питающим напряжением обычно считается 0 В. В усилителях типа «от шины до шины» это естественно и возможно даже при рабочем участке выходных напряжений, расширенном вплоть до положительного питающего напряжения.

Максимальный размах напряжения синфазного и выходного сигналов, как правило, на 2 В меньше питающего напряжения. Исключение составляют приборы типа «от шины до шины» с единственным источником питания, у которых сигнал может достигать напряжения питания. Такое качество особенно важно при низких питающих напряжениях.

В одном корпусе часто размещается не один, а два или четыре усилителя (см. табл. 5.3), предпочтение отдается сдвоенным или счетверенным ОУ. Обычно среди операционных усилителей родственного типа имеется образец, в корпусе которого содержится единственный прибор. Потребление тока всюду указано для одного усилителя.

Усилители универсального типа не отличаются особыми электрическими свойствами, зато старые стандартные усилители типа 741, 324 и TL074 исключительно дешевы. По величине входного тока можно судить о технологии дифференциального усилителя на входе: если у биполярных транзисторов он лежит в наноамперной области, то у полевых – в пикоамперной, о чем свидетельствует сравнение их строения.

Прецизионные усилители. Важнейшим условием достижения высокой точности при постоянных напряжениях и низких частотах выступает низкое напряжение смещения и высокое дифференциальное усиление. Естественно, желательно иметь еще и низкий входной ток покоя, что позволяет минимизировать связанные с ним погрешности, если выбрать соответственно низкоомные номиналы сопротивлений обратной связи (см. рис. 5.60). При малой величине напряжения смещения нуля необходимо удостовериться в том, что неизбежные термопотенциалы не повредят работе схемы. Надо добиться того, чтобы взаимосвязанные точки схемы находились при одинаковой температуре, обеспечивая взаимную компенсацию температурных потенциалов. В крайних случаях приходится применять специальные припои или вести монтаж схемы с использованием термокомпрессии проводников.

Малошумящие усилители. Усилители, рассматриваемые в этом разделе, относятся к операционным усилителям с минимальным уровнем шумов. В то время как усилители на биполярных транзисторах характеризуются плотностью напряжения шумов 1 нВ $Гц^{-1/2}$, лучшие ОУ на полевых транзисторах с управляющим p-n переходом на входе обладают впятеро меньшими значениями. К тому же они выгодны в сочетании с высокоомными источниками благодаря меньшей на три порядка плотности шумового тока. В любом случае следует выбирать предельно низкие номиналы сопротивлений обратной связи с тем, чтобы шумовой ток усилителя порождал минимальные шумовые напряжения и чтобы собственные шумы резисторов оставались малыми (см. рис. 5.63).

Усилители с единственным источником питания. Их особенность состоит в том, что рабочий участок синфазного и выходного сигналов простирается вплоть до нижнего уровня питающего напряжения. У некоторых типов ОУ выходное напряжение может изменяться также вплоть до положительного напряжения питания, что позволяет относить их к усилителям типа «от шины до шины». Как правило, они питаются от единственного источника положительного напряжения (см. раздел 5.2.4). Определенные типы усилителей отличаются токопотреблением на уровне всего нескольких микроампер, что делает их особенно удобными в переносной аппаратуре с питанием от аккумуляторов и избавляет от установки выключателя. Впрочем, уменьшение токопотребления сопровождается сужением частотной характеристики и снижением скорости нарастания выходного напряжения.

Усилители «от шины до шины». Рабочий участок этих усилителей по входу и выходу простирается вплоть до напряжений питания. Выходное напряжение только приближается к напряжению питания (особенно при наличии нагрузки), тогда как величина синфазного сигнала может даже превосходить питающее напряжение на несколько сотен милливольт. Усилители типа «от шины до шины» особенно удобны при низких напряжениях питания, так как обеспечивают наибольшую протяженность рабочего участка проходной характеристики. Насколько низким может быть питающее напряжение, определяется приведенным в таблице минимальным питающим напряжением при указанных там обстоятельствах. Задача пользователя – выбрать питание, например, для микросхемы MC33502 величиной +1, –1 или ±0,5 В. Надо лишь помнить, что большинство усилителей типа «от шины до шины» не рассчитаны на питающее напряжение ±15 В, а некоторые и на ±5 В.

Высокое выходное напряжение. Имеется сравнительно немного операционных усилителей, способных выдавать высокое выходное напряжение и соответственно выдерживать высокое напряжение питания, так как стандартные процессы изготовления ОУ не рассчитаны на высокие напряжения. Поэтому при питающем напряжении выше 100 В обычно применяются более дорогие гибридные схемы. Исключением служит микросхема PA42.

Большие выходные токи, естественно, сопровождаются значительными потерями мощности в ОУ. Отказ от излишне высокого питающего напряжения способствует охлаждению усилителя. Как правило, усилители мощности низкочастотны и обладают меньшей скоростью нарастания сигнала, но есть и исключения. Лучшие образцы здесь также выполняются только гибридным способом.

Широполосные ОУ. Очевидно, существует множество операционных VV-усилителей, на три порядка более быстрых по сравнению с усилителем типа 741. За скорость расплачиваются ухудшением параметров по постоянному напряжению: более высоким напряжением смещения нуля, большим током покоя, пониженным усилением и повышенным токопотреблением. ОУ CLC425 является удачным исключением, обладая низким напряжением смещения нуля и высоким дифференциальным усилением. Большинство широкополосных операционных усилителей изготавливают по технологии, рассчитанной на низкое напряжение питания (±5 В), поскольку при этом проще получить высокочастотные транзисторы. Как видно из таблицы, имеются также высокочастотные усилители с питающим напряжением ±15 В.

Большинству ОУ требуется сравнительно продолжительное время для возвращения в нормальное состояние после перегрузки. Если перегрузки заведомо неизбежны, следует воспользоваться усилителями с фиксацией уровня: в них приняты дополнительные меры, препятствующие переходу в состояние насыщения при перегрузках, благодаря чему длительность восстановления сведена к нескольким наносекундам. Кроме того, разрешается применять раздельное ограничение положительного и отрицательного выходного напряжения средствами во внешней цепи. Данный способ защиты от перегрузок используется в некоторых схемах, например в схеме аналого-цифрового преобразователя.

Операционные CV-усилители очень похожи на обычные широкополосные усилители и в приложениях ведут себя подобным образом. Однако при той же технологии изготовления и том же потреблении тока CV-усилители характеризуются бóльшими значениями скорости нарастания выходного напряжения и ширины полосы по мощности по сравнению с соответствующими операционными VV-усилителями. Для пользователя основное отличие состоит в том, что здесь возможна только омическая обратная связь. Ради обеспечения широкой полосы пропускания требуются большие токи питания. Токопотребление указывается для особенно удачных образцов. Чтобы рассеиваемая мощность оставалась в допустимых пределах, напряжение питания обычно выбирают равным ±5 В; ОУ с более высоким питающим напряжением встречаются как исключение. Поскольку на высоких частотах приходится иметь дело главным образом с низкоомными нагрузками, максимальный выходной ток всегда выше 20 мА. Он указывается в спецификации ОУ, отличающихся особенно большим выходным током.

Операционные VC-усилители доступны давно. Приборы первого поколения типа CA3060, CA3080 и NE5517 уже не представляют интереса по своим свойствам: они слишком медленны, а их токи слишком слабы. Микросхемы OPA622 и OPA660, будучи операционными CC-усилителями, с помощью встроенного повторителя напряжения доводились до VC-усилителя, соответствующего рис. 5.96. У этих приборов, а также у микросхемы MAX436 переходная проводимость, или крутизна операционного усилителя, произвольно понижается с помощью внешнего резистора, что служит предпосылкой функционирования при чисто токовой обратной связи как на рис. 5.81–5.90. Более того, внешний резистор позволяет задавать токопотребление и максимальный выходной ток усилителей любого типа.

Операционные СС-усилители – самые разносторонние среди ОУ для высоких частот. Их малая распространенность объясняется главным образом привычкой мыслить в категориях напряжения, а не тока. Преимущества операционного СС-усилителя были продемонстрированы на примере интеграторного фильтра (см. рис. 5.92), где дополнительно указывалось усиление по току. Оно определяется коэффициентом передачи тока выходного токового зеркала (рис. 5.79). Здесь также имеется возможность задавать ток покоя посредством внешнего резистора.

Классификация

Входные параметры и, следовательно, точность по постоянному напряжению определяются технологией, что иллюстрирует рис. 5.101, где на график нанесены типы операционных усилителей в зависимости от входного тока покоя и напряжения смещения. Видно, что ОУ с входным дифференциальным усилителем на полевых транзисторах характеризуется минимальными входными токами, но высоким напряжением смещения нуля. Усилители с автоматической коррекцией нулевой точки отличаются особо низким напряжением смещения. Прецизионным усилителям с биполярными транзисторами на входе также отчасти свойственно низкое напряжение смещения нуля, но явно повышенные входные токи. Наихудшие параметры по постоянному напряжению присущи широкополосным операционным усилителям: у них велики и напряжение смещения нуля, и входной ток покоя.

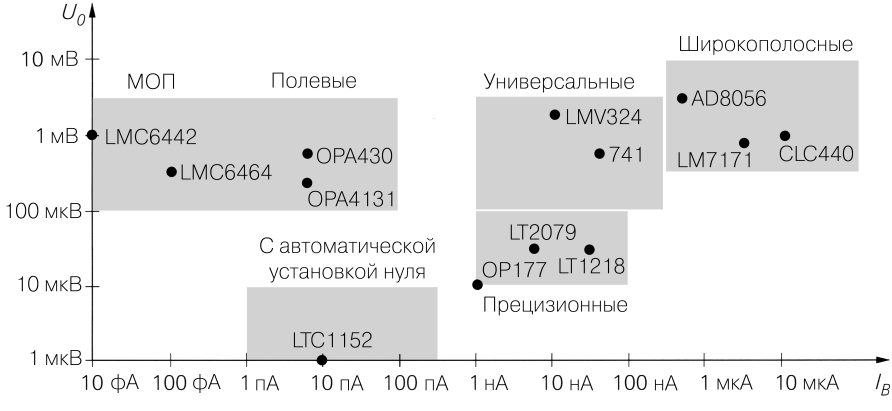


Рис. 5.101. Свойства операционных усилителей по постоянному напряжению в зависимости от технологии их изготовления

При сопоставлении операционных усилителей по шумам выявляются две четко обособленные области (рис. 5.102): благодаря малому входному току ОУ с полевыми транзисторами на входе обладают заметно меньшим шумовым током по сравнению с усилителями на биполярных транзисторах, а потому имеют преимущества при работе с высокоомными источниками сигнала. С другой стороны, среди операционных усилителей на биполярных транзисторах есть образцы, у которых напряжение

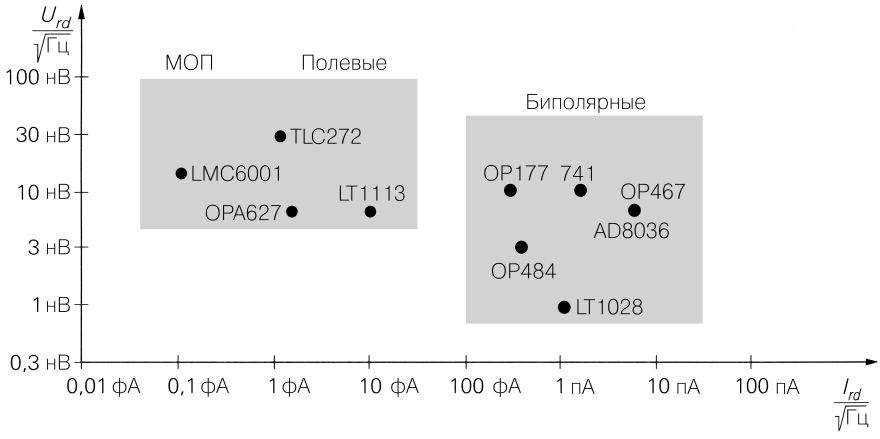


Рис. 5.102. Сравнение по напряжению и току шумов

шумов явно меньше, чем у усилителей с полевыми транзисторами. Таким образом, они более пригодны для низкоомных источников (см. рис. 5.63).

График зависимости между током и шириной полосы пропускания позволяет сравнивать динамические характеристики операционных усилителей (рис. 5.103). Для расширения ширины полосы ОУ необходимо применять транзисторы с большими токами, поскольку ширина полосы пропускания пропорциональна току. Однако,

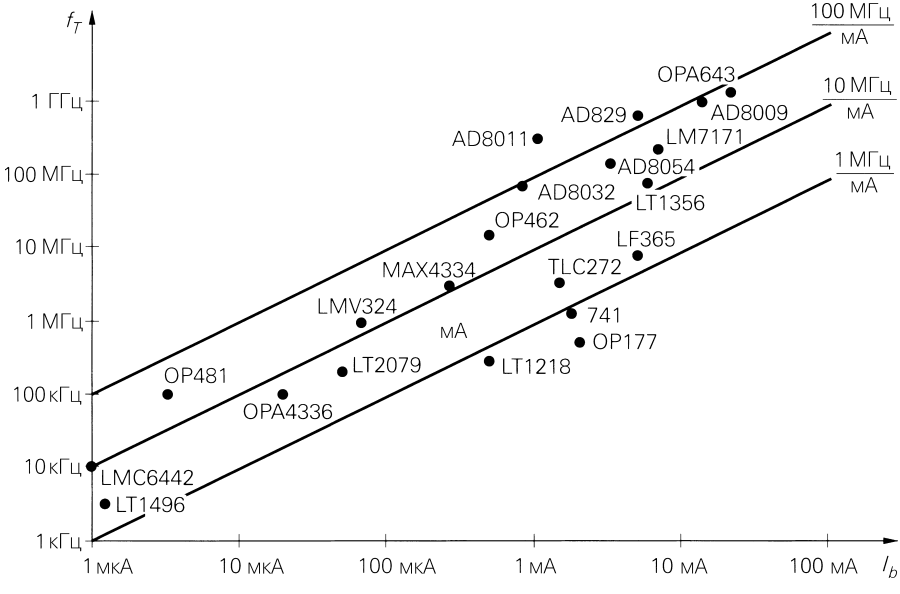


Рис. 5.103. Сравнение потребляемого тока и ширины полосы пропускания у различных операционных усилителей

если воспользоваться технологией, обеспечивающей малую величину паразитных емкостей, даже при средних токах добиваются широкой полосы. Соответственно при равных токах покоя схемы, работающие в режиме класса АВ (см. рис. 5.28), обладают более широкой полосой по сравнению со схемами класса А. Микросхемы, указанные на рис. 5.103 справа вверху, выполнены по технологии и/или с использованием схемотехнических приемов, более благоприятных для высокочастотных свойств, нежели схемы слева внизу. Из рис. 5.103 видны существенные различия между приборами как по току при постоянной ширине полосы пропускания, так и по ширине полосы при постоянном токе. С другой стороны, если провести линии, для которых ширина полосы пропорциональна току, они свяжут все операционные усилители, выполненные по общей технологии и с помощью одинаковых схемотехнических приемов. Очевидно, у лучших ОУ отношение ширины полосы пропускания к току превышает 100 МГц/мА, тогда как у устаревших образцов оно не всегда доходит до 1 МГц/мА.

Литература

[5.1] Grayson, K.: Op Amps Driving Capacitive Loads. Analog Dialogue 31-2, Norwood: Analog Devices, 1997.

[5.2] Harvey, B., Siu, C.: Simple techniques help highfrequency op amps drive reactive loads. S. 133–139. END. 1996.

[5.3] Grame, J.: Phase Compensation Extends op amp Stability and Speed. S. 181–192. EDN. END, 16.8.1991.

[5.4] Jett, W., Feliz, G.: C-Load Op Amps – Tame Instabilities. Linear Technology Hauszeitschrift Bd. IV, Nr. l. Ort: Linear Technology, 1994.

[5.5] Green, T.: Stability for power operational amplifiers. Application Note 19. Tuscon: Apex.

[5.6] Kestler, W.: High Speed Design Techniques: Noise Comparison between Voltage Feedback Op Amps and Current Feedback Op Amps. S. 1–28. Norwood: Analog Devices, 1996.

[5.7] Smith, D., Koen, M., Witulski, F.: Evolution of High-Speed Operational Amplifier Architectures. S. 1166–1179 IEEE Jaurnal of SolidStateCircuits, Vol. 29, Nr. 10, Oktober 1994.

[5.8] Lehmann, K.: Schaltungstechniken mit dem Diamond-Transistor OPA660. S. 48–58, Elektronik Industrie. H. 10, 1990.

[5.9] Henn, C.: New Ultra HighSpeed Circuit Techniques with Analog ICs. Application Note AN183 der Firma Burr Brown, Tuscon. 1993.

[5.10] Gamm, E.: Aktive Filter fьr HDTVAnwendungen, ITGFachbericht Nr. 127, S. 175.

[5.11] Roberge, J. K.: Operational Amplifiers. Theory and Practice. New York; Wiley.

Глава 6
Релаксационные схемы

В линейных схемах установившийся потенциал коллектора выбирался так, чтобы его величина лежала между V^+ и U_{CEsat}, что и делало возможным изменение выходного напряжения относительно этой рабочей точки. Отличительный признак линейной схемы заключается в управлении настолько малым сигналом, что выходное напряжение является линейной функцией входного. Поэтому выходное напряжение не должно выходить за положительную или отрицательную границы рабочего участка, иначе возникают искажения. В противоположность данному подходу в цифровых схемах имеют дело только с двумя рабочими состояниями и интересуются лишь тем, превышает напряжение заданное значение U_H или меньше другого заданного значения $U_L < U_H$. Если напряжение больше U_H, считается, что оно отвечает верхнему состоянию, а если меньше U_L – нижнему состоянию.

6.1
Транзистор как элемент цифровой схемы

Величина уровней U_L и U_H целиком определяется используемой схемотехникой. Однозначная интерпретация уровня возможна только в том случае, если он не попадает в интервал между U_L и U_H. Поясним схемотехнические последствия этого условия на примере инвертора уровня (рис. 6.1). Схема должна обладать следующими свойствами:

$$\text{при } U_e \le U_L \text{ соблюдается } U_a \ge U_H$$

и

$$\text{при } U_e \ge U_H \text{ соблюдается } U_a \le U_L.$$

Эта зависимость должна действовать и в самом неблагоприятном случае, то есть при $U_e = U_L$ значение U_a не меньше U_H, а при $U_e = U_H$ значение U_a – не больше U_L. Такое условие выполнимо только при правильном выборе U_H, U_L и сопротивлений резисторов R_C и R_B. Как здесь поступить, покажем на следующем численном примере.

В отсутствие нагрузки при запертом транзисторе выходное напряжение равно V^+. Пусть предельно низкоомная нагрузка выхода составляет $R_V = R_C$; тогда $U_a = {}^1/_2 V^+$. Следовательно, это является минимальным выходным напряжением в состоянии *H*. Для уверенности зададим $U_H < {}^1/_2 V^+$, так что при напряжении питания $V^+ = 5$ В верхний уровень составит, например, $U_H = 1{,}5$ В. Согласно вышеприведенному требованию при $U_e \ge U_H$ входное напряжение должно быть в состоянии *L*. Определим U_L как максимальное входное напряжение, при котором транзистор еще остается надежно запертым. У кремниевого транзистора при комнатной температуре оно доходит до 0,4 В. Выберем $U_L = 0{,}4$ В. Задав таким способом уровни U_H и U_L, выберем

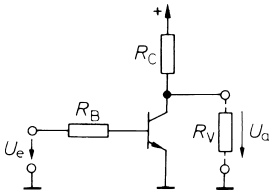


Рис. 6.1. Транзистор в качестве инвертора

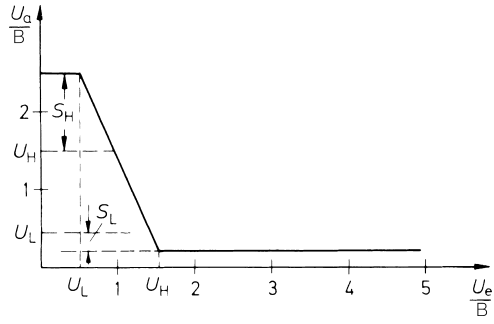


Рис. 6.2. Передаточная характеристика при $R_V = R_C$. S_L – запас устойчивости по уровню L. S_H – запас устойчивости по уровню H

сопротивления резисторов схемы так, чтобы при $U_e = U_H$, выходное напряжение было $U_a \le U_L$. Для получения гарантии даже в самом неблагоприятном случае, то есть при $U_e = U_H = 1{,}5$ В, выходное напряжение должно оставаться меньше $U_L = 0{,}4$ В. Сопротивление коллекторного резистора R_C выбирается настолько малым, чтобы время переключения было достаточно коротким, но потребление тока не становилось излишне большим. Пусть, например, $R_C = 5$ кОм. Теперь выберем R_B так, чтобы при входном напряжении $U_e = 1{,}5$ В выходное напряжение становилось заведомо ниже величины $U_L = 0{,}4$ В. Для этого должен протекать коллекторный ток $I_C \approx V^+/R_C = 1$ мА. Используемые здесь транзисторы должны обладать усилением по току $B = 100$. Тогда необходимый ток базы составит $I_{B\,\min} = I_C/B = 10$ мкА. Чтобы надежно перевести транзистор в состояние насыщения, возьмем $I_B = 100$ мкА, создав 10-кратную перегрузку. Отсюда находим:

$$R_B = \frac{1{,}5\ \text{В} - 0{,}6\ \text{В}}{100\ \text{мкА}} = 9\ \text{кОм}.$$

Передаточная характеристика при выбранных номиналах показана на рис. 6.2.

При $U_e = U_L = 0{,}4$ В и полной нагрузке ($R_V = R_C$) выходное напряжение $U_a = 2{,}5$ В. Таким образом, оно на 1 В выше требуемого минимального значения $U_H = 1{,}5$ В. Теперь дадим определение запасу устойчивости по уровню H: $S_H = U_a - U_H$ при $U_e = U_L$. В этом примере он составляет 1 В. Аналогично определяется запас устойчивости по уровню L: $S_L = U_L - U_a$ при $U_e = U_H$. На рис. 6.2 он равен разности напряжений между U_L и напряжением насыщения на промежутке коллектор–эмиттер $U_{CE\,sat} \approx 0{,}2$ В, так что $S_L = 0{,}4 - 0{,}2 = 0{,}2$ В. Запас устойчивости служит мерой надежности функционирования схемы. Его общее определение выглядит так:

$$\left.\begin{aligned} S_H &= U_a - U_H \\ S_L &= U_L - U_a \end{aligned}\right\} \quad \text{для наихудших условий на входе.}$$

Для улучшения этого отношения по уровню L необходимо повышать U_L, поскольку напряжение U_a ($U_e = U_H$) $\approx U_{CE\,sat}$ не поддается существенному уменьшению.

С этой целью перед базой включают один или несколько диодов (рис. 6.3а). Резистор R_2 служит для отвода обратного тока на переходе коллектор–база и обеспечивает надежное запирание транзистора. Еще одна возможность состоит в использовании входных делителей напряжения (рис. 6.3б и 6.3в).

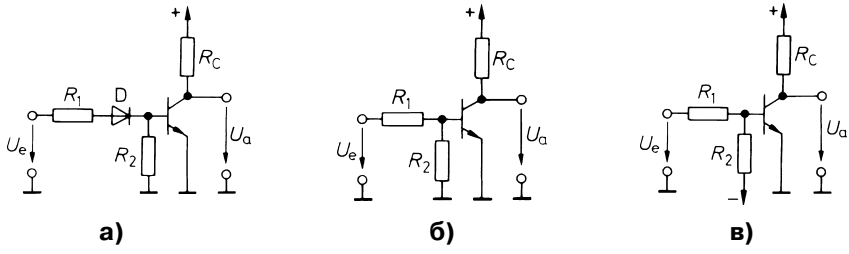


Рис. 6.3. Способы увеличения запаса устойчивости по уровню L

Нагрузочная способность по выходу у инвертора, показанного на рис. 6.1, невелика. К одному выходу можно подключать максимум два одинаковых входа, если выходное напряжение в состоянии H не превышает 2,5 В.

Динамические свойства

Время переключения представляет особый интерес при использовании транзистора в роли переключающего устройства. Среди параметров сигнала прямоугольной формы различают несколько временных интервалов (рис. 6.4).

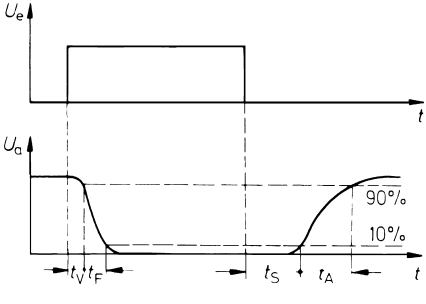


Рис. 6.4. Характеристика сигнала прямоугольной формы. Параметры: t_S – время рассасывания; t_A – время нарастания; t_V – время задержки; t_P – время спада

Нетрудно заметить, что время рассасывания t_S существенно больше остальных временных параметров. Оно отсчитывается с момента запирания транзистора, ранее находившегося в состоянии насыщения ($U_{CE} = U_{CE\,sat}$). Если у открытого транзистора $U_{CE} > U_{CE\,sat}$, время рассасывания сильно сокращается. Если нужен быстрый переключатель, следует не допустить достижения $U_{CE\,sat}$. Цифровые схемы, построенные по данному принципу, называют ненасыщенной логикой, способы ее реализации будут рассмотрены в разделе 7.4.5.

Временное поведение цифровых схем в общем виде характеризуется временем задержки распространения сигнала t_{pd}:

$$t_{pd} = \frac{1}{2}\left(t_{pd\,L} + t_{pd\,H}\right),$$

где $t_{pd\,L}$ – время между появлением 50-процентного значения входного перепада и 50-процентного значения нисходящего выходного перепада; $t_{pd\,H}$ – соответствующее время для восходящего выходного перепада (рис. 6.5).

Мы видели, что в схеме на рис. 6.1 уровень H намного ниже питающего напряжения и зависит от нагрузки. Во избежание этого к выходу подключают эмиттерный повторитель (рис. 6.6).

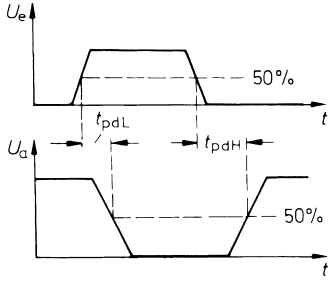


Рис. 6.5. К определению времени задержки распространения t_{pd}

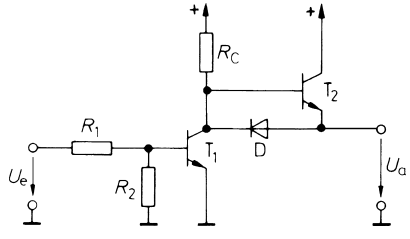


Рис. 6.6. Инвертирующий каскад для цифровых схем

При запирании транзистора T_1 выходной ток протекает через эмиттерный повторитель T_2, благодаря чему нагрузка, подключенная к резистору R_C, остается малой. Как только T_1 начинает проводить ток, потенциал его коллектора становится низким. В случае омической выходной нагрузки выходное напряжение также падает. При емкостной нагрузке через транзистор T_1 должен протечь ток разряда конденсатора. Чтобы в таком случае транзистор T_2 был заперт, предусмотрен диод D, пропускающий ток разряда через проводящий транзистор T_1: это позволяет повысить выходное сопротивление в состоянии L только на 0,8 В.

6.2 Релаксационные схемы с насыщенными транзисторами

Релаксационные схемы – это цифровые схемы с положительной обратной связью. Они отличаются от линейных схем с обратной связью (генераторов) тем, что их выходное напряжение меняется не непрерывно, а только скачками вверх и вниз между двумя постоянными значениями. Процесс переключения может запускаться различным образом: у бистабильных релаксационных схем выходное состояние меняется, только если входной сигнал запустит процесс переключения. В триггере для этого достаточно короткого импульса, тогда как в триггере Шмитта нужен сигнал в виде постоянного напряжения.

Моностабильная релаксационная схема обладает единственным стабильным состоянием. Второе состояние существует только в течение определенного времени, задаваемого параметрами схемы. По истечении этого времени схема сама переключается в свое первоначальное стабильное состояние, за что и получила название «одновибратор».

Астабильная релаксационная схема – мультивибратор – вообще лишена стабильных состояний и самопроизвольно регулярно переключается из одного крайнего состояния в другое и обратно.

Три релаксационные схемы реализуются по принципиальной схеме, изображенной на рис. 6.7, различаясь только реализацией звеньев связи K согласно сводке, приведенной в табл. 6.1.

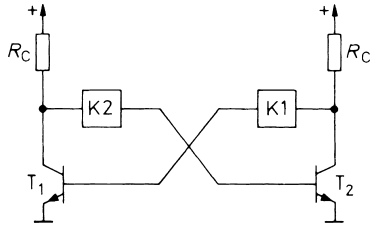


Рис. 6.7. Принципиальное устройство релаксационных схем с насыщенными транзисторами

Таблица 6.1. Реализация звеньев связи у различных релаксационных схем

Релаксационная схема	Название	Звено связи 1	Звено связи 2
Бистабильная	Триггер, триггер Шмитта	R	R
Моностабильная	Одновибратор	R	C
Астабильная	Мультивибратор	C	C

6.2.1 Бистабильные релаксационные схемы

Бистабильная релаксационная схема реализуется путем последовательного соединения гальванически связанных инверторов (рис. 6.8). Как видно, оба инвертора равноправны, в силу чего предпочитают симметричный вариант представления схемы из двух инверторов (рис. 6.9).

Триггер

Принцип действия триггера состоит в следующем. Подача положительного напряжения на переключающий вход S открывает транзистор T_1, благодаря чему падает потенциал его коллектора. В результате ток базы T_2 уменьшается, а его коллекторный потенциал возрастает и, действуя через резистор R_1, вызывает увеличение тока базы T_1. Стационарное состояние наступает с понижением потенциала коллектора T_1

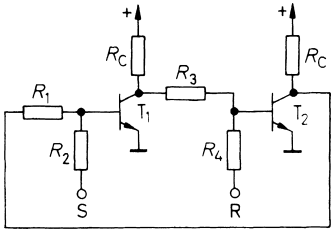


Рис. 6.8. Схема из двух инверторов с положительной обратной связью

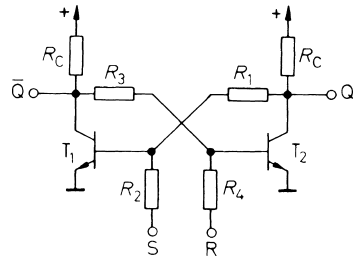


Рис. 6.9. RS-триггер

до напряжения насыщения. Тогда T_2 запирается, а T_1 продолжает пропускать ток через резистор R_1. Это позволяет по окончании процесса переключения подачей нулевого напряжения на вход S сохранить триггер в первоначальном состоянии, не вызывая иных изменений в состоянии схемы. Можно переключить триггер в начальное состояние подачей на вход сброса R импульса положительной полярности. Если оба входных напряжения равны нулю, триггер сохраняет последнее из предшествовавших состояний. На данном свойстве основано использование триггера как ячейки памяти для хранения информации.

Если входные напряжения одновременно перевести в состояние H, оба транзистора на это время откроются. Однако в таком случае базовые токи будут протекать исключительно за счет источников управляющего напряжения, а не за счет второго транзистора из-за малых коллекторных потенциалов. Следовательно, такое состояние нестабильно. Если управляющие напряжения понизить до нуля, сначала коллекторные потенциалы будут нарастать синфазно, а затем за счет неизбежной неполной симметрии один из них начнет опережать другой. Непосредственная связь усилит имеющееся различие, так что в конце процесса вновь установится стабильное состояние, при котором один из транзисторов заперт, а другой – открыт. Однако невозможно предвидеть, какое из двух стабильных состояний триггера окажется реализованным. Поэтому входное состояние $R = S = H$ логически недопустимо. Если оно исключено, выходные состояния всегда комплементарны, что позволяет сжато описать функционирование схемы в форме таблицы уровней (табл. 6.2).

Таблица 6.2. Таблица уровней RS-триггера

R	S	Q	$\bar{Q}$
H	H	(L)	(L)
H	L	L	H
L	H	H	L
L	L	Как прежде	

Триггер Шмитта

Переключение RS-триггера происходит всякий раз, когда к базе запертого транзистора прикладывается открывающий его положительный импульс. Другая возможность вызвать переключение триггера состоит в том, чтобы использовать единственное входное напряжение, изменяя его полярность. Прибор, основанный на данном принципе, называют триггером Шмитта. Простейшая реализация такого триггера представлена на рис. 6.10.

Передаточная характеристика триггера Шмитта показана на рис. 6.11. Как только входное напряжение превысит порог срабатывания $U_{e\,ein}$, выходное напряжение скачком возрастает до максимального положительного напряжения $U_{a\,\max}$. Оно вернется к нулю только после того, как входное напряжение окажется меньше нижнего порога срабатывания $U_{e\,aus}$. Разность напряжений между уровнями включения и выключения называется гистерезисом срабатывания. Он тем меньше, чем меньше разность между $U_{a\,\max}$ и $U_{a\min}$ и чем больше коэффициент деления у делителя напряжения R_1, R_2. Любые меры для снижения гистерезиса срабатывания ухудшают положительную обратную связь в триггере Шмитта и способны привести к исчезновению его бистабильности. При $R_1 \to \infty$ схема превращается в обычный двухкаскадный усилитель. Триггер Шмитта применяется для формирования сигналов прямоугольной формы. На рис. 6.12 приведен пример преобразования синусоидальных колебаний в прямоугольные. Благодаря положительной обратной связи процесс опрокидывания происходит мгновенно даже при медленном изменении входного напряжения.

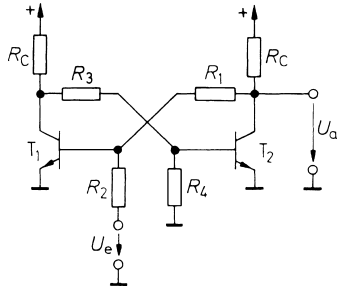


Рис. 6.10. Триггер Шмитта

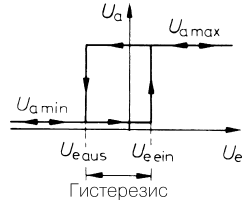


Рис. 6.11. Передаточная характеристика триггера Шмитта

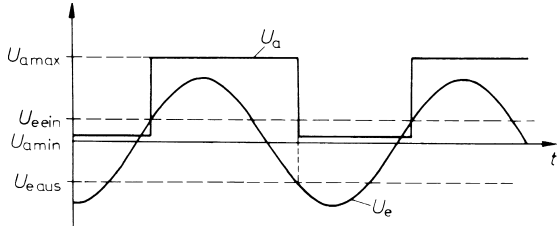


Рис. 6.12. Триггер Шмитта в качестве формирователя сигнала прямоугольной формы

6.2.2
Моностабильные релаксационные схемы

При схемотехнической реализации одновибратора исходят из RS-триггера, заменяя конденсатором один из резисторов обратной связи (рис. 6.13). Поскольку через него не протекает постоянный ток, в стационарном состоянии транзистор T_2 открыт, а T_1 – заперт.

Входной импульс положительной полярности открывает транзистор T_1, и потенциал его коллектора скачком убывает от установившегося значения V^+ до нуля. Этот скачок передается на базу T_2 через звено фильтра верхних частот RC, благодаря чему потенциал базы скачкообразно меняется от 0,6 В до $-V^+ + 0{,}6$ В $\approx -V^+$, и T_2 запирается. Через резистор обратной связи R_1 поддерживается открытое состояние T_1 даже после падения входного напряжения до нуля.

Конденсатор C перезаряжается через резистор R, подключенный к V^+. Как показано в разделе 29.3 (том 2), потенциал базы T_2 нарастает согласно соотношению

$$V_{B2}(t) \approx V^+ (1 - 2e^{-t/RC}). \qquad (6.1)$$

Транзистор T_2 закрыт до тех пор, пока V_{B2} не поднимется примерно до +0,6 В. Подставив в (6.1) значение $V_{B2} = 0$, найдем необходимое для этого время t_e:

$$t_e \approx RC \ln 2 \approx 0{,}7RC. \qquad (6.2)$$

По истечении указанного времени транзистор T_2 вновь открывается, то есть схема переключается в свое стабильное состояние. Осциллограммы напряжений одновибратора представлены на рис. 6.14.

Выходное напряжение возвращается к уровню, соответствующему состоянию покоя, по истечении расчетной длительности импульса, даже когда продолжи-

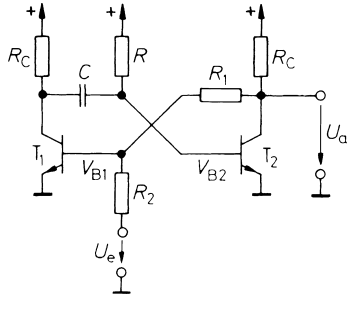


Рис. 6.13. Одновибратор. Длительность импульса $t_e \approx RC \ln 2$

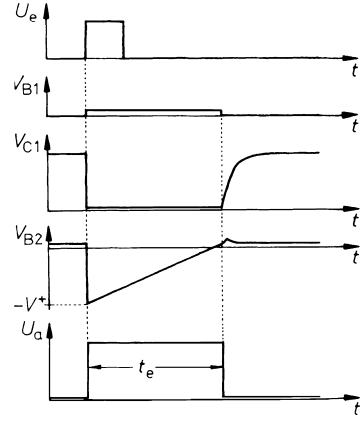


Рис. 6.14. Осциллограммы напряжений

тельность входного импульса превышает заданную длительность. В этом случае транзистор T_1 остается открытым вплоть до исчезновения входного импульса, положительная обратная связь не действует, а T_2 начинает пропускать ток не мгновенно, а через время, определяемое скоростью нарастания V_{B2}.

По завершении процесса переключения конденсатор C должен быть заряжен через резистор R_C. Если к следующему запускающему импульсу конденсатор окажется заряженным не полностью, длительность выходного импульса окажется уменьшенной. Чтобы описанный эффект не превышал 1%, транзистор T_1 должен оставаться закрытым на время восстановления $5R_CC$.

Напряжение питания схемы не должно превышать 5 В, иначе возникнет опасность превышения пробивного напряжения на переходе эмиттер–база транзистора T_2 при открывании T_1. Из-за этого длительность импульса сокращается при уменьшении питающего напряжения.

6.2.3 Астабильная релаксационная схема

Если в одновибраторе заменить конденсатором еще один резистор в цепи положительной обратной связи (рис. 6.15), оба состояния окажутся поочередно стабильными на ограниченное время, так что схема будет непрерывно переключаться из одного состояния в другое после однократного запуска (мультивибратор). Согласно (6.2) интервалы времени между переключениями составляют

$$t_1 = R_1C_1 \ln 2$$

и

$$t_2 = R_2C_2 \ln 2.$$

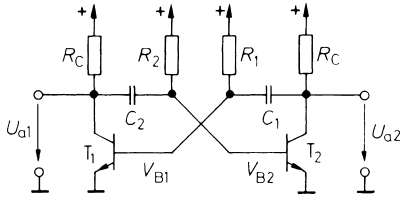


Рис. 6.15. Мультивибратор. Длительности импульсов: $t_1 = R_1C_1 \ln 2$; $t_2 = R_2C_2 \ln 2$

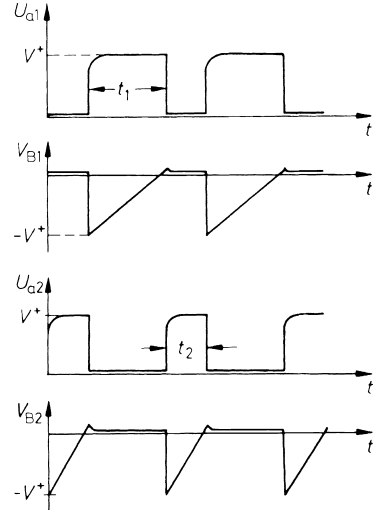


Рис. 6.16. Осциллограммы напряжений

По осциллограммам напряжений на рис. 6.16 видно, что t_1 и t_2 – это время, в течение которого закрыты соответственно T_1 и T_2. Следовательно, переключение схемы происходит всякий раз, когда открывается ранее закрытый транзистор.

Возможность изменять сопротивления резисторов R_1 и R_2 ограничена. С одной стороны, они должны быть низкоомными по сравнению с βR_C, чтобы через них протекал ток, достаточный для насыщения открытого транзистора. С другой стороны, они должны быть высокоомными относительно R_C, чтобы конденсаторы успевали заряжаться вплоть до питающего напряжения. Отсюда вытекает условие:

$$R_C << R_1,\ R_2 << \beta R_C.$$

Подобно одновибратору (см. рис. 6.13), напряжение питания здесь также не может превышать 5 В, чтобы не выйти за пробивное напряжение перехода эмиттер–база.

Бывает, что мультивибратор (см. рис. 6.15) самостоятельно не запускается. Если, например, накоротко замкнуть выход, оба транзистора перейдут в состояние насыщения, которое сохранится и после устранения короткого замыкания.

На частотах до 100 Гц конденсаторы оказываются громоздкими; на частотах выше 10 кГц начинает сказываться длительность включения транзисторов.

6.3
Релаксационные схемы на транзисторах с эмиттерной связью

Схема на рис. 6.15 не имеет особого практического значения. На низких частотах предпочитают прецизионные схемы с компараторами (см. раздел 6.5.3), а на высоких – мультивибраторы с эмиттерной связью (см. раздел 6.3.2).

6.3.1
Триггер Шмитта с эмиттерной связью

Неинвертирующий усилитель можно также реализовать с использованием дифференциального усилителя. Если охватить его положительной обратной связью посредством резисторного делителя напряжения, то получится триггер Шмитта с эмиттерной связью (рис. 6.17), где оба порога срабатывания положительны. На рис. 6.18 представлена передаточная характеристика такого триггера.

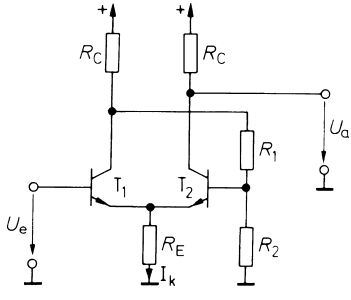


Рис. 6.17. Триггер Шмитта с эмиттерной связью

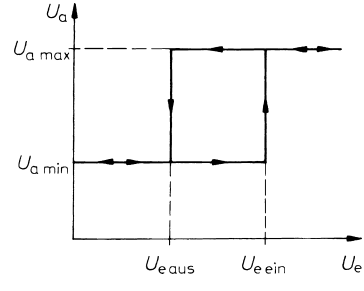


Рис. 6.18. Передаточная характеристика

Выбирая подходящие номиналы элементов схемы, можно добиться того, чтобы при переключении ток I_k поочередно протекал через каждый транзистор, не приводя к насыщению. Тем самым устраняется процесс рассасывания длительностью t_S и удается достичь существенно более высоких частот переключения. Схемы, использующие этот принцип действия, называют *ненасыщенной логикой*.

6.3.2 Мультивибратор с эмиттерной связью

Отсутствие процесса рассасывания позволяет мультивибраторам с эмиттерной связью (рис. 6.19) достигать существенно более высокой частоты переключений по сравнению с насыщенными транзисторами.

Поясняя принцип действия, примем сначала, что амплитуда переменного напряжения во всех точках схемы мала и составляет $U_{SS} \approx 0{,}5$ В. Когда транзистор T_1 заперт, потенциал его коллектора практически равен напряжению питания, так что у T_2 эмиттерный потенциал составляет $V^+ - 1{,}2$ В. Ток его эмиттера равен $I_1 + I_2$. Таким образом, следует выбрать $R_1 = 0{,}5$ В / $(I_1 + I_2)$, чтобы амплитуда колебаний на указанном резисторе достигала требуемой величины. Тогда в данном рабочем режиме на эмиттере T_4 получим потенциал величиной $V^+ - 1{,}1$ В. Пока T_1 заперт, ток от левого источника течет через конденсатор C и вызывает падение эмиттерного потенциала со скоростью

$$\frac{\Delta V_{E1}}{\Delta t} = -\frac{I_1}{C}.$$

T_1 открывается, когда потенциал эмиттера падает до $V^+ - 1{,}7$ В. Тогда потенциал базы T_2 уменьшается на 0,5 В, и T_2 закрывается. Его коллекторный потенциал возрастает до V^+ В, а вместе с ним благодаря эмиттерному повторителю T_4 увеличивается потенциал базы T_1. В результате потенциал эмиттера T_1 скачкообразно нарастает до $V^+ - 1{,}2$ В. Этот скачок передается через конденсатор C на эмиттер T_2, вызывая там рост потенциала с $V^+ - 1{,}2$ В до $V^+ - 0{,}7$ В.

Пока T_2 закрыт, ток I_2 протекает через конденсатор C и снижает потенциал эмиттера T_2 со скоростью

$$\frac{\Delta V_{E2}}{\Delta t} = -\frac{I_2}{C}.$$

Транзистор T_2 остается закрытым до тех пор, пока потенциал его эмиттера не уменьшится с $V^+ - 0{,}7$ В до $V^+ - 1{,}7$ В. Отсюда находим длительность нахождения схемы в каждом состоянии:

$$t_2 = \frac{1\text{ В} \times C}{I_2} \text{ или, в общем виде, } t_2 = 2\left(1 + \frac{I_1}{I_2}\right) R_1 C. \qquad (6.3)$$

Аналогично получаем

$$t_1 = \frac{1\text{ В} \times C}{I_1} \text{ или, в общем виде, } t_1 = 2\left(1 + \frac{I_2}{I_1}\right) R_1 C. \qquad (6.4)$$

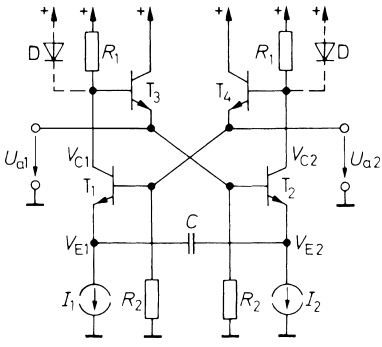


Рис. 6.19. Мультивибратор с эмиттерной связью

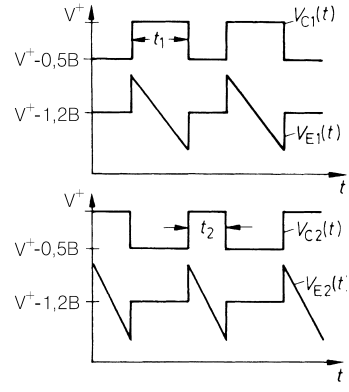


Рис. 6.20. Осциллограммы напряжений

По эпюрам напряжений в схеме на рис. 6.20 видно, что при выбранной величине U_{SS} = 0,5 В ни один из транзисторов не переходит в состояние насыщения. Схема работает с частотой переключения до 100 МГц без больших затрат.

Она особенно хорошо подходит для частотной модуляции. С этой целью выбирают равные токи $I_1 = I_2 = I$ и управляют схемой модулирующим напряжением. В описанном случае для обеспечения постоянства амплитуды напряжения на резисторах R_1 можно параллельно каждому из них включить диод (см. пунктирные обозначения на рис. 6.19). Тогда частота колебаний определяется выражением

$$f = \frac{1}{t_1 + t_2} = \frac{I}{4U_D C},$$

где U_D – прямое напряжение диода.

Мультивибраторы с эмиттерной связью выпускаются в виде монолитной микросхемы. Как правило, оконечный каскад выполняется в технике ТТЛ или ЭСЛ схем.

Типы интегральных схем

ТТЛ	XR2209	f_{max} = 1 МГц (Exar)
ТТЛ	SN74LS624…629	f_{max} = 20 МГц (Texas Inst.)
ЭСЛ	MC12100	f_{max} = 200 МГц (Motorola)

6.4
Релаксационные схемы на логических элементах

Релаксационные схемы реализуются не только на транзисторах, но и на интегральных логических схемах, о которых говорится в разделе 7.4. Поэтому читателям, не знакомым с основными логическим функциями, рекомендуем пропустить нижеследующие разделы.

6.4.1 Триггеры

Вернемся к триггеру (см. рис. 6.9). Транзистор T_1 проводит ток, если к резистору R_1 или R_2 приложено положительное напряжение. Если еще учесть инвертирование уровня, осуществляемое транзистором, станет ясно, что элементы R_1, R_2, T_1 и R_C образуют логический элемент ИЛИ–НЕ. Это справедливо и в отношении другой половины схемы. Применив соответствующие схемные обозначения, получим схему (рис. 6.21), описываемую таблицей истинности (табл. 6.3).

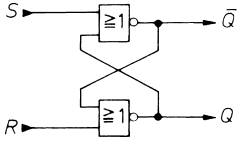


Рис. 6.21. Триггер из логических элементов ИЛИ–НЕ

Таблица 6.3. Таблица истинности

R	S	Q	$\bar{Q}$
0	0	Q_{-1}	$\bar{Q}_{-1}$
0	1	1	1
1	0	0	1
1	1	(0)	(0)

6.4.2 Одновибратор

Нетрудно получить короткие импульсы длительностью, равной нескольким временам срабатывания логического элемента, с помощью схемы, представленной на рис. 6.22. Пока входная переменная $x = 0$, на выходе логического элемента И имеет место 0. При $x = 1$ на выходе элемента И сохраняется единица, пока сигнал проходит цепочку инверторов. При обращении сигнала в 0 условие справедливости «И» перестает выполняться.

Рис. 6.23 иллюстрирует прохождение сигнала. Длительность выходного импульса равна задержке в цепочке инверторов и задается соответствующим нечетным числом логических элементов. Как видно из рис. 6.23, в этом одновибраторе пусковой сигнал должен сохраняться, пока длится выходной импульс.

Задерживающая цепочка становится слишком громоздкой, когда требуются большие длительности включения. В таком случае выгоднее применять интегральные одновибраторы, длительность включения которых задается внешней RC-цепочкой.

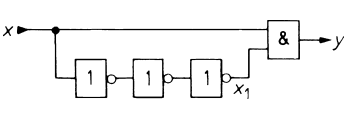


Рис. 6.22. Одновибратор с коротким временем срабатывания; длительность включения t_e равна суммарному времени прохождения сигнала в инверторах

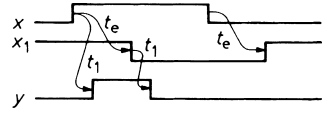


Рис. 6.23. Временная диаграмма сигнала; t_1 = время прохождения сигнала для логического элемента И

Типы интегральных схем

КМОП	CD4098 (RCA) 74HC123	Motorola
ТТЛ	74LS121…123, 422, 423	Texas Inst.
ЭСЛ	MC10198	Motorola

Если на рис. 6.22 элемент И заменить элементом Исключающее ИЛИ–НЕ, получим одновибратор, который выдает импульсы при прохождении фронта каждого входного сигнала. Соответствующая схема показана на рис. 6.24, а прохождение сигнала – на рис. 6.25. В стационарной ситуации входы элемента Исключающее ИЛИ–НЕ комплементарны и выходной сигнал равен нулю. При изменении состояния входной переменной x на этом элементе благодаря задержке за счет инверторов возникают одинаковые входные сигналы. В указанный период выходной сигнал равен единице.

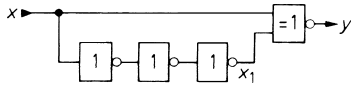


Рис. 6.24. Одновибратор с запуском от обоих фронтов; длительность импульса $t_e = 3t_{pd}$

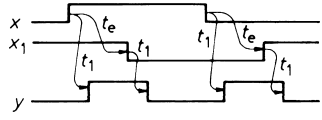


Рис. 6.25. Временная диаграмма сигнала; t_1 = время прохождения сигнала для элемента Исключающее ИЛИ–НЕ

6.4.3 Мультивибратор

Простой мультивибратор из двух инверторов представлен на рис. 6.26. Пусть сигнал x пребывает в состоянии 1, а y – в состоянии 0. Тогда конденсатор C будет заряжаться через резистор R, пока потенциал V не превысит уровень порога переключения V_S логического элемента G_1. Тогда x перейдет в состояние 0, а y – в состояние 1. При этом потенциал V скачком возрастет на амплитуду выходного сигнала. Наконец, конденсатор станет разряжаться через резистор R, пока вновь не достигнет порога переключения.

Временная диаграмма напряжения приведена на рис. 6.27. Если порог переключения лежит посредине между выходными уровнями, период колебаний составляет

$$T = 2RC \ln 3 \approx 2{,}2RC.$$

В практических схемах это условие обычно выполняется лишь приближенно. Отклонение от указанного выражения связано с тем, что вход логического элемента G_1 нагружает RC-цепочку. У маломощных ТТЛ схем с барьером Шоттки диапазон допустимых значений сопротивления R невелик: R = 1...3,9 кОм.

Применение КМОП элементов позволяет использовать высокоомные резисторы R, что обеспечивает сравнительно длительные периоды колебаний. Однако

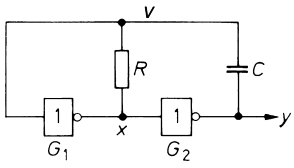


Рис. 6.26. Мультивибратор с двумя инверторами; период колебаний $T = 2...3\ RC$

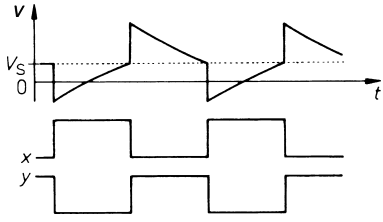


Рис. 6.27. Временная диаграмма сигнала; порог переключения V_s

в этом случае на входе логического элемента G_1 приходится включать гасящий резистор с тем, чтобы нагрузка RC-цепочки оставалась высокоомной. Проблема состоит в том, что защитная цепь на входе G_1 начинает проводить ток, как только V окажется выше напряжения питания или ниже потенциала земли.

На рис. 6.28 представлена схема, свободная от указанной проблемы. Конденсатор C через сопротивление резистора R заряжается до уровня выключения триггера Шмитта, а затем вновь разряжается до уровня его включения. По диаграмме на рис. 6.29 видно, что напряжение на конденсаторе колеблется между указанными уровнями. В случае маломощных ТТЛ схем с барьером Шоттки сопротивление R должно быть достаточно малым, чтобы не препятствовать протеканию входного тока ниже уровня включения. Подходящие номиналы лежат в интервале от 220 до 680 Ом. У КМОП триггеров Шмитта данное ограничение отсутствует.

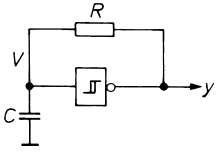


Рис. 6.28. Мультивибратор с триггером Шмитта; период колебаний: $T = 1,4...1,8\ RC$ (ТТЛ); $T = 0,5...1\ RC$ (КМОП с питанием 5 В)

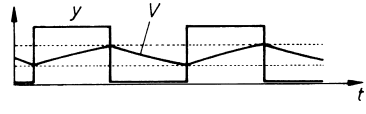


Рис. 6.29. Временная диаграмма сигнала

Применение логического элемента ЭСЛ обеспечивает получение особенно высоких частот вплоть до 50 МГц. Если линейный усилитель, например микросхему MC10116, охватить положительной обратной связью, образуется триггер Шмитта, который может быть включен как мультивибратор (см. рис. 6.28). Его внешняя цепь и внутреннее устройство представлены на рис. 6.30 и 6.31.

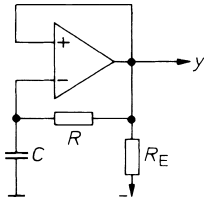


Рис. 6.30. Мультивибратор на линейном усилителе, выполненном по технологии ЭСЛ; период колебаний $T \approx 3RC$

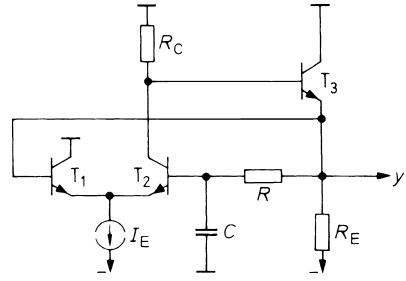


Рис. 6.31. Устройство мультивибратора, основанного на линейном усилителе

6.5
Релаксационные схемы на компараторах

Операционный усилитель, работающий без отрицательной обратной связи (рис. 6.32), представляет собой компаратор.

6.5.1
Компараторы

Выходное напряжение компаратора составляет

$$U_a = \begin{cases} U_{a\,\max} & \text{при } U_1 > U_2 \\ U_{a\,\min} & \text{при } U_1 < U_2 \end{cases}$$

Соответствующая передаточная характеристика приведена на рис. 6.33. Благодаря высокому усилению схема реагирует на весьма малое разностное напряжение $U_1 - U_2$ и потому хорошо подходит для высокоточного сравнения двух напряжений.

При отклонении разности входных напряжений от нуля изменение выходного напряжения от одной границы рабочего участка переходной характеристики до другой происходит постепенно (не мгновенно) в силу того, что скорость нарастания сигнала

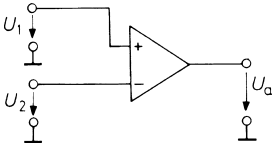


Рис. 6.32. Операционный усилитель в качестве компаратора

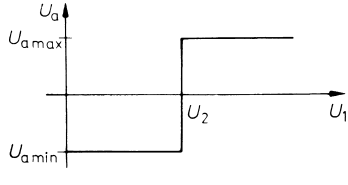


Рис. 6.33. Передаточная характеристика

ограничена. У стандартных операционных усилителей с частотной коррекцией она равна всего 1 В/мкс, так что переход от –12 до +12 В длится 24 мкс. Время восстановления усилителя после перегрузки увеличивает задержку.

Поскольку усилитель не охвачен отрицательной обратной связью, отпадает надобность в частотной коррекции. Отказ от нее намного улучшает скорость нарастания сигнала и сокращает время восстановления усилителя.

Существенное сокращение задержки обеспечивается специальными компараторными усилителями. Они конструируются для работы без обратной связи и отличаются особенно малым временем восстановления. Однако усиление, а следовательно, и точность порога переключения у них несколько хуже, чем у операционных усилителей. Как правило, выход усилителя прямо подключается к схеме сдвига уровня, позволяющей непосредственно управлять цифровыми микросхемами. Способ их применения и характеристика приведены на рис. 6.34 и 6.35. Сводка сведений о популярных компараторах представлена в табл. 6.4.

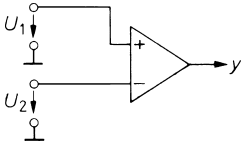


Рис. 6.34. Компаратор с логическим выходом $y = 1$ при $U_1 > U_2$

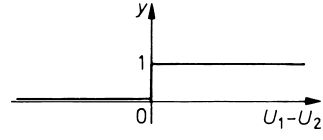


Рис. 6.35. Передаточная характеристика

Таблица 6.4. Параметры компараторов

Тип	Изготовитель	Количество	Выход	Мощность на 1 компл.	Время переключения
CMP401	Analog Dev.	4	ТТЛ	40 мВт	23 нс
AD9687	Analog Dev.	2	ЭСЛ	210 мВт	2 нс
AD9698	Analog Dev.	2	ТТЛ	300 мВт	6 нс
LT1394	Lin. Tech	1	ТТЛ	70 мВт	7 нс
LT1443	Lin. Tech	4	КМОП	6 мкВт	12 мкс
LT1671	Lin. Tech	1	КМОП	3 мкВт	60 мкс
LT1720	Lin. Tech	2	ТТЛ	12 мВт	4 нс
MAX944	Maxim	4	КМОП	3 мВт	75 нс
MAX964	Maxim	4	КМОП	40 мВт	4 нс
MAX970	Maxim	4	КМОП	20 мкВт	10 мкс
MAX978	Maxim	4	КМОП	3 мВт	20 нс
MAX993	Maxim	4	КМОП	100 мкВт	300 нс
MAX996	Maxim	4	КМОП	400 мкВт	120 нс
LM339	National	4	ТТЛ	8 мВт	600 нс
LMC6717	National	2	КМОП	2 мкВт	12 мкс
SPT9689	Signal Proc.	2	ЭСЛ	350 мВт	0,6 нс

Двухпороговый компаратор

Двухпороговый компаратор позволяет определить, находится входной сигнал в диапазоне между двумя пороговыми напряжениями или вне его. Схема на рис. 6.36 с двумя компараторами дает возможность установить, находится ли входное напряжение выше нижнего порога и ниже верхнего. Это условие выполняется, лишь если на выходах обоих компараторов присутствует логическая единица. Такое объединение обеспечивает логический элемент И. Осциллограммы на рис. 6.37 наглядно иллюстрируют принцип действия схемы. Двухпороговые компараторы выпускаются также в виде интегральных схем, например LTC1042 фирмы Linear Technology, CMP100 фирмы Burr Brown и AD1317 фирмы Analog Devices.

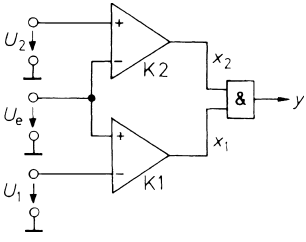


Рис. 6.36. Двухпороговый компаратор; $y = 1$ при $U_1 < U_e < U_2$

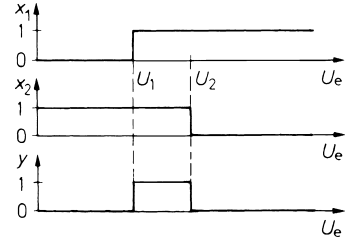


Рис. 6.37. Осциллограммы двухпорогового компаратора

6.5.2 Триггер Шмитта

Триггер Шмитта представляет собой компаратор, у которого пороги включения и выключения не совпадают, различаясь на величину гистерезиса срабатывания ΔU_e. Выше уже описывались подобные схемы, собранные на паре транзисторов. В этом разделе приведены примеры применения компараторов в качестве триггеров Шмитта.

Инвертирующий триггер Шмитта

В триггере Шмитта (рис. 6.38) гистерезис срабатывания образуется благодаря положительной обратной связи, охватывающей компаратор через делитель напряжения R_1, R_2. Если приложено большое отрицательное напряжение U_e, имеет место $U_a = U_{a\,\max}$. Поэтому на неинвертирующем входе возникает потенциал

$$V_{P\,\max} = \frac{R_1}{R_1 + R_2} U_{a\,\max}.$$

Выходное напряжение U_a, а вместе с ним и V_P изменяются только после того, как U_e сравняется с $V_{P\,\max}$. Разность $U_D = V_P - V_N$ становится отрицательной. Благодаря положительной обратной связи U_a скачком достигает значения $U_{a\,\min}$. Потенциал V_P принимает значение

$$V_{P\,\min} = \frac{R_1}{R_1 + R_2} U_{a\,\min}.$$

U_D становится большим и отрицательным. Такое состояние нестабильно. Выходное напряжениие вновь скачком принимает значение $U_{a\,\max}$, когда входное напряжение достигает значения $V_{P\,\min}$. Соответствующая передаточная характеристика приведена на рис. 6.39.

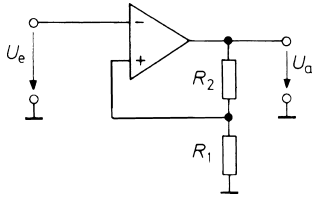


Рис. 6.38. Инвертирующий триггер Шмитта;

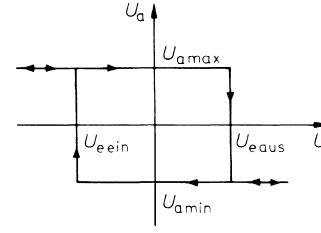


Рис. 6.39. Передаточная характеристика

порог включения $U_{e\,вкл} = \dfrac{R_1}{R_1 + R_2} U_{a\,\min}$;

порог выключения $U_{e\,выкл} = \dfrac{R_1}{R_1 + R_2} U_{a\,\max}$;

гистерезис срабатывания $\Delta U_e = \dfrac{R_1}{R_1 + R_2}(U_{a\,\max} - U_{a\,\min})$

Схема бистабильна, только если петлевое усиление

$$g = \frac{A_D R_1}{R_1 + R_2} > 1.$$

Реакция триггера Шмитта на синусоидальное входное напряжение показана на рис. 6.40.

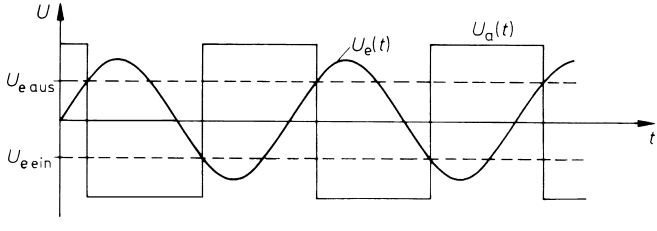


Рис. 6.40. Диаграмма напряжений в инвертирующем триггере Шмитта

Неинвертирующий триггер Шмитта

У триггера Шмитта, показанного на рис. 6.38, имеется возможность подать входной сигнал в точку у основания делителя напряжения положительной обратной

связи, а инвертирующий вход соединить с землей. Тогда возникнет неинвертирующий триггер Шмитта (рис. 6.41) с передаточной характеристикой, представленной на рис. 6.42.

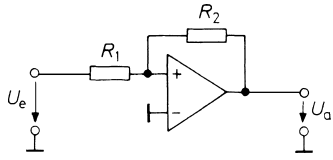


Рис. 6.41. Неинвертирующий триггер Шмитта;

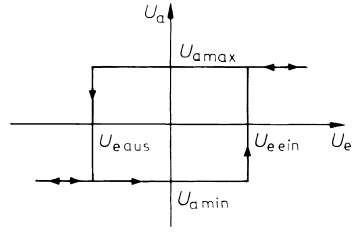


Рис. 6.42. Передаточная характеристика

порог включения $U_{e\,вкл} = \dfrac{R_1}{R_2} U_{a\ \min}$;

порог выключения $U_{e\,выкл} = -\dfrac{R_1}{R_2} U_{a\ \max}$;

гистерезис срабатывания $\Delta U_e = \dfrac{R_1}{R_2}(U_{a\ \max} - U_{a\ \min})$

$U_a = U_{a\ \max}$ при большом положительном входном напряжении U_e. С уменьшением U_e напряжение U_a не меняется, пока V_P не пройдет через нуль. Этому соответствует входное напряжение

$$U_{e\,выкл} = -\frac{R_1}{R_2} U_{a\ \max}.$$

Как только U_e достигает или становится меньше этого значения, выходное напряжение скачком убывает до $U_{a\ \min}$. Процесс переключения запускается напряжением U_e, но потом зависит только от положительной обратной связи через резистор R_2. Новое состояние остается стабильным, пока U_e вновь не превысит значение

$$U_{e\ вкл} = \frac{R_1}{R_2} U_{a\ \min}.$$

Временная диаграмма выходного напряжения при синусоидальном входном сигнале показана на рис. 6.43. Поскольку в момент переключения $V_P = 0$, формулы для

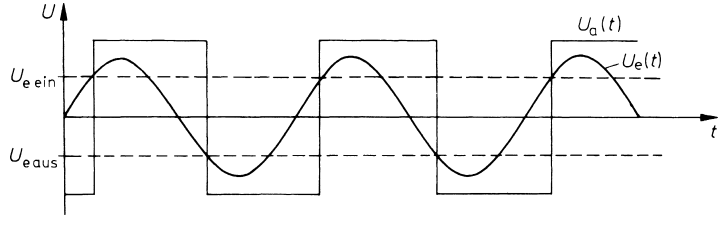


Рис. 6.43. Временная диаграмма напряжений в неинвертирующем триггере Шмитта

порога срабатывания триггера формально совпадают с выражениями для инвертирующего усилителя.

Прецизионный триггер Шмитта

У описанного выше триггера Шмитта пороги переключения не обладают точностью, которой можно ожидать от схем с операционными усилителями. Причина состоит в том, что в выражения для порогов срабатывания триггера входят неточно заданные выходные напряжения $U_{a\,\max}$ и $U_{a\,\min}$. Данный недостаток устраняется с помощью двух компараторов (рис. 6.44), сравнивающих входной сигнал с требуемым порогом переключения. Они включают RS-триггер при превышении верхнего порога срабатывания и выключают его, когда сигнал оказывается меньше нижнего порога. Функционирование схемы поясняет рис. 6.45.

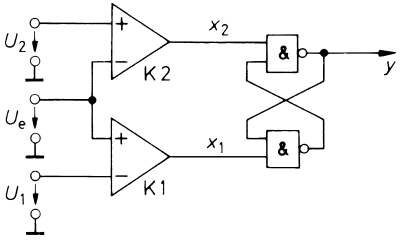


Рис. 6.44. Прецизионный триггер Шмитта;

порог включения: $U_{e\,вкл} = U_2$
порог выключения: $U_{e\,выкл} = U_1$
при $U_2 > U_1$

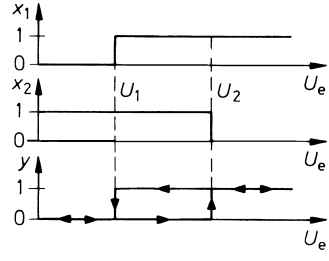


Рис. 6.45. Зависимость напряжений x_1, x_2, y от входного напряжения

Прецизионный триггер Шмитта на рис. 6.44 особенно просто реализуется на двойном компараторе NE521, так как в него уже встроен необходимый логический элемент И–НЕ. Для низких частот имеется еще одно однокристальное решение с использованием таймера NE555 (см. ниже).

6.5.3 Мультивибраторы

Если инвертирующий триггер Шмитта включить так, чтобы выходной сигнал попадал на вход с задержкой, получится мультивибратор (рис. 6.46).

Как только потенциал на инвертирующем входе превышает порог срабатывания, схема опрокидывается и выходное напряжение оказывается равным противоположному пределу рабочего участка переходной характеристики. Благодаря этому потенциал на указанном входе изменяется в обратную сторону, пока не бу-

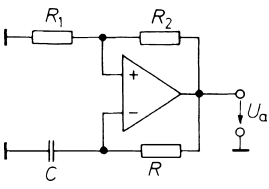


Рис. 6.46. Мультивибратор с компаратором. Период колебаний $T = 2RC \ln (1 + 2R_1/R_2)$

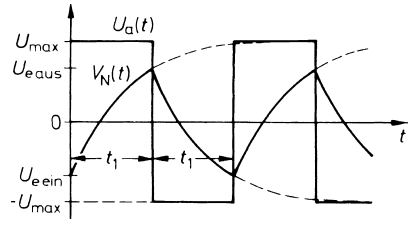


Рис. 6.47. Временная диаграмма напряжения в мультивибраторе

дет достигнут другой порог срабатывания и схема не вернется в начальное состояние. Временная диаграмма напряжения приведена на рис. 6.47. В соответствии с рис. 6.38, при $U_{a\,\max} = -U_{a\,\min} = U_{\max}$ для порогов срабатывания триггера можно записать:

$$U_{e\,вкл} = -\alpha U_{\max} \text{ и } U_{e\,выкл} = \alpha U_{\max}$$

при

$$\alpha = \frac{R_1}{R_1 + R_2}$$

Схема позволяет непосредственно вывести дифференциальное уравнение для V_N:

$$\frac{dV_N}{dt} = \frac{\pm U_{\max} - V_N}{RC}.$$

При начальном условии $V_N\,(t = 0) = U_{e\,вкл} = -\alpha U_{\max}$ получим решение:

$$V_N(t) = U_{\max}\left[1 - (1+\alpha)e^{-\frac{t}{RC}}\right].$$

Порог срабатывания триггера $U_{e\,вых} = \alpha U_{\max}$ достигается за время

$$t_1 = RC \ln \frac{1+\alpha}{1-\alpha} = RC \ln\left(1 + \frac{2R_1}{R_2}\right).$$

Тогда период колебаний составляет

$$T = 2t_1 = 2RC \ln\left(1 + \frac{2R_1}{R_2}\right), \qquad (6.5)$$

а при $R_1 = R_2$

$$T = 2RC \ln 3 \approx 2{,}2RC.$$

Мультивибратор с прецизионным триггером Шмитта

Подключение прецизионного триггера Шмитта (см. рис. 6.44) позволяет улучшить стабильность частоты мультивибратора, собранного согласно рис. 6.46. В итоге получится схема, показанная на рис. 6.48. Часть схемы в рамке является интегральным таймером NE555, обеспечивающим простейшее решение проблемы на низких частотах. В зависимости от внешних элементов схемы таймер действует как мультивибратор (рис. 6.48), одновибратор (рис. 6.50) или прецизионный триггер Шмитта (рис. 6.44). На рис. 6.49 показана временная диаграмма напряжения таймера в качестве мультивибратора.

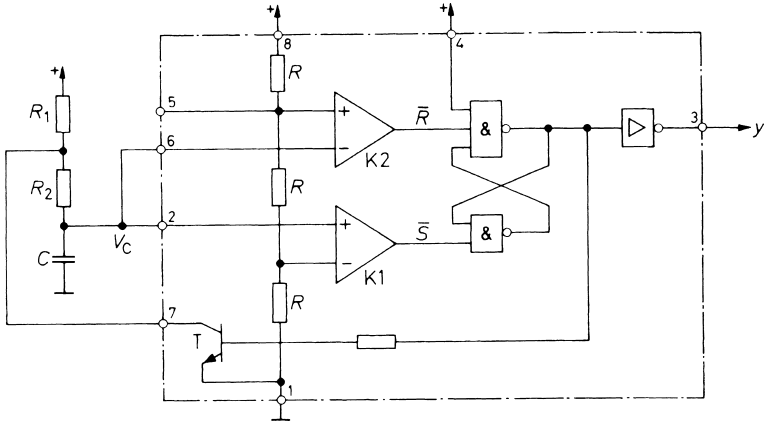


Рис. 6.48. Мультивибратор с таймером; период колебаний $T = (R_1 + 2R_2)\ C \ln 2 \approx \approx 0{,}7\ (R_1 + 2R_2)\ C$

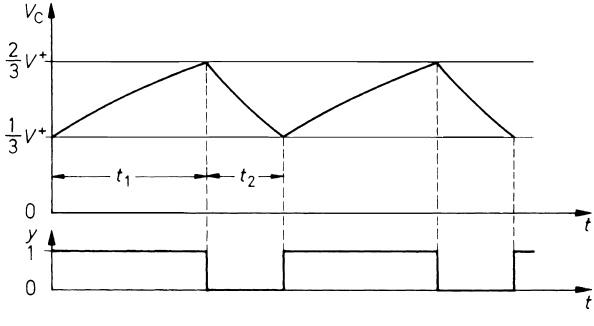


Рис. 6.49. Временная диаграмма напряжения таймера в качестве мультивибратора

С помощью внутреннего делителя напряжения на резисторах R значения порогов переключения устанавливаются равными $^1/_3V^+$ и $^2/_3V^+$. Их можно изменять в некоторых пределах благодаря наличию вывода 5. Как только напряжение на конденсаторе превысит верхний порог переключения, получим $\overline{R} = 0$ (низкий уровень). Выходное напряжение триггера переходит в состояние 0, и транзистор T отпирает-

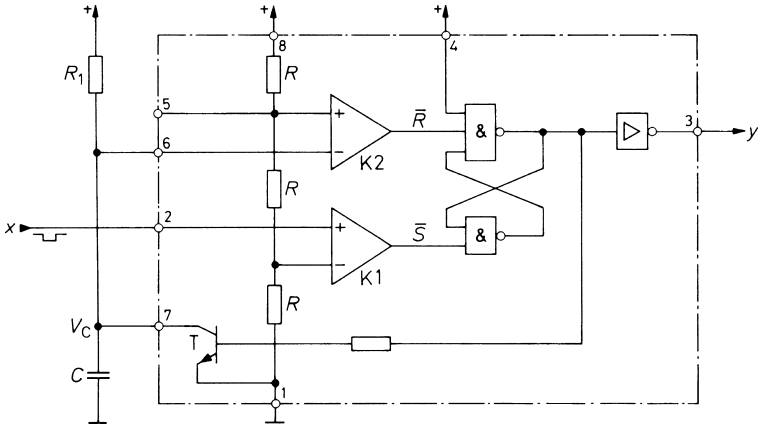


Рис. 6.50. Одновибратор с таймером; время включения $t_1 = R_1 C \ln 3 \approx 1{,}1 R_1 C$

ся. Вслед за тем конденсатор C разряжается через сопротивление резистора R_2, пока не достигнет нижнего порога срабатывания $^1/_3 V^+$. Это происходит за время

$$t_2 = R_2 C \ln 2 \approx 0{,}693 R_2 C.$$

При пересечении порога имеет место $\overline{S} = 0$, и триггер переключается обратно. Выходное напряжение переходит в состояние 1 (верхний уровень), и транзистор T запирается. Конденсатор заряжается через последовательно включенные резисторы R_1 и R_2. На достижение верхнего порога переключения затрачивается время

$$t_1 = (R_1 + R_2)\ C \ln 2 \approx 0{,}693\ (R_1 + R_2)\ C.$$

Отсюда найдем частоту

$$f = \frac{1}{t_1 + t_2} \approx \frac{1{,}44}{(R_1 + 2R_2)C}.$$

Временная диаграмма напряжения показана на рис. 6.49. Вывод перезапуска 4 позволяет останавливать колебательный процесс.

При подаче напряжения на вывод 5 смещается порог срабатывания триггера. Этот прием дает возможность корректировать время заряда t_1 и, следовательно, частоту мультивибратора. С изменением потенциала $V_5 = {}^2/_3 V^+$ на величину ΔV_5 относительное изменение частоты составит

$$\frac{\Delta f}{f} \approx -3{,}3 \frac{R_1 + R_2}{R_1 + 2R_2} \frac{\Delta V_5}{V^+}.$$

При не слишком большом значении ΔV_5 имеет место частотная модуляция с приемлемой линейностью.

6.5.4 Одновибраторы

Таймер 555 удобен также для генерации одиночных импульсов, причем длительность импульсов составляет от нескольких микросекунд до минут (см. рис. 6.50).

Как только напряжение на конденсаторе превысит верхний порог переключения, одновибратор возвратится в исходное состояние, то есть выходное напряжение переходит в состояние 0. Транзистор T открывается, и конденсатор разряжается. Поскольку нижний компаратор больше не подключен к конденсатору, это состояние сохраняется до тех пор, пока устройство не будет включено отрицательным импульсом, поданным на его вход 2. Длительность формируемого импульса равна времени, за которое напряжение на конденсаторе поднимется от нуля до верхнего порога переключения $^2/_3 V^+$, и составит

$$t_1 = R_1 C \ln 3 \approx 1{,}1 R_1 C.$$

Если в течение данного периода поступит новый запускающий импульс, он будет проигнорирован, и одновибратор останется включенным с выходным напряжением в состоянии 1. Временная диаграмма схемы показана на рис. 6.51.

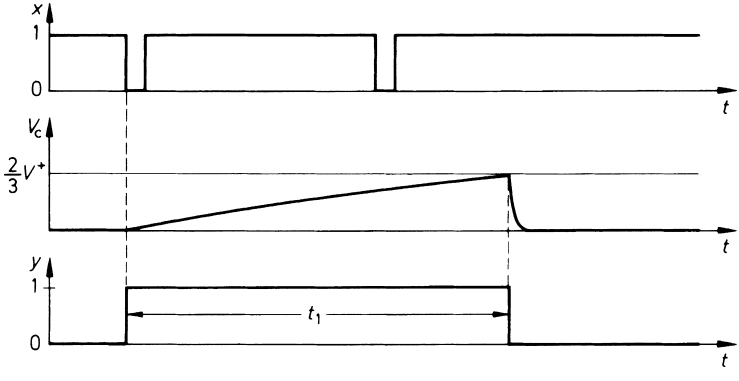


Рис. 6.51. Временная диаграмма одновибратора

Разряд конденсатора *C* после возврата схемы одновибратора в исходное состояние происходит не мгновенно из-за ограниченности коллекторного тока транзистора. Длительность разряда называют *временем восстановления*. Если в указанный период появится запускающий импульс, время восстановления сократится. Следовательно, здесь оно не является строго определенным. Это время сокращается также в случае, когда пусковой импульс продолжительнее сформированного импульса.

Одновибратор с послезапуском

Бывают ситуации, когда длительность генерирумого импульса должна отсчитываться не от первого импульса в серии импульсов, как у предыдущей схемы, а от последнего. Одновибраторы, наделенные таким свойством, называют *одновибраторами с послезапуском*. Схема таймера 555 в таком режиме показана на рис. 6.52; здесь используется лишь его функция прецизионного триггера Шмитта.

Когда напряжение на конденсаторе превысит верхний порог переключения, одновибратор возвратится в исходное положение, а выход перейдет в состояние 0. Но разряда конденсатора не произойдет, так как транзистор *T* к нему не подключен. В результате напряжение конденсатора возрастет до V^+, что соответствует состоянию покоя. Конденсатор разряжается после появления положительного пускового

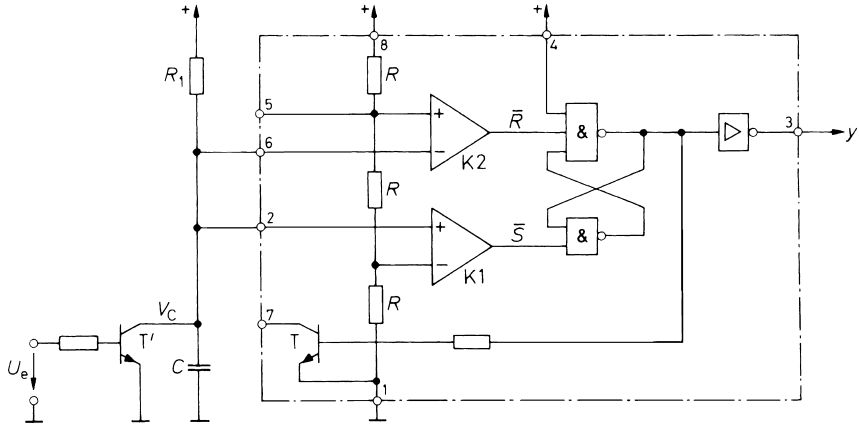


Рис. 6.52. Одновибратор с послезапуском; длительность импульса $t_1 = R_1 C \ln 3 \approx 1{,}1 R_1 C$

импульса достаточной длительности, приложенного к базе внешнего транзистора T'. Нижний компаратор включает триггер, и выходное напряжение переходит в состояние 1. Если новый пусковой импульс появится прежде, чем V_C достигнет верхнего порога переключения, конденсатор вновь разрядится, а выходное напряжение останется в состоянии 1. Одновибратор переключится в состояние 0, только если за время

$$t_1 = R_1 C \ln 3$$

не поступит новый пусковой импульс. Поэтому такую схему называют еще *индикатором пропуска импульсов*. Временная диаграмма на рис. 6.53 построена для последовательности из нескольких пусковых импульсов.

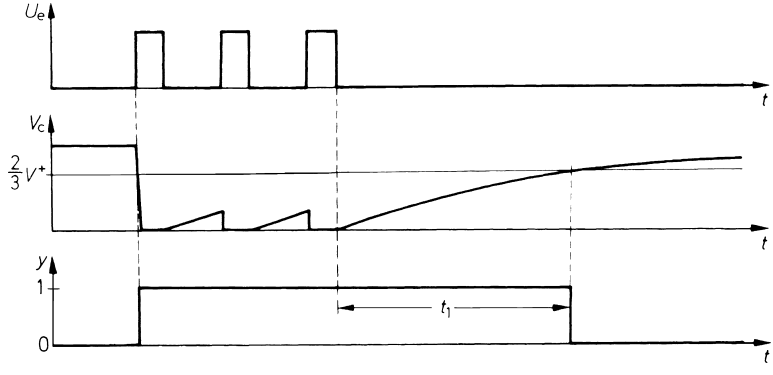


Рис. 6.53. Временная диаграмма напряжения одновибратора с послезапуском

Литература

[6.1] Urbanski, K., Woitowitz, R.: Digitaltechnik. Springer. 1997.

Глава 7
Основы цифровой техники

На первый взгляд цифровые приборы кажутся сложными. Однако в основу их структуры положен простой принцип многократного применения нескольких базовых логических схем. Связи между этими схемами определяются постановкой задачи и реализуются чисто формальными методами с помощью булевой алгебры – в задачах цифровой схемотехники ее называют также алгеброй релейно-контактных схем (алгеброй логики).

7.1
Основные логические функции

В отличие от переменной в обычной алгебре логическая переменная способна принимать только два дискретных значения. Их называют логическим нулем и логической единицей и обозначают символами «1» или «0» или просто 1 и 0, как принято в этой книге. Можно не опасаться спутать их с числами 0 и 1, так как по контексту всегда ясно, идет речь о числе или логическом уровне.

Есть три основных типа связей между логическими переменными: конъюнкция, дизъюнкция и отрицание. Подобно алгебре чисел, используются следующие символы операций:

- конъюнкция: $y = x_1 \wedge x_2 = x_1 \cdot x_2 = x_1x_2$,
- дизъюнкция: $y = x_1 \vee x_2 = x_1 + x_2$,
- отрицание: $y = \bar{x}$.

Для этих логических операций справедливы следующие теоремы [1].
Коммутативный закон:

$$x_1x_2 = x_2x_1 \tag{7.1а}$$

$$x_1 + x_2 = x_2 + x_1 \tag{7.1б}$$

Ассоциативный закон:

$$x_1 (x_2x_3) = (x_1x_2) x_3 \tag{7.2а}$$

$$x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3 \tag{7.2б}$$

Дистрибутивный закон:

$$x_1 (x_2 + x_3) = x_1x_2 + x_1x_3 \tag{7.3а}$$

$$x_1 + x_2x_3 = (x_1 + x_2) (x_1 + x_3) \tag{7.3б}$$

Правило поглощения:

$$x_1 (x_1 + x_2) = x_1 \tag{7.4а}$$

$$x_1 + x_1x_2 = x_1 \tag{7.4б}$$

Правило повторения:

$$xx = x \tag{7.5а}$$

$$x + x = x \tag{7.5б}$$

Правило отрицания:

$$x\bar{x} = 0 \tag{7.6а}$$

$$x + \bar{x} = 1 \tag{7.6б}$$

Правило двойного отрицания:

$$\overline{(\bar{x})} = x \tag{7.7}$$

Теорема де Моргана:

$$\overline{x_1 x_2} = \bar{x}_1 + \bar{x}_2 \tag{7.8а}$$

$$\overline{x_1 + x_2} = \bar{x}_1 \cdot \bar{x}_2 \tag{7.8б}$$

Операции с 0 и 1:

$$x \times 1 = x \tag{7.9а}$$

$$x + 0 = x \tag{7.9б}$$

$$x \times 0 = 0 \tag{7.10а}$$

$$x + 1 = 1 \tag{7.10б}$$

$$\bar{0} = 1 \tag{7.11а}$$

$$\bar{1} = 0 \tag{7.11б}$$

Многие из этих теорем уже известны из алгебры чисел. Однако формулы (7.3б), (7.4а), (7.5а,б) и (7.10б) неприменимы к числам, а такого понятия, как отрицание чисел, вообще не существует. В силу правила повторения в алгебре логики нет выражений типа $2x$ и x^2.

Сравнение соотношений (а) и (б) позволяет осознать важный принцип дуализма: если в каком-либо тождестве поменять местами конъюнкцию с дизъюнкцией и 0 с 1, снова получится тождество.

С помощью соотношений (7.9)–(7.11) рассчитываются конъюнкция и дизъюнкция для всех возможных значений переменных x_1 и x_2. Функции для конъюнкции и дизъюнкции представлены в табл. 7.1 и 7.2 соответственно.

Таблица 7.1. Таблица истинности конъюнкции (умножения) $y = x_1 x_2$

x_1	x_2	y
0	0	0
0	1	0
1	0	0
1	1	1

Таблица 7.2. Таблица истинности дизъюнкции (сложения) $y = x_1 + x_2$

x_1	x_2	y
0	0	0
0	1	1
1	0	1
1	1	1

Согласно табл. 7.1, y равен 1, если переменные x_1 и x_2 также равны 1. На этом основании конъюнкция трактуется как функция И. При дизъюнкции y равен 1 только тогда, когда x_1 или x_2 равна 1. Отсюда вытекает название дизъюнкции как функции ИЛИ. Обе функции можно распространить на сколь угодно большое количество переменных.

Но как реализовать логические функции посредством электрических переключающих схем? Поскольку логические переменные способны принимать только два дискретных значения, пригодны лишь те схемы, у которых имеется два четко различимых рабочих состояния. Ключ на рис. 7.1 является простейшим из возможных представлений логической переменной. Надо лишь условиться о том, что разомкнутый ключ представляет логический нуль, а замкнутый – логическую единицу. Следовательно, ключ S отображает переменную x, если он замкнут и $x = 1$, и переменную $\bar{x}$, если он разомкнут и $x = 0$.

Вначале выясним, какой логической функцией описывается цепочка из двух последовательно соединенных выключателей x_1 и x_2 (рис. 7.2). Значение зависимой переменной определяется тем, будет ли цепочка переключателей между ее выводами замкнутой или разомкнутой. Ясно, что ток потечет только при замыкании обоих ключей x_1 и x_2, когда их значения равны 1. Таким образом, последовательное соединение ключей реализует функцию И. Соответственно, функция ИЛИ реализуется при их параллельном соединении.

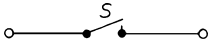


Рис. 7.1. Представление логической переменной с помощью ключа

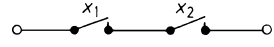


Рис. 7.2. Схема И

Такая схемная логика наглядно показывает справедливость вышеприведенных теорем. Покажем это на примере правила повторения. На рис. 7.3 обе части выражения (7.5а) реализованы с помощью коммутируемой цепи. Как нетрудно заметить, рассматриваемое тождество выполняется, поскольку два последовательных ключа, замыкаемые и размыкаемые одновременно, действуют на внешние цепи как единый ключ.

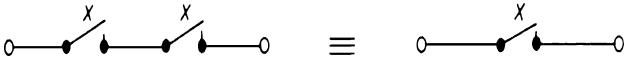


Рис. 7.3. Наглядное представление правила повторения $xx = x$

Как уже говорилось в разделе 6.1, логические переменные представляют также с помощью напряжений, различающихся высоким H и низким L уровнями, которым сопоставляются логические состояния 1 и 0. Систему обозначений $H = 1$ и $L = 0$ называют позитивной логикой; допустима и обратная система обозначений $H = 0$ и $L = 1$, именуемая отрицательной логикой.

Основные логические функции реализуются посредством соответствующих электронных схем с одним или несколькими входами и единственным выходом. Такие схемы называют логическими элементами. Уровень напряжения на входах и способ реализации логической функции определяют уровень напряжения на

выходе. Одна и та же логическая функция может быть реализована различными электронными схемами. Ради простоты введены условные графические обозначения, отображающие только логические функции и никак не связанные с внутренним устройством самих схем (рис. 7.4–7.6); краткий перечень этих обозначений приведен в разделе 9.8, а полная спецификация – в стандарте DIN 40900, часть 12. Обозначения, вышедшие из употребления, представлены на рис. 7.7–7.9: они могут понадобиться для чтения старых схем.

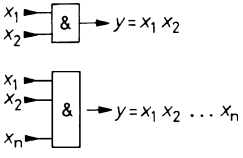


Рис. 7.4. Схема И

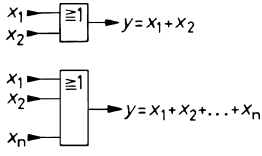


Рис. 7.5. Схема ИЛИ

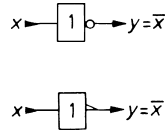


Рис. 7.6. Схема НЕ

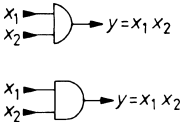


Рис. 7.7. Схема И

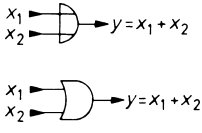


Рис. 7.8. Схема ИЛИ

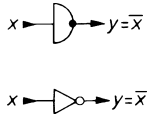


Рис. 7.9. Схема НЕ

Поскольку в цифровой технике напряжение служит не физической величиной, а лишь отражает логическое состояние, будем обозначать входы и выходы непосредственно логическими переменными, а не входными и выходными сигналами U_1, U_2 и т.д.

7.2 Составление логических функций

Как правило, в цифровой технике задача формулируется в виде таблицы переключений, называемой также *таблицей истинности*. Прежде всего требуется найти логическую функцию, соответствующую такой таблице. Затем функцию приводят к простейшей форме и реализуют с помощью комбинаций основных логических элементов. Обычно логическую функцию записывают в дизъюнктивной нормальной форме, поступая следующим образом:

1. В таблице истинности находят все строки, где выходная переменная y принимает значение 1.
2. Из каждой такой строки составляют конъюнкцию всех входных переменных, применяя x_i там, где соответствующая переменная принимает значение 1, и $\bar{x}_i$ в противном случае; указанным способом получают произведения в количестве, равном числу строк с $y = 1$.
3. В заключение записывают дизъюнкцию всех найденных произведений и получают искомую функцию.

Поясним этот способ на примере таблицы истинности (табл. 7.3).

Таблица 7.3. Пример таблицы истинности

Строка	x_1	x_2	x_3	y
1	0	0	0	0
2	0	0	1	0
3	0	1	0	1
4	0	1	1	0
5	1	0	0	1
6	1	0	1	0
7	1	1	0	1
8	1	1	1	0

В строках 3, 5 и 7 имеем $y = 1$. Далее надо составить конъюнкцию этих строк:

- строка 3: $K_3 = \overline{x}_1 x_2 \overline{x}_3$,
- строка 5: $K_3 = x_1 \overline{x}_2 \overline{x}_3$,
- строка 7: $K_7 = x_1 x_2 \overline{x}_3$.

Искомую функцию находим как дизъюнкцию полученных произведений (конъюнкций):

$$y = K_3 + K_5 + K_7,$$
$$y = \overline{x}_1 x_2 \overline{x}_3 + x_1 \overline{x}_2 \overline{x}_3 + x_1 x_2 \overline{x}_3.$$

Такова дизъюнктивная нормальная форма искомой логической функции. Для упрощения воспользуемся выражением (7.3а) и получим:

$$y = \left[\overline{x}_1 x_2 + x_1 \left(\overline{x}_2 + x_2 \right) \right] \overline{x}_3.$$

Выражения (7.6б) и (7.9а) приводят к упрощению

$$y = \left(\overline{x}_1 x_2 + x_1 \right) \overline{x}_3.$$

С помощью (7.3б) приходим теперь к

$$y = \left(x_1 + x_2 \right) \left(x_1 + \overline{x}_1 \right) \overline{x}_3 .$$

Повторно применяя (7.6б) и (7.9а), получим, наконец, простое выражение:

$$y = \left(x_1 + x_2 \right) \overline{x}_3 .$$

Если в таблице истинности в столбце выходной переменной y имеется больше единиц, чем нулей, получится множество произведений. В таком случае ради упрощения вместо y сразу вводят инвертированную выходную переменную $\overline{y}$,

у которой количество единиц заведомо меньше числа нулей. Поэтому при составлении логической функции для инвертированной переменной $\bar{y}$ находят меньше произведений, что упрощает данную функцию. После составления ее надо вновь проинвертировать, чтобы найти искомую функцию y, заменив операцию (+) на (×) и (×) на (+) и проинвертировав все переменные и постоянные величины в отдельности.

7.2.1 Таблица Карно

Таблица Карно служит важным вспомогательным средством для составления предельно упрощенной логической функции и представляет собой всего лишь измененную запись таблицы истинности. Значения входных переменных размещаются не построчно друг под другом, а в столбцах и строках квадратов (ячеек) наподобие шахматной доски. При четном числе входных переменных одну половину их заносят в строчные ячейки, а другую – в ячейки столбцов. При нечетном в строках помещают на одну переменную больше, чем в столбцах, или наоборот.

Последовательность различных комбинаций значений входных функций должна выбираться так, чтобы при переходе к соседней ячейке изменялась только одна переменная. В такие ячейки помещают значения выходной переменной y, соответствующие значениям входных переменных. В качестве примера приведена таблица истинности функции И для двух переменных (табл. 7.4) и соответствующая ей таблица Карно (табл. 7.5).

Таблица 7.4. Таблица истинности функции И

x_1	x_2	y
0	0	0
0	1	0
1	0	0
1	1	1

Таблица 7.5. Таблица Карно функции И

x_2 \ x_1	0	1
0	0	0
1	0	1

Таблица Карно, будучи упрощенной формой таблицы истинности, позволяет составлять дизъюнктивную нормальную форму соответствующей логической функции вышеописанным способом, облегчая обнаружение возможных упрощений этой функции. Поясним сказанное на примере табл. 7.6.

Как уже говорилось, составление дизъюнктивной нормальной формы надо начинать с составления логических произведений всех входных переменных для каждой из ячеек, содержащих единицу. Для верхней ячейки слева находим:

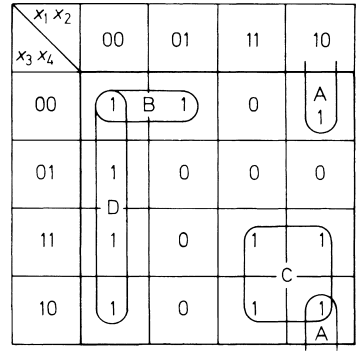
$$K_1 = \bar{x}_1 \bar{x}_2 \bar{x}_3 \bar{x}_4,$$

а для соседней справа –

$$K_2 = \bar{x}_1 x_2 \bar{x}_3 \bar{x}_4.$$

Таблица 7.6. Таблица истинности с соответствующей таблицей Карно

x_1	x_2	x_3	x_4	y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1



После составления дизъюнкций всех произведений среди прочих появится такое выражение:

$$K_1 + K_2 = \overline{x}_1\overline{x}_2\overline{x}_3\overline{x}_4 + \overline{x}_1x_2\overline{x}_3\overline{x}_4,$$

которое упрощается до

$$K_1 + K_2 = \overline{x}_1\overline{x}_3\overline{x}_4\left(\overline{x}_2 + x_2\right) = \overline{x}_1\overline{x}_3\overline{x}_4.$$

Отсюда вытекает общее правило упрощения логических функций для таблицы Карно: если в четырехугольнике или квадрате, образованном 2, 4, 8, 16, ... ячейками, все они заняты единицами, можно непосредственно определить произведение этой группы, если брать только те входные переменные, значения которых неизменны во всех ячейках группы.

Следуя правилу, в нашем примере для группы B из двух ячеек конъюнкция в соответствии с вышеприведенной функцией имеет вид

$$K_B = \overline{x}_1\overline{x}_3\overline{x}_4.$$

В единую группу связываются также ячейки с правого и левого краев строки или верхняя и нижняя ячейки столбца.

Для столбца из четырех ячеек D в табл. 7.6 получаем:

$$K_D = \overline{x}_1\overline{x}_2.$$

Соответственно для квадрата из четырех ячеек C конъюнкция имеет вид

$$K_C = x_1 x_3.$$

Осталась лишь единица в верхнем правом углу. Ее можно связать с единицей в нижней ячейке того же столбца, как показано на рисунке, образовав группу K_A из двух ячеек. Но если учесть, что по углам таблицы Карно находятся единицы, придем к самому простому решению. Эти единицы объединяются в группу из четырех ячеек, в силу чего получаем

$$K'_A = \overline{x}_2 \overline{x}_4.$$

Для дизъюнктивной нормальной формы сразу находим сильно упрощенный результат:

$$y = K'_A + K_B + K_C + K_D,$$
$$y = \overline{x}_2 \overline{x}_4 + \overline{x}_1 \overline{x}_3 \overline{x}_4 + x_1 x_3 + \overline{x}_1 \overline{x}_2.$$

7.3
Основные производные функции

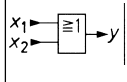
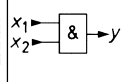
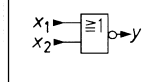
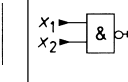
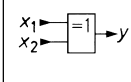
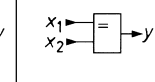
В предшествующих разделах было показано, что любая логическая функция может быть представлена в виде комбинации основных функций ИЛИ, И, НЕ. Некоторые функции настолько широко распространены в схемотехнике, что получили собственные названия. В табл. 7.7 приведены их таблицы истинности и условные обозначения.

Функции ИЛИ–НЕ и И–НЕ образуются как отрицание функций ИЛИ и И: ИЛИ–НЕ = не или; И–НЕ = не и. Поэтому имеют место соотношения:

$$x_1 \text{ ИЛИ–НЕ } x_2 = \overline{x_1 + x_2} = \overline{x}_1 \overline{x}_2, \tag{7.12}$$

$$x_1 \text{ И–НЕ } x_2 = \overline{x_1 x_2} = \overline{x}_1 + \overline{x}_2. \tag{7.13}$$

Таблица 7.7. Основные логические функции, производные от функций И и ИЛИ

Входные переменные x_1	x_2	$y=x_1+x_2=$ x_1 ИЛИ x_2	$y=x_1x_2=$ x_1 И x_2	$y=\overline{x_1+x_2}=$ x_1 ИЛИ–НЕ x_2	$y=\overline{x_1 \cdot x_2}=$ x_1 И–НЕ x_2	$y=x_1 \oplus x_2=$ x_1 EXOR $x_2=$ x_1 ANTIV x_2	$y=\overline{x_1 \oplus x_2}=$ x_1 EXNOR $x_2=$ x_1 ДQUIV x_2
0	0	0	0	1	1	0	1
0	1	1	0	0	1	1	0
1	0	1	0	0	1	1	0
1	1	1	1	0	0	0	1
							

В случае реализации функции равнозначности (ДQUIV) $y = 1$, если обе входные переменные одинаковы. Составив дизъюнктивную нормальную форму с помощью таблицы истинности, получим:

$$y = x_1 \text{ РАВНОЗНАЧНОСТЬ } x_2 = \bar{x}_1\bar{x}_2 + x_1x_2.$$

Функция неравнозначности (ANTIV) является отрицанием функции равнозначности, при котором $y = 1$, когда входные переменные неодинаковы. Ее дизъюнктивная нормальная форма имеет вид

$$y = x_1 \text{ НЕРАВНОЗНАЧНОСТЬ } x_2 = \bar{x}_1x_2 + x_1\bar{x}_2.$$

Из таблицы истинности следует еще одно значение функции неравнозначности: она совпадает с функцией ИЛИ при любых значениях, за исключением равенства всех входных переменных единице. Поэтому ее также называют функцией Исключающее ИЛИ (EXOR). Соответственно функцию равнозначности называют функцией Исключающее ИЛИ–НЕ (EXNOR).

При работе с интегральными схемами удобно реализовать логические функции только с помощью логических элементов И–НЕ или ИЛИ—НЕ, преобразуя функции так, чтобы в них оставались лишь требуемые зависимости. Сделать это нетрудно, если предварительно установить связь между основными функциями. Для функции И имеет место:

$$x_1x_2 = \overline{\overline{x_1x_2}} = \overline{x_1 \text{ И}-\text{НЕ } x_2},$$
$$x_1x_2 = \bar{\bar{x}}_1\bar{\bar{x}}_2 = \overline{\bar{x}_1 + \bar{x}_2} = \bar{x}_1 \text{ ИЛИ}-\text{НЕ } \bar{x}_2.$$

Для функции ИЛИ соответственно получаем:

$$x_1 + x_2 = \bar{\bar{x}}_1 + \bar{\bar{x}}_2 = \overline{\bar{x}_1\bar{x}_2} = \bar{x}_1 \text{ И}-\text{НЕ } \bar{x}_2,$$
$$x_1 + x_2 = \overline{\overline{x_1 + x_2}} = \overline{x_1 \text{ ИЛИ}-\text{НЕ } x_2}.$$

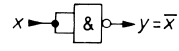
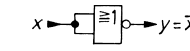
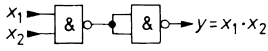
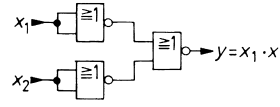
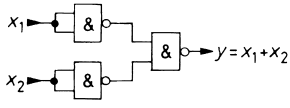
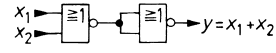
Отсюда следуют возможности реализации логических функций, представленные в табл. 7.8.

7.4
Схемотехническая реализация основных логических функций

В предыдущих разделах мы занимались логическими схемами, не вдаваясь в подробности их внутреннего устройства. Такой подход оправдан тем, что в современной цифровой технике имеют дело почти исключительно с интегральными микросхемами, у которых есть только вышеупомянутые входы, выходы и выводы для подключения питания.

Для реализации отдельных основных логических функций имеется множество схемотехнических средств, различающихся энергопотреблением, напряжением питания, уровнями 0 и 1, быстродействием логического элемента и нагрузочными

Таблица 7.8. Реализация основных логических функций посредством логических элементов ИЛИ–НЕ и И–НЕ

Функция	Логический элемент	
	И–НЕ	ИЛИ–НЕ
НЕ		
И		
ИЛИ		

свойствами. Для выбора оптимального варианта надо хотя бы в общих чертах знать внутреннее устройство таких схем. Поэтому в следующих разделах будут представлены важнейшие типы интегральных микросхем.

Соединяя микросхемы, нередко к одному выходу подключают несколько входов других логических элементов. Максимально допустимое количество схем определенного типа, подключаемых к выходу без ущерба для запаса по помехоустойчивости, характеризуется коэффициентом разветвления по выходу. Если он равен 10, то к выходу можно подключать до 10 логических элементов. При недостаточной величине данного коэффициента вместо стандартного логического элемента применяется элемент повышенной мощности (буфер).

У логического элемента каждому состоянию входа соответствует определенное состояние выхода. Таким состояниям присваиваются обозначения 1 или 0 в зависимости от того, будет ли напряжение больше уровня U_H или меньше уровня U_L. Функцию логического элемента можно описать с помощью таблицы уровней (табл. 7.9). Однако этим еще не определяется тип функции, которая реализуется посредством данного логического элемента, поскольку не указано соотношение между уровнем и логическим состоянием. Выбор названного соответствия произволен, но внутри конкретного прибора он задается однозначно.

Соответствие верхнего уровня H единице, а нижнего L – нулю называется положительной логикой и в нашем примере приводит к табл. 7.10, в которой нетрудно узнать таблицу истинности логической функции И–НЕ. Обратное соответствие называется отрицательной логикой. В нашем примере оно приводит к табл. 7.11, то есть к таблице истинности логической функции ИЛИ–НЕ.

Таблица 7.9. Пример таблицы уровней

U_1	U_2	U_a
L	L	H
L	H	H
H	L	H
H	H	L

Таблица 7.10. Таблица истинности при положительной логике: функция И–НЕ

x_1	x_2	y
0	0	1
0	1	1
1	0	1
1	1	0

Таблица 7.11. Таблица истинности при отрицательной логике: функция ИЛИ–НЕ

x_1	x_2	y
1	1	0
1	0	0
0	1	0
0	0	1

Таким образом, в зависимости от выбора логики одна и та же схема может служить логическим элементом ИЛИ–НЕ либо И–НЕ. Как правило, логические схемы задаются в позитивной логике. С переходом к негативной логике происходит смена функций:

$$\text{ИЛИ–НЕ} \Leftrightarrow \text{И–НЕ},$$

$$\text{ИЛИ} \Leftrightarrow \text{И},$$

$$\text{НЕ} \Leftrightarrow \text{НЕ}.$$

7.4.1 Резисторно-транзисторная логика

Элементы резисторно-транзисторной логики (РТЛ) представляют собой вариант переключающих схем на транзисторах в режиме насыщения (см., например, рис. 6.9). Если в элементе РТЛ на рис. 7.10 входное напряжение отвечает высокому уровню, соответствующий транзистор открыт, а на выходе образуется низкий уровень. В таких условиях при положительной логике реализуется функция ИЛИ–НЕ. Сравнительно низкоомные резисторы в цепи базы гарантируют проводимость транзистора даже при небольшом усилении по току. Однако отсюда следует низкий коэффициент разветвления по выходу. В этом отношении гораздо эффективнее схемы, описываемые в следующих разделах. В настоящее время элементы РТЛ вышли из употребления.

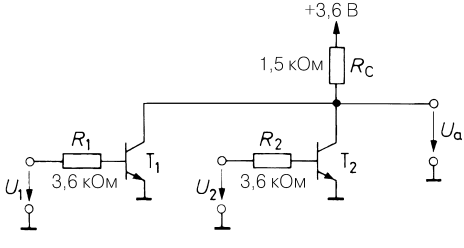


Рис. 7.10. Логический элемент РТЛ ИЛИ–НЕ типа МС717. Потребляемая мощность P_V = 5 мВт; быстродействие логического элемента t_{pd} = 25 нс

7.4.2
Диодно-транзисторная логика

В схеме диодно-транзисторной логики (ДТЛ) на рис. 7.11 ток базы выходного транзистора протекает через резистор R_1 при запертых входных диодах D_1 и D_2, то есть, когда все входные напряжения находятся в состоянии H, транзистор T_1 открыт и выходное напряжение находится на уровне L. Таким образом, если выбрана положительная логика, реализуется функция И–НЕ. Если к выходу подключить аналогичный логический элемент И–НЕ, нагрузка выхода в состоянии H останется прежней. Поэтому уровень H выходного напряжения равен напряжению питания V^+. Схемы ДТЛ в настоящее время не находят применения из-за недостаточного быстродействия, обусловленного насыщением транзисторов.

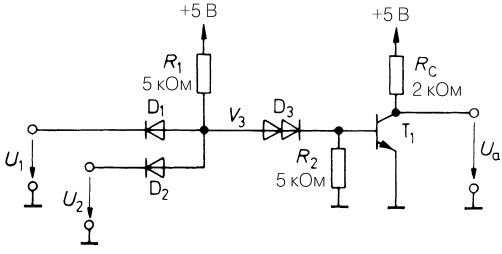


Рис. 7.11. Логический элемент ДТЛ И–НЕ типа MC849; потребляемая мощность P_V = = 15 мВт; быстродействие логического элемента t_{pd} = 25 нс

7.4.3
Медленнодействующая помехоустойчивая логика

Элементы данного типа используются в приборах, где возможны значительные импульсные помехи, и представляют собой модифицированные схемы ДТЛ, у которых сдвоенный диод D_3 заменен стабилитроном (рис. 7.12). В результате уровень переключения по входу поднят до 6 В, и при напряжении питания 12 В запас

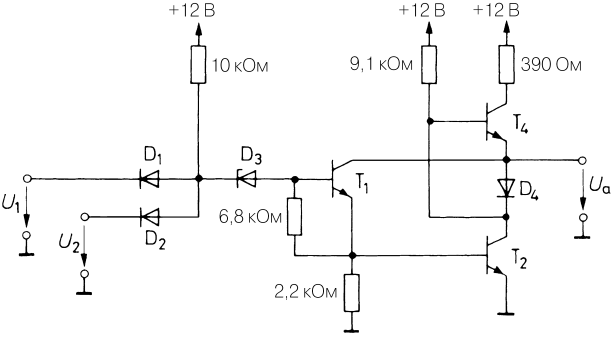


Рис. 7.12. Логический элемент МПЛ И–НЕ типа FZH 101A; потребляемая мощность P_V = 180 мВт; быстродействие логического элемента t_{pd} = 175 нс

помехоустойчивости достигает 5 В. Чтобы повысить коэффициент разветвления по выходу, элементы медленнодействующей помехоустойчивой логики (МПЛ) снабжаются двухтактным оконечным каскадом (см. рис. 6.6). Транзисторы, обладающие малым быстродействием, позволяют искусственно увеличить время переключения, а применение внешних конденсаторов делает его еще большим. Благодаря этому короткие импульсы помех не страшны даже тогда, когда их амплитуда превышает запас помехоустойчивости. Элементы МПЛ называют также схемами с высоким логическим уровнем.

7.4.4 Транзисторно-транзисторная логика

Принцип действия схем ТТЛ аналогичен работе схем ДТЛ, а сами схемы различаются только диодными элементами и усилителем. У стандартной схемы ТТЛ (рис. 7.13) диодный элемент заменен транзистором T_1 с несколькими эмиттерами. Когда все входные уровни отвечают состоянию *H*, ток через резистор R_1 протекает по открытому в прямом направлении переходу база–коллектор входного транзистора в цепь базы транзистора T_2 и переводит его в открытое состояние. Если на один из входов подан низкий потенциал, соответствующий переход база–эмиттер открывается и потенциал базы T_2 оказывается близким к нулю, вследствие чего T_2 запирается, а выходное напряжение соответствует состоянию *H*.

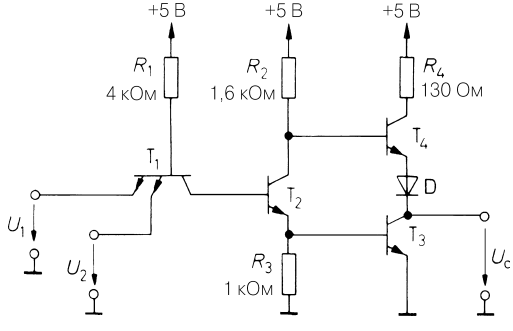


Рис. 7.13. Стандартный логический элемент ТТЛ И–НЕ типа 7400; потребляемая мощность P_V = 10 мВт; быстродействие логического элемента t_{pd} = 10 нс

В схемах ТТЛ усилитель состоит из управляющего транзистора T_2 и двухтактного оконечного каскада. Когда T_2 открыт, T_3 также открыт, а T_4 заперт. На выходе возникает сигнал уровня *L*, и транзистор T_3 приобретает способность пропускать большие токи, например от подключенных входов логических элементов (в состоянии *L* ток вытекает из этих входов!).

T_3 запирается вместе с T_2, но при этом открывается T_4, что приводит к появлению уровня *H* на выходе. В таком случае транзистор в режиме эмиттерного повторителя может создавать в нагрузке большие выходные токи и, следовательно, быстро заряжать емкости нагрузки. Стандартные схемы ТТЛ, подобные показанной на рис. 7.13, в настоящее время не находят применения из-за недостаточного быстродействия, обусловленного насыщением транзисторов.

Включение диода Шоттки параллельно переходу коллектор–база (рис. 7.14) предотвращает насыщение транзистора. При открытом транзисторе благодаря обратной связи по напряжению диод не позволяет напряжению коллектор–эмиттер упасть ниже 0,3 В. На рис. 7.15 показан логический элемент ТТЛ, который построен из подобных «транзисторов Шоттки», представляющих собой маломощный ТТЛ элемент с диодами Шоттки. Номиналы резисторов схемы выбираются впятеро более высокоомными по сравнению со схемой стандартного логического элемента ТТЛ, благодаря чему потребляемая мощность снижается столько же раз и достигает всего 2 мВт. При этом быстродействие элемента не ухудшается, оставаясь равным 10 нс. Подобно схемам ДТЛ, диодный входной логический элемент строится на раздельных диодах. Транзистор Дарлингтона T_3 заменяет здесь диод D в оконечном каскаде, необходимый для смещения потенциала в стандартной схеме (см. рис. 7.13).

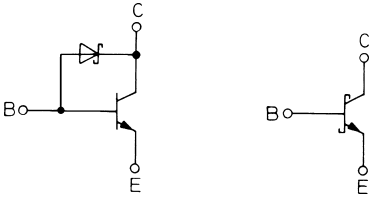


Рис. 7.14. Транзистор с диодом Шоттки для устранения насыщения и соответствующее схемное обозначение

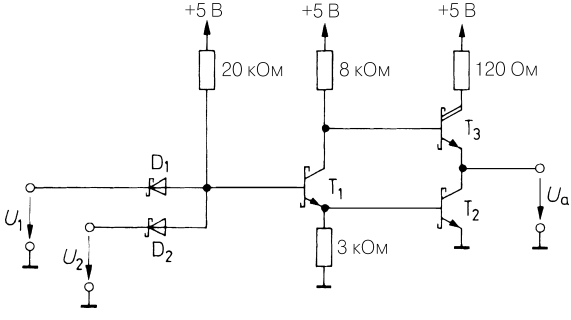


Рис. 7.15. Маломощный логический элемент ТТЛ с диодом Шоттки типа 74LS00; потребляемая мощность P_V = 2 мВт; быстродействие логического элемента t_{pd} = 10 нс

Передаточная характеристика маломощного инвертора ТТЛ с диодом Шоттки показана на рис. 7.16. Порог переключения по входу составляет около 1,1 В, что с большим запасом перекрывает заданные допуски: при максимально допустимом уровне L на входе величиной 0,8 В выходное напряжение получается равным 2,4 В, что отвечает уровню H. При минимальном входном уровне H величиной 2,0 В выходной уровень L должен составлять не более 0,4 В.

Выходы с открытым коллектором

Иногда требуется логически соединять выходы многих элементов. Например, для 20 выходов потребовалось бы проложить 20 проводов к элементу с 20 входами.

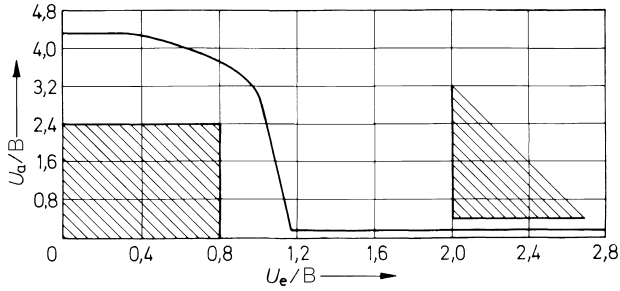


Рис. 7.16. Передаточная характеристика маломощного ТТЛ инвертора с диодом Шоттки (заштрихованы допустимые области)

Использование элементов с открытым коллектором позволяет обойти эту трудность. У подобного элемента выходным каскадом служит n-p-n транзистор, эмиттер которого соединен с землей (рис. 7.17). В отличие от обычных двухтактных выходных каскадов такие выходы можно соединять параллельно друг другу и подключать к общему коллекторному резистору.

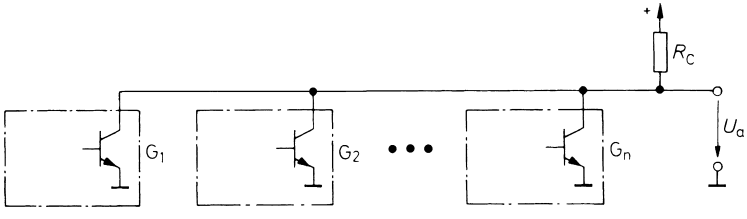


Рис. 7.17. Реализация логической функции путем соединения выходов элементов с открытым коллектором

Выходное напряжение принимает значение, соответствующее состоянию *H*, только в том случае, когда все выходы оказываются в состоянии *H*. В позитивной логике это равнозначно функции И. Вместе с тем выходное напряжение соответствует низкому уровню *L*, когда один или несколько выходов оказываются в состоянии *L*. Так реализуется функция ИЛИ в отрицательной логике. Поскольку подключения осуществляются с помощью внешнего монтажа, такие соединения называют *«монтажным» И* и *«монтажным» ИЛИ*. Выходы элементов характеризуются низким выходным сопротивлением только в состоянии *L* (логический нуль), поэтому их называют также схемами с низкоомным выходным активным нулем. Представление «монтажного» И с помощью условных обозначений показано на рис. 7.18.

Выходы с открытым коллектором позволяют также реализовать функцию ИЛИ, если «монтажное» И применить к инвертированным переменным. Согласно теореме Де Моргана имеет место:

$$y_1 + y_2 + \cdots + y_n = \overline{\overline{y_1} \cdot \overline{y_2} \cdot \ldots \cdot \overline{y_n}}.$$

Соответствующая схема приведена на рис. 7.19.

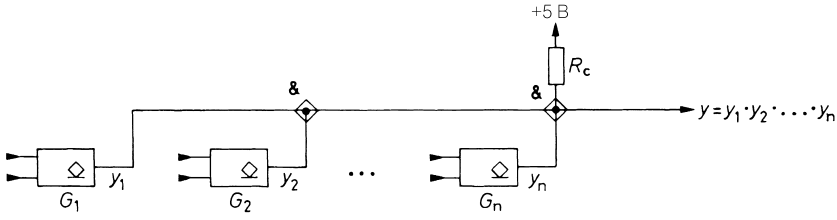


Рис. 7.18. Условные обозначения «монтажной» функции И. Символ в виде подчеркнутого ромба означает выход с открытым коллектором

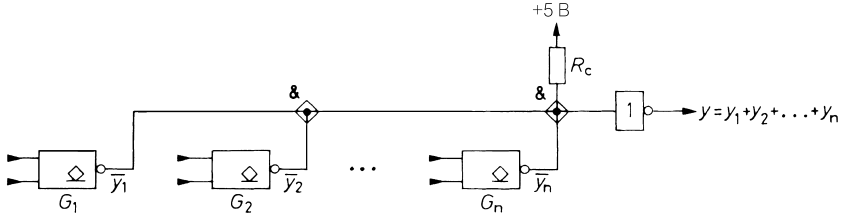


Рис. 7.19. Функция ИЛИ, реализованная посредством выходов с общим коллектором

Недостаток применения выходов с открытым коллектором заключается в более медленном нарастании выходного напряжения по сравнению с двухтактным выходом, так как паразитные емкости могут заряжаться только через резистор R_C. В этом отношении элементы ТТЛ с открытым коллектором сходны со схемами РТЛ (см. рис. 7.10), в которых логическая функция может интерпретироваться как «монтажное» И.

Трехстабильные выходы

Имеется еще одно важное применение параллельного включения выходов логических элементов, упрощающее схемы, – ситуация, когда один из нескольких элементов по выбору должен определять логическое состояние сигнального проводника. В таком случае говорят о системе с шинной организацией.

Проблема решается также посредством элементов с открытым коллектором (см. рис. 7.18), если все выходы переводятся в высокоомное состояние *H*. Здесь удается обойти принципиальный недостаток медленного нарастания сигнала, применив элементы не с открытым коллектором, а с трехстабильным выходом. Это схема с двухтактным выходом, отличающимся тем, что он может переводиться в состояние с высоким выходным сопротивлением при помощи специального управляющего сигнала. Описанное состояние называют состоянием *Z*.

Принцип схемотехнической реализации показан на рис. 7.20. Когда разрешающий сигнал $EN = 1$, схема работает как обычный инвертор: при $x = 0$ имеем $z_1 = 0$ и $z_2 = 1$, то есть T_1 заперт, а T_2 открыт. При $x = 1$ T_1 открыт, а T_2 заперт. Но если управляющая переменная $EN = 0$, $z_1 = z_2 = 0$, так что оба выходных транзистора заперты, получаем состояние *Z* с высоким выходным сопротивлением.

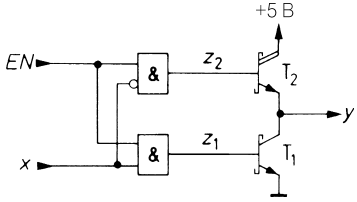


Рис. 7.20. Инвертор с трехстабильным выходом

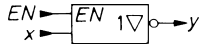


Рис. 7.21. Условное обозначение инвертора с трехстабильным выходом

Самое многочисленное семейство логических элементов образуют маломощные схемы ТТЛ с диодом Шоттки, отличающиеся высокими электрическими параметрами, разнообразием типов и дешевизной. Характеристики таких элементов приведены в табл. 7.12.

7.4.5 Эмиттерно-связанная логика

Как показано на рис. 4.54, в дифференциальном усилителе ток I_k переключается между транзисторами при разности входных напряжений около ±100 мВ, следовательно, усилитель обладает двумя определенными коммутируемыми состояниями $I_C = I_k$ и $I_C = 0$, что позволяет называть его переключателем тока. Если задать параметры схемы так, чтобы напряжение на коллекторном резисторе в процессе переключений изменялось незначительно, можно воспрепятствовать переходу открытого транзистора в состояние насыщения.

Схема типичного элемента ЭСЛ представлена на рис. 7.22. Дифференциальный усилитель образован транзисторами T_2 и T_3. К базе T_3 через делитель напряжения R_3, R_4 приложен постоянный потенциал V_{ref}. Когда напряжения на всех входах отвечают

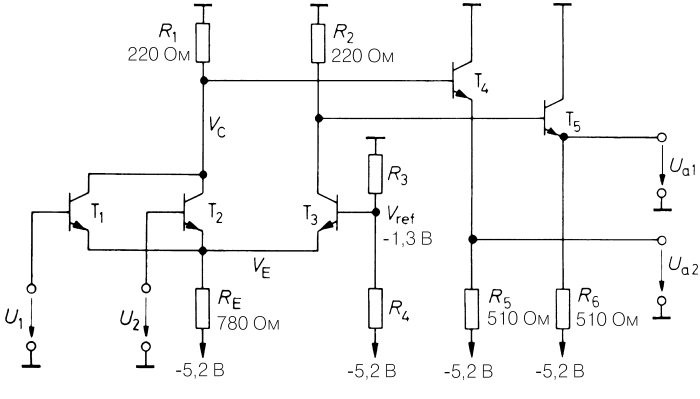


Рис. 7.22. Логический ЭСЛ элемент ИЛИ–ИЛИ–НЕ типа MC10102. В интегральной микросхеме нет эмиттерных резисторов R_5 и R_6, они подключаются извне. Потребляемая мощность элемента R_{VG} = 25мВт; мощность, рассеиваемая на R_5 и R_6 по R_{VR} = 30 мВт; быстродействие t_{pd} = 2 нс

Таблица 7.12. Характеристики распространенных элементов по технологиям ТТЛ, ЭСЛ и КМОП. LP означает «маломощный»

Семейство	Тип	Приставка	Напряжение питания, В	Потребляемая мощность P_V	Время переключения, t_{pd}	Произведение мощности на время переключения
ТТЛ						
Стандартные	7400	SN, MC, DM, ⊔	5 В	10 мВт	10 нс	100 пДж
LP Шоттки	**74 LS 00**	**SN, MC, DM, ⊔**	**5 В**	**2 мВт**	**10 нс**	**20 пДж**
Шоттки	74 S 00	SN, DM, ⊔	5 В	19 мВт	3 нс	57 пДж
LP Усовершенствованные	**74 ALS 00**	**SN, MC, DM**	**5 В**	**1 мВт**	**4 нс**	**4 пДж**
Быстрые	74 FOO	F, MC, ⊔, SN	5 В	4 мВт	3 нс	12 пДж
Усовершенствованные	74 AS 00	SN	5 В	10 мВт	1,5 нс	15 пДж
ЭСЛ						
Стандартные	**10.100**	**MC, F, ⊔**	**–5,2 В**	**35 мВт**	**2 нс**	**60 пДж**
	10.200	MC	–5,2 В	35 мВт	1,5 нс	50 пДж
Высокоскоростные	1.600	MC	–5,2 В	70 мВт	1 нс	70 пДж
	10 H 100	MC	–5,2 В	35 мВт	1 нс	35 пДж
	100.100	F, ⊔	–4,5 В	50 мВт	0,75 нс	38 пДж
	10 E 100	**MC**	**–5,2 В**	**50 мВт**	**0,4 нс**	**20 пДж**
	100 E 100	**MC**	**–4,5 В**	**40 мВт**	**0,4 нс**	**16 пДж**
КМОП						
Стандартные	4.000 14.000 74 C 00	TC MC MM	5 В 15 В	$0{,}3\frac{\text{мВт}}{\text{МГц}}$ $3\frac{\text{мВт}}{\text{МГц}}$	90 нс 30 нс	$30\frac{\text{пДж}}{\text{МГц}}$ $90\frac{\text{пДж}}{\text{МГц}}$
Высокоскоростные	**74 HC 00** **74 HCT 00**	**MC, MM, SP** **SN, TC, PC**	**5 В**	$\mathbf{0{,}5\frac{мВт}{МГц}}$	**10 нс**	$\mathbf{5\frac{пДж}{МГц}}$
Усовершенствованные	74 AC 00 74 ACT 00	SN, PC, F SN, F	5 В	$0{,}8\frac{\text{мВт}}{\text{МГц}}$	3 нс	$2\frac{\text{пДж}}{\text{МГц}}$
Низковольтные	74 LV 00	SN, PC, MM, TC	3,3 В	$0{,}6\frac{\text{мВт}}{\text{МГц}}$	14 нс	$8\frac{\text{пДж}}{\text{МГц}}$
	74 LVC 00	SN, PC, MM, TC	3,3 В	$0{,}5\frac{\text{мВт}}{\text{МГц}}$	7 нс	$4\frac{\text{пДж}}{\text{МГц}}$
	74 ALVC 00	SN, PC, MM, TC	3,3 В	$0{,}4\frac{\text{мВт}}{\text{МГц}}$	4 нс	$2\frac{\text{пДж}}{\text{МГц}}$

состоянию L, транзисторы T_1 и T_2 заперты и ток эмиттера течет через транзистор T_3, вызывая падение напряжения на резисторе R_2. Благодаря этому выходное напряжение U_{a1} соответствует состоянию L, а U_{a2} – состоянию H. Как только уровень хотя бы одного из входных сигналов перейдет в состояние H, произойдет перемена состояний выходов. В положительной логике для выхода U_{a1} здесь реализуется функция ИЛИ, а для выхода U_{a2} – функция ИЛИ–НЕ.

Теперь рассмотрим распределение потенциалов в схеме. При запертом транзисторе T_3 падение напряжения на R_2 составляет 0,2 В и вызывается током базы транзистора T_5, эмиттерный потенциал которого в этой ситуации равен –0,9 В. Это и есть выходной уровень H. Если приложить к базе транзистора T_2 напряжение –0,9 В, то потенциал эмиттера составит

$$V_E = -0{,}9\ \text{В} - 0{,}7\ \text{В} = -1{,}6\ \text{В}.$$

Чтобы избежать насыщения транзистора T_2, напряжение между его коллектором и эмиттером не должно превышать 0,6 В. Следовательно, минимальный потенциал коллектора составляет

$$V_C = -1{,}6\ \text{В} + 0{,}7\ \text{В} = -1{,}0\ \text{В}.$$

Тогда уровню L на выходе соответствует напряжение –1,7 В. Опорный потенциал V_{ref} необходимо выбрать так, чтобы при входном напряжении U_H = –0,9 В входные транзисторы были бы наверняка открыты, а при входном напряжении U_L = –1,7 В – надежно заперты. Этому условию лучше всего отвечает значение V_{ref}, среднее между U_H и U_L, то есть равное примерно –1,3 В. Передаточная характеристика полностью представлена на рис. 7.23. Напряжение переключения составляет –1,3 В. При максимально допустимом входном уровне L величиной –1,5 В на выходе ИЛИ–НЕ должен получаться уровень H величиной по крайней мере –1,0 В. При наименьшем входном уровне H –1,1 В уровень L на выходе должен составлять не более –1,65 В.

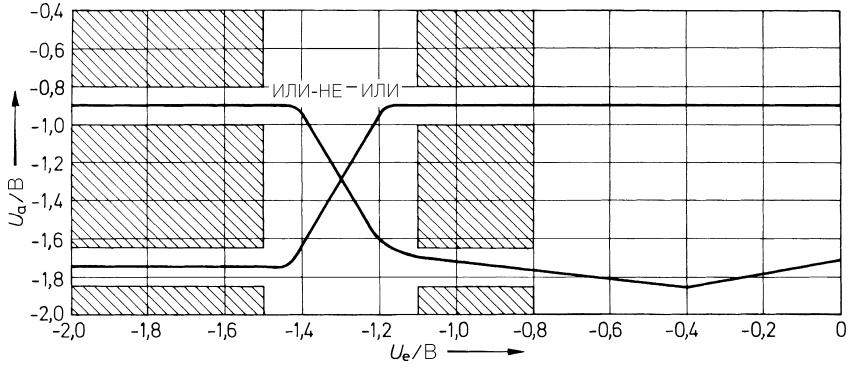


Рис. 7.23. Передаточная характеристика логического элемента типа ЭСЛ серии MC10000 (заштрихованы границы допусков)

В отличие от остальных типов логических схем, входное напряжение в состоянии H сильно ограничено сверху и не должно превышать –0,8 В, в противном случае происходит насыщение соответствующего входного транзистора. Об этом го-

ворит излом передаточной характеристики для выхода ИЛИ–НЕ при входном напряжении –0,4 В. Вследствие насыщения транзистора T_2 при дальнейшем повышении напряжения коллекторный потенциал V_C нарастает вместе с потенциалом эмиттера, что приводит к росту выходного напряжения U_{a2}.

Из рис. 7.23 видно, что логический уровень намного ближе к нулевому потенциалу, нежели к отрицательному напряжению питания. Кроме того, величина такого напряжения не входит в уровень *H*, поскольку он определяется только напряжением на переходе база–эмиттер эмиттерного повторителя. Если бы отрицательный полюс источника питания был соединен с точкой нулевого потенциала и рассматривался бы как опорный потенциал, произошло бы взаимное наложение всех уровней, и в силу низкого уровня коммутации надежное функционирование схемы оказалось бы невозможным.

Схемам ЭСЛ свойственно максимальное быстродействие (минимальное время переключения) среди всех логических схем. По данному параметру они превосходят схемы ТТЛ с диодами Шоттки, функционирующие также без перехода в режим насыщения. Различие между ними состоит в более высоком напряжении на участке коллектор–эмиттер у открытых транзисторов в схемах ЭСЛ, которое, однако, никогда не превышает 0,6 В. Это не только увеличивает запас по напряжению до перехода в насыщение, но и снижает барьерную емкость перехода коллектор–база.

Амплитуда сигналов, при которых происходит переключение, мала и не превышает 0,8 В, что также улучшает быстродействие схем типа ЭСЛ, так как ускоряет перезаряд неизбежных паразитных емкостей. Сокращению времени переключения способствует низкое выходное сопротивление эмиттерного повторителя. Согласно (2.117), оно составляет только

$$r_a \approx 1/S = U_T/I_C = 26 \text{ мВ} / 7{,}7 \text{ мА} = 3{,}4 \text{ Ом}.$$

За хорошее быстродействие схем типа ЭСЛ приходится расплачиваться высокой потребляемой мощностью: у одиночного логического элемента серии MC 10000 она достигает 25 мВт. К этому надо добавить потери в эмиттерных резисторах. При среднем выходном напряжении –1,3 В на эмиттерном резисторе сопротивлением 510 Ом рассеивается около 30 мВт, то есть больше, чем на самом элементе. По указанной причине эмиттерные резисторы подключают только к задействованным выходам. Потери на эмиттерных резисторах снижаются до 10 мВт, если резисторы сопротивлениями 510 Ом при питании напряжением –5,2 В заменить на 50-омные, подключая их к дополнительному источнику питания напряжением V_{TT} = –2 В. Однако такие затраты оправданы только при массовом применении схем типа ЭСЛ. Кроме того, надо обеспечить высокий КПД источника электропитания напряжением –2 В: в противном случае потери мощности просто переместятся к нему. Поэтому применять гасящий резистор для получения –2 В из –5,2 В бессмысленно.

Функция «монтажное» ИЛИ

Как и в случае выхода с открытым коллектором, параллельное соединение выходов типа ЭСЛ позволяет реализовать логическую функцию (рис. 7.24). Поскольку при параллельном соединении эмиттерных повторителей преобладает уровень *H* (высокий выходной активный уровень), в положительной логике реализуется

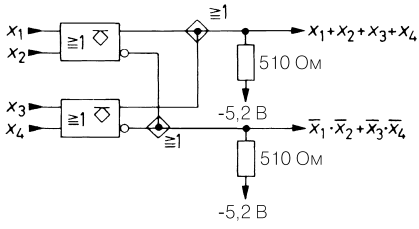


Рис. 7.24. Функция «монтажное» ИЛИ с использованием схем типа ЭСЛ (ромб с чертой сверху обозначает элемент с открытым эмиттером)

функция ИЛИ. При использовании схем типа ЭСЛ преимущество функции «монтажное» ИЛИ состоит в том, что ее включение не приводит к снижению скорости переключения, в результате экономится не только логический элемент, но и время его переключения.

В заключение перечислим доводы в пользу применения логических элементов типа ЭСЛ в быстродействующих логических схемах:

- они обладают самым малым временем переключения;
- потребляемый ими ток не зависит от состояния схемы;
- переключение не сопровождается выбросами тока, благодаря чему высокочастотная составляющая почти не портит электропитание;
- симметричность выходов обеспечивает помехозащищенность передачи сигналов даже на протяженных линиях (см. раздел 7.5).

Сводка параметров элементов типа ЭСЛ приведена в табл. 7.12.

7.4.6 Комплементарная МОП логика

Семейство логических схем типа КМОП отличается особой экономичностью по электропитанию. Схема КМОП инвертора приведена на рис. 7.25. Характерно, что она образована исключительно МОП транзисторами с индуцированным каналом. При этом истоковые выводы n-канального МОП транзистора соединены с землей, а p-канального – с источником напряжения питания V_{DD}. Таким образом, оба МОП транзистора функционируют в схеме с общим истоком, усиливают и инвертируют входное напряжение, причем в каждый момент времени один из них играет роль рабочего нагрузочного резистора для другого.

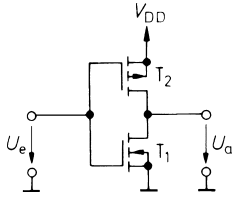


Рис. 7.25. КМОП инвертор

Модуль порогового напряжения обоих МОП транзисторов составляет около 1,5 В, поэтому при напряжении питания 5 В по крайней мере один из них открыт. При $U_e = 0$ открыт p-канальный МОП транзистор T_2, а n-канальный T_1 закрыт. Выходное напряжение становится равным V_{DD}. При $U_e = V_{DD}$ закрыт T_2, а T_1 открыт и выходное напряжение принимает нулевое значение. Ясно, что в стационарных условиях ток через схему не идет. Слабый сквозной ток протекает только при переключении, пока входное напряжение находится в пределах $|U_p| < U_e < V_{DD} - |U_p|$. Изменение этого тока и передаточная характеристика показаны на рис. 7.26.

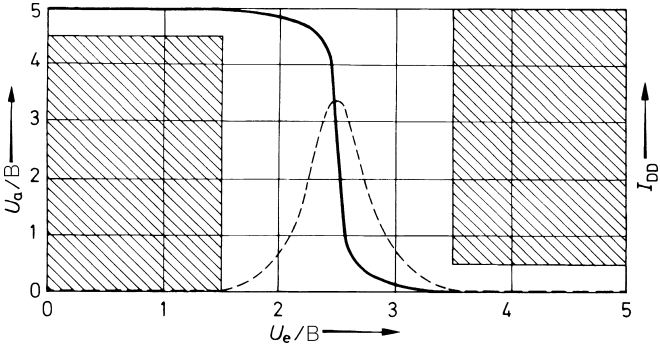


Рис. 7.26. Передаточная характеристика логического КМОП элемента при напряжении питания 5 В. Заштрихованы допустимые пределы; пунктир обозначает изменение тока

Логические уровни зависят от выбора напряжения питания. Диапазон допустимого напряжения питания КМОП приборов весьма широк. У схем с кремниевым затвором он лежит между 3 и 6 В, а у схем с металлическим затвором простирается от 3 до 15 В. По соображениям симметрии порог переключения всегда выбирают равным половине напряжения питания. Поэтому при питающем напряжении 5 В уровень H должен быть выше 3,5 В (см. рис. 7.26). По указанной причине для управления КМОП элементом с помощью ТТЛ выхода требуется дополнительный резистор установки рабочей точки. Зато полностью совместимы с ТТЛ элементами схемы типа НСТ, на входе которых имеется специальный преобразователь уровня.

Потребление тока КМОП элементом складывается из трех составляющих:

- при постоянном входном напряжении, равном нулю или V_{DD}, протекает слабый обратный ток величиной несколько микроампер;
- при смене состояния входного сигнала через оба транзистора течет преимущественно сквозной ток;
- основная составляющая появляется при заряде и разряде транзисторных емкостей C_T.

При заряде запасается энергия $1/2C_TV^2_{DD}$. Одновременно такое же количество энергии превращается в тепло в проводящем МОП транзисторе. При разряде на-

копленная в конденсаторе энергия превращается в тепло в другом проводящем МОП транзисторе. Таким образом, энергия, преобразуемая в тепло в ходе цикла *L-H-L*, составляет $W = C_T V^2_{DD}$. Отсюда находим потребляемую мощность:

$$P_V = W/t = Wf = C_T V_{DD}^2 f.$$

Поскольку потери за счет сквозного тока также пропорциональны частоте, их можно учесть, введя емкость мощности потерь:

$$C_{P_V} = P_{Vges} / \left(V_{DD}^2 f\right).$$

Потенциал на открытых входах КМОП не определен («плавающий»). Поэтому их необходимо соединять с землей или V_{DD}. Это рекомендуется даже для неиспользуемых элементов, иначе возникает входной потенциал и через оба транзистора начинает течь более или менее значительный сквозной ток, вызывая неожиданно большие потери.

Меры предосторожности при работе с КМОП схемами

Выводы затвора МОП транзисторов крайне чувствительны к статическим зарядам. Во избежание повреждений входы интегральных МОП схем защищаются диодами (рис. 7.27). Однако это не избавляет от необходимости проявлять осторожность.

Однако с защитными диодами появляется новое ограничение, которое следует учитывать при применении КМОП схем. Вследствие изоляции обоих МОП транзисторов T_1 и T_2 обратно смещенным переходом возникает паразитный тиристор между выводами напряжения питания, что и показано на рис. 7.28 (см. также рис. 3.21). В норме данный тиристор не мешает, так как транзисторы T_3 и T_4 заперты, их обратные токи протекают через резисторы R_2 и R_3. Но если один из защитных диодов, действующих как дополнительные эмиттеры, включить в прямом направлении, может сработать тиристор T_3, T_4. В результате откроются оба транзистора, питающее напряжение накоротко замкнется и возникшие при этом сильные токи разрушат интегральную схему. Во избежание подобного эффекта входные напряжения не должны быть ниже потенциала земли или выше напря-

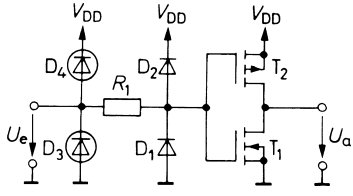


Рис. 7.27. Входная защита схемы посредством КМОП элементов D_3, D_4 реализованных транзисторами T_3, T_4

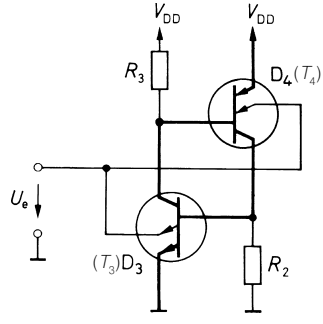


Рис. 7.28. Паразитный тиристор, возникающий вследствие изоляции МОП транзисторов обратно смещенным переходом

жения питания. Если такая ситуация не исключается, следует хотя бы ограничить токи, протекающие через защитные диоды, величиной 1...100 мА в зависимости от технологии схемы, как правило, с помощью гасящего резистора. Паразитный тиристор способен сработать и в случае, когда к выходу приложено напряжение, превосходящее напряжение питания.

Логические КМОП элементы

На рис. 7.29 представлен КМОП элемент ИЛИ–НЕ, функционирующий по тому же принципу, что и описанный инвертор. Чтобы сделать управляемый резистор высокоомным при переходе одного из входных напряжений в состояние *H*, требуется последовательная цепочка из соответствующего числа p-канальных полевых транзисторов. Заменяя последовательную цепочку параллельной, вместо логического элемента ИЛИ–НЕ получают элемент И–НЕ (рис. 7.30).

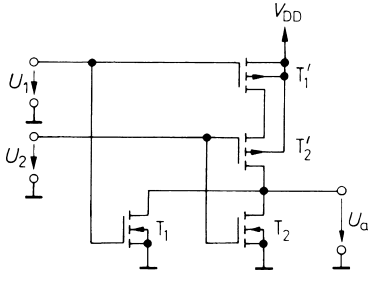


Рис. 7.29. КМОП элемент ИЛИ–НЕ

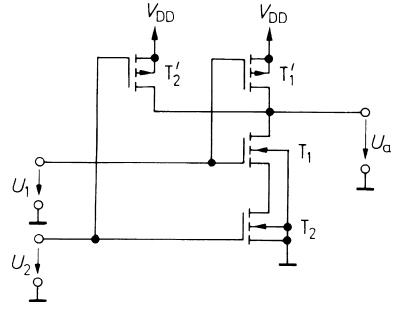


Рис. 7.30. КМОП элемент И–НЕ

Логический ключ

В разделе 7.1 была показана реализация логических функций с помощью ключей. Эта возможность используется в технике МОП приборов, поскольку способствует упрощению схемных решений. Соответствующий схемный элемент, дополняющий обычные логические элементы, получил название ключа. Его условное обозначение и эквивалентная схема приведены на рис. 7.31, а назначение состоит в том, чтобы обеспечивать низкоомное соединение входа и выхода либо изолировать их друг от друга. Оба вывода элемента равноправны, что позволяет передавать сигнал в обоих направлениях с весьма малой задержкой.

В отличие от обычных логических элементов, ключи работают без регенерации уровней, в силу чего помехоустойчивость снижается с ростом числа вентилей в схеме, поэтому их применяют только в сочетании с обычными логическими элементами.

На рис. 7.32 представлена схемотехническая реализация ключа в КМОП технологии. Собственно ключ образован парой комплементарных МОП транзисторов T_1 и T_2. Управление осуществляется с помощью инвертора с комплементарными потенциалами затвора. При $U_{ST} = 0$ имеет место $V_{GN} = 0$ и $V_{GP} = V_{DD}$; здесь оба МОП транзистора заперты, если напряжения сигнала U_1 и U_2 лежат в интервале от 0 до

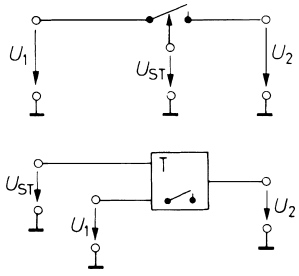


Рис. 7.31. Условное обозначение и принцип действия логического ключа

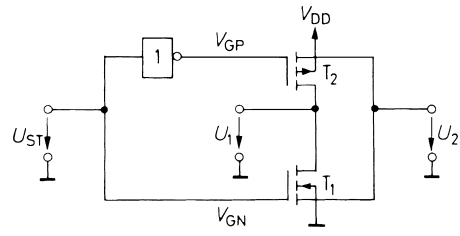


Рис. 7.32. Устройство логического ключа

V_{DD}. Если, напротив, $U_{ST} = V_{DD}$, получим $V_{GN} = V_{DD}$ и $V_{GP} = 0$; в этой ситуации хотя бы один из МОП транзисторов открыт во всем допустимом диапазоне напряжений сигнала.

Аналогичная конфигурация используется в качестве аналогового ключа (см. раздел 17.2.1, том 2). Однако в отличие от логического ключа здесь выводы затворов T_1 и T_2 не являются логически комплементарными, а управляются посредством полярности противоположных знаков. Это позволяет коммутировать положительные и отрицательные напряжения сигналов.

Низкое потребление тока и широкий диапазон напряжений питания делают КМОП схемы особенно удобными для аппаратуры с питанием от автономных источников. Сводка параметров различных КМОП приборов приведена в табл. 7.12.

7.4.7 n-канальная МОП логика

Отличительная черта интегральных n-канальных МОП схем состоит в том, что они строятся исключительно из n-канальных МОП транзисторов. Это упрощает их изготовление и делает особенно подходящими для применения в приборах высокой степени интеграции.

Логический n-канальный МОП элемент ИЛИ–НЕ, показанный на рис. 7.33, весьма сходен с РТЛ элементом ИЛИ–НЕ (см. рис. 7.10). По технологическим соображениям вместо омического рабочего нагрузочного резистора используется МОП транзистор, причем работающий в режиме обогащения, как и входные полевые транзисторы. Чтобы сделать его проводящим, нужно обеспечить высокий потенциал затвора V_{GG}. Если выходное напряжение, соответствующее состоянию H, должно подниматься до потенциала стока V_{DD}, вспомогательный потенциал V_{GG} должен превышать V_{DD} по крайней мере на величину порогового напряжения. Кроме того, обычно требуется напряжение смещения подложки V_{BB} для надежного запирания входных полевых транзисторов и снижения барьерных емкостей.

Из рис. 7.33 видно, что транзистор T_3 работает как истоковый повторитель для V_{GG}. При этом внутреннее сопротивление $r_i = 1/S$. Желательно сделать его более высокоомным, что обеспечивается путем снижения крутизны по сравнению с крутизной полевых транзисторов на входе.

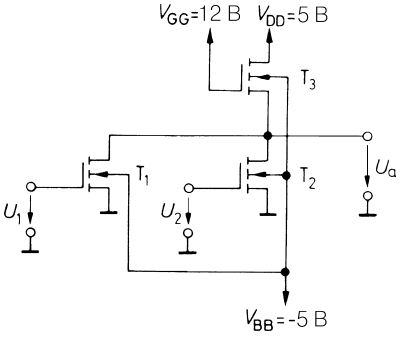


Рис. 7.33. Стандартная схема логического n-канального МОП элемента ИЛИ–НЕ

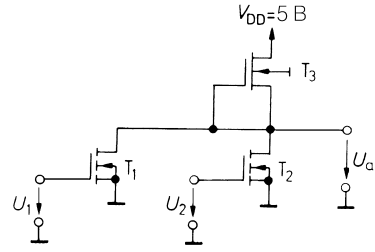


Рис. 7.34. Схема логического n-канального МОП элемента ИЛИ–НЕ с обедненной нагрузкой

Если в качестве T_3 применить МОП транзистор со встроенным каналом, легко обойтись без источника напряжения V_{GG}. Такая возможность иллюстрируется схемой на рис. 7.34, в которой T_3 функционирует как источник постоянного тока аналогично рис. 4.120. Однако полевые транзисторы на входе должны по-прежнему работать в режиме обогащения: в противном случае управляющее напряжение пришлось бы сделать отрицательным, тогда как выходное напряжение всегда положительно. В результате прямое соединение таких логических элементов было бы невозможным.

Имплантация ионов позволяет интегрировать МОП транзисторы, функционирующие в режимах обеднения и обогащения. Нетрудно справиться с проблемой вспомогательного отрицательного напряжения, если правильно выбрать пороговые напряжения или получить его из положительного напряжения питания с помощью преобразователя напряжения, встроенного в микросхему.

В n-канальной МОП технологии предлагаются только интегральные схемы высокой степени интеграции, а не простенькие схемы вроде одиночного логического элемента.

7.4.8 Заключительный обзор

Перечень наиболее распространенных типов логических элементов приведен в табл. 7.12. Названные здесь параметры относятся к простым приборам. Ясно, что схемотехнические решения имеют разные варианты, различающиеся потребляемой мощностью и временем переключения. Признаком качества семейства интегральных микросхем служит произведение мощности на время переключения. Оно свидетельствует о том, характеризуется ли элемент только малыми потерями или также обладает хорошим быстродействием. Нетрудно заметить, что новые семейства микросхем типа 74AS, 74ALS, 74F, 10H100 и 100100 отличаются достаточно низкими значениями этих показателей. Причина заключается в том, что в них применена диэлектрическая изоляция, снижающая паразитные

емкости по сравнению с прежними типами схем, где используется изоляция, образованная барьерным слоем.

КМОП ИС с кремниевым затвором также служат примером заметного технологического прогресса. При прочих равных параметрах они в 10 раз быстрее ИС с металлическим затвором.

Большинство типов ИС предлагаются разными производителями и отличаются только приставками в маркировке. Расшифровка приставок приведена в табл. 7.13.

Таблица 7.13. Условные обозначения изготовителей

Am	AMD	PC	Philips	⌴	Signetics
HD	Hitachi	M	SGS-Thom.	SN	Texas Instr.
MC	Motorola	DM, MM, F	National	SP	SPI
				TC	Toshiba

Логические микросхемы сильно разнятся по потребляемой мощности. В этом отношении весьма удобно применять КМОП схемы на низких частотах (рис. 7.35). Однако в диапазоне, лежащем выше 1 МГц, различия в мощности потерь между маломощными схемами с диодами Шоттки и КМОП элементами становятся незначительными. Стоит отметить, что в данной частотной области возрастает и потребляемая мощность микросхем ТТЛ. Дело в том, что через каскадный выход протекает сквозной ток при каждом переключении, в силу чего потребляемая мощность заметно возрастает с повышением частоты коммутации. Указанного недостатка лишены схемы серий ЭСЛ, поэтому при работе на частотах выше 30 МГц, не считая более высокой стоимости, можно говорить лишь об их преимуществах.

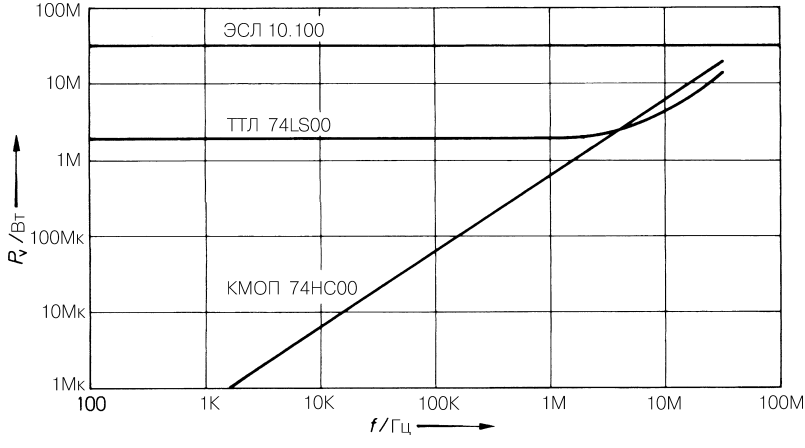


Рис. 7.35. Частотная зависимость мощности потерь

Хорошо продуманная система электропитания является важной предпосылкой успешной эксплуатации цифровых интегральных схем. Логические элементы любого типа при переключении порождают высокочастотные импульсы тока в шинах питающего напряжения. Поскольку все сигналы «привязаны» к потенциалу земли, необходимо обеспечить низкоомное и малоиндуктивное подключение интегральных схем к земле. Лучше всего это требование удовлетворяется при использовании печатной платы, на которой проводники земли проложены в виде сетки. На частотах выше 50 МГц целесообразно применять печатную плату с полностью металлизированной стороной в качестве земли, оставляя в ней разрывы только для вводов (см. следующий раздел). Для подачи напряжения питания на интегральные схемы следует задействовать предельно низкоомные и малоиндуктивные проводники, чтобы импульсы тока, возникающие при переключении, не накладывались на питающее напряжение. При наличии надежного соединения с землей остаточное влияние таких импульсов устраняется сглаживанием с помощью конденсаторов. Для этого служат керамические конденсаторы емкостью 10...100 нФ. На один конденсатор приходится от 2 до 5 микросхем в зависимости от предъявляемых требований. Электролитические конденсаторы непригодны из-за их неудовлетворительных высокочастотных характеристик.

7.5 Межсоединения

Все вышеизложенное предполагает, что цифровые сигналы передаются от одной микросхемы к другой без искажений. Однако при большой крутизне фронтов сигнальных импульсов нельзя пренебрегать влиянием межэлементных соединений. Согласно эмпирическому правилу, простой соединительный провод становится непригодным, если время прохождения по нему сигнала становится того же порядка, что и время нарастания сигнала в схеме. Следовательно, допустимая длина подобных соединений составляет приблизительно 10 см на каждую наносекунду времени нарастания.

При превышении такой длины проводника возникают серьезные искажения импульсов, отражения и более или менее затухающие колебания. Подобные погрешности устраняются путем применения проводников с определенным волновым сопротивлением (коаксиального кабеля, полосковой линии), нагруженных согласующим сопротивлением – обычно оно лежит в пределах от 50 до 300 Ом.

Полосковые линии реализуются, например, прокладкой всех межсоединений на нижней стороне печатной платы, а также ее сплошной металлизации со стороны навесных компонентов с мелкими пробелами для их выводов. Благодаря этому все соединительные полоски на нижней стороне приобретают свойства микрополосковой линии. Если относительная диэлектрическая постоянная печатной платы $\varepsilon_r = 5$, а ее толщина $d = 1{,}2$ мм, волновое сопротивление соединительной полоски шириной $w = 1$ мм составит 75 Ом.

Соединения между платами можно выполнять с помощью коаксиального кабеля, однако его трудно провести через межплатные разъемы. Гораздо удобнее пропустить сигнал по паре обычных свитых изолированных проводов, соединив их с соседними контактами обычного разъема. Если пара витых проводов имеет около 100 скруток на 1 м, ее волновое сопротивление составляет около 110 Ом [2].

Простейший способ передачи данных по витой паре демонстрируется на рис. 7.36. Поскольку необходимо применять низкоомную нагрузку, передающий логический элемент должен выдавать значительный выходной ток. Такие элементы входят в состав микросхем в качестве драйверов линии (буфера). Роль приемника играет элемент с триггером Шмитта для восстановления фронтов сигнальных импульсов.

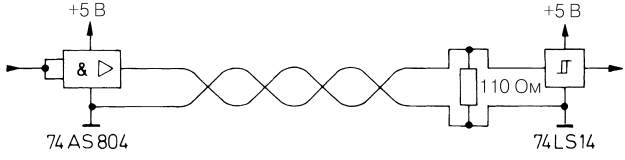


Рис. 7.36. Передача данных по несимметричной согласованной витой паре

Несимметричная линия на рис. 7.36 довольно чувствительна к внешним помехам, например в виде импульсов напряжения в заземленном проводнике. Поэтому в больших системах предпочитают использовать симметричную передачу данных (рис. 7.37). Здесь комплементарные сигналы пропускают по обоим проводам витой пары, а функцию приемника выполняет компаратор. При таком способе передачи данные характеризуются не абсолютным значением уровня, а полярностью разностного сигнала. Импульс помехи вызывает лишь синфазное воздействие, но оно остается без последствий благодаря дифференциальной схеме компаратора.

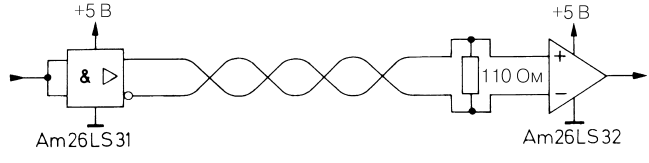


Рис. 7.37. Передача данных по симметричной согласованной витой паре

Перед формированием комплементарного сигнала необходимо удостовериться в отсутствии временного сдвига между исходными сигналами. Поэтому в случае ТТЛ схем вместо простого инвертора применяется специальная схема с комплементарными выходами (например, Am26LS31 фирмы Advanced Micro Sevices).

Подобные комплементарные выходы изначально заложены в элементах типа ЭСЛ, что делает их особенно удобными для симметричной передачи данных. Чтобы воспользоваться преимуществом их высокой скорости, в качестве компаратора

включают простой дифференциальный усилитель – линейный приемник, выход которого совместим с входом ЭСЛ элемента. Схема линии передачи с таким приемником показана на рис. 7.38.

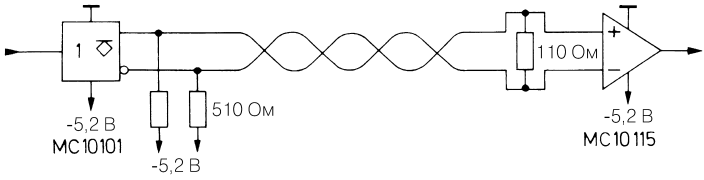


Рис. 7.38. Передача данных в ЭСЛ системе по симметричной согласованной витой паре

Литература

[7.1] Klar, H.: Integrierte Digitale Schaltungen. Springer, 1993.

[7.2] Haselhoff, E., Beckmeyer, H. P., Zipperer, J.: Data Transmission seminar. Texas Instruments, 1998.

[7.3] Fox, B., Parvarandeh, P.: Provide ESD protection for I/O ports. EDN 5.6.97, S. 137–144.

[7.4] EDNs advanced CMOS logic ground-bounce test. EDN 2.3.1989 S. 88–91.

Глава 8
Комбинационные логические схемы

Комбинационной схемой называют структуру из цифровых схем без запоминания данных. Комбинация выходных переменных y_j однозначно комбинацией определяется входных переменных x_i в соответствии с блок-схемой, приведенной на рис. 8.1. В логических устройствах с памятью выходные переменные дополнительно зависит от текущего состояния системы и, следовательно, от ее предыстории.

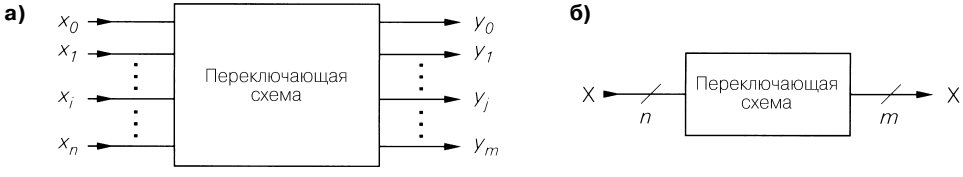


Рис. 8.1. Диаграмма комбинационной схемы: а – прохождение сигналов; б – прохождение векторов

Описание комбинационной схемы, то есть сопоставление выходных переменных входным, осуществляется посредством таблиц истинности или булевых функций. Построение комбинационных схем основано, как правило, на использовании логических элементов. Но, как свидетельствует рис. 8.2, это не единственная и обычно не лучшая возможность. Если нули и единицы распределяются равномерно по таблице истинности, как, например, в программном коде, логические функции становятся чрезвычайно громоздкими. В этом случае таблицу истинности обычно хранят в ПЗУ (см. главу 10).

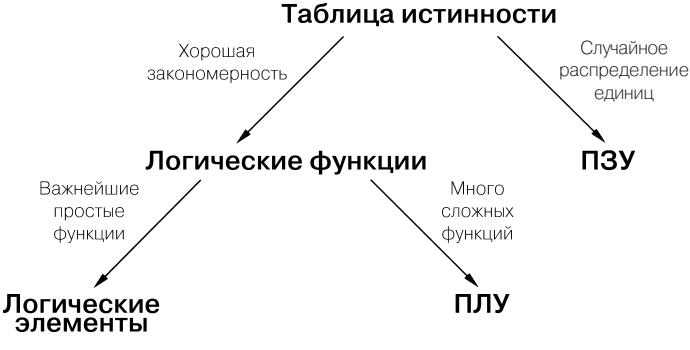


Рис. 8.2. Возможности реализации комбинационных схем

Когда число единиц в таблице истинности невелико, невелико и число произведений в логических функциях. Но и при множестве единиц возможны простые логические функции, если в основе лежит высокая упорядоченность, допустим функция $y_j = \overline{x}_i$. Поэтому всегда следует проверять, нельзя ли упростить логические функции. Делать это вручную с помощью булевой алгебры или таблиц Карно слишком утомительно, поэтому в век компьютерного проектирования интегральных микросхем задача решается программным путем. И лишь после получения нескольких простых функций имеет смысл приступать к составлению комбинационной схемы с использованием отдельных логических элементов, например семейства 7400.

Попытка реализовать множество достаточно сложных функций с помощью логических элементов быстро приводит к пресловутой «свалке» ТТЛ. В такой ситуации гораздо выгоднее воспользоваться программируемыми логическими устройствами (ПЛУ), позволяющими посредством единственной микросхемы осуществить любые функции, как бы сложны они ни были, так как сейчас имеются интегральные схемы высокой степени интеграции, содержащие свыше 100 тысяч логических элементов. В принципе логические функции реализуются в ПЛУ точно так же, как и на дискретных логических элементах. Разница состоит лишь в том, что все требуемые элементы встроены в единственный чип, а необходимые связи между ними устанавливаются программным путем (см. раздел 10.4).

Обычно комбинационные схемы применяются для пересчета и перекодирования чисел. Чтобы иметь возможность представлять числа посредством логических переменных, сами числа должны отображаться в виде последовательности двоичных чисел, то есть способных принимать только два значения. Двоичную цифру называют битом. Существует особая двоичная форма представления чисел с помощью двоичных знаков (двоичная система счисления), в которой разряды числа упорядочены по возрастающей степени числа 2. При этом цифра 1 отождествляется с логической единицей, а цифра 0 – с логическим нулем. Будем обозначать строчными буквами логическую переменную, характеризующую отдельное знакоместо в числе, а прописными буквами – все число. Тогда для представления числа из N разрядов в двоичном виде можно записать:

$$X_N = x_{N-1} \times 2^{N-1} + x_{N-2} \times 2^{N-2} + ... + x_1 \times 2^1 + x_0 \times 2^0.$$

Разумеется, следует всегда четко разграничивать вычислительные операции с числами и составление функций из логических переменных. Еще раз поясним это различие на примере. Рассчитаем выражение 1 + 1. Полагая, что знак (+) обозначает сложение в десятичной системе счисления, получим соотношение:

$$1 + 1 = 2.$$

Сложение в двоичной системе дает

$$1 + 1 = 10_2 \text{ (читается: единица–нуль).}$$

Если полагать, что знак (+) означает дизъюнкцию логических переменных, находим:

$$1 + 1 = 1.$$

8.1 Представление чисел

Цифровые схемы способны обрабатывать только двоичные данные, поэтому приходится переводить числа из привычной десятичной системы счисления в двоичную. Для этого есть разные возможности, о чем и пойдет речь в следующих разделах.

8.1.1 Положительные целые числа в двоичном коде

Самым простым средством представления двоичных чисел служит двоичный код. Разряды упорядочены по возрастанию степени числа 2. Для обозначения числа из N разрядов в двоичном коде справедлива запись:

$$Z_N = z_{N-1} \cdot 2^{N-1} + z_{N-2} \cdot 2^{N-2} + \cdots + z_1 \cdot 2^1 + z_0 \cdot 2^0 = \sum_{i=0}^{N-1} z_i \cdot 2^i.$$

В соответствии с десятичной системой просто записывают последовательность цифр $\{z_{N-1} \ldots z_0\}$ и мысленно складывают соответствующие степени числа 2.

Пример.

15253_{10} =	1 1 1 0 1 1 1 0 0 1 0 1 0 1		Двоичный код
	2^{13}	2^0	Вес разряда

Восьмеричный код

Очевидно, двоичный код воспринимается с трудом. Поэтому пользуются сокращенной формой записи, при которой каждые три разряда двоичного кода сводятся к одной цифре, а значение такого 3-разрядного двоичного числа записывается в десятичном виде. Поскольку соответствующие числа упорядочены по возрастанию степеней $2^3 = 8$, такой код называют восьмеричным.

Пример.

$15253_{Dez} = 35625_8$

3	5	6	2	5	Восьмеричный код
0 1 1	1 0 1	1 1 0	0 1 0	1 0 1	Двоичный код
2^{12}	2^9	2^6	2^3	2^0	Вес
8^4	8^3	8^2	8^1	8^0	разряда

Шестнадцатеричный код

Еще один распространенный способ сокращенной записи состоит в том, чтобы сводить к одному числу по четыре двоичных разряда. В таком случае возникающие

числа упорядочиваются по возрастанию степени числа $2^4 = 16$, в силу чего код получил название шестнадцатеричного. В каждом разряде числа могут принимать значения от 0 до 15, но для этого десятичных цифр уже недостаточно, и потому цифры от 10 до 15 отображаются символами от A до F.

Пример.

$15253_{10} = 3B95_{16}$

3	B	9	5	Шестнадцатеричный код
0 0 1 1	1 0 1 1	1 0 0 1	0 1 0 1	Двоичный код
2^{12} 16^3	2^8 16^2	2^4 16^1	2^0 16^0	Вес разряда

8.1.2
Положительные целые числа в двоично-десятичном коде

Ввод и вывод чисел в двоичной форме неудобен, так как мы привыкли вести расчеты в десятичной системе. В итоге был создан двоично-десятичный код (ДДК), где каждая десятичная цифра представляется в виде двоичного числа.

Пример.

$15253_{Dez} =$	1	5	2	5	3	Десятичный код
	0 0 0 1	0 1 0 1	0 0 1 0	0 1 0 1	0 0 1 1	Двоично-десятичный код
	10^4	10^3	10^2	10^1	10^0	Вес разряда

Число, записанное в таком виде, правильнее называть двоично-десятичным числом в коде 8421 или натуральным двоично-десятичным числом. Отдельные десятичные цифры могут быть представлены четырьмя двоичными разрядами, но поскольку код 8421 получил наибольшее распространение, его часто именуют просто двоично-десятичным кодом. Мы присоединяемся к такой традиции, особо оговаривая случаи отступления от натурального двоично-десятичного кода.

4-разрядное двоичное число позволяет отображать десятичные числа от 0 до 15. В ДДК из них используется только 10 комбинаций, поэтому для представления одного и того же числа в ДДК требуется больше битов, чем в двоичном коде.

8.1.3
Целые двоичные числа с произвольным знаком

Отрицательное число характеризуется тем, что перед старшим разрядом ставится бит знака *s*.

Представление модуля и знака

Число положительно, если $s = 0$, и отрицательно, когда $s = 1$. Однозначная интерпретация возможна только при фиксированной длине двоичного слова.

Пример.

Для слова длиной 8 бит:

$+118_{10}$ =	0	1	1	1	0	1	1	0_2
-118_{10} =	1	1	1	1	0	1	1	0_2
	$(-1)^s$	2^6	2^5	2^4	2^3	2^2	2^1	2^0

Представление с поразрядным дополнением до двух

Представление с помощью знака и модуля затрудняет сложение положительных и отрицательных чисел. При появлении знака «минус» сумматор должен переключаться в режим вычитания. Представление с поразрядным дополнением до двух (обычно кратко называемое дополнительным кодом) избавляет от этой необходимости.

При таком способе старшему разряду присваивается отрицательный вес, а остальная часть числа отображается в обычном двоичном виде. В описанном случае длина слова также должна быть фиксированной ради однозначности определения старшего разряда. Если число положительное, старший бит равен 0. У отрицательного числа старший бит равен 1, поскольку только данный разряд имеет отрицательный вес.

Пример.

Для слова длиной 8 бит:

$+118_{10}$ =	0	1	1	1	0	1	1	0
				B_N				
-118_{10} =	1	0	0	0	1	0	1	0
				X				
	-2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0

Переход от положительного числа к отрицательному, равному ему по модулю, несколько затруднен по сравнению с представлением через знак и модуль. Пусть двоичное число B_N без знакового бита характеризуется словом длиной N. Тогда знаковый разряд имеет значение -2^N. Поэтому число $-B_N$ принимает вид

$$-B_N = -2^N + X.$$

Тогда положительный остаток X составит:

$$X = 2^N - B_N.$$

Это выражение называется *поразрядным дополнением до двух* (дополнительным кодом) $B_N^{(2)}$ для B_N и легко рассчитывается по B_N. Рассмотрим наибольшее число, представимое с помощью N двоичных разрядов. Его значение равно

$$1111\ldots \mathrel{\widehat{=}} 2^N - 1.$$

Если из указанного числа вычесть произвольное двоичное число B_N, получим, очевидно, двоичное число как результат поразрядного вычитания, называемое *поразрядным дополнением до единицы* (обратным кодом) $B_N^{(1)}$ для B_N. Тогда

$$B_N^{(1)} = 2^N - 1 - B_N = \underbrace{2^N - B_N}_{B_N^{(2)}} - 1$$

и

$$B_N^{(2)} = B_N^{(1)} + 1. \tag{8.1}$$

Таким образом, поразрядное дополнение двоичного числа до двух (дополнительный код) получается путем дополнения до единицы во всех разрядах и добавления единицы к образовавшемуся числу.

Легко показать, что для смены знака нужно не манипулировать знаковым разрядом в отдельности, а просто сформировать дополнение до двух целого числа вместе со знаковым разрядом. Следовательно, для двоичных чисел в дополнительном коде имеет место соотношение

$$-B_N = B_N^{(2)}. \tag{8.2}$$

Оно справедливо для случая, когда в полученном результате рассматриваются только N разрядов, а разряды переполнения игнорируются.

Пример.

Для 8-разрядного двоичного числа в дополнительном коде:

118_{10} =		0	1	1	1	0	1	1	0
Обратный код		1	0	0	0	1	0	0	1
	+								1
Дополнение до двух		1	0	0	0	1	0	1	0 = -118_{10}
Обратное преобразование									
Обратный код		0	1	1	1	0	1	0	1
	+								1
Дополнение до двух		0	1	1	1	0	1	1	0 = $+118_{10}$

Расширение знакового разряда

Если требуется представить положительное число в виде слова с большим числом разрядов, старшие разряды просто заполняют нулями. Для чисел в дополнительном коде действует иное правило: слово дополняется соответствующим количеством знаковых разрядов.

Пример.

	8 бит	16 бит
118_{10} =	0 1 1 1 0 1 1 0	= 0 0 0 0 0 0 0 0 0 1 1 1 0 1 1 0
-118_{10} =	1 0 0 0 1 0 0 1	= 1 1 1 1 1 1 1 1 1 0 0 0 1 0 1 0

Дополнительные знаковые разряды

Доказать это просто. В N-разрядном отрицательном числе знаковый разряд имеет значение -2^{N-1}. При удлинении слова на один бит надо добавить старший разряд, заняв его единицей. Тогда добавленный знаковый разряд примет значение -2^N. Прежний знаковый разряд изменит свое значение с -2^{N-1} на $+2^{N-1}$. Поэтому вместе они составят:

$$-2^N + 2^{N-1} = -2 \times 2^{N-1} + 2^{N-1} = -2^{N-1}.$$

Следовательно, знаковый разряд не изменился.

Смещенный двоичный код

Некоторые схемы способны обрабатывать только положительные числа, интерпретируя старшие разряды как исключительно положительные. В подобных случаях середину отображаемой числовой области полагают нулем (представление чисел со смещением).

С помощью 8-разрядного положительного двоичного числа отображается область значений от 0 до 255, а посредством 8-разрядного дополнительного кода – область от –128 до +127. Для перехода к представлению в смещенном двоичном коде числовая область переносится в интервал от 0 до 255 путем прибавления 128 к каждому числу. При этом числа больше 128 оцениваются как положительные, а меньше 128 – как отрицательные. Середина области 128 в таком случае принимается за нуль. Прибавляют 128 путем инвертирования знакового бита в числе, представленном в дополнительном коде. Табл. 8.1 показывает, каким образом соотносятся представления чисел в дополнительном и в смещенном двоичном коде.

Таблица 8.1. Взаимосвязь представления чисел в дополнительном коде и в смещенном двоичном коде

Десятичное	Двоичное дополнение								Смещенный двоичный код							
	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
127	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	1
0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
–1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
–127	1	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
–128	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

8.1.4 Двоичные числа с фиксированной запятой

Подобно десятичным долям, двоичные доли после запятой отображаются разрядами с отрицательными степенями числа 2.

Пример.

$$225{,}8125_{10} = \underset{2^7}{1}\ \underset{2^6}{1}\ \underset{2^5}{1}\ \underset{2^4}{0}\ \underset{2^3}{0}\ \underset{2^2}{0}\ \underset{2^1}{0}\ \underset{2^0}{1}\ ,\underset{2^{-1}}{1}\ \underset{2^{-2}}{1}\ \underset{2^{-3}}{0}\ \underset{2^{-4}}{1}$$

Нередко выбирается неизменное количество разрядов после запятой – так появился термин «двоичное число с фиксированной запятой». Отрицательные двоичные числа с фиксированной запятой задаются модулем и знаком.

Установив определенное число разрядов, можно выполнить умножение на величину, обратную наименьшей степени двух, и получить целые числа, поддающиеся обработке в вышеописанных системах представления целых чисел. Исходный формат чисел восстанавливают путем обратного умножения.

8.1.5 Двоичные числа с плавающей запятой

Подобно десятичному числу с плавающей запятой

$$Z_{10} = M \times 10^E,$$

двоичное число с плавающей запятой определяется как

$$Z_2 = M \times 2^E,$$

где M – мантисса и E – порядок числа.

Пример.

225,8125	десятичное число с фиксированной запятой
= 2,258125 E 2	десятичное число с плавающей запятой
= 11100001,1101	двоичное число с фиксированной запятой
= 1,11000011101 E 0111	двоичное число с плавающей запятой

В настоящее время расчеты с плавающей запятой выполняются преимущественно с использованием представления чисел в стандарте IEEE-P754. Этот числовой стандарт задействуется не только в вычислительных устройствах, но и в персональных компьютерах и даже в системах обработки сигналов и поддерживается соответствующими арифметическими процессорами. Пользователь может выбирать между двумя точностями вычислений: 32-разрядным форматом одинарной точности и 64-разрядным форматом двойной точности. В самих же устройствах применяется 80-разрядный формат. Указанные форматы представлены на рис. 8.3 и в табл. 8.2. Здесь выделяются три области: знаковый бит S, порядок числа E и мантисса M. Длина слов мантиссы и порядка числа зависят от выбранной точности представления конечного результата вычислений.

Согласно стандарту IEEE, мантисса определяется числами m_0, m_1, m_2 и т.д. Обычно мантиссу нормируют на m_0:

$$M = 1 + m_1 \cdot 2^{-1} + m_2 \cdot 2^{-2} + \cdots = 1 + \sum_{i=1}^{k} m_i \cdot 2^{-i},$$

Таблица 8.2. Спецификации форматов IEEE с плавающей запятой

Формат IEEE	Длина слова, битов	Знаковый разряд S, битов	Порядок числа		Мантисса	
			Длина E, битов	Диапазон	Длина M, битов	Точность десятичных разрядов
Простой	32	1	8	$2^{\pm 127} \approx 10^{\pm 38}$	23	7
Двойной	64	1	11	$2^{\pm 1023} \approx 10^{\pm 308}$	52	16
Внутренний	80	1	15	$2^{\pm 16383} \approx 10^{\pm 4932}$	64	19

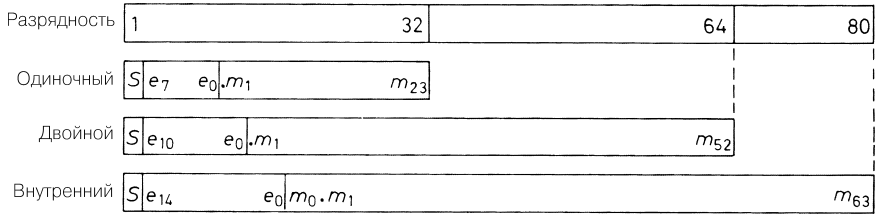


Рис. 8.3. Сравнение форматов с плавающей запятой

а ее модуль лежит в интервале $1 \le M < 2$. Цифра $m_0 = 1$ применяется только во внутреннем формате; в остальных форматах она скрыта и должна быть дополнена перед началом расчетов.

В формате IEEE порядок числа E задается как двоичное число со смещением, чтобы можно было определять положительные и отрицательные значения. Для расчетов необходимо вычитать смещение величиной, равной половине диапазона изменения порядка, что составляет

$2^7 - 1 = 127$ при одинарной точности,

$2^{10} - 1 = 1023$ при двойной точности,

$2^{14} - 1 = 16383$ при внутренней точности.

Знак всего числа определяется знаковым битом S, поэтому здесь имеет место отображение числа с использованием модуля и знака. Таким образом, число в формате IEEE определяется по формуле:

$$Z = (-1)^S \times M \times 2^{E - Смещение}.$$

Поясним сказанное на примере числа одинарной точности формата IEEE при длине слова 32 бита. Разбиение слова представлено на рис. 8.4. Самым старшим является знаковый бит S, за ним следуют 8 бит для порядка числа и 23 бита для мантиссы. Старший бит мантиссы $m_0 = 1$ скрыт, а запятая стоит перед m_1, так что значение разряда m_1 составляет 0,5.

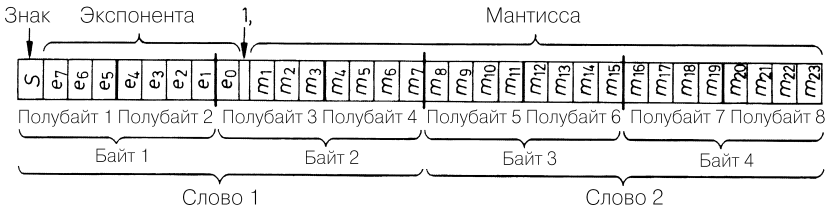


Рис. 8.4. Разбиение 32-разрядного числа с плавающей запятой

Все число подразделяется на два слова по 16 бит, или 4 байта, или 8 полубайт, что позволяет представлять его 8 шестнадцатеричными знаками. Некоторые примеры приведены в табл. 8.3. Нормированное число NOR_1 характеризуется порядком числа 127; после вычитания смещения величиной 127 получается множитель $2^0 = 1$. Мантисса составляет 0,75. Вместе со скрытой 1 получается заданное значение +1,75. Во втором примере фигурирует отрицательное число; здесь $S = 1$. В третьем примере число 10 представлено в нормированном виде как $10 = 2^3 \times 1{,}25$. Как всегда, шестнадцатеричное представление получается путем разбиения последовательности разрядов на четверки и использования для каждой из них соответствующего шестнадцатеричного символа. Увы, шестнадцатеричное представление чисел в формате IEEE неудобочитаемо, так как в первом символе содержится знак числа и часть порядка, а в третьем символе смешаны порядок числа и мантисса.

Таблица 8.3. Примеры нормированных чисел и исключений в 32-разрядном формате с плавающей запятой

NOR_1	$= 3\,F\,E\,0\,0\,0\,0\,0_{16} =$	$0\,\underbrace{0\,1\,1\,1\,1\,1\,1\,1}\,,$	$\underbrace{1\,1\,0\,0\ldots0} = +1{,}75$
		$+\quad 127$	$0{,}75$
NOR_2	$= B\,F\,B\,0\,0\,0\,0\,0_{16} =$	$1\,\underbrace{0\,1\,1\,1\,1\,1\,1\,1}\,,$	$\underbrace{0\,1\,1\,0\ldots0} = -1{,}375$
		$-\quad 127$	$0{,}375$
NOR_3	$= 4\,1\,2\,0\,0\,0\,0\,0_{16} =$	$0\,\underbrace{1\,0\,0\,0\,0\,0\,1\,0}\,,$	$\underbrace{0\,1\,0\,0\ldots0} = +10$
		$+\quad 130$	$0{,}25$
NOR_{max}	$= 7\,F\,7\,F\,F\,F\,F\,F_{16} =$	$0\,\underbrace{1\,1\,1\,1\,1\,1\,1\,0}\,,$	$\underbrace{1\,1\,1\,1\ldots1} = +2^{127}\,(2 - 2^{-23})$
		$+\quad 254$	$1 - 2^{-23}$
INF	$= 7\,F\,8\,0\,0\,0\,0\,0_{16} =$	$0\,\underbrace{1\,1\,1\,1\,1\,1\,1\,1}\,,$	$\underbrace{0\,0\,0\,0\ldots0} = +\infty$
		$+\quad 255$	0
$ZERO$	$= 0\,0\,0\,0\,0\,0\,0\,0_{16} =$	$\times\underbrace{0\,0\,0\,0\,0\,0\,0\,0}\,,$	$\underbrace{0\,0\,0\,0\ldots0} = 0$
		0	0

В табл. 8.3 показаны также два особых случая. Максимальное число, доступное представлению в 32-разрядном формате IEEE, составляет:

$$NOR_{\max} = 2^{254-127}\,(1 + 1 - 2^{-23}) = 2^{127}\,(2 - 2^{-23}) \approx 2^{128} \approx 3{,}4 \times 10^{38}.$$

Порядки чисел 0 и 255 зарезервированы для исключений. В сочетании с мантиссой 0 порядок числа 255 интерпретируется как $\pm\infty$ в зависимости от знака. Если и мантисса, и порядок равны 0, число $Z = 0$ и знак не играет роли.

8.2 Мультиплексор

Мультиплексором называют схему, которая подключает любой из множества источников данных к единственному выходу, причем выбор источника определяется его адресом. Схема обратного действия называется демультиплексором. Он распределяет данные по множеству выходов в соответствии с принятой адресацией. Обе схемы основаны на адресации с применением дешифратора «один из n» (дешифратор со стробированием).

8.2.1 Дешифратор «один из n»

Дешифратор «один из n» представляет собой схему с n выходами и $\ln n$ входами. Выходы y_J нумеруются от 0 до $(n - 1)$. Сигнал на том или ином выходе принимает значение логической единицы, когда двоичное число A на входе равно номеру J соответствующего выхода. Таблица истинности для дешифратора «1 из 4» приведена в табл. 8.4. Переменные a_0 и a_1 служат двоичным кодом числа A. Это позволяет непосредственно считывать дизъюнктивную нормальную форму функций перекодировки. Соответствующая реализация показана на рис. 8.5.

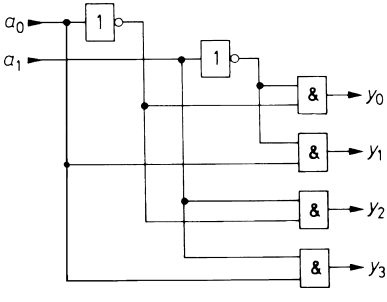


Рис. 8.5. Схема дешифратора «1 из 4»

Таблица 8.4. Таблица истинности дешифратора «1 из 4» $y_0 = \bar{a}_0\bar{a}_1,\ y_1 = a_0\bar{a}_1,\ y_2 = \bar{a}_0 a_1,\ y_3 = a_0 a_1$

A	a_1	a_0	y_3	y_2	y_1	y_0
0	0	0	0	0	0	1
1	0	1	0	0	1	0
2	1	0	0	1	0	0
3	1	1	1	0	0	0

В монолитных интегральных схемах предпочитают реализацию функций И–НЕ вместо функций И, из-за чего выходные переменные инвертированы. Дополнительные типы микросхем указаны в разделе 8.2.2.

Тип ИС		
10 выходов	ТТЛ	КМОП
	74LS42	4028

8.2.2 Демультиплексор

Демультиплексор позволяет направлять входную информацию d на различные выходы и представляет собой расширение дешифратора «один из n». Адресуемому выходу присваивается не единица, а значение входной переменной d. На рис. 8.6 показан принцип действия на примере схемы с ключами, а на рис. 8.7 демонстрируется реализация с помощью логических элементов. При d = const = 1 демультиплексор функционирует как дешифратор «один из n». Наиболее распространенные демультиплексоры приведены в табл. 8.5.

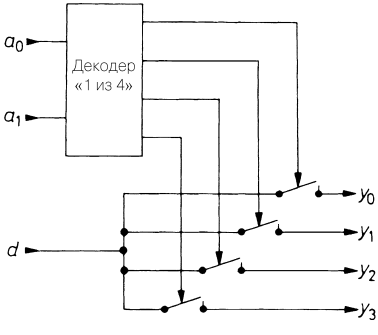


Рис. 8.6. Принцип действия демультиплексора

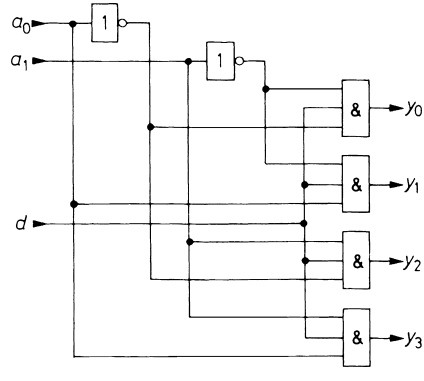


Рис. 8.7. Схема демультиплексора; $y_0 = \bar{a}_0\bar{a}_1 d,\ y_1 = a_0\bar{a}_1 d,\ y_2 = \bar{a}_0 a_1 d,\ y_3 = a_0 a_1 d$

Таблица 8.5. Интегральные демультиплексоры

Кол-во выходов	ТТЛ	ЭСЛ	КМОП
16	74LS154		4514
8	74LS138	10162	74HC138
8	74ALS538[1]		40H138
2×4	74LS139	10172	74HC139
2×4	74ALS539[1]		4555

[1] Коммутируемая полярность выходных сигналов

8.2.3 Мультиплексоры

Устройство с функциями, обратными демультиплексору, называется мультиплексором. Следуя принципу действия схемы, показанной на рис. 8.6, для реализации мультиплексора достаточно поменять местами выходы с входами. Результат такой замены показан на принципиальной схеме (рис. 8.8), доступно объясняющей функционирование мультиплексора: дешифратор «один из n» выбирает из n входов тот, чей номер совпадает с заданным числом, и подключает его к выходу. Соответствующая реализация с помощью логических элементов показана на рис. 8.9.

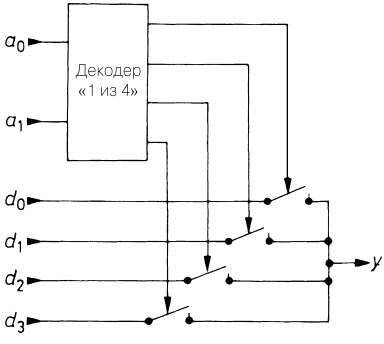


Рис. 8.8. Принцип действия мультиплексора

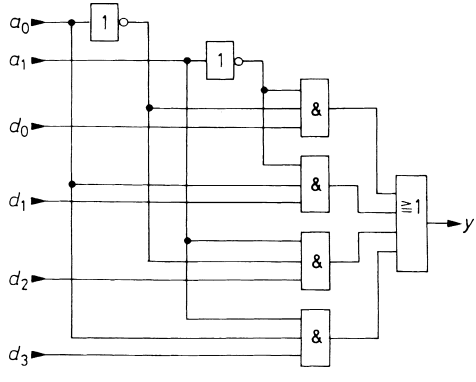


Рис. 8.9. Схема мультиплексора; $y = \bar{a}_0\bar{a}_1d_0 + a_0\bar{a}_1d_1 + \bar{a}_0a_1d_2 + a_0a_1d_3$

В КМОП технологии мультиплексоры реализуются как на логических элементах, так и на аналоговых ключах (передаточных вентилях). Последние обеспечивают двунаправленную передачу сигнала, так что мультиплексор и демультиплексор становятся неразличимыми (ср. рис. 8.6 и 8.8). В этом случае схему называют аналоговым мультиплексором/демультиплексором.

Функция ИЛИ, необходимая в мультиплексорах, реализуется в виде «монтажного» ИЛИ. Данная возможность иллюстрируется на рис. 8.10 для случая, когда логические элементы обладают выходами с открытым коллектором. Поскольку в положительной логике при этом получается функция И, необходимо переходить к инвертированным сигналам (см. рис. 7.19).

Если желательно обойти недостаток, присущий выходам с открытым коллектором и проявляющийся в более длительном нарастании сигнала, следует воспользоваться параллельным включением выходов с тремя состояниями, активизируемых по одному в каждый момент времени (рис. 8.11).

Возможности реализации функции ИЛИ, показанные на рис. 8.10 и 8.11, не применяются в интегральных мультиплексорах. Однако они важны там, где имеются пространственно разнесенные источники сигналов для мультиплексора, например в системах с шинной организацией. Распространенные мультиплексоры представлены в табл. 8.6.

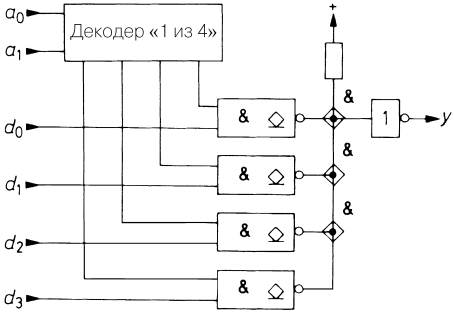


Рис. 8.10. Мультиплексор на логических элементах с открытым коллектором

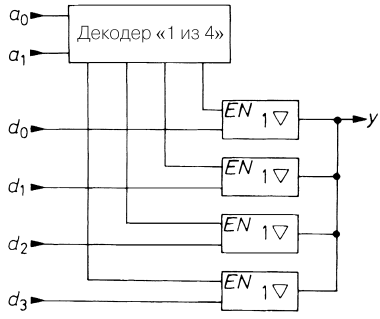


Рис. 8.11. Мультиплексор на логических элементах с тремя состояниями выходов

Таблица 8.6. Интегральные мультиплексоры

Кол-во входов	ТТЛ	ЭСЛ	КМОП цифровые	КМОП аналоговые
16	74LS150		4515	4067
2 × 8				4097
8	74LS151	10164	4512	4051
2 × 4	74LS153	10172	4539	4052
8 × 2	74LS604			
4 × 2	74LS157	10159	4519	4066

Примечание. «КМОП аналоговый» означает мультиплексор/демультиплексор с аналоговыми ключами.

8.3 Приоритетный дешифратор

Для преобразования кода «один из *n*» в двоичный код применяется приоритетный дешифратор. На его выходах появляется двоичное число, соответствующее наибольшему номеру входа, на который подана единица, при этом значение входной переменной не играет роли. Отсюда проистекает название схемы «приоритетный дешифратор». Данное свойство схемы позволяет преобразовывать не только код «один из *n*», но и код с суммированием, когда единица занимает не один, а все более младшие разряды. Таблица истинности приоритетного дешифратора представлена в табл. 8.7.

Тип ИС	
Код «1 из 10»	SN74147 (ТТЛ)
Расширяемый код «1 из 8»	SN74148 (ТТЛ); MC10165 (ЭСЛ); MC14532 (КМОП)

Таблица. 8.7. Таблица истинности приоритетного дешифратора

J	x_9	x_8	x_7	x_6	x_5	x_4	x_3	x_2	x_1	y_3	y_2	y_1	y_0
0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0	0	1
2	0	0	0	0	0	0	0	1	×	0	0	1	0
3	0	0	0	0	0	0	1	×	×	0	0	1	1
4	0	0	0	0	0	1	×	×	×	0	1	0	0
5	0	0	0	0	1	×	×	×	×	0	1	0	1
6	0	0	0	1	×	×	×	×	×	0	1	1	0
7	0	0	1	×	×	×	×	×	×	0	1	1	1
8	0	1	×	×	×	×	×	×	×	1	0	0	0
9	1	×	×	×	×	×	×	×	×	1	0	0	1

Примечание. Знак × означает «любой».

8.4 Регистры сдвига

В ходе многих вычислительных операций требуется сдвигать заданную конфигурацию двоичного кода на один или несколько разрядов. Как правило, это делается с помощью регистров сдвига, описываемых в разделе 9.5. При этом за один цикл происходит сдвиг на один разряд. Недостаток процедуры заключается в необходимости управлять ее ходом, чтобы вначале загрузить конфигурацию в регистр сдвига, а затем сдвинуть на определенное число разрядов.

Та же операция реализуется без помощи циклического управления, если воспользоваться схемой из мультиплексоров (рис. 8.12). Подобный сдвиговый регистр называют также комбинационным или асинхронным сдвиговым регистром. Установив в схеме (см. рис. 8.12) адрес $A = 0$, получим $y_3 = x_3$, $y_2 = x_2$ и т.д. Если задать $A = 1$, то в соответствии со схемой будем иметь $y_3 = x_2$, $y_2 = x_1$, $y_1 = x_0$ и $y_0 = x_{-1}$. Следовательно, заданная конфигурация разрядов появится на выходе смещенной на

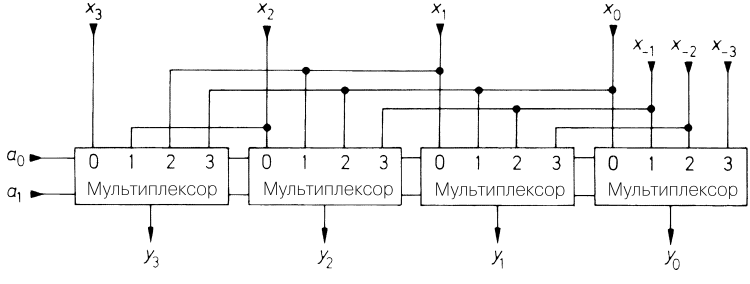


Рис. 8.12. Асинхронный сдвиговый регистр на мультиплексорах

один разряд влево. При этом, как и в стандартном регистре сдвига, теряется старший бит. Применение мультиплексора с N входами позволяет осуществлять сдвиг на 0, 1, 2 ... (N – 1) разрядов. В примере на рис. 8.12 N = 4, чему соответствует табл. 8.8.

Таблица 8.8. Таблица истинности асинхронного сдвигового регистра

a_1	a_0	y_3	y_2	y_1	y_0
0	0	x_3	x_2	x_1	x_0
0	1	x_2	x_1	x_0	x_{-1}
1	0	x_1	x_0	x_{-1}	x_{-2}
1	1	x_0	x_{-1}	x_{-2}	x_{-3}

Чтобы не терять старшие биты, идентичные схемы последовательно соединяют по образцу рис. 8.13. В нашем примере с N = 4 описанный способ позволяет сдвигать 5-разрядное число X максимум на три разряда без потери информации, появляющейся в этом случае на выходах от y_3 до y_7.

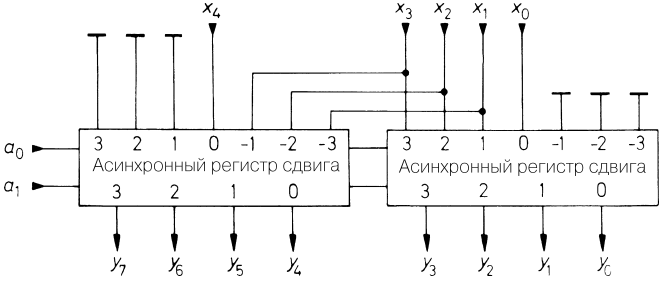


Рис. 8.13. Расширение асинхронного сдвигового регистра

Схему на рис. 8.12 нетрудно превратить в кольцевой сдвиговый регистр, если входы расширения с x_{-1} по x_{-3} соединить с входами x_1 по x_3 согласно рис. 8.14.

Типы ИС

16 бит (ТТЛ)	SN74AS897	Texas Instruments
16 бит (ТТЛ)	AM29130	AMD

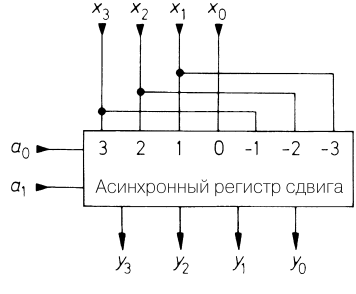


Рис. 8.14. Асинхронный кольцевой сдвиговый регистр

8.5 Компараторы

Компараторами называют схемы для сравнения двух чисел. Важнейшими критериями сравнения служат условия $A = B$, $A > B$ и $A < B$. Прежде всего нужны компараторы, способные установить равенство пары двоичных чисел. Критерием равенства двух чисел является поразрядное совпадение этих чисел. На выходе компаратора должна появляться логическая единица при равенстве пары чисел и логический нуль – в противном случае. В простейшей ситуации сравниваются одноразрядные числа. Тогда компаратором может служить логический элемент Исключающее ИЛИ–НЕ. Два N-разрядных числа сравнивают бит за битом с помощью схем Исключающее ИЛИ–НЕ, а их выходы объединяют логической схемой И (рис. 8.15).

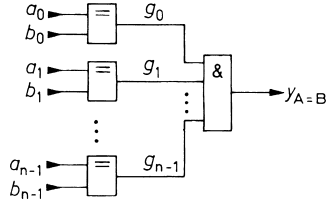


Рис. 8.15. Компаратор равенства двух N-разрядных чисел

Типы ИС

Число входов 2×8	SN74LS688 (ТТЛ)	Texas Instruments
Число входов 2×9	AM29809 (ТТЛ)	AMD

Компараторы, способные определять не только равенство чисел, но и находить большее из них, считаются универсальными. Такие схемы называют компараторами по величине. Для сравнения чисел по величине надо знать, как они закодированы. Далее мы будем исходить из того, что числа представляются в двоичном коде, поэтому

$$A = a_{N-1} \times 2^{N-1} + a_{N-2} \times 2^{N-2} + \ldots + a_1 \times 2^1 + a_0 \times 2^0.$$

В простейшем случае сравниваются два одноразрядных двоичных числа. При составлении логических функций будем исходить из таблицы истинности (табл. 8.9), откуда непосредственно следует схема, приведенная на рис. 8.16.

Для сравнения многоразрядных двоичных чисел по величине используется алгоритм, описанный ниже. Сперва сравниваются биты самого старшего разряда. Если они различны, результат определяется по этому разряду; если же они равны, переходят к сравнению битов более низкого разряда и т.д. Обозначив маркирующую переменную разряда буквой i по образцу рис. 8.15, для сравнения N-разрядных чисел по величине получим следующее общее выражение:

$$y_{A>B} = a_{N-1} \cdot \bar{b}_{N-1} + g_{N-1} \cdot a_{N-2} \cdot \bar{b}_{N-2} + \cdots + g_{N-1} \cdot g_{N-2} \cdot \cdots \cdot g_1 \cdot a_0 \cdot \bar{b}_0.$$

Типы ИС

Для сравнения по 5 разрядам	MC10166 (ЭСЛ)
Для сравнения по 8 разрядам	SN74LS682...689 (ТТЛ)

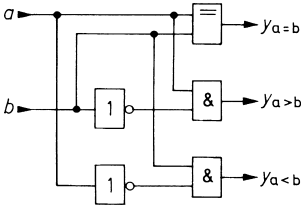


Рис. 8.16. Одноразрядный компаратор для сравнения чисел по величине

Таблица 8.9. Таблица истинности одноразрядного компаратора для сравнения чисел по величине

a	b	$y_{a>b}$	$y_{a=b}$	$y_{a<b}$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Имеется возможность последовательного и параллельного включения схем. Последовательный вариант показан на рис. 8.17. Если равны три старших бита, результат определяется выходами компаратора K_1, так как они подключены к самым младшим двоичным разрядам компаратора K_2.

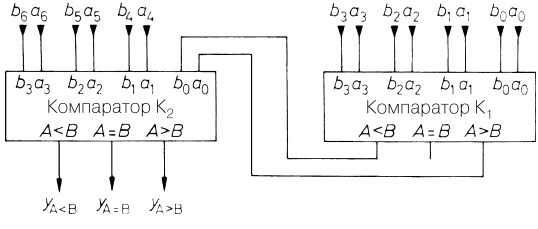


Рис. 8.17. Последовательное дополнение компараторов для сравнения чисел по величине

Параллельное соединение компараторов (рис. 8.18) более удобно для сравнения чисел с большим количеством разрядов благодаря меньшему времени задержки.

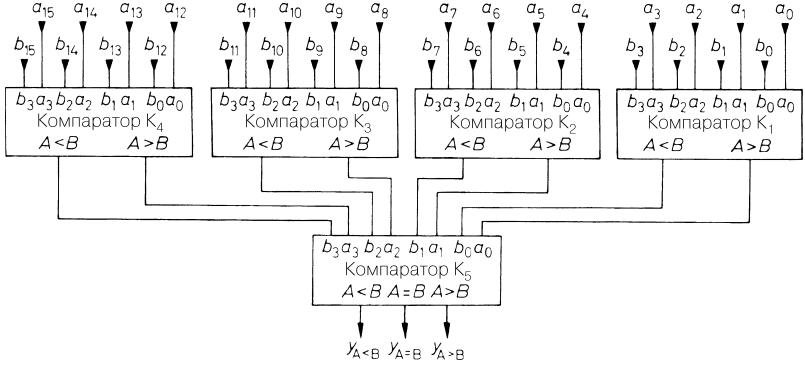


Рис. 8.18. Параллельное дополнение компараторов для сравнения чисел по величине

8.6 Сумматоры

Схемы для сложения двух чисел называются сумматорами. Вычитание может быть сведено к сложению.

8.6.1 Полусумматоры

Сумматоры служат для сложения двух двоичных чисел. Сложение одноразрядных чисел является простейшей задачей. Для построения логической схемы необходимо прежде всего исследовать все вероятные ситуации, что позволит составить таблицу истинности. При сложении пары одноразрядных чисел A и B возможны нижеперечисленные случаи:

$$0 + 0 = 0,$$
$$0 + 1 = 1,$$
$$1 + 0 = 1,$$
$$1+ 1 = 10.$$

Если A и B равны 1, результат сложения появляется и в следующем по старшинству разряде, поэтому сумматор должен иметь два выхода: один для составляющей суммы в данном разряде, а другой для переноса в следующий разряд. Для построения таблицы истинности обозначим числа A и B логическими переменными a_0 и b_0. Компонент переноса обозначается переменной c_1, а сумма – переменной s_0.

Составив дизъюнктивную нормальную форму, получим булевы функции:

$$c_1 = a_0 b_0$$

и

$$s_0 = \bar{a}_0 b_0 + a_0 \bar{b}_0 = a_0 \oplus b_0.$$

Таким образом, сигнал переноса реализуется логической схемой И, а сумма – логической схемой Исключающее ИЛИ. Схема, реализующая обе функции, называется полусумматором (рис. 8.19). Таблица истинности полусумматора приведена в табл. 8.10.

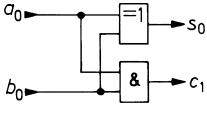


Рис. 8.19. Схема полусумматора

Таблица 8.10. Таблица истинности полусумматора

a_0	b_0	s_0	c_1
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

8.6.2 Полный сумматор

При сложении многоразрядных двоичных чисел полусумматор справляется только с самыми младшими разрядами. Во всех остальных разрядах приходится складывать не два, а три бита, поскольку добавляется перенос из ближайшего низшего разряда. Таким образом, в общем случае для каждого бита требуется логическая схема с тремя входами a_i, b_i и c_i и двумя выходами s_i и c_{i+1}. Такую схему называют полным сумматором, реализуемым с помощью двух полусумматоров (рис. 8.20); таблица истинности полного сумматора представлена в табл. 8.11.

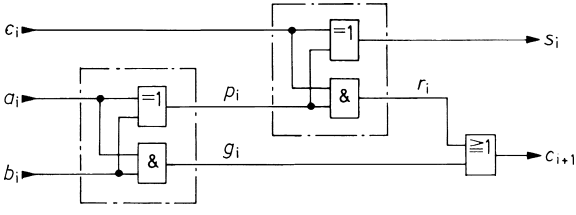


Рис. 8.20. Полный сумматор; $s_i = a_i \oplus b_i \oplus c_i$; $c_{i+1}=a_ib_i+a_ic_i+b_ic_i$

Таблица 8.11. Таблица истинности полного сумматора

Вход			Внутренний			Выход		Десятичный
a_i	b_i	c_i	p_i	g_i	r_i	s_i	c_{i+1}	Σ
0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	1	0	1
1	0	0	1	0	0	1	0	1
1	1	0	0	1	0	0	1	2
0	0	1	0	0	0	1	0	1
0	1	1	1	0	1	0	1	2
1	0	1	1	0	1	0	1	2
1	1	1	0	1	0	1	1	3

При сложении многоразрядных двоичных чисел на каждый разряд требуется по одному полному сумматору. В самом младшем разряде достаточно полусумматора. На рис. 8.21 приведена схема для сложения пары 4-разрядных чисел *A* и *B*. Подобные схемы имеются в интегральном исполнении. Полный сумматор применяется в них и для младшего разряда, что позволяет произвольно наращивать схему (SN74LS83).

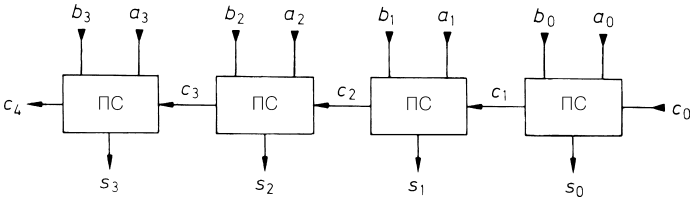


Рис. 8.21. 4-разрядное сложение с последовательным переносом

8.6.3 Логика параллельного переноса

Сумматор, изображенный на рис. 8.21, выполняет вычислительные операции намного дольше своих каскадов, ведь перенос c_4 способен принять достоверное значение только после того, как оно появится на c_3. Это справедливо и для предшествующих уровней (принцип сквозного переноса). Дабы сократить длительность вычислений при суммировании многоразрядных двоичных чисел, пользуются логикой параллельного переноса (принцип предварительного просмотра в схеме ускоренного переноса). При таком способе все переносы рассчитываются непосредственно по входным переменным. Согласно таблице истинности (см. табл. 8.11), имеет место следующее общее соотношение для переноса с уровня i:

$$c_{i+1} = \underbrace{a_i b_i}_{g_i} + \underbrace{(a_i \oplus b_i)}_{p_i} c_i. \qquad (8.3)$$

Значения g_i и p_i, введенные для краткости, фигурируют в полном сумматоре на рис. 8.20 как промежуточный результат, их расчет не требует дополнительных затрат. Смысл их вполне прозрачен. Величина g_i сигнализирует о том, что в данном разряде произошел перенос вследствие комбинации переменных a_i и b_i на входе, поэтому ее называют переменной генерации переноса. Величина p_i показывает, передается ли далее сигнал переноса, полученный от младшего разряда; ее именуют переменной распространения переноса. По уравнению (8.3) последовательно определим отдельные переносы:

$$\begin{aligned}
c_1 &= g_0 + p_0 c_0,\\
c_2 &= g_1 + p_1 c_1 = g_1 + p_1 g_0 + p_1 p_0 c_0,\\
c_3 &= g_2 + p_2 c_2 = g_2 + p_2 g_1 + p_2 p_1 g_0 + p_2 p_1 p_0 c_0,\\
c_4 &= g_3 + p_3 c_3 = g_3 + p_3 g_2 + p_3 p_2 g_1 + p_3 p_2 p_1 g_0 + p_3 p_2 p_1 p_0 c_0,\\
&\vdots \qquad\qquad\qquad \vdots
\end{aligned} \qquad (8.4)$$

Очевидно, выражения хотя и усложняются с переходом к старшим разрядам, но при каждом переносе длительность формирования вспомогательных переменных равна времени задержки сигнала двух логических элементов.

На рис. 8.22 показана блок-схема 4-разрядного сумматора с логикой параллельного переноса. Выражения (8.4) реализованы в блоке переноса с парал-

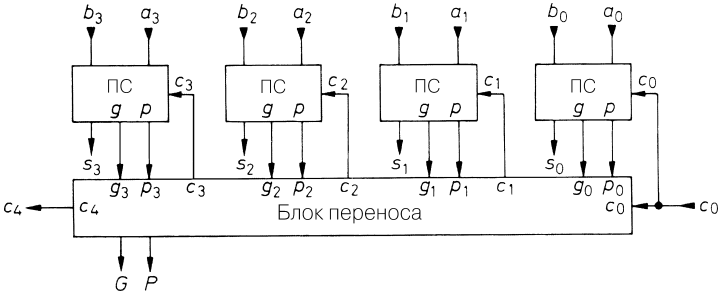


Рис. 8.22. 4-разрядный сумматор с логикой параллельного переноса

лельной связью. Полная схема сумматора поставляется в виде интегральной схемы.

Типы ИС

ТТЛ	SN74LS181; SN74S281; SN74LS381; SN74LS382; SN74LS681
КМОП	(16 + 16 бит, 4 × 381): L 4 C 381 Logic Dev, IDT 7381

Последовательное подключение нескольких 4-разрядных сумматоров позволяет строить сумматоры для работы с числами большей разрядности. Тогда перенос c_4 действовал бы как перенос c_0 на входе следующего по старшинству сумматора. Однако данный способ противоречив, поскольку внутри группы происходит быстрый параллельный перенос, а между группами – медленный последовательный.

Для сокращения длительности операций важно осуществлять параллельный перенос от группы к группе. С этой целью еще раз рассмотрим выражение для c_4 в (8.4):

$$c_4 = \underbrace{g_3 + p_3 g_2 + p_3 p_2 g_1 + p_3 p_2 p_1 g_0}_{G} + \underbrace{p_3 p_2 p_1 p_0}_{P} c_0. \qquad (8.5)$$

Вводя ради сокращения переменные генерации переноса для группы G и распространения переноса для группы P, получаем:

$$c_4 = G + P c_0.$$

Представленное выражение формально совпадает с уравнением (8.3). Таким образом, достаточно дополнительно сформировать вспомогательные переменные G и P в каждом 4-разрядном блоке сумматора, чтобы воспользоваться алгоритмом межразрядного переноса (8.4) для параллельного межгруппового переноса. По этому принципу построена блок-схема 16-разрядного сумматора с логикой параллельного переноса (рис. 8.23). Здесь применяется схема ускоренного переноса, знакомая по 4-разрядному сумматору (см. рис. 8.22) и выпускаемая в виде отдельной микросхемы. В случае ТТЛ схем сложение 16-разрядных чисел длится 36 нс, а у ТТЛ схем с диодами Шоттки те же вычисления занимают 19 нс.

Интегральные блоки переноса

На 4 разряда	SN74182 (ТТЛ), MC10179 (ЭСЛ), MC14582 (КМОП)

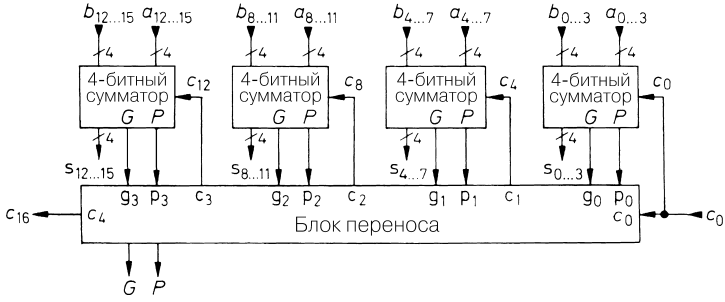


Рис. 8.23. 16-разрядный сумматор с логикой параллельного переноса на двух уровнях

8.6.4 Вычитание

Вычитание двух чисел сводится к сложению, так как

$$D = A - B = A + (-B). \tag{8.6}$$

При представлении чисел в дополнительном коде для заданной длины слова N, согласно (8.2), имеет место простое соотношение:

$$-B_N = B_N^{(2)},$$

откуда разность

$$D_N = A_N + B_N^{(2)}.$$

Следовательно, для вычисления разности надо сформировать дополнительный код B_N и сложить его с A_N. В соответствии с формулой (8.1) для этого необходимо проинвертировать все разряды B_N (выполнить поразрядное дополнение) и прибавить единицу. Сложение A_N и единицы может быть выполнено одним и тем же сумматором, если применить вход переноса. Тогда получается 4-разрядная схема, представленная на рис. 8.24.

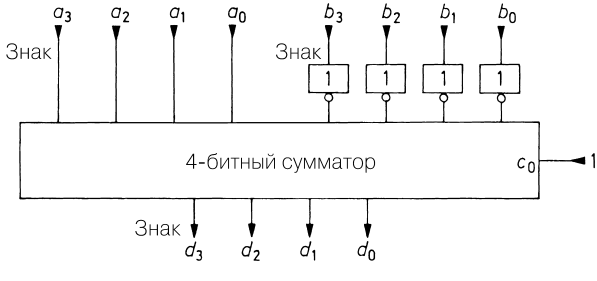


Рис. 8.24. Вычитание в дополнительном коде $D = A - B$

Для получения разности D_N в правильном дополнительном коде числа A_N и B_N должны быть в этом же формате, то есть старший бит у положительных чисел должен равняться 0.

Сумматоры из семейства 181, упоминавшиеся в разделе 8.6.3, оснащены управляющими входами, что позволяет выполнять операцию дополнения с вводимыми числами и делает их пригодными для построения вычитателей. Остальные управляющие входы разрешается задействовать для формирования функций входных переменных, поэтому подобные схемные элементы принято называть арифметическими логическими устройствами (АЛУ).

8.6.5
Переполнение при сложении чисел в дополнительном коде

При сложении двух положительных двоичных N-разрядных чисел может появиться число из $N + 1$ разрядов. Признаком появления такого числа служит перенос из старшего разряда.

В дополнительном коде этот разряд резервируется для знака. Сложение двух отрицательных чисел вызывает систематическое переполнение данного разряда и соответственно перенос, поскольку у каждого из подобных чисел указанный разряд равен 1. При обработке чисел с произвольным знаком появление переноса в разряд переполнения вовсе не означает, что переполнение действительно имело место.

Положительное переполнение опознается следующим образом. Если складываются два положительных числа, результат также должен быть положительным. Если сумма вышла за пределы разрядной сетки, в знаковом разряде появляется перенос, то есть результат оказывается отрицательным. Соответственно отрицательное переполнение при сложении двух отрицательных чисел обнаруживается по положительному результату. При сложении положительного и отрицательного чисел переполнение невозможно, так как модуль результата будет заведомо меньше модулей слагаемых.

Переполнение легко найти, сравнивая перенос c_{N-1} в знаковый разряд с переносом c_N из знакового разряда (рис. 8.25). Переполнение имеет место именно тогда, когда эти переносы неодинаковы. Данный случай определяется функцией Исключающее ИЛИ. Такой выход имеется у 4-разрядного АЛУ (арифметическо-логического устройства) SN74LS382.

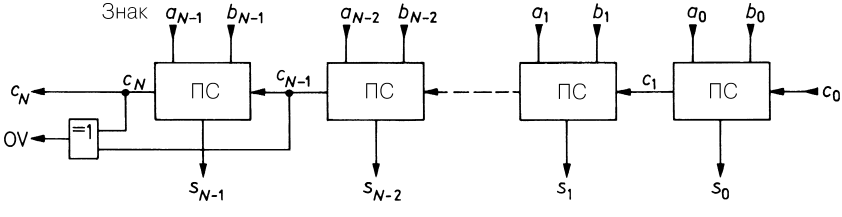


Рис. 8.25. Формирование переполнения

8.6.6
Сложение и вычитание чисел с плавающей запятой

Для чисел с плавающей запятой следует раздельно обрабатывать мантиссу и порядок числа. При сложении вначале уравнивают порядок числа, для чего берется их разность, и мантисса, относящаяся к меньшему порядку, смещается вправо на соответствующее число разрядов. Теперь оба числа характеризуются одним и тем же (большим) порядком. С помощью мультиплексора (рис. 8.26) он передается на выход. Теперь можно складывать или вычитать мантиссы. Как правило, это дает ненормализованный результат, то есть ведущая единица мантиссы занимает не предназначенный для нее разряд. С целью нормализации результата старшая единица мантиссы определяется с помощью приоритетного дешифратора (см. раздел 8.3). Затем мантисса сдвигается влево на определенное число разрядов, а порядок числа соответственно уменьшается.

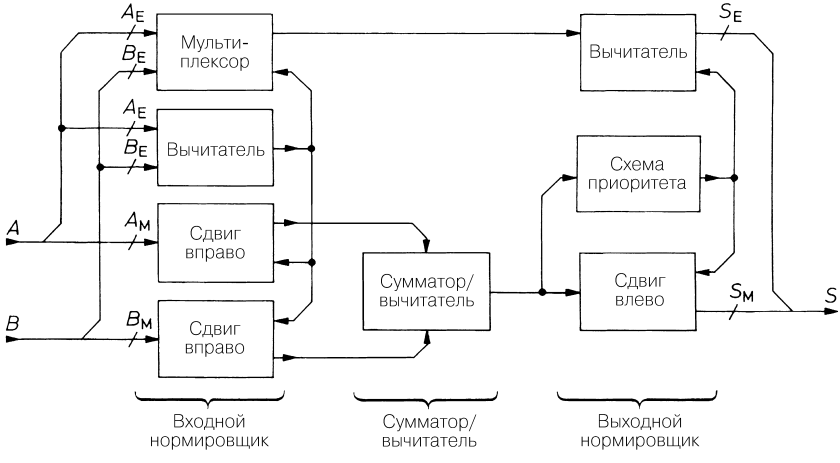


Рис. 8.26. Устройство для сложения и вычитания чисел A и B с плавающей запятой

8.7
Умножители

С помощью умножителей определяют произведение двух чисел.

8.7.1
Умножение чисел с фиксированной запятой

Сначала поясним умножение в двоичной системе на численном примере. Рассчитывая произведение $13 \times 11 = 143$, получим:

```
1 1 0 1      ×      1 0 1 1
-------------------------------
                    1 1 0 1
          +       1 1 0 1
          +     0 0 0 0
          +   1 1 0 1
-------------------------------
        1 0 0 0 1 1 1 1
```

Простота расчетов обусловлена тем, что перемножаются только единицы и нули. Чтобы рассчитать произведение, на каждом шаге множитель сдвигается влево на один разряд и разряды умножаются на 1 или 0 в зависимости от того, содержит соответствующий разряд множимого 1 или 0. Таким образом, в процессе умножения разряды множителя обрабатываются последовательно, в силу чего данный подход называют *методом последовательного умножения*.

Последовательное умножение осуществляется с помощью сдвигового регистра и сумматора, однако для реализации подобного схемного решения необходимо внешнее управление вычислительным процессом. В связи с преобразованием двоичного кода в двоично-десятичный уже говорилось, что сдвиг можно реализовать посредством комбинационной схемы, соединив должным образом N сумматоров. Они могут понадобиться в большом количестве, зато удастся обойтись без сдвиговых регистров и программного управления процессом умножения. Главное преимущество заключается в существенном выигрыше по быстродействию, так как оно будет определяться не тактовой частотой управления, а временем переключения логических элементов.

На рис. 8.27 показана схема соответствующего устройства для перемножения 4×4 разрядов комбинационным способом. Арифметический блок SN74LS381 применен

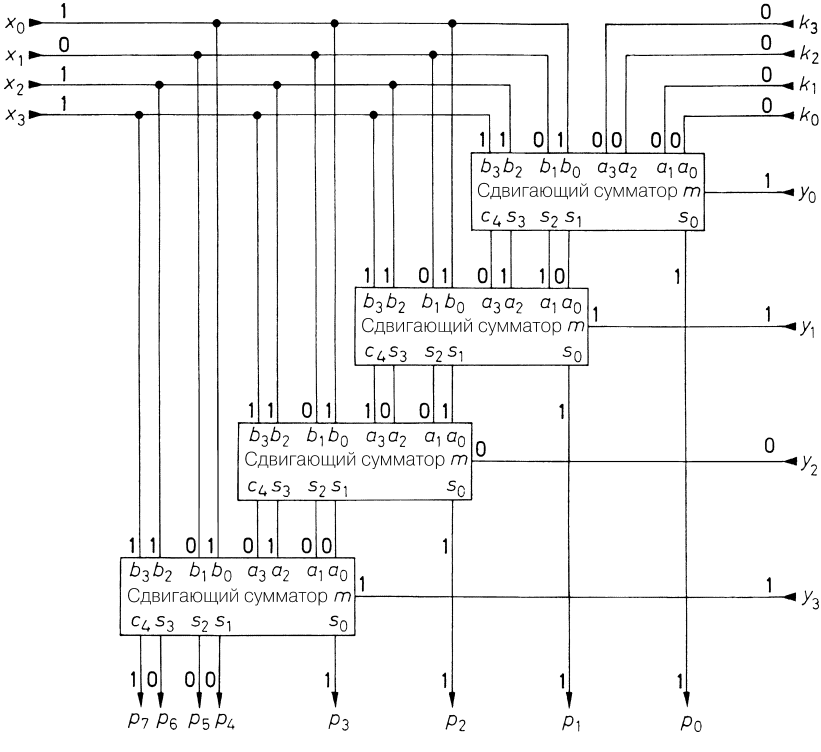


Рис. 8.27. Умножитель двух 4-разрядных чисел с числовым примером 13 × 11 = 143 и результатом $P = X \times Y + K$

здесь в качестве сумматора, где функция сложения включается и выключается посредством управляющих входов. Имеет место:

$$S = \begin{cases} A + 0 & \text{при } m = 0 \\ A + B & \text{при } m = 1 \end{cases}$$

Множитель поразрядно подключается к управляющим входам m, а множимое соединяется параллельно четырем дополнительным входам $b_0 ... b_3$.

Сначала предположим, что дополнительное число $K = 0$. Тогда на выходе первого арифметического блока появится выражение

$$S_0 = Xy_0,$$

соответствующее первой строке вышеприведенной схемы умножения. Младший разряд S_0 служит младшим разрядом произведения P и прямо передается на выход.

Во втором сумматоре следующие по старшинству разряды S_0 складываются с выражением Xy_1. При этом появляется сумма как промежуточный результат сложения первой и второй строк схемы умножения. Ее младший разряд является вторым по старшинству разрядом P и, следовательно, занимает разряд p_1 результата. Далее процесс повторяется для получения более старших промежуточных сумм. Ради наглядности на рис. 8.27 приведены числовые значения величин из данного примера.

Дополнительные входы $k_0 ... k_3$ позволяют прибавить к произведению еще одно 4-разрядное число. Тогда для умножителя справедливо соотношение

$$P = XY + K.$$

Легко понять, как нужно действовать в случае чисел большей разрядности. На каждый следующий разряд множителя Y добавляется новый арифметический блок в нижней части схемы. При расширении разрядности множимого X длину слова увеличивают путем последовательного наращивания количества арифметических блоков каждой ступени.

Описанный метод умножения предусматривает сложение очередного произведения с предшествующей промежуточной суммой. Он не требует больших затрат и реализуется с помощью понятных и легко расширяемых схем. Однако время вычислений можно сократить, если одновременно выполнять максимальное число операций сложения и получающиеся промежуточные суммы складывать в быстродействующем сумматоре. Для этого есть несколько способов, различающихся только последовательностью сложения.

Время вычислений удается уменьшить и при помощи алгоритма умножения с попарным объединением битов множителя. Тогда вдвое снижается количество требуемых сумматоров при соответствующем сокращении длительности расчетов. Ранее выпускалось множество умножителей, но в настоящее время их вытеснили процессоры для обработки сигналов (см. табл. 19.7, том 2). Они снабжены полноценными арифметическими устройствами и способны справляться как с умножением, так и с другими задачами.

8.7.2
Умножение чисел с плавающей запятой

Как показано на рис. 8.28, для умножения чисел с плавающей запятой требуется перемножить их мантиссы и сложить порядки чисел. При этом возможно переполнение разрядной сетки мантиссы. Результат допустимо нормировать путем сдвига мантиссы на разряд вправо и увеличения порядка на единицу. В отличие от сумматора для чисел с плавающей запятой (см. рис. 8.26), здесь не требуется денормирование, и все затраты несет умножитель.

Арифметические устройства с плавающей запятой имеются теперь в большинстве компьютеров, в частности персональных. Особой эффективностью отличаются арифметические устройства процессоров для обработки сигналов (см. табл. 19.7, том 2).

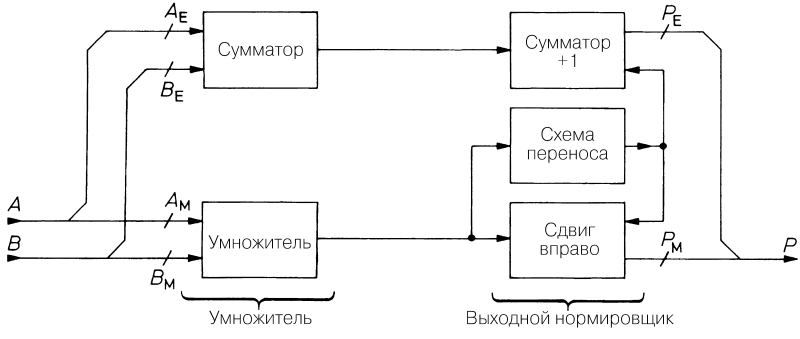


Рис. 8.28. Умножение чисел с плавающей запятой

Литература

[8.1] Liebig, H.: Logischer Entwurf digitaler systeme. Springer, 1996.
[8.2] Seifert, M., Beikirch, H.: Digitale Schaltungen. Vogel, 1998.

Глава 9
Переключающие схемы

Под переключающей схемой понимают устройства последовательностного типа для реализации логических функций с дополнительной способностью запоминать отдельные состояния переменных. В отличие от комбинационных схем, переменные y_j на выходе переключаемой схемы зависят не только от входных переменных x_i, но и от предыстории, определяемой состоянием триггеров.

В следующих разделах прежде всего рассматриваются устройство и принцип действия интегральных триггеров.

9.1
Интегральные триггеры

В разделе 6.2.1 уже говорилось о простых триггерах на транзисторах. Далее мы опишем принцип действия триггеров, ориентируясь на логические элементы. Это позволит осознать принципы их функционирования безотносительно к используемым схемотехническим приемам.

9.1.1
Статические триггеры

Два элемента ИЛИ–НЕ с обратной связью между ними (рис. 9.1) образуют триггер с комплементарными выходами Q и $\overline{Q}$ и входами запуска (S) и сброса (R).

Если входным состояниям присвоить комплементарные значения $S = 1$ и $R = 0$, получим:

$$\overline{Q} = \overline{S + Q} = \overline{1 + Q} = 0$$

и

$$Q = \overline{R + \overline{Q}} = \overline{0 + 0} = 1.$$

Следовательно, оба выхода характеризуются истинно комплементарными состояниями. Аналогично при $S = 0$ и $R = 1$ получим обратное состояние выхода, но при $R = S = 0$ текущее состояние выхода не меняется. На этом основано использование RS-триггера в качестве запоминающего элемента. При $R = S = 1$ оба выхода обнуляются, однако их состояние оказывается неопределенным, если S и R одновременно становятся равными нулю. Поэтому обычно состояние входов $R = S = 1$ считается недопустимым. Таблица истинности (табл. 9.1) дает представление о переключении RS-триггера (см. описание транзисторной схемы на рис. 6.9).

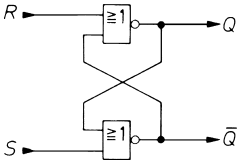


Рис. 9.1. RS-триггер на элементах ИЛИ–НЕ

Таблица 9.1. Таблица истинности RS-триггера на логических элементах ИЛИ–НЕ

S	R	Q	$\overline{Q}$
0	0	Q_{-1}	$\overline{Q}_{-1}$
0	1	0	1
1	0	1	0
1	1	(0)	(0)

В разделе 7.2 было показано, что логическое уравнение не меняется при инвертировании всех переменных и взаимной замене логических операций (+) и (×). Воспользовавшись данным правилом, приходим к RS-триггеру на логических элементах И–НЕ (рис. 9.2) с той же таблицей истинности (см. табл. 9.1). Надо лишь иметь в виду, что входными переменными теперь служат $\overline{R}$ и $\overline{S}$. Поскольку в дальнейшем предстоит часто сталкиваться с RS-триггером на логических элементах И–НЕ, приведем его таблицу истинности (табл. 9.2) для входных переменных $\overline{R}$ и $\overline{S}$.

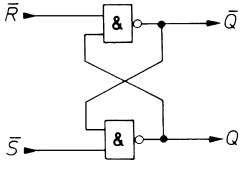


Рис. 9.2. RS-триггер на элементах И–НЕ

Таблица 9.2. Таблица истинности RS-триггера на элементах И–НЕ

$\overline{S}$	$\overline{R}$	Q	$\overline{Q}$
0	0	(1)	(1)
0	1	1	0
1	0	0	1
1	1	Q_{-1}	$\overline{Q}_{-1}$

Синхронный RS-триггер

Часто используются RS-триггеры, способные реагировать на изменения состояния входов только в течение определенных временных интервалов, задаваемых дополнительной тактовой переменной C. Такой статически тактируемый RS-триггер показан на рис. 9.3. При $C = 0$ имеем $\overline{R} = \overline{S} = 1$, и триггер сохраняет прежнее состояние. При $C = 1$ получается

$$R = R' \text{ и } S = S'.$$

В этом случае схема ведет себя как обычный RS-триггер.

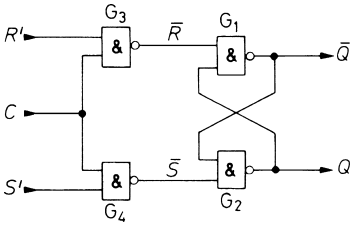


Рис. 9.3. Статически тактируемый RS-триггер

Синхронный D-триггер

Далее рассмотрим, как можно запомнить значение логической переменной D с помощью триггера, изображенного на рис. 9.3. Видно, что $Q = S$, если состояния входов комплементарны и $C = 1$. Следовательно, чтобы запомнить значение переменной D, достаточно задать $S = D$ и $R = \overline{D}$. Это делается так, как показано на рис. 9.4 посредством инвертора. У созданной таким способом ячейки памяти (триггера, тактируемого уровнем напряжения) $Q = D$, пока длится такт $C = 1$. Это видно и по таблице истинности (табл. 9.3). Благодаря данному свойству тактируемую ячейку памяти называют D-триггером. Если $C = 0$, запоминается текущее состояние выхода.

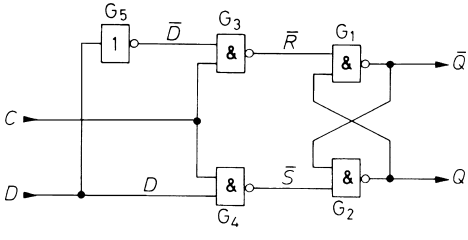


Рис. 9.4. Статический D-триггер

Таблица 9.3. Таблица истинности статического D-триггера

C	D	Q
0	0	Q_{-1}
0	1	Q_{-1}
1	0	0
1	1	1

Очевидно, логический элемент И–НЕ G_4 на рис. 9.4 при $C = 1$ действует как инвертор для D. Это делает излишним инвертор G_5 и приводит к практической реализации D-триггера, показанного на рис. 9.5. Его условное обозначение представлено на рис. 9.6.

Примеры интегральных микросхем D-триггера

74LS75 (ТТЛ); 10133 (ЭСЛ); 4042 (КМОП)

9.1.2 Триггеры с вре́менным запоминанием

Для многих применений, например в счетчиках и регистрах сдвига, статические триггеры не подходят. Здесь требуются триггеры, способные сохранить состояние входа в буферной памяти и передать ее содержимое на выход лишь после

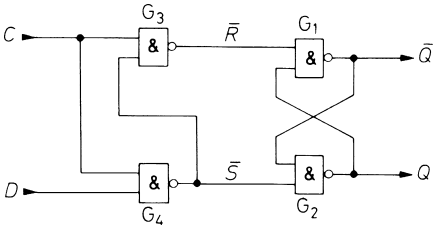


Рис. 9.5. Практический вариант статического D-триггера

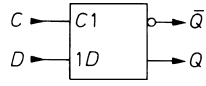


Рис. 9.6. Условное графическое обозначение статического D-триггера

очередного блокирования входов. Поэтому подобные устройства состоят из ведущего триггера на входе и ведомого – на выходе (Master-Slave FlipFlop, или MS-триггер).

Триггеры, срабатывающие по двум фронтам импульса

Схема MS-триггера показана на рис. 9.7. Он состоит из двух статически тактируемых RS-триггеров (см. рис. 9.3), которые взаимно-комплементарно блокируются тактовым импульсом C. Элемент G_{15} служит для инвертирования тактового импульса. Пока на тактовом входе $C = 1$, входная информация считывается ведущим триггером. Выходная информация при этом остается неизменной, поскольку ведомый триггер заблокирован.

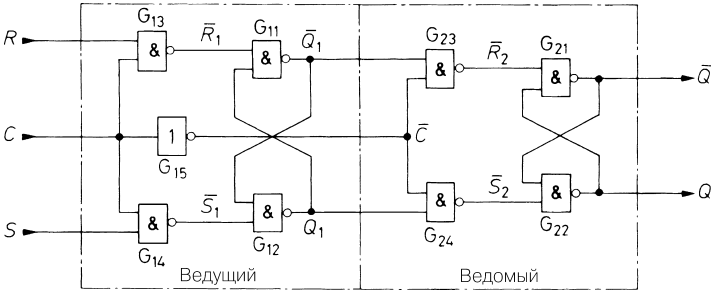


Рис. 9.7. RS-триггер, составленный из ведущего и ведомого триггеров

Как только на тактовом входе $C = 0$, ведущий триггер блокируется и фиксируется состояние, существовавшее непосредственно перед отрицательным фронтом импульса. Одновременно снимается запрет с ведомого триггера, и состояние ведущего передается на выход. Таким образом, поступление информации осуществляется в момент спада тактового импульса. Однако нет такого состояния тактового сигнала, при котором входные данные поступают прямо на выход, как в случае статического триггера.

Комбинация $R = S = 1$ на входе неизбежно приводит к неопределенному состоянию выходов, так как входы $\overline{S}_1$, $\overline{R}_1$ у ведущего триггера одновременно переходят от 00 к 11 при $C = 0$. Чтобы рационально использовать все комбинации входных сигналов, комплементарные данные с выхода дополнительно подаются на входные логические элементы. Это делается с помощью обратной связи, выделенной жирными линиями на рис. 9.8. В таком случае внешние входы обозначаются символами J и K. Из таблицы истинности (табл. 9.4) видно, что при $J = K = 1$ состояние выхода инвертируется при каждом тактовом импульсе. Подобное состояние равносильно делению частоты пополам (рис. 9.9), что позволяет применять JK-триггер, составленный из ведущего и ведомого триггеров, для построения простых счетчиков.

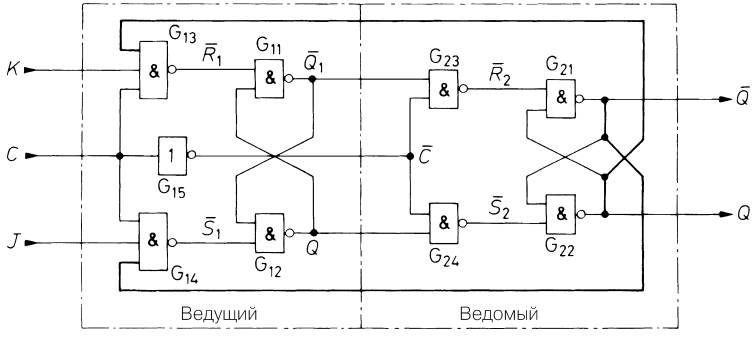


Рис. 9.8. JK-триггер типа ведущий–ведомый

Однако из-за наличия обратной связи на функционирование JK-триггера накладывается важное ограничение: таблица истинности (см. табл. 9.4) реализуется, только если состояние входов JK не меняется, пока для тактового импульса соблюдается состояние $C = 1$. Дело в том, что, в отличие от RS-триггера (см. рис. 9.7), ведущий триггер в данном случае можно переключить только один раз и без возврата в исходное состояние, так как один из входных элементов И–НЕ всегда заблокирован благодаря обратной связи. Пренебрежение указанным ограничением приводит к множеству ошибок в цифровых схемах.

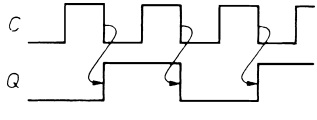


Рис. 9.9. JK-триггер из ведущего и ведомого триггеров в качестве делителя частоты

Таблица 9.4. Состояние выходов JK-триггера типа ведущий–ведомый по истечении тактового цикла (010)

J	K	Q
0	0	Q_{-1} (не изменяется)
0	1	0 } $(Q = J)$
1	0	1 } $(Q = J)$
1	1	$\overline{Q}_{-1}$ (инвертируется)

Выпускаются специальные варианты JK-триггеров типа ведущий–ведомый, свободные от этого ограничения. При блокировании входов здесь считывается именно то входное состояние, которое имело место в течение положительного фронта тактового импульса. Сразу по окончании фронта оба элемента на входе блокируются и перестают реагировать на изменения входного состояния (рис. 9.10). Тогда как в стандартном JK-триггере типа ведущий–ведомый входы J и K не изменяются, пока $C = 1$, в JK-триггере с блокированием входов они остаются неизменными только на время положительного фронта тактового импульса. Общее свойство названных триггеров состоит в том, что информация, считанная во время положительного фронта тактового импульса, появляется на выходе только во время отрицательного фронта. Это запаздывание обозначают знаками задержки на схемном символе триггера (рис. 9.11).

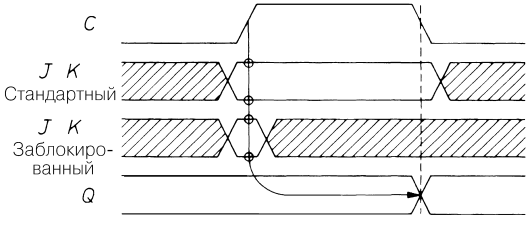


Рис. 9.10. Временная диаграмма входного и выходного сигналов в JK-триггере типа ведущий–ведомый

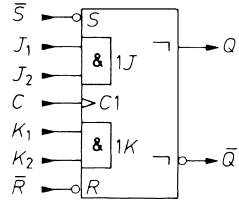


Рис. 9.11. Условное обозначение JK-триггера типа ведущий–ведомый

Обычно JK-триггеры снабжены несколькими входами J и K, ведущими к внутреннему элементу И–НЕ. Внутренние переменные J или K принимают значение 1 только тогда, когда на всех входах J или K выставлены единицы.

Наряду с входами JK у JK-триггеров имеются входы запуска (S) и сброса (R), действующие независимо от тактовых импульсов (то есть асинхронно) и позволяющие запускать и блокировать ведущий и ведомый триггеры. Приоритет у RS-входов выше, чем у JK-входов. Для перехода в тактируемый режим требуется установить $R = S = 0$ или $\bar{R} = \bar{S} = 1$.

Примеры интегральных микросхем JK-триггеров

	ТТЛ	ЭСЛ	КМОП
Стандартный	7476	10135	4027
С блокированием	74LS111		

Триггеры, срабатывающие по одному фронту импульса

Триггеры с вре́менным хранением информации могут быть построены из двух статических D-триггеров (см. рис. 9.5), включенных последовательно и управляемых комплементарными тактовыми импульсами (рис. 9.12). Пока тактирующая переменная $C = 0$, ведущий триггер отслеживает входной сигнал и $Q_1 = D$. В это время ведомый триггер сохраняет прежнее состояние. Как только $C = 1$, информация D,

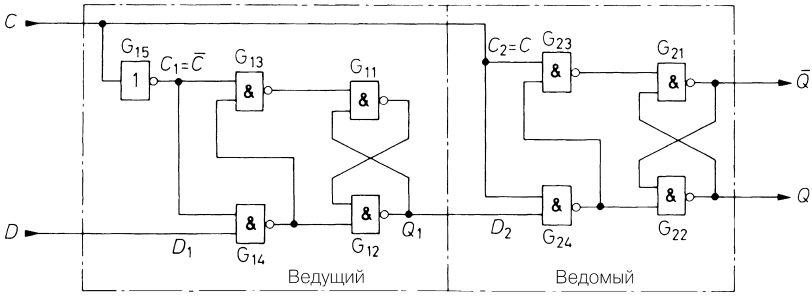


Рис. 9.12. D-триггер, срабатывающий по одному фронту

имеющаяся в ведущем триггере, фиксируется в нем и в ведомом триггере и передается на выход Q. Таким образом, данные, имеющиеся на входе D в период положительного фронта тактового импульса, передаются на выход Q. В остальное время состояние входа D не оказывает какого-либо влияния, что легко заметить по графику на рис. 9.13. В отличие от JK-триггера с блокированием входов, считанное значение переносится на выход в момент положительного фронта тактового импульса, а не во время отрицательного фронта тактового импульса, поэтому на условном обозначении триггера отсутствует знак задержки (рис. 9.14). Решающее преимущество описанной схемы состоит в том, что для формирования нового сигнала D отводится весь период тактового импульса. Если же используется JK-триггер, процесс не должен занимать времени больше, чем длится состояние тактового сигнала «0», так что при симметричном тактовом импульсе доступное время сокращается вдвое.

Примеры интегральных микросхем

74LS74 (ТТЛ); 10131 (ЭСЛ); 4013 (КМОП)

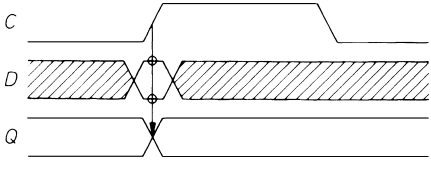


Рис. 9.13. Временная диаграмма входного и выходного сигналов D-триггера со срабатыванием по одному фронту

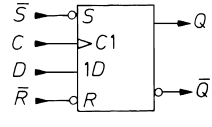


Рис. 9.14. Условное обозначение D-триггера со срабатыванием по одному фронту

D-триггеры, срабатывающие по одному фронту, способны функционировать в режиме триггера с двумя устойчивыми состояниями. Для этого устанавливается $D = \overline{Q}$ (рис. 9.15), тогда выходное состояние инвертируется при каждом положительном фронте тактового импульса (рис. 9.16). Если бы применялся статический D-триггер, вместо деления частоты получали бы установившееся колебание на период, когда тактовая переменная $C = 1$, поскольку из-за отсутствия блокировок

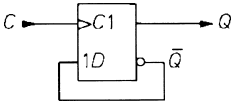


Рис. 9.15. D-триггер со срабатыванием по одному фронту в качестве делителя частоты

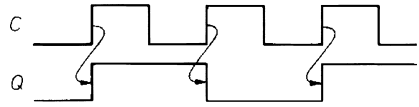


Рис. 9.16. Временная диаграмма делителя частоты

при прохождении сигнала переключение происходило бы всякий раз по истечении времени задержки.

Имеется возможность сделать переключение триггера зависящим от управляющей переменной, если на вход D по цепи обратной связи через мультиплексор попеременно подавать $\overline{Q}$ и Q, управляя мультиплексором посредством входа T с двумя устойчивыми состояниями (рис. 9.17). Таким же образом способен функционировать JK-триггер со связанными JK-входами (рис. 9.18). Триггеры с двумя устойчивыми состояниями, изображенные на рис. 9.17 и 9.18, служат основными элементами счетчиков.

$$Q = \begin{cases} Q_{-1} \\ \overline{Q}_{-1} \end{cases} \text{ при } \begin{matrix} T = 0 \\ T = 1 \end{matrix}$$

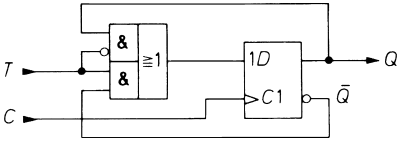


Рис. 9.17. Расширение D-триггера до триггера с двумя устойчивыми состояниями

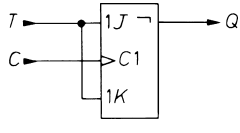


Рис. 9.18. Включение JK-триггера как прибора с двумя устойчивыми состояниями

Удается построить еще более универсальный триггер, если предусмотреть возможность синхронной передачи данных. Для этого у мультиплексора, включенного перед D-входом, вводится дополнительный вход, к которому обращаются через загрузочный вход L (рис. 9.19). При $L = 1$ $y = D$, поэтому после первого тактового импульса $Q = D$. При $L = 0$ схема функционирует точно так же, как схема на рис. 9.17. Принцип действия многофункционального триггера иллюстрируется на рис. 9.21, а таблица истинности представлена в табл. 9.5.

Аналогичный результат можно получить с помощью JK-триггера (рис. 9.20). Если $L = 1$, $J = D$ и $K = \overline{D}$. Тогда после следующего тактового импульса $Q = D$. При $L = 0$ имеем $J = K = T$, тогда схема работает как триггер на рис. 9.18. Используя JK-триггер, следует учитывать, что данные должны быть доступны до прихода положительного фронта тактового импульса, но появляются на выходе только после отрицательного фронта. Кроме того, в стандартном JK-триггере (см. рис. 9.8) необходимо обеспечить неизменность входов J и K, пока для тактового импульса $C = 1$. Следовательно, состояния входов L, T и D также не должны изменяться в течение этого периода.

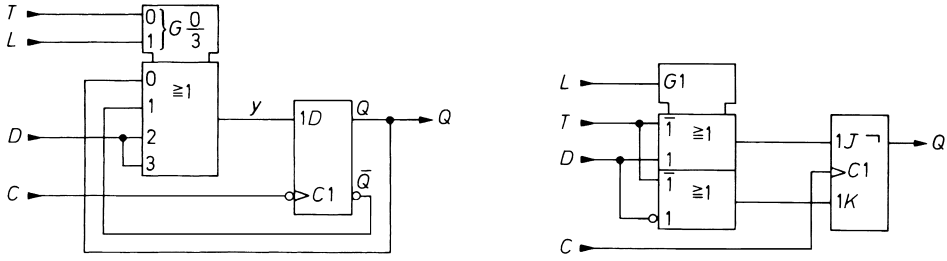


Рис. 9.19/20. Многофункциональный триггер. T – переключение, L – загрузка, D – данные, C – такт

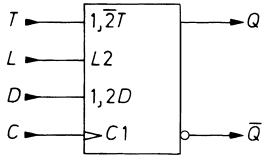


Рис. 9.21. Условное обозначение многофункционального триггера

Таблица 9.5. Таблица истинности многофункционального триггера

L	T	Q
0	0	Q_{-1}
0	1	Q_{-1}
1	0	D
1	1	D

9.2 Двоичные счетчики

Счетчики составляют важную группу схем последовательностного типа. Любая такая схема может служить счетчиком, лишь бы в определенных границах обеспечивалось однозначное соответствие между количеством введенных импульсов и состоянием выходной переменной. Поскольку каждая переменная способна принимать только два значения, n выходов дают 2^n возможных комбинаций. Нередко используется только часть возможных комбинаций. Какому числу будет сопоставлена та или иная комбинация, безразлично. Однако в счетчиках целесообразно выбирать способ представления чисел, облегчающий обработку данных. В простейших схемах довольствуются чисто двоичным способом.

В табл. 9.6 показано, как число принятых импульсов Z соответствует значениям переменной z_i в 4-разрядном двоичном счетчике. Просматривая таблицу сверху вниз, можно заметить две закономерности:

- смена значения выходной переменной z_i происходит тогда, когда переменная ближайшего младшего разряда совершает переход от 1 к 0;
- выходная переменная меняется всякий раз, когда поступает новый импульс, а все младшие переменные $z_{i-1}...z_0$ равны 1.

Это же видно и на временной диаграмме на рис. 9.22. Первая закономерность приводит к реализации счетчиков, основанных на асинхронном методе, а вторая – к реализации синхронного счетчика.

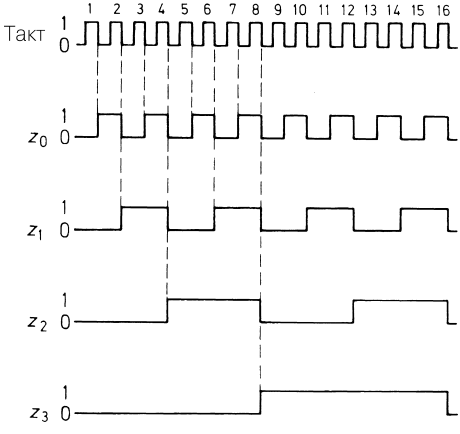


Рис. 9.22. Временная диаграмма прямого двоичного счетчика

Таблица 9.6. Таблица состояний двоичного счетчика

Z	z_3	z_2	z_1	z_0
	2^3	2^2	2^1	2^0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Иногда требуются счетчики, состояние которых уменьшается на единицу с каждым счетным импульсом. Особенности в работе такого счетчика, называемого вычитающим, также видны из табл. 9.6 при чтении снизу вверх.

Отсюда следует, что:

- в вычитающем счетчике выходная переменная z_i меняет свое значение тогда, когда переменная ближайшего младшего разряда z_{i-1} совершает переход от 0 к 1;
- в вычитающем счетчике выходная переменная z_i меняется всякий раз, когда поступает новый импульс, а все младшие переменные $z_{i-1}...z_0$ равны 0.

9.2.1 Асинхронный двоичный счетчик

Асинхронный двоичный счетчик реализуется путем формирования последовательной цепочки триггеров, тактовый вход каждого из которых соединен с выходом Q предыдущего триггера (рис. 9.23). Чтобы счетчик работал в прямом направлении, выходы триггеров должны изменять свое состояние, когда состояние тактового импульса меняется от 1 до 0. Следовательно, здесь требуются триггеры с запуском

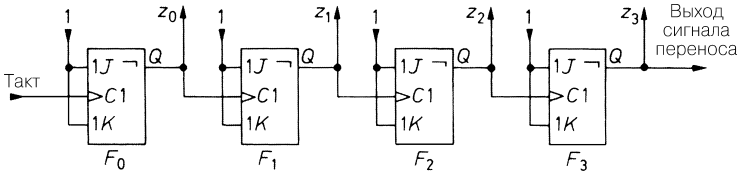


Рис. 9.23. Асинхронный двоичный счетчик

по отрицательному фронту тактового импульса, например JK-триггер типа ведущий–ведомый при $J = K = 1$. Счетчик допускает произвольное наращивание. Так цепочка из 10 триггеров позволит подсчитать до 1023 событий.

Здесь пригодны также триггеры с запуском от положительного фронта тактового импульса, например D-триггеры, срабатывающие по одному фронту тактового импульса. Включив их так, как показано на рис. 9.23, получим вычитающий счетчик. Для реализации прямого счетчика достаточно обращать тактовый импульс, подключая данный триггер к выходу $\overline{Q}$ его предшественника в цепочке.

Любой счетчик одновременно служит делителем частоты. Частота на выходе триггера F_0 равна половине частоты входного сигнала. На выходе триггера F_1 она составляет лишь четверть, на выходе триггера F_2 – только одну восьмую и т.д. Деление частоты очевидно из рис. 9.22.

Примеры интегральных асинхронных двоичных счетчиков

Разрядность счетчика, битов	ТТЛ	ЭСЛ	КМОП
4	74LS93	10178	
7			4024
8	74LS393		
24			4521
30	74LS292		

9.2.2 Синхронный двоичный счетчик

Отличительная особенность асинхронного счетчика состоит в том, что счетные импульсы подаются только на тактовый вход первого триггера, тогда как остальные триггеры управляются косвенно. В результате выходной сигнал приходит на оконечный триггер лишь после переключения всех предшествующих триггеров, так что выходные состояния от z_0 до z_n меняются с взаимным запаздыванием на время переключения одного триггера. В результате при длинной цепочке и высокой частоте счета z_n меняется только после появления нового счетного импульса, и после последнего счетного импульса наступает период ожидания длительностью, равной суммарной задержке сигнала всей цепочкой. Только по истечении этого периода можно оценить результат счета. Если же требуется знать состояние счетчика в процессе счета, период счетных импульсов должен быть не меньше времени задержки для цепи в целом.

Указанного недостатка нет у синхронных счетчиков. Их отличительная черта – подача счетных импульсов одновременно на все тактовые входы *C*. Чтобы предотвратить срабатывание всех триггеров от каждого тактового импульса, применяются управляемые триггеры с двумя устойчивыми состояниями, подобные представленным на рис. 9.17 и 9.18. Они переключаются, когда управляющая переменная $T = 1$. В соответствии с табл. 9.6 условие переключения формулируется следующим образом: триггер двоичного счетчика должен переключиться, только когда управляющая переменная всех более низких по рангу триггеров равна единице. Для этого необходимо, чтобы выполнялись равенства $T_0 = 1$, $T_1 = z_0$, $T_2 = z_0z_1$ и $T_3 = = z_0z_1z_2$. На рис. 9.24 показано, как реализуется требуемая здесь логическая функция И.

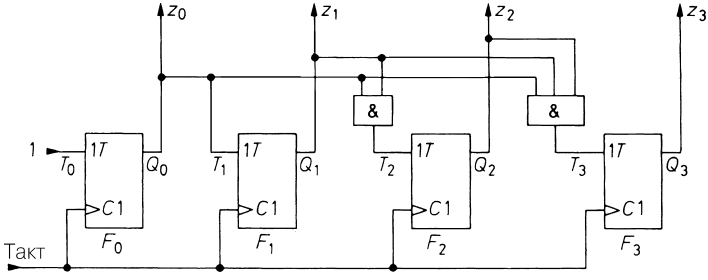


Рис. 9.24. Синхронный двоичный счетчик

Интегральные синхронные счетчики располагают дополнительными входами и выходами, функции и назначение которых поясняются схемой на рис. 9.25. Вход сигнала установки нуля *CLR* позволяет сбросить результат счета ($Z = 0$). Загрузочный вход *LOAD* дает возможность загрузить в счетчик любое число $Z = D$. Установка нуля, как и всякий сигнала сброса, работает асинхронно, а загрузка осуществляется не только синхронным, но и асинхронным способами.

Включая последовательно несколько, например, 4-разрядных счетчиков, можно реализовать многоразрядный счетчик. Связь между ними осуществляется через выход сквозного переноса *RCO* и вход сигнала разблокирования *ENT*, позволяющего блокировать весь каскад счетчика и выход переноса. В таком случае последний должен соответствовать единичному состоянию, если достигнуто состояние счетчика 1111 и все младшие каскады разрешают перенос. Для этого в каждом каскаде счетчика должна быть сформирована логическая функция

$$RCO = ENT \times z_0z_1z_2z_3.$$

Соответствующий выходной логический элемент обозначен на рис. 9.25.

Для покаскадного соединения ступеней счетчика достаточно подключать вход *ENT* ступени к выходу *RCO* предыдущей ступени. Однако при каскадировании логических функций И складываются длительности задержки сигнала в каскадах. У многоразрядных счетчиков это приводит к снижению скорости счета. В таком случае удобнее строить логическую функцию И параллельно на каждой ступени. С данной целью при формировании соединения *RCO-ENT* пропускают первую ступень и управляют деблокированием последующих ступеней параллельно через входы *ENP*. Такой прием позволяет реализовать параллельную логическую функцию И (рис. 9.26) без внешнего логического элемента.

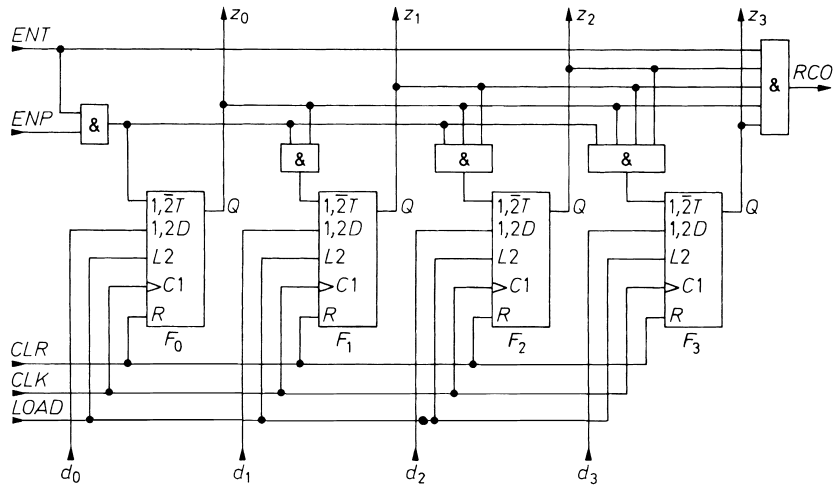


Рис. 9.25. Практическое исполнение интегральных синхронных счетчиков. *ENT* – разрешение *T*; *ENP* – разрешение *P*; *CLR* – установка нуля; *CLK* – такт; *LOAD* – загрузка; *RCO* – выход сигнала переноса

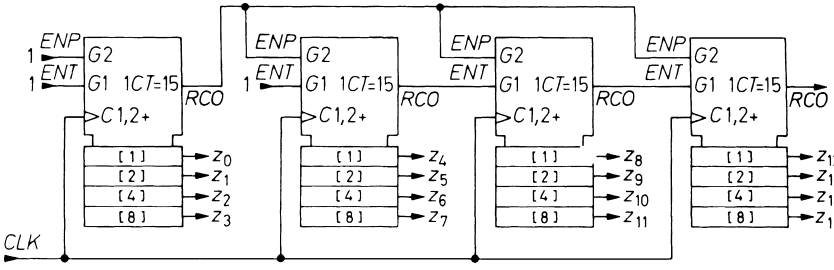


Рис. 9.26. Каскадное соединение ступеней синхронного счетчика. *ENT* – разрешение *T*; *ENP* – разрешение *P*; *RCO* – выход сигнала переноса; *CLK* – такт

Примеры интегральных синхронных двоичных счетчиков

Разрядность, битов	Сброс	ТТЛ	ЭСЛ	КМОП
4	Асинхронный	74LS161A		4161
4	Синхронный	74LS163A	10136	4163
8	Синхронный	74LS590		

9.2.3 Реверсивные счетчики

Существует два типа реверсивных счетчиков. У первого имеются тактовый вход и вход, через который задают направление счета, а у второго – два тактовых входа, один из которых повышает, а другой понижает показания счетчика.

Счетчики с переключаемым направлением счета

Согласно табл. 9.6, в режим обратного счета триггер должен переключиться при обнулении всех младших разрядов. Для реализации этого условия допустимо к выходам $\overline{Q}$ подсоединить логику прямого счета, известную по рис. 9.25. В счетчике с переключением направления счета (рис. 9.27) с помощью переключателя реверса $U/\overline{D}$ разблокируется либо верхняя часть логики счетчика для прямого счета, либо нижняя часть – для обратного.

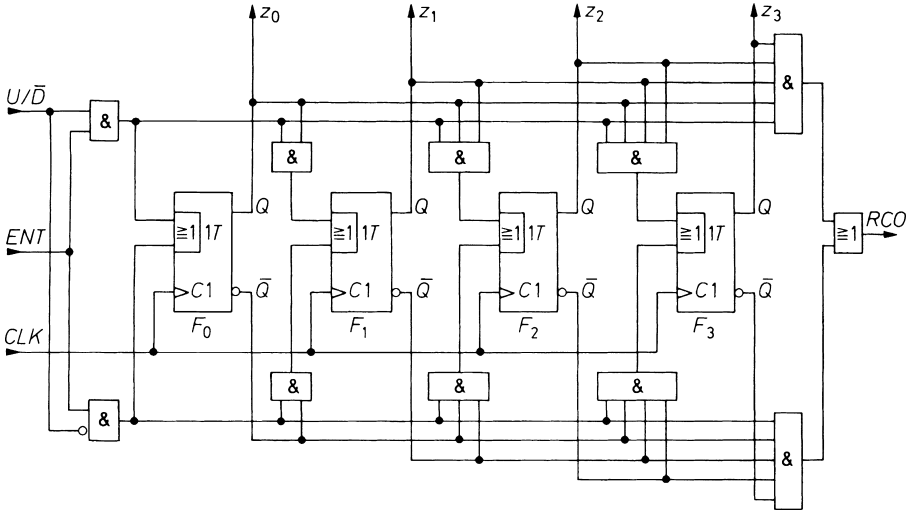


Рис. 9.27. Двоичный счетчик с переключением направления счета. *ENT* – разрешение *T*; $U/\overline{D}$ – сигнал реверса; *CLK* – такт; *RCO* – выход сигнала переноса

Перенос в счетный каскад старшего разряда может произойти в двух случаях: если в режиме прямого счета ($U/\overline{D}$=1) счетчик показывает 1111 или если в режиме обратного счета его значение составляет 0000. Следовательно, для переменной переноса имеет место соотношение:

$$RCO = \left[z_0 z_1 z_2 z_3 U/\overline{D} + \overline{z}_0 \overline{z}_1 \overline{z}_2 \overline{z}_3 \overline{U/\overline{D}} \right] ENT.$$

Как и на схеме, представленной на рис. 9.26, эта переменная поступает на вход разблокирования *ENT* следующей счетной ступени. Направление переноса всегда правильно интерпретируется по его знаку, если направление счета переключается для всех счетчиков одинаково.

Примеры счетчиков с переключением направления счета

Разрядность, битов	ТТЛ	ЭСЛ	КМОП
4	74LS191	10136	4516
8	74AS867		

Счетчики с входами прямого и обратного счета

Счетчик с двумя тактовыми входами для прямого и обратного счета показан на рис. 9.28, где $F_0...F_3$ – триггеры с двумя устойчивыми состояниями. В ранее рассмотренных схемах тактовые импульсы поступали на все триггеры, а те из них, которые не должны переключаться, блокировались управляющим сигналом по входу *T*. В данной схеме тактовые импульсы вообще не поступают на соответствующие триггеры. Импульсы прямого счета *CUP* подаются на тактовые входы только тех счетчиков, предшественники которых установлены на единицу. Соответственно импульсы обратного счета *CDN* попадают только на те триггеры, предшественники которых обнулены.

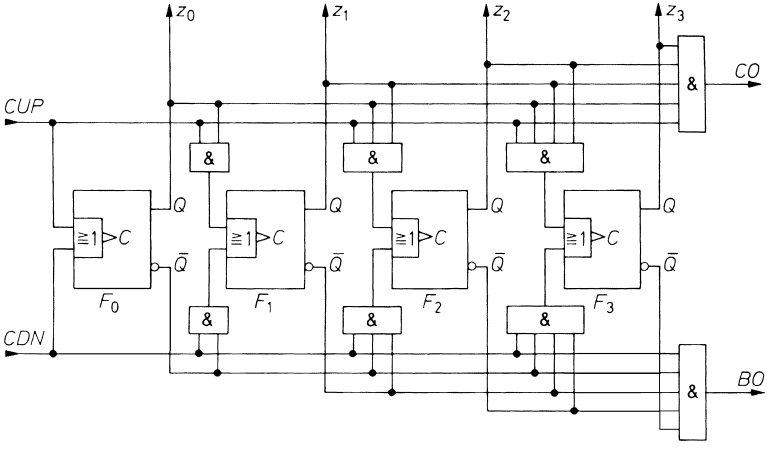


Рис. 9.28. Двоичный счетчик с тактовыми входами прямого и обратного счета. *CUP* – тактовый сигнал прямого счета; *CDN* – тактовый сигнал обратного счета; *CO* – выход сквозного переноса; *BO* – выход отрицательного переноса

Тактовые импульсы поступают на триггеры, подлежащие переключению, практически одновременно, так что опрокидывание триггеров старших и младших разрядов происходит одновременно и схема функционирует как синхронный счетчик. Логические элементы И на выходе способны осуществлять перенос в прямом и обратном направлениях, что позволяет подключать аналогичный счетчик. Последний, будучи синхронным по своему внутреннему режиму, работает с задержкой и, следовательно, асинхронно относительно первого счетчика. Такой режим функционирования называют полусинхронным.

Примеры счетчиков с тактовыми входами прямого и обратного счета

4 разряда 74LS193 (ТТЛ)

Устранение совпадений

Длительность двух соседних счетных импульсов и временной интервал между ними не должны быть меньше времени установления счетчика t_e, иначе второй

импульс будет неправильно обработан. В силу этого требования у счетчиков с единственным счетным входом максимальный темп счета не должен превышать $f_{\max} = 1/2t_e$. Еще хуже обстоит дело у счетчиков, построенных по типу схемы на рис. 9.28. Даже если частота импульсов на прямом и обратном входах существенно ниже $f_{\max}$, в асинхронной системе промежуток между прямым и обратным счетными импульсами может оказаться меньше t_e. В результате столь плотного следования импульсов и их вероятных совпадений показания счетчика становятся неопределенными. Единственный способ предотвратить такую ситуацию состоит в том, чтобы не пропустить перекрывающиеся импульсы к счетчику. Тогда его показания остаются неизменными, как если бы прямой и обратный импульсы вовсе отсутствовали.

Подобная схема устранения совпадений реализуется, например, согласно рис. 9.29 [9.2]. Одновибраторы U_1 и U_2 формируют из счетных импульсов *CUP* и *CDN* сигналы x_{UP} и x_{DN} определенной длительности t_1. Их задние фронты запускают одновибраторы U_4 и U_5, генерирующие выходные импульсы. Логический элемент G_1 определяет, не перекрываются ли нормированные входные импульсы x_{UP} и x_{DN}. Если да, на его выходе появляется положительный фронт, запускающий триггер U_3. Тем самым оба выходных элемента G_2 и G_3 блокируются на время t_2, и ни один импульс к выходу не допускается, что и должно произойти в случае совпадения счетных импульсов. Для уверенного устранения совпадения необходимо соблюдать условие

$$t_2 > t_1 + t_3.$$

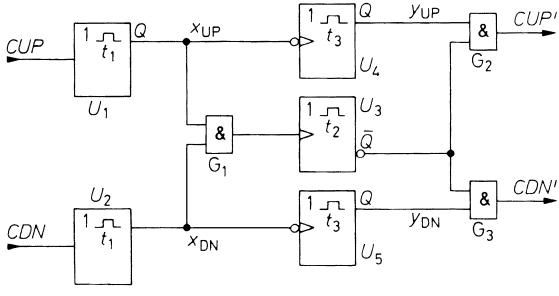


Рис. 9.29. Схема антисовпадений. *CUP* – тактовый сигнал прямого счета; *CDN* – тактовый сигнал обратного счета

Время t_3 определяет длительность выходного импульса. Его минимальная продолжительность имеет место в отсутствие совпадения. Тогда $\Delta t = t_1 - t_3$. Для правильной работы счетчика важно соблюдать дополнительные условия:

$$t_3 > t_e \text{ и } t_1 - t_3 > t_e.$$

Таким образом, минимально допустимое время переключения составляет $t_3 = t_e$, $t_1 = 2t_e$ и $t_2 = 3t_e$. Следовательно, максимальный темп счета по обоим входам схемы устранения совпадений составляет

$$f_{\max} = \frac{1}{t_2} = \frac{1}{3t_e},$$

так что указанная схема снижает его в полтора раза.

На данном принципе основан тактовый генератор с минимизацией конфликтных ситуаций, встроенный в счетчик 40110 (КМОП).

Метод вычитания

Гораздо более изящный метод состоит в подсчете прямых и обратных счетных импульсов раздельными счетчиками с последующим вычитанием их показаний, как показано на рис. 9.30. В этом случае наличие совпадений не искажает результаты счета. Другое достоинство заключается в том, что прямой счетчик заведомо допускает более высокую тактовую частоту благодаря простоте своей логики.

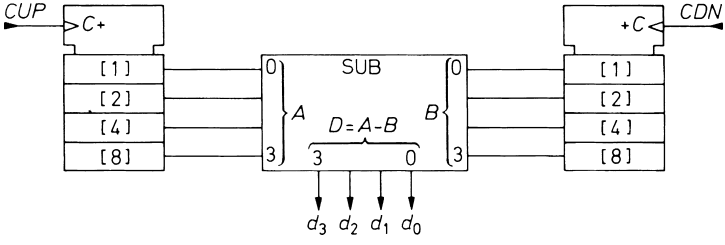


Рис. 9.30. Реверсивный двоичный счетчик, нечувствительный к совпадениям. *CUP* – тактовый сигнал прямого счета; *CDN* – тактовый сигнал обратного счета; *SUB* – вычитатель

В вычитателе бит переноса нельзя использовать в качестве знакового разряда, иначе положительная разность может быть неправильно интерпретирована как отрицательная, если один из счетчиков переполнен, а другой нет. Нетрудно получить результат с правильным знаком, если согласно нашему примеру рассматривать разность как четырехразрядное число в двоичном дополнительном коде. Разряд d_3 правильно определяет знак, если разрядность разности не выходит за допустимые пределы от –8 до +7.

9.3 Двоично-десятичный счетчик в коде 8421

Как показывает табл. 9.6, 3-разрядный двоичный счетчик позволяет считать до 7, а 4-разрядный – до 15. Следовательно, в счетчике натуральных двоично-десятичных чисел для каждого десятичного числа требуется 4-разрядный двоичный счетчик в качестве эквивалента счетной декады. Такая счетная декада отличается от стандартного двоичного счетчика только тем, что после каждого десятого счетного импульса она сбрасывается в нуль и выдает импульс переноса, запускающий счетную декаду более старшего десятичного разряда.

9.3.1
Асинхронный двоично-десятичный счетчик

В двоично-десятичных счетчиках существенно упрощается десятичная индикация показаний по сравнению с чисто двоичными счетчиками, так как каждая декада дешифруется и представляется в виде десятичного разряда.

Поскольку десятичные числа в естественном двоично-десятичном счислении отображаются посредством 4-разрядных двоичных слов, составленных из разрядов 2^3, 2^2, 2^1 и 2^0, такое двоично-десятичное представление называют также кодом 8421. В табл. 9.7 демонстрируются показания десятичной декады в этом коде; они должны совпадать с табл. 9.6 вплоть до числа 9, потому что 10 вновь представляется как 0000. Соответствующие временные диаграммы выходных переменных показаны на рис. 9.31.

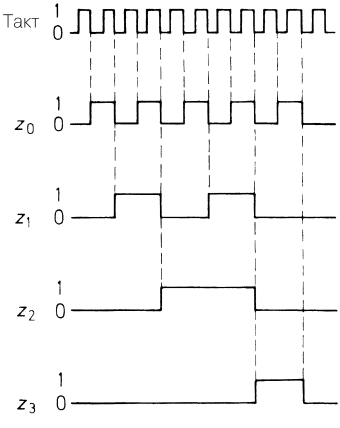


Рис. 9.31. Временная диаграмма выходных функций счетчика в коде 8421

Таблица 9.7. Таблица состояний в коде 8421

Z	z_3	z_2	z_1	z_0
	2^3	2^2	2^1	2^0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

Разумеется, для того чтобы после десятого входного импульса принудительно вернуть счетчик в начальное состояние, требуется дополнительная логика. Но можно сэкономить логический элемент, если воспользоваться JK-триггером с несколькими входами J и K (рис. 9.32). Отличие от чисто двоичного счетчика, изображенного на рис. 9.23, состоит в следующем: триггер F_1 не должен срабатывать после прихода каждого счетного импульса, хотя z_0 изменяет состояние с 1 на 0. Из рис. 9.23 вытекает объяснение данной особенности: z_1 должен оставаться в состоянии 0, если z_3 до прихода тактового импульса сохраняет значение 1. Чтобы создать такие усло-

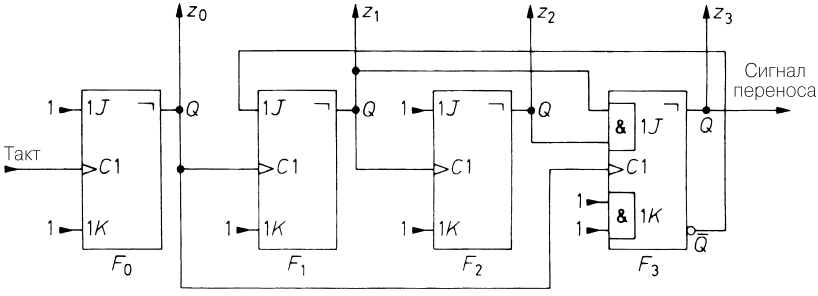


Рис. 9.32. Асинхронный двоично-десятичный счетчик

вия, J-вход F_1 просто подключают к $\overline{z}_3$. При этом автоматически выполняется условие $z_2 = 0$ при поступлении каждого десятого импульса.

Второе отличие от двоичного счетчика состоит в том, что приход десятого импульса сопровождается переключением z_3 из состояния 1 в 0. Отметим здесь одно неудобство: если бы тактовый вход F_3 соединялся с z_2, как в двоичном счетчике, переменная z_3 не могла бы меняться уже после восьмого счетного импульса из-за блокировки триггера F_1 благодаря обратной связи. Поэтому тактовый вход F_3 подключается к выходу триггера, который не блокируется обратной связью, то есть в нашем случае к z_0.

Теперь с помощью J-входа надо воспрепятствовать преждевременному срабатыванию триггера F_3. Согласно табл. 9.7, z_3 должен принимать значение 1, только когда z_1 и z_2 равны 1 перед приходом тактового импульса. С этой целью два J-входа F_3 подключают к z_1 и z_2. Тогда с появлением восьмого счетного импульса $z_3 = 1$. Одновременно происходит переключение $z_1 = z_2 = 0$, и при поступлении очередного тактового импульса z_3 возвращается в состояние $z_3 = 0$. Это случается с приходом именно десятого импульса, поскольку тогда z_0 переходит из 1 в 0, то есть как раз в тот момент, на который указывает табл. 9.7.

Примеры асинхронных двоично-десятичных счетчиков

4 бита	74LS90 (ТТЛ), 10138 (КМОП)
2 × 4 бита	74LS390 (ТТЛ)

9.3.2 Синхронный двоично-десятичный счетчик

По своей схеме синхронный декадный счетчик (рис. 9.33) во многом сходен с синхронным двоичным счетчиком (см. рис. 9.25). Как и в случае асинхронного декадного счетчика, здесь требуются два дополнения, которые при переходе от $9_{10} = 1001_2$ к $0 = 0000$ предотвращали бы переключение F_1, но не F_3. В схеме, изображенной на рис. 9.33, блокировка F_1 обеспечивается обратной связью с $\overline{Q}_3$, а срабатывание F_3 происходит за счет дополнительно расшифрованного числа 9 на управляющем входе с двумя устойчивыми положениями.

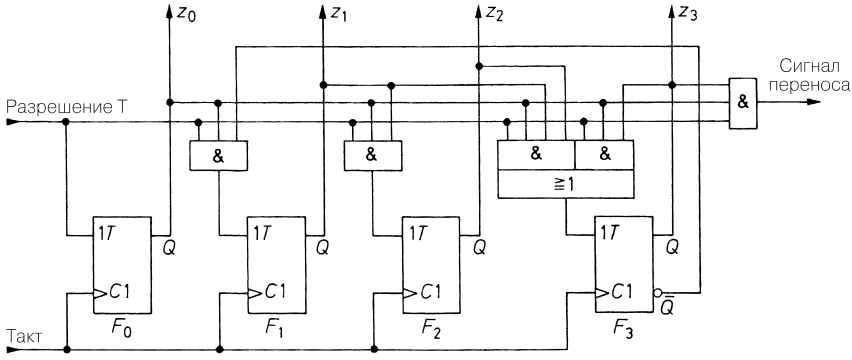


Рис. 9.33. Синхронный двоично-десятичный счетчик

Примеры синхронных двоично-десятичных счетчиков

74LS160 (ТТЛ); 4160 (КМОП);

с переключением направленности счета

74LS190 (ТТЛ), 10137 (ЭСЛ), 4510 (КМОП);

с раздельными входами для прямого и обратного счета

74LS192 (ТТЛ)

9.4 Счетчики групп

Счетчиком групп называют схему, способную выдавать выходной сигнал, когда количество входных импульсов достигнет заранее выбранного числа M. Тогда выходной сигнал можно использовать для прекращения счета или сброса схемы в исходное состояние. Запуская схему вновь после сброса, получим счетчик по модулю M, счетный цикл которого задается заранее выбранным числом.

Самый доступный способ реализации счетчика групп состоит в том, чтобы сравнивать показания счетчика Z с заданным числом M (рис. 9.34). Для этого служит компаратор, описанный в разделе 8.5. После M тактовых импульсов получим $Z = M$, произойдет присвоение $y = 1$ и сброс счетчика ($Z = 0$). Сигнал равенства присутствует на выходе, пока длится процесс сброса. При асинхронных CLR-входах подобная длительность составляет всего лишь общее время срабатывания нескольких логических элементов. Поэтому предпочтителен синхронный вход сброса, при котором длительность выходного сигнала сравнения строго соответствует длительности такта синхронизации. Таким образом, счетчик на рис. 9.34 сбрасывается в 0 после $M + 1$ тактовых импульсов и представляет собой счетчик по модулю $(M + 1)$.

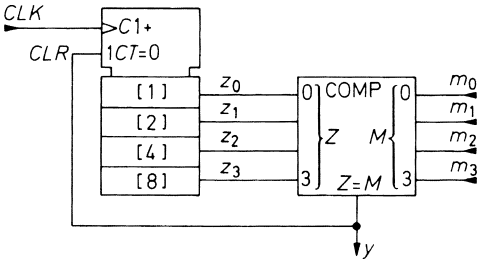


Рис. 9.34. Счетчик по модулю (M + 1) с компаратором. *CLK* – такт; *CLR* – установка нуля; *COMP* – компаратор

Можно обойтись без компаратора на рис. 9.34, если воспользоваться параллельными загрузочными входами (см. рис. 9.25), которые почти всегда имеются у синхронных счетчиков. На данном принципе основаны схемы, изображенные на рис. 9.35 и 9.36. В счетчик на рис. 9.35 загружается число $P = Z_{max} - M$. Когда через M тактовых импульсов показание счетчика сравняется с максимальным Z_{max}, его значение будет дешифровано в самой схеме и вызовет перенос $RCO = 1$. Если этот выход соединен с входом *LOAD* (см. рис. 9.35), при появлении тактового импульса под номером $M + 1$ произойдет перезагрузка заданного числа P, так что и в описанной конфигурации получится счетчик по модулю (M + 1). Выбор числа P особенно легко осуществить в двоичном коде: оно представляет собой обратный код числа M (см. раздел 8.1.3).

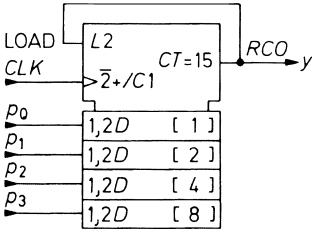


Рис. 9.35. Счетчик по модулю (M + 1) с параллельным вводом $P = Z_{max} - M$ при $Z = 15$. *LOAD* – загрузка; *CLK* – такт; *RCO* – сигнал переноса

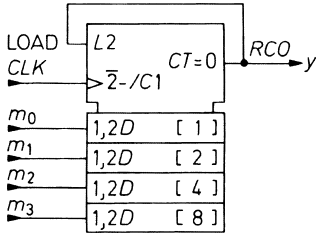


Рис. 9.36. Счетчик по модулю (M + 1) с параллельным вводом $P = Z_{max} - M$ при $Z = 0$ с использованием вычитающего счетчика. *LOAD* – загрузка; *CLK* – такт; *RCO* – сигнал переноса

В счетчике на рис. 9.36 загрузка числа M происходит автоматически, а затем начинается обратный счет вплоть до нуля. При его достижении вычитающий счетчик генерирует сигнал перехода *RCO* (см. рис. 9.27), который производит очередную загрузку счетчика.

9.5
Регистры сдвига

Регистры сдвига образуются из цепочек триггеров, позволяющих сдвигать поступившие на вход данные на один триггер дальше с каждым тактовым импульсом. Пройдя цепочку, они оказываются на выходе с задержкой, сохранив, однако, прежнюю величину.

9.5.1
Принципиальная схема

Принцип действия регистра сдвига иллюстрируется на рис. 9.37. С первым тактовым импульсом поступившие на вход данные D_1 заносятся в триггер F_1. После прихода второго тактового импульса они передаются триггеру F_2. Одновременно в триггер F_1 заносятся следующие данные D_2. Табл. 9.8 поясняет этот механизм на примере 4-разрядного сдвигового регистра. Как видно, сдвиговый регистр заполняется последовательно поступающими данными за четыре цикла, после чего они появляются параллельно на выходах четырех триггеров от Q_1 до Q_4 либо считываются попрежнему последовательно с выхода Q_4. Триггерами могут служить схемы любого типа с буфером. Здесь не подходят статические триггеры, поскольку в указанном случае входные данные будут переноситься сразу в последний из триггеров, как только тактовый импульс переходит в состояние 1.

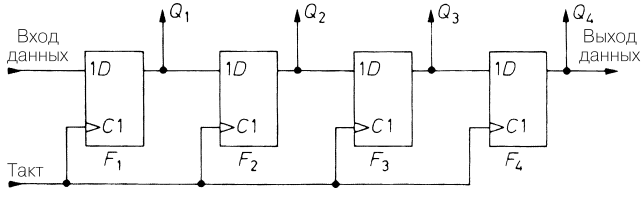


Рис. 9.37. Простейшая реализация 4-разрядного регистра сдвига

Таблица 9.8. Функции 4-разрядного сдвигового регистра

CLK	Q_1	Q_2	Q_3	Q_4
1	D_1	–	–	–
2	D_2	D_1	–	–
3	D_3	D_2	D_1	–
4	$\boldsymbol{D_4}$	$\boldsymbol{D_3}$	$\boldsymbol{D_2}$	$\boldsymbol{D_1}$
5	D_5	D_4	D_3	$\boldsymbol{D_2}$
6	D_6	D_5	D_4	$\boldsymbol{D_3}$
7	D_7	D_6	D_5	$\boldsymbol{D_4}$

9.5.2
Регистр сдвига с параллельным вводом

Включение мультиплексора перед каждым D-входом (рис. 9.38) позволяет переключаться на параллельный ввод данных с помощью входа загрузки (LOAD). Тогда с появлением очередного тактового импульса данные *D*1...*D*4 будут загружены параллельно и появятся на выходах *Q*1...*Q*4. При таком подходе становится возможным не только последовательно-параллельное, но и параллельно-последовательное преобразование данных.

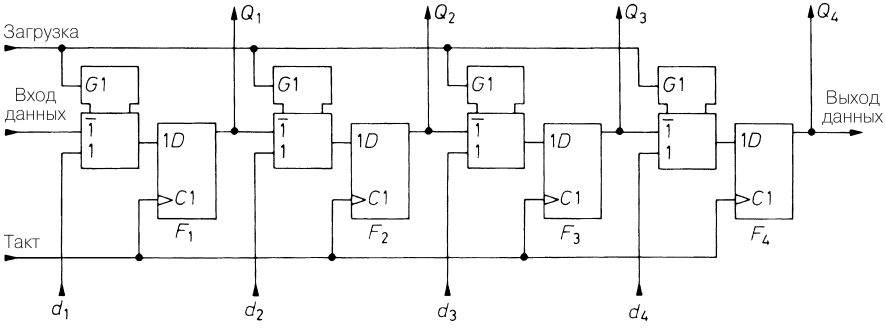


Рис. 9.38. Регистр сдвига с параллельными входами для загрузки данных

Регистр сдвига с параллельным вводом данных способен функционировать как регистр со сдвигом в прямом и обратном направлениях. Для этого каждый из параллельных входов подключается к выходу соседнего триггера справа, и при *LOAD* = 1 происходит сдвиг данных справа налево.

Примеры регистров сдвига с параллельным вводом данных

Разрядность, битов	ТТЛ	ЭСЛ	КМОП
4	74LS194A	10141	40194
8	74LS164, 299		4014
16	74LS673		4006
8×1…16	Am29525		

9.6
Обработка асинхронных сигналов

Последовательностные схемы реализуются в асинхронном и синхронном вариантах. Асинхронная реализация требует меньших затрат, но чревата определенными трудностями, так как необходимо отличать достоверные данные от переходных состояний, появляющихся на короткие промежутки времени из-за различий в быстродействии элементов схемы. В синхронных системах дело обстоит гораздо проще.

Какие-либо события в той или иной части схемы реализуются одновременно с фронтом тактового импульса, что позволяет опознавать стационарное состояние системы по состоянию тактового импульса. Соответственно всегда стремятся построить схему так, чтобы все события в ней были приурочены только к положительному либо отрицательному фронту тактового импульса. При запуске всех цепей, например, отрицательным фронтом можно быть уверенным в том, что система в целом пребывает в стационарном состоянии, пока функция состояния синхроимпульса остается равной 1.

Как правило, внешние данные поступают в систему, не будучи синхронизированными ее тактовыми импульсами. Чтобы обеспечить синхронную обработку таких данных, их надо предварительно обработать. Для этого обычно применяют несколько схем, которые будут рассмотрены в следующих разделах.

9.6.1 Устранение вибраций механических контактов

При срабатывании механического переключателя возникает дребезг его контактов, что приводит к появлению серии импульсов. По указанной причине счетчик зарегистрирует неопределенное количество импульсов вместо ожидаемого одиночного. Такой эффект не возникает при использовании ртутных контактов, но подобное решение слишком дорого. Устранить последствия дребезга контактов электронными средствами проще всего с помощью RS-триггера (рис. 9.39). В нормальном положении $\overline{R} = 0$ и $\overline{S} = 1$, так что $x = 0$. При включении реле размыкание нормально замкнутых контактов вызывает появление серии импульсов на входе $\overline{R}$, в это время $\overline{R} = \overline{S} = 1$, так что выход x не меняется. Вслед за полным разрывом нормально замкнутых контактов серия импульсов появляется на нормально разомкнутом контакте. При его первом замыкании $\overline{R} = 1$ и $\overline{S} = 0$, что приводит к переключению триггера, и тогда $x = 1$. Данное состояние сохраняется, несмотря на продолжающийся дребезг. Триггер вернется в исходное положение только после очередного соприкосновения нормально разомкнутых контактов. Временная диаграмма описанного процесса показана на рис. 9.40.

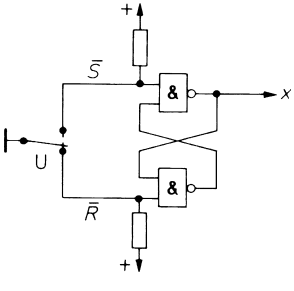


Рис. 9.39. Подавление вибраций переключающих контактов

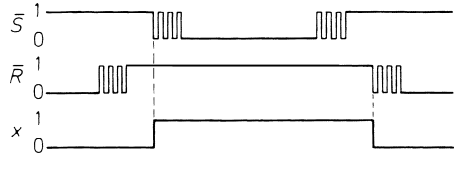


Рис. 9.40. Временная диаграмма

9.6.2
RS-триггер с запуском по фронту импульса

Триггер с RS-входами переключен, если $S = 1$, и пребывает в исходном состоянии при $R = 1$. Следует избегать ситуации, когда состояние обоих входов равно единице, для чего укорачивают длительность импульсов R и S. Еще проще подавать входные сигналы на входы D-триггера с управлением по положительному фронту тактового импульса (рис. 9.41). Благодаря этому для обработки сигнала важен лишь момент прохождения положительного фронта, тогда как состояние входного сигнала в остальное время тактового цикла не играет роли. При появлении положительного фронта S-импульса имеет место $Q_1 = Q_2$ и выходной сигнал y формируется схемой Исключающее ИЛИ:

$$y = \overline{Q}_1 \oplus Q_2 = \overline{Q}_2 \oplus Q_2 = 1.$$

С появлением фронта R-импульса $Q_2 = \overline{Q}_1$ и $y = 0$. Следовательно, выход y функционирует аналогично Q-выходу RS-триггера.

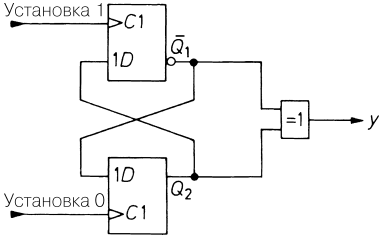


Рис. 9.41. RS-триггер с запуском по фронту тактового импульса

Но и здесь накладывается ограничение на изменение входного сигнала: положительные фронты входных импульсов не должны поступать одновременно. Их необходимо разнести по крайней мере на время задержки распространения сигнала плюс время подготовки информации, что составляет около 50 нс у микросхем ТТЛ серии 74LS. При одновременном появлении фронтов на входе происходит инверсия выходного сигнала.

9.6.3
Синхронизация импульсов

Простейший способ синхронизации импульсов заключается в использовании D-триггера. Внешний сигнал x подается на вход D (рис. 9.42), а тактовая частота Φ – на вход C. Благодаря этому входная переменная x опрашивается и переносится на выход при каждом положительном фронте тактового импульса. Поскольку изменения входного сигнала способны происходить и в присутствии такого фронта, у триггера F_1 могут возникать метастабильные состояния. Соответственно во избежание сбоев выходного сигнала вводится дополнительный триггер F_2.

Пример временной диаграммы приведен на рис. 9.43. Импульсы, настолько короткие, что они не захватывают положительный фронт тактового импульса,

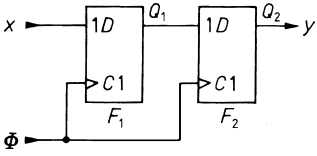


Рис. 9.42. Схема синхронизации

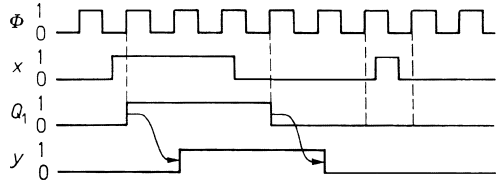


Рис. 9.43. Временная диаграмма

игнорируются, что показано на рис. 9.43. Если потеря коротких импульсов недопустима, перед пересылкой в D-триггер их следует заносить в буфер с помощью предварительно включенного D-триггера F_1 (рис. 9.44). Он асинхронно запускается по входу S при $x = 1$, и при следующем положительном фронте тактового импульса получаем $y = 1$. Если к этому моменту x вновь обратится в нуль, тот же фронт вернет триггер F_1 в исходное состояние. Таким способом короткий x-импульс растягивается до момента появления следующего фронта тактового импульса и потому не теряется. Данная особенность иллюстрируется также временной диаграммой на рис. 9.45.

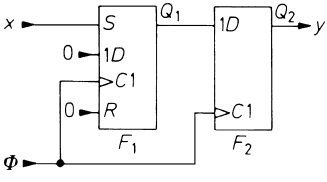


Рис. 9.44. Обработка коротких импульсов

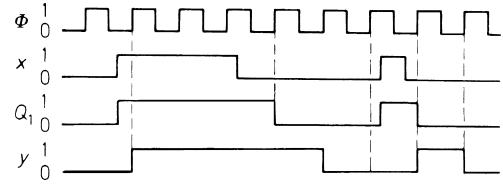


Рис. 9.45. Временная диаграмма

9.6.4 Синхронный одновибратор

Схема на рис. 9.46 позволяет формировать синхронизированный выходной импульс с длительностью тактового периода, не зависящей от длительности сигнала триггера x.

Если x переходит от 0 к 1, при очередном положительном фронте тактового импульса $Q_1 = 1$ и потому $y = 1$. При следующем таком же фронте $\overline{Q}_2 = 0$ и тогда $y = 0$. Описанное состояние длится все время, пока x остается равным нулю в течение минимум одного тактового цикла. Короткие триггерные импульсы, формирующиеся вне связи с положительным фронтом тактового импульса, будут потеряны точно так же, как и в случае схемы синхронизации, представленной на рис. 9.42. Если это недопустимо, такие импульсы надо запоминать в дополнительном предварительно включенном триггере до момента пересылки (см. рис. 9.44). Временная диаграмма процедуры показана на рис. 9.47.

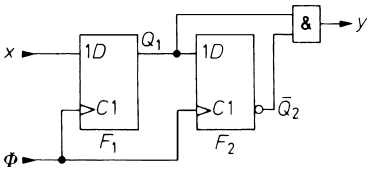


Рис. 9.46. Синхронный одновибратор

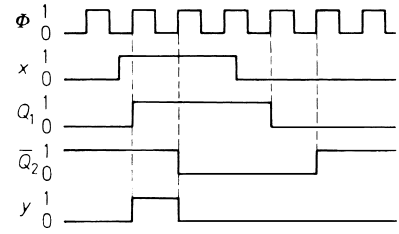


Рис. 9.47. Временная диаграмма

Синхронный одновибратор на длительности включения, большие тактового периода, несложно построить с помощью синхронного счетчика (рис. 9.48). Если установить переменную управления триггером x в 1, с приходом очередного тактового импульса произойдет параллельная загрузка счетчика и начнется подсчет следующих тактовых импульсов, пока показание счетчика не сравняется с Z_{max}. По достижении этого числа выходной сигнал переноса $RCO = 1$. В таком состоянии счетчик блокируется через вход разрешения счета ENP, а выходная переменная y становится равной нулю. Здесь неприменим обычный вход разрешения ENT, так как он не только связан с триггером, но прямо влияет на RCO, что может привести к нежелательным колебаниям.

Новый цикл начнется с процедуры параллельной загрузки, сразу после которой установятся состояния $RCO = 0$ и $y = 1$. Обратная связь от RCO к элементу И на x-входе воспрепятствует новой загрузке прежде, чем показание счетчика сравняется с Z_{max}. Не позднее данного момента должно установиться состояние $x = 0$, иначе сразу начнется новая загрузка в счетчик, как если бы он работал по модулю $(M + 1)$ – см. рис. 9.35.

Временная диаграмма для получения импульса длительностью, равной семи тактовым импульсам, приведена на рис. 9.49. Если воспользоваться 4-разрядным

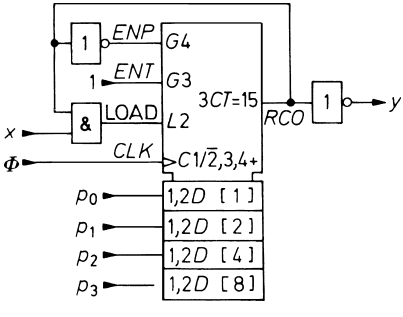


Рис. 9.48. Синхронный одновибратор. *CLK* – такт; *ENP* – разрешение *P*; *ENT* – разрешение *T*; *LOAD* – загрузка; *RCO* – сигнал переноса

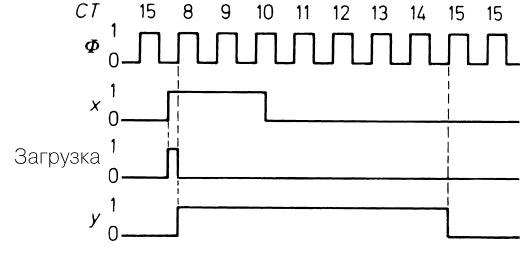


Рис. 9.49. Временная диаграмма. *CT* = Content (содержание)

двоичным счетчиком, для получения импульса такой длительности потребуется загрузить $P = 8$. Первый тактовый период пойдет на загрузку, а остальные 6 – для счета до 15.

9.6.5 Синхронный детектор изменений

Синхронный детектор изменений должен выдавать выходной импульс, синхронный с тактовым, при изменении входной переменной x. Такая схема реализуется на основе одновибратора (см. рис. 9.46), который выдает выходной импульс, как только x переходит от 0 к 1. Чтобы выходной импульс появлялся также при переходе x от 1 к 0, логический элемент И заменяется элементом Исключающее ИЛИ, что приводит к схеме, изображенной на рис. 9.50. Временная диаграмма на рис. 9.51 помогает понять, как она действует.

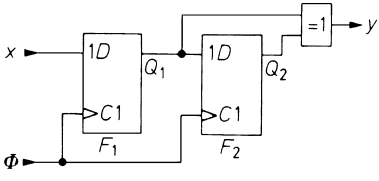


Рис. 9.50. Детектор изменений

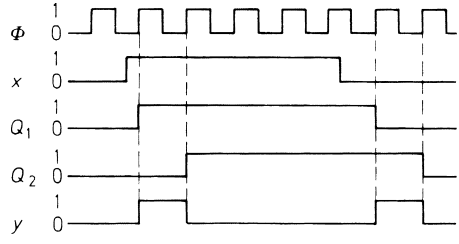


Рис. 9.51. Временная диаграмма

9.6.6 Синхронный тактовый переключатель

Нередко возникает необходимость включать и выключать подачу тактовых импульсов, не затрагивая их генератор. В принципе для этого достаточно воспользоваться логическим элементом И. Но если переключающий сигнал не синхронизирован с тактовыми импульсами, при включении и выключении тактовой частоты возникает тактовый импульс неопределенной длины. Во избежание данного эффекта для синхронизации применяют D-триггер, запускаемый одним фронтом импульса (рис. 9.52). При $EN = 1$ по очередному положительному фронту тактового импульса устанавливается выходное состояние $Q = 1$ и, как следствие, $\Phi' = 1$. Благодаря запуску триггера таким фронтом первый импульс переключаемого тактового сигнала Φ' всегда обладает стандартной длительностью.

Положительный фронт нельзя использовать для выключения, так как тогда $Q = 0$ сразу после нарастания сигнала, из-за чего появлялся бы короткий выходной импульс. Поэтому триггер асинхронно устанавливается в нуль через вход сброса, когда на входах EN и Φ также 0. Это обеспечивается элементом ИЛИ–НЕ, установленным перед R-входом. Из рис. 9.53 видно, что на выходе элемента И получаются только тактовые импульсы полной длительности.

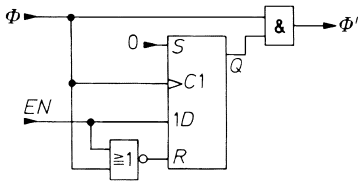


Рис. 9.52. Синхронный тактовый переключатель

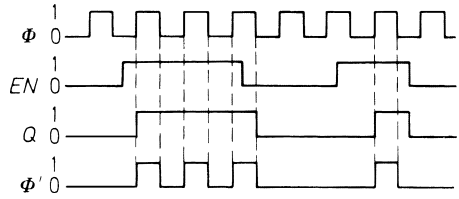


Рис. 9.53. Временная диаграмма

9.7 Системное проектирование последовательностных схем

Для системного проектирования последовательностной схемы прежде всего требуется наглядная формулировка задачи. Для этого удобно воспользоваться блок-схемой, приведенной на рис. 9.54.

9.7.1 Диаграмма состояний

В отличие от комбинационных структур выходные переменные y_i зависят не только от входных переменных x_i, но и от предшествующего состояния системы. Все логические переменные системы, наряду с входной переменной влияющие на переход в следующее состояние, называются переменными состояния z_n. Чтобы сработать при поступлении очередного тактового импульса, они должны храниться в буфере переменных состояния в течение одного тактового цикла.

Множество входных переменных x_i называют входным вектором:

$$X = \{x_1, x_2 \ldots x_l\},$$

а множество выходных переменных y_i – выходным вектором:

$$Y = \{y_1, y_2 \ldots y_m\}.$$

Вектором состояния называется множество переменных состояния z_n:

$$Z = \{z_1, z_2 \ldots z_n\}.$$

Различные состояния, в которые попадает последовательностная схема, обозначаются символом S_Z. Ради упрощения записи имеет смысл представлять вектор состояния в виде двоичного числа, записывая соответствующее десятичное число в качестве индекса.

Новое состояние $S(t_{k+1})$, с одной стороны, определяется прежним состоянием $S(t_k)$, а с другой – входной переменной (квалификатором) x_i. Таким образом, последовательность перехода от состояния к состоянию может быть задана квалификатором X. Соответствующая упорядоченность реализуется последовательностной схемой: если задать предыдущий вектор состояния $Z(t_k)$ на ее входе, на выходе появится новый вектор состояния $Z(t_{k+1})$. Состояние системы должно оставаться неизменным

до очередного тактового импульса, поэтому вектор состояния $Z(t_{k+1})$ должен передаваться на выходы триггеров по следующему тактовому импульсу. Отсюда вытекает необходимость применять триггеры с управлением по фронту тактового импульса.

Существуют особые варианты последовательностных схем. Например, переменные состояния могут непосредственно служить выходными величинами. Еще одно упрощение заключается в неизменности последовательности состояний, когда входные переменные становятся излишними. Такие упрощения используются в счетчиках.

Смена состояний в общем виде описывается с помощью диаграмм состояний (рис. 9.55).

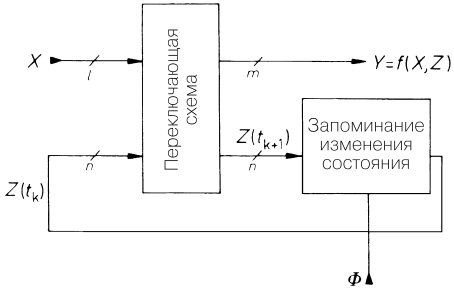


Рис. 9.54. Принципиальное устройство последовательностной схемы. X – входной вектор; Y – выходной вектор; Z – вектор состояния; Φ – синхронизация

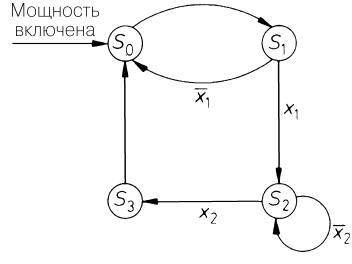


Рис. 9.55. Пример диаграммы состояний. Состояние 0 – начальное; состояние 1 – разветвление; состояние 2 – ожидание; состояние 3 – переход

Каждое состояние S_Z системы представлено окружностью, а переход от одного состояния к другому – стрелкой. Обозначения стрелок указывают на условия перехода. В примере на рис. 9.55 за состоянием $S(t_k) = S_1$ следует состояние $S(t_{k+1}) = S_2$, если имеет место $x_1 = 1$. При $x_1 = 0$ $S(t_{k+1}) = S_0$. Стрелка без обозначения символизирует безусловный переход.

В случае синхронных последовательностных схем необходимо учитывать еще одно требование: переход должен наступать не тотчас после выполнения условия перехода, а лишь с появлением следующего тактового импульса. Поскольку такое условие применяется ко всем переходам в системе, его обычно приводят не на диаграмме состояний, а в ее описании. Далее мы ограничимся обсуждением синхронных последовательностных схем, проектирование которых не представляет особых трудностей.

Если система пребывает в состоянии S_Z и не выполняется ни одно из условий перехода, по которому возможен выход из такого состояния, она остается в состоянии S_Z. В отдельных случаях этот сам по себе понятный факт можно выделить на диаграмме с помощью стрелки перехода, исходящей из состояния S_Z и возвращающейся к нему (состояние ожидания). Данный прием демонстрируется на примере состояния S_2 (см. рис. 9.55).

Вслед за включением напряжения питания последовательная схема должна оказаться в определенном начальном состоянии. Для этого служит логическая функция *pon* (Power on – «питание включено»). С помощью особой логической схемы ей присваивается значение 1 на малый промежуток времени после подачи электропитания, а в остальное время она равна 0. Как правило, этим сигналом буфер переменных состояния устанавливается в нуль путем его подключения триггера к входам Reset.

Наряду с диаграммами состояний функционирование последовательностной схемы удобно отображать с помощью структурной диаграммы (рис. 9.56). Она указывает на возможности реализации последовательной схемы с помощью микрокомпьютера.

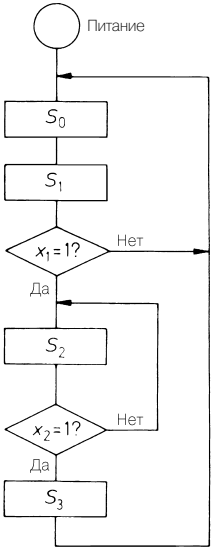


Рис. 9.56. Эквивалентная структурная диаграмма

9.7.2 Пример проектирования счетчика групп

Для примера спроектируем счетчик, счетный цикл которого составляет 0, 1, 2, 3 или 0, 1, 2 в зависимости от равенства управляющей переменной x единице или нулю. Соответствующая диаграмма состояний приведена на рис. 9.57. Поскольку система способна принимать четыре состояния, требуются два триггера для хранения вектора состояния Z с переменными z_0 и z_1. Состояние счетчика прямо определяются этими переменными, поэтому они одновременно служат выходными переменными. Кроме того, при Z_{max} должен происходить еще один перенос y, то есть в случае $x = 1$ при показании счетчика $Z = 3$ или в случае $x = 0$ при $Z = 2$.

В результате приходим к схеме, представленной на рис. 9.58, с таблицей истинности (табл. 9.9). В левой части таблицы показаны все комбинации значений, которые способны принимать входные переменные и переменные состояния. По диаграмме состояний на рис. 9.57 для каждой комбинации нетрудно определить, каким может быть следующее состояние, что и показано в правой части таблицы. Там же приводятся соответствующие значения переменной переноса y.

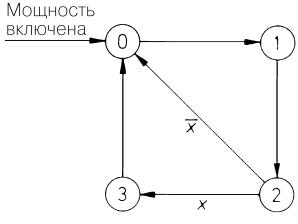


Рис. 9.57. Диаграмма состояний для счетчика с переключаемым счетным циклом.

$$\text{Счетный цикл} = \begin{cases} 3 & \text{при } x = 0 \\ 4 & \text{при } x = 1 \end{cases}$$

Таблица 9.9. Таблица истинности к диаграмме состояний на рис. 9.57

	$Z(t_k)$		$Z(t_{k+1})$		
x	z_1	z_0	z'_1	z'_0	y
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	1	1	0
1	1	1	0	0	1
	ПЗУ адреса		ПЗУ состояния		

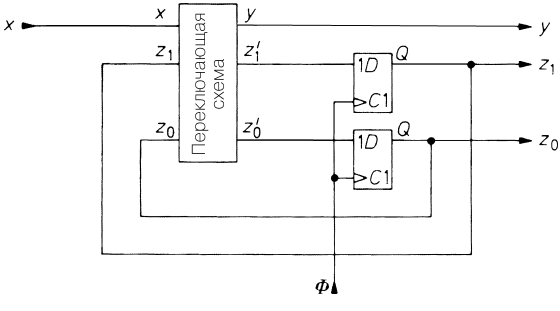


Рис. 9.58. Последовательная схема для реализации счетчика групп

Если последовательностная схема реализуется как ПЗУ, таблица истинности (см. табл. 9.9) способна прямо служить таблицей для программирования ПЗУ.

Тогда входные переменные и переменные состояния используются в качестве адресных. По каждому адресу хранится новое состояние Z' вектора состояния Z и выходной переменной y. Для реализации примера со счетчиком потребуется ПЗУ на 8 слов по 3 разряда. Минимальное программируемое ПЗУ рассчитано на 32 слова по 8 разрядов (см. главу 11, том 2), так что счетчик займет лишь десятую часть емкости ПЗУ.

Таблица 9.9 позволяет составить следующие логические функции:

$$z_1' = z_0\bar{z}_1 + x\bar{z}_0 z_1,$$

$$z_0' = \bar{z}_0\bar{z}_1 + x\bar{z}_0,$$

$$y = \overline{xz}_0 z_1 + xz_0 z_1.$$

На их основе осуществляется реализация последовательностной схемы с применением логических элементов (рис. 9.59). Нетрудно заметить, что для нее требуется гораздо больше микросхем, чем для схемы на базе ПЗУ. Еще одна возможность комплексной реализации схемы заключается в использовании программируемых логических устройств. Как ПЗУ, так и ПЛУ позволяют решить задачу с помощью единственной интегральной схемы, а дополнительное преимущество схемы на их основе состоит в замечательной гибкости: чтобы создать новую схему с иными свойствами, достаточно перепрограммировать одну микросхему.

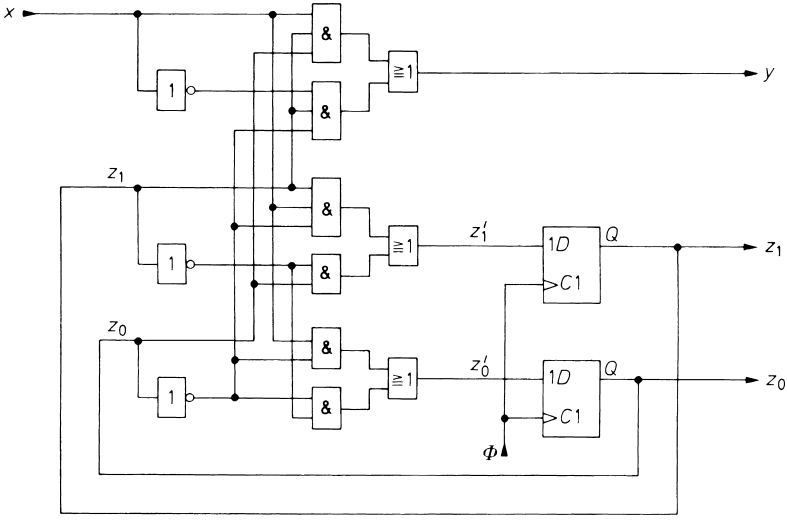


Рис. 9.59. Счетчик групп, реализованный в виде последовательной схемы на логических элементах

Тем не менее в отдельных особых случаях целесообразно строить последовательностные схемы на логических элементах, например если речь идет о рассмотренных выше стандартных счетчиках.

Однако при создании сложных последовательностных схем даже при использовании ПЗУ очень быстро наступает предел, за которым требуемая емкость буферной памяти становится чрезмерной. Поэтому в следующем разделе мы обсудим ряд приемов, существенно облегчающих решение данной проблемы.

9.7.3 Сокращение потребности в объеме памяти

Как следует из принципиальной схемы (см. рис. 9.54), в последовательностной схеме имеется переключающая схема с $n + l$ входами и $n + m$ выходами. Здесь n, l и m – количество переменных состояния, входных (квалификаторов) и выходных переменных соответственно. Тогда для реализации схемы на основе ПЗУ надо иметь память емкостью

$$2^{n+1} \text{ слов по } (n + m) \text{ разрядов} = (n + m)\, 2^{n+1} \text{ бит.}$$

Есть возможность присваивать определенный выходной вектор Y каждой комбинации переменных состояния и входных переменных. Однако на практике значения большинства выходных переменных полностью зависят от переменных состояния и лишь некоторые из них – от части квалификаторов.

На этом основании предлагается расщепить ПЗУ на две секции (рис. 9.60). Первая предназначена для программ и хранит только последовательность состояний системы, но не выходные состояния. Им отводится место в секции «ПЗУ выдач», где они представлены переменными состояния и некоторыми входными переменными, благодаря чему, как правило, $l_2 < l$. Бывают ситуации, в которых входная переменная влияет только на декодирование выходных кодов, но не на последовательность состояний. Разделяя ПЗУ на секции в соответствии с рис. 9.60, такие квалификаторы можно сразу размещать в ПЗУ выдач, а не в программном ПЗУ. Поэтому возможно также $l_1 < l$.

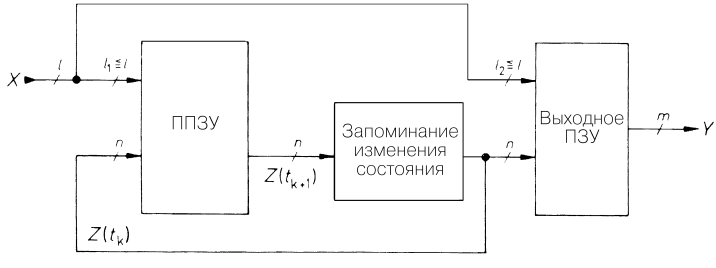


Рис. 9.60. Снижение необходимого суммарного объема памяти путем разделения ПЗУ на секции

Размещение в обоих ПЗУ только тех квалификаторов, которые действительно необходимы для управления сменой состояний и выдачей результата, приводит к существенному сокращению потребности в объеме памяти. Случай, когда все l квалификаторов надо сохранять в обоих ПЗУ, является самым неблагоприятным,

и необходимая емкость секций оказывается такой же, как у целого ПЗУ (см. рис. 9.54).

В этой ситуации нет никакой экономии объема памяти, однако разделение ПЗУ на две секции согласно рис. 9.60 остается выгодным, так как облегчается настройка системы на различные граничные условия. Имеется множество примеров, когда последовательность состояний одинакова, а все различия касаются только инструкций выдачи данных. В подобных случаях достаточно менять ПЗУ выдач, оставляя неизменным программное ПЗУ.

Входной мультиплексор

Есть еще одна особенность практических схем последовательностного типа, которую удобно использовать для сокращения потребности в объеме памяти: количество квалификаторов l может намного превышать количество адресных переменных ПЗУ. С другой стороны, среди 2^l вероятных комбинаций декодируется лишь относительно малая часть, причем различаются только l из них. Поэтому предлагается применять в качестве адресов не все квалификаторы, выделяя с помощью мультиплексора только нужные переменные. Так получается схема, показанная на рис. 9.61.

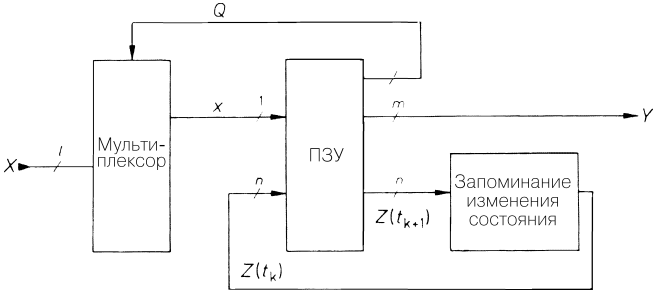


Рис. 9.61. Сокращение потребности в емкости памяти благодаря входному мультиплексору

Наряду с переменными состояния к адресным входам ПЗУ подключается лишь выход мультиплексора x. Для управления мультиплексором служит двоичное число Q, формируемое на нескольких дополнительных выходах ПЗУ. Выбранный для этого квалификатор обозначается символом x_Q.

Если при смене состояния надо опрашивать несколько квалификаторов, приходится выполнять последовательный перебор всей их совокупности, так как требуется только одна конкретная переменная. С данной целью рассматриваемое состояние дробят на подсостояния, для каждого из которых надо опрашивать только один квалификатор. В результате несколько дополнительных переменных состояния позволяют представлять большее количество состояний системы. Тем не менее аппаратные затраты невелики по сравнению с экономией объема памяти благодаря мультиплексорному опросу квалификаторов.

Проиллюстрируем это на типичном примере. Требуется построить последовательностную схему с диаграммой состояний, показанной на рис. 9.62. Схема характеризуется четырьмя состояниями и шестью квалификаторами. Для реализации по принципиальной схеме (см. рис. 9.54) потребовалось бы ПЗУ с восемью входами и емкостью $2^8 = 256$ слов. Предположим, что понадобятся две переменные. Учитывая обе переменные состояния, находим, что длина слова должна составлять 4 разряда, а суммарная емкость ПЗУ равняется 1024 битам.

Теперь рассмотрим вариант с входным мультиплексором. Вначале разделим состояния A и C на три подсостояния, для которых опрашивается только один квалификатор из всех, указанных на рис. 9.62, и получим модифицированную диаграмму состояний (рис. 9.63). Здесь имеем дело уже с восемью состояниями – с S_0 по S_7. Нетрудно убедиться в том, что переход из макросостояния A в макросостояние B происходит именно тогда, когда x_3 равен нулю, а x_0 и x_1 равны единице в соответствии с исходной диаграммой состояний на рис. 9.62. Аналогичное разделение для операции ИЛИ проявляется в макросостоянии C.

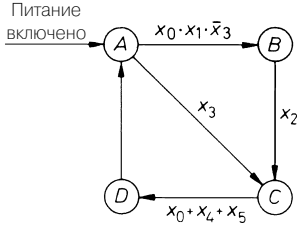


Рис. 9.62. Пример диаграммы состояний

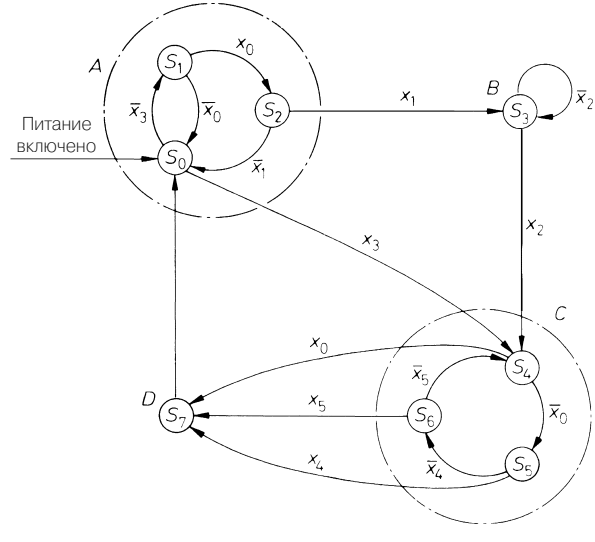


Рис. 9.63. Модифицированная диаграмма состояний с единственным опросом для каждого состояния

Для представления восьми состояний требуется три переменных состояния. Кроме того, ПЗУ на рис. 9.61 должно быть оснащено тремя выходами для управления мультиплексором с восемью входами, а также двумя у-выходами. Все это приводит к 8-разрядному слову. Теперь наряду с тремя переменными состояния выходной сигнал мультиплексора также становится адресной переменной. Отсюда находим необходимую емкость памяти:

$$2^4 \text{ слов по } 8 \text{ разрядов} = 128 \text{ бит}.$$

Это всего лишь десятая часть емкости памяти в стандартном исполнении.

Составление таблицы истинности не вызывает затруднений. Таблица состояний (табл. 9.10) получается непосредственно из диаграммы состояний (см. рис. 9.63). Она показывает, какой вектор состояния $Z(t_{k+1})$ следует за вектором состояния $Z(t_k)$ в зависимости от равенства x нулю или единице. Двоичное число Q относится к квалификатору x_Q, выбранному в состоянии $S(t_k)$. Теперь достаточно записать числа $Z(t_k)$, $Z(t_{k+1})$ и Q в двоичном виде, чтобы непосредственно получить таблицу программирования (табл. 9.11). В столбцы «Содержимое» внесены только шесть разрядов, необходимых для управления, остальные разряды для выдачи данных добавляются по желанию.

Таблица 9.10. Таблица состояний

$Z(t_k)$	x	$Z(t_{k+1})$	Q
0	0	1	3
0	1	4	3
1	0	0	0
1	1	2	0
2	0	0	1
2	1	3	1
3	0	3	2
3	1	4	2
4	0	5	0
4	1	7	0
5	0	6	4
5	1	7	4
6	0	4	5
6	1	7	5
7	0	0	Загр.
7	1	0	Загр.

Таблица 9.11. Таблица программирования ППЗУ

Адрес				Содержимое					
z_2	z_1	z_0	x	z'_2	z'_1	z'_0	q_2	q_1	q_0
0	0	0	0	0	0	1	0	1	1
0	0	0	1	1	0	0	0	1	1
0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	1	0	0	0	0
0	1	0	0	0	0	0	0	0	1
0	1	0	1	0	1	1	0	0	1
0	1	1	0	0	1	1	0	1	0
0	1	1	1	1	0	0	0	1	0
1	0	0	0	1	0	1	0	0	0
1	0	0	1	1	1	1	0	0	0
1	0	1	0	1	1	0	1	0	0
1	0	1	1	1	1	1	1	0	0
1	1	0	0	1	0	0	1	0	1
1	1	0	1	1	1	1	1	0	1
1	1	1	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0

9.8 Обозначения зависимостей

Новые стандарты на условные графические обозначения цифровых схем (DIN 409000, часть 12) не ограничиваются заменой прежних скругленных символов прямоугольными. Среди успешных нововведений можно назвать нотацию зависимостей, которая улучшает наглядность представления сложных схем.

В основу нотации положен принцип отображения влияния определенных переменных на другие переменные с помощью строго заданных правил описания посредством условных обозначений для логических элементов. Различают управляющие

и управляемые соединения. При этом возможна ситуация, когда управляемое соединение оказывается управляющим для других элементов схемы.

В стандарте указаны различные типы зависимостей, каждому из которых присвоено свое буквенное обозначение (табл. 9.12). В зависимости от оказываемого влияния соответствующие буквы наносятся на условные обозначения рядом с управляющим выводом. За буквой ставится идентификационный номер; он наносится также рядом со всеми отводами, на которые влияет данное соединение.

Таблица 9.12. Символьные обозначения зависимостей

Символ	Значение
G	И
V	ИЛИ
N	Исключающее ИЛИ (управляемое отрицание)
Z	Неизменный перенос
C	Тактовые импульсы
S	Установка
R	Сброс
EN	Разблокирование
M	Режим
L	Загрузка
T	Переключение
A	Адрес
CT	Содержимое (например, показание счетчика)

На рис. 9.64 приведен пример расширения задающего элемента до логического элемента И с помощью нотации зависимостей, расширения для логических элементов ИЛИ и Исключающее ИЛИ показаны на рис. 9.65 и 9.66. То или иное соединение может находиться под воздействием множества других соединений. В этом случае различные идентификационные номера разделяются запятой (рис. 9.67), а соответствующие операции располагаются последовательно слева направо.

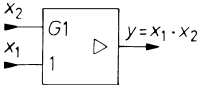


Рис. 9.64. Операция И

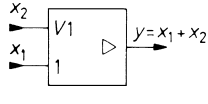


Рис. 9.65. Операция ИЛИ

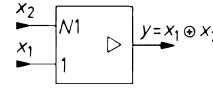


Рис. 9.66. Операция Исключающее ИЛИ

Пример влияния одного управляющего соединения на множество других соединений приведен на рис. 9.68. Знак отрицания над идентификационным номером означает, что эта переменная должна относиться к обращенной управляющей переменной.

Несколько соединений может быть связано с одной управляющей переменной (рис. 9.69). В таком случае на месте идентификационного номера ставится двоичное число, значение которого приводится в фигурной скобке, а числовой диапазон указывается рядом с буквенным обозначением соединения. Обозначение $\frac{0}{3}$ в данном примере говорит о диапазоне от 0 до 3. Согласно приведенному примеру, вход x_0 действует только в том случае, когда на управляющих входах a_0 и a_1 установлен 0.

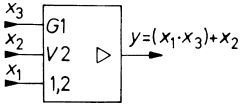


Рис. 9.67. Множественное управление одним входом

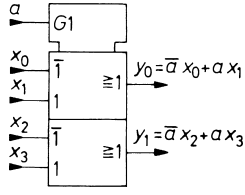


Рис. 9.68. Управление несколькими входами на примере сдвоенного мультиплексора 2 к 1

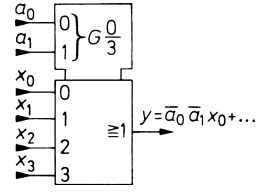


Рис. 9.69. Блок управления с несколькими управляющими переменными на примере мультиплексора 4 к 1

Как свидетельствуют рассмотренные примеры, управляемые входы обозначаются только идентификационными номерами. Но бывают случаи, когда по каким-либо иным соображениям желательно мнемонически выделить некое соединение, в частности буквой *D* как символом данных. В такой ситуации идентификационный номер ставится перед мнемоническим символом и отделяется от него запятой, допустим «1, *D*».

На рис. 9.70 на примере реверсивного счетчика с параллельными загрузочными входами показано, как применяется обозначение для различных режимов работы (режим *M*), а также для управляющего влияния содержимого (содержимое *CT*).

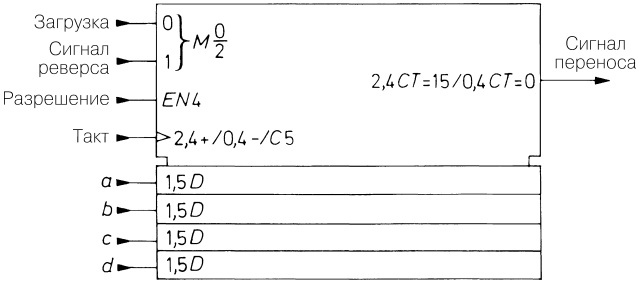


Рис. 9.70. Описание нескольких режимов работы на примере реверсивного счетчика с синхронными загрузочными входами

Тактовый сигнал *CLK* приводит к различным результатам в зависимости от режима работы.

Обозначение «2,4+» у тактового входа читается таким образом: показание счетчика увеличивается (+) при вызове режима 2 (*LOAD* = 0, *UP* = 1), если *ENABLE* = 1. Соответственно в режиме 0 реализуется обратный счет при условии 0,4–. Для описания нескольких способов действия одного и того же соединения рядом с ним приводятся их обозначения, разделенные косой чертой.

В третьем режиме работы происходит параллельная передача данных на D-входы по тактовому импульсу. Запись 1,5*D* означает, что имеет место процесс параллельной загрузки в режиме 1 и что он синхронизирован тактовым импульсом. Соответственно запись 1*D* указывает на асинхронную передачу.

Выход переноса *CO* управляется по содержимому счетчика. Эта функция равна 1, если показание прямого счета равно 15 (2,4*CT* = 15) или если в режиме обратного счета содержание счетчика равно нулю (0,4*CT* = 0).

Литература

[9.1] Grosse, D.: Keep metastability from Killing your digital design. EDN 23.6.1994, S. 109–116.

[9.2] Shear, D.: Exorcise Metastability from your Design. EDN 10.12.1992, S. 58–64.

[9.3] Beuth, K.: Elektronik 4: Digitaltechnik. Vogel, 1992.

[9.4] Schaltzeichen, Digitale informationsverarbeitung. DIN 409000 Teil 12. Berlin: Beuth.

Глава 10
Полупроводниковые запоминающие устройства

Полупроводниковые ЗУ делятся на устройства для хранения таблиц и функций (рис. 10.1). В случае табличной памяти задается адрес A в области

$$0 \le A \le n = 2^N - 1.$$

В зависимости от типа ЗУ длина адресного слова составляет $N = 5...22$ разрядов. Данные запоминаются по каждому из 2^N адресов. Длина информационного слова составляет $m = 1...16$ разрядов. Пример организации таблицы с разрядностью адресов $N = 3$ и разрядностью данных $m = 2$ приведен в табл. 10.1.

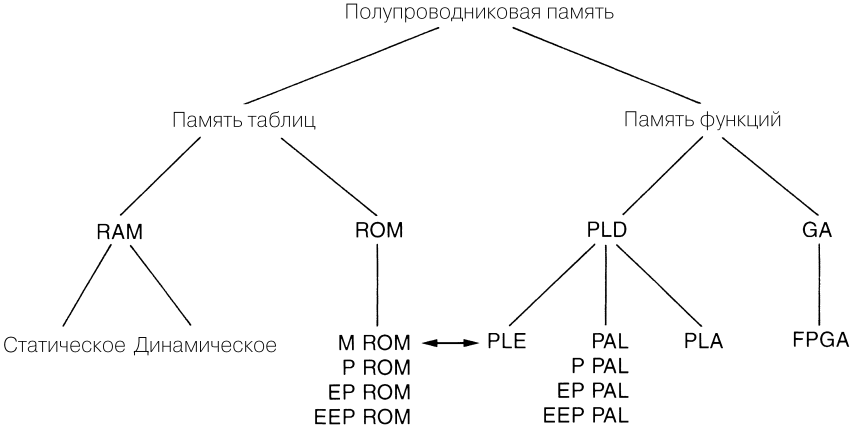


Рис. 10.1. Наиболее часто применяемые полупроводниковые ЗУ:

RAM – оперативное запоминающее устройство, ОЗУ;
ROM – постоянное запоминающее устройство, ПЗУ;
M – программируемое шаблоном;
P – программируемое;
EP – стираемое и программируемое;
EEP – электрически стираемое программируемое;
PLD – программируемое логическое устройство, ПЛУ;
PLA – программируемая логическая матрица, ПЛМ;
PAL – программируемая матричная логика, ПМЛ;
PLE – программируемый логический элемент, ПЛЕ;
GA – матрица логических элементов;
FPGA – вентильная матрица, программируемая в условиях эксплуатации, матричная БИС FPGA

Таблица 10.1. Устройство таблицы при емкости памяти $K = 2^3 \times 2 = 16$ бит

	A			D		
	a_2	a_1	a_0	d_1	d_0	
0	0	0	0	d_{01}	d_{00}	D_0
1	0	0	1	d_{11}	d_{10}	D_1
2	0	1	0	d_{21}	d_{20}	D_2
3	0	1	1	d_{31}	d_{30}	D_3
4	1	0	0	d_{41}	d_{40}	D_4
5	1	0	1	d_{51}	d_{50}	D_5
6	1	1	0	d_{61}	d_{60}	D_6
7	1	1	1	d_{71}	d_{70}	D_7

Длина адресного слова $N = 3$ бита
Длина информационного слова $m = 2$ бита

Емкость памяти $K = 2^N \times m$ выражается в битах, а если разрядность информационного слова составляет 8 или 16 бит, то в байтах, как $K/8$. Использование нескольких интегральных схем памяти снимает ограничения на адресное пространство и длину слов и позволяет запоминать любые таблицы, будь то таблицы истинности, компьютерные программы или данные измерений.

В ЗУ для функций хранятся не таблицы, а логические функции. Любая переменная в таблице истинности может быть представлена как логическая функция. Например, логическая функция переменной d_0 в табл. 10.1 записывается в нормальной дизъюнктивной форме как

$$d_0 = \bar{a}_2\bar{a}_1\bar{a}_0 d_{00} + \bar{a}_2\bar{a}_1 a_0 d_{10} + \cdots a_2 a_1 a_0 d_{70}.$$

Если в d_0 отсутствует какая-либо закономерность (единицы и нули распределены случайным образом), то в результате получается $n/2$ (в нашем случае 4) неисчезающих конъюнкций. Именно такие соотношения имеют место при запоминании программ. В этой ситуации реализация логической функции обойдется дороже запоминания в таблице.

Но если исходить из таблицы истинности, то благодаря часто встречающимся базисным закономерностям появляются возможности существенных упрощений. Один из подобных вариантов характеризуется тем, что число единиц в таблице очень мало. Если, например, у функции d_0 только $d_{70} = 1$, достаточно единственной конъюнкции $d_0 = a_2 a_1 a_0$. Другой случай – возможность упрощения логических функций средствами булевой алгебры. Если, к примеру, в табл. 10.1 $d_0 = a_1$, получим очень простую функцию, хотя она и содержит четыре единицы. В подобных ситуациях ЗУ для функций позволяют найти гораздо более приемлемые решения, чем табличные ЗУ.

Среди табличных ЗУ различают ОЗУ и ПЗУ. ОЗУ служит общим названием запоминающих устройств с возможностью записи и чтения. В стандартном режиме информация записывается в ЗУ и считывается из него. Английское сокращение RAM расшифровывается как Random Access Memory – память с произвольным доступом к данным, когда любое информационное слово доступно в любой момент. Этим ОЗУ отличается, в частности, от ЗУ на регистре сдвига, данные из которого могут считываться только в той последовательности, в какой они были введены. В настоящее время память на регистрах сдвига уже не применяется, а потому само понятие ОЗУ (RAM) превратилось в общее название запоминающих устройств прямого доступа. Это иногда вводит в заблуждение, так как в ПЗУ (ROM) также разрешен свободный доступ к любому информационному слову.

ROM (ПЗУ), будучи сокращением английской фразы «Read-Only Memory» (память только для считывания), обозначает микросхемы памяти, которые продолжают сохранять записанную в них информацию даже после отключения питающего напряжения. В стандартном режиме информацию только считывают из них, но не вводят. Для записи данных требуются специальные устройства. В таком случае процесс ввода информации называют программированием. Показанные на рис. 10.1 подгруппы различаются способами программирования (см. следующий раздел).

10.1 Оперативные запоминающие устройства

Оперативные запоминающие устройства подразделяются на статические и динамические.

10.1.1 Статические ОЗУ

ОЗУ представляет собой память, информация в которой размещается по заданному адресу и может быть извлечена (считана) с того же адреса – в этом суть произвольного доступа. По технологическим причинам отдельные ячейки памяти располагаются не последовательно, а в виде квадратной матрицы. Выбор определенной ячейки памяти осуществляется с помощью дешифраторов столбцов и строк (рис. 10.2).

Наряду с адресными входами в ОЗУ имеется информационный вход D_{in}, информационный выход D_{out}, переключатель режимов чтения/записи $R/\overline{W}$, а также вывод выбора микросхемы CS или ее разблокирования CE. Этот вывод служит для использования нескольких ОЗУ в режиме мультиплексирования, когда они работают на общий канал передачи данных (система с шинной архитектурой). При $CS = 0$ информационный выход D_{out} переходит в высокоомное состояние и не оказывает влияния на канал передачи данных. Для реализации такого переключения информационный выход обычно строят на логическом элементе с открытым коллектором или на элементе с тремя состояниями.

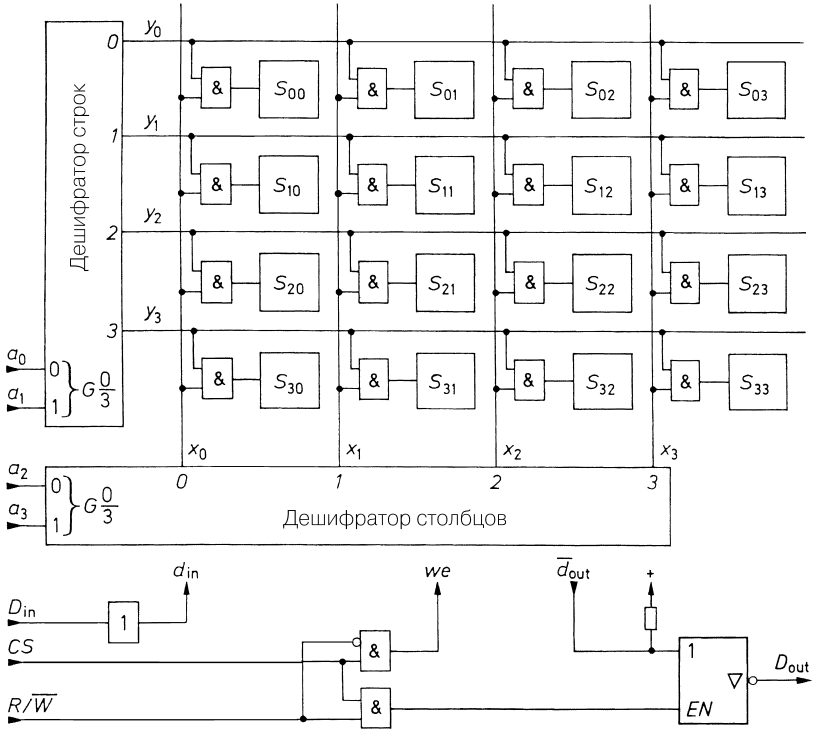


Рис. 10.2. Структура ОЗУ емкостью 16 бит. D_{in} – ввод информации; CS – выбор чипа; we – разрешение записи; D_{out} – вывод информации; $R/\overline{W}$ – чтение/запись

В процессе записи ($R/\overline{W} = 0$) выходной элемент также переводится в высокоомное состояние с помощью дополнительной логической операции, что позволяет связывать D_{in} и D_{out}, осуществляя передачу данных в обоих направлениях по одной и той же линии (двунаправленная шинная система).

Еще одна логическая функция предотвращает переключение в ходе записи ($we = 1$), если $CS = 0$. Это исключает ошибочную запись, пока не выбрано соответствующее ЗУ.

Все названные логические связи представлены на рис. 10.2. Внутри микросхемы к каждой ячейке памяти подведены сигналы d_{in}, d_{out} и we (разрешение записи) – рис. 10.3. Данные, хранящиеся в ячейке, должны считываться только при выполнении условия адресации $x_i = y_i = 1$ и условия $we = 1$. Подобные связи создаются с помощью логического элемента G_1. Содержимое ячейки памяти должно появляться на выходе только после выполнения условия адресации. Данная функция формируется логическим элементом G_2, оснащенным выходом с открытым кол-

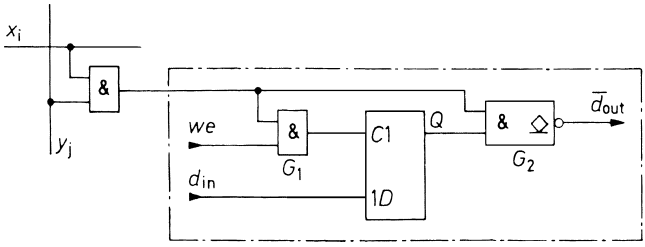


Рис. 10.3. Логическая эквивалентная схема ячейки памяти

лектором. В отсутствие обращения к ячейке выходной транзистор закрыт. Выходы всех ячеек соединены друг с другом путем «монтажного» И и подключены к выходу ОЗУ через элемент с тремя состояниями, показанный на рис. 10.2.

При наличии питающего напряжения содержимое памяти остается неизменным вплоть до поступления команды записи. Такие ОЗУ называют статическими в отличие от динамических, где содержимое памяти регулярно обновляется во избежание потери информации.

Условное графическое обозначение ОЗУ представлено на рис. 10.4. Здесь имеется N адресных входов, сигнал на которых так дешифруется декодером адреса, что из 2^N ячеек выбирается именно та, чей адрес поступил на эти входы. Переключатель $R/\overline{W}$ чтения/записи активизируется только при соблюдении условия разблокирования микросхемы $CE = 1$ или $\overline{CE} = 0$. Тогда выход с тремя состояниями активизируется при $R/\overline{W} = 1$ и становится высокоомным при $R/\overline{W} = 0$. Тем самым обеспечивается связь данных ввода и вывода внутри схемы памяти и создается двунаправленный информационный порт, действующий в направлении, которое определяется сигналом $R/\overline{W}$.

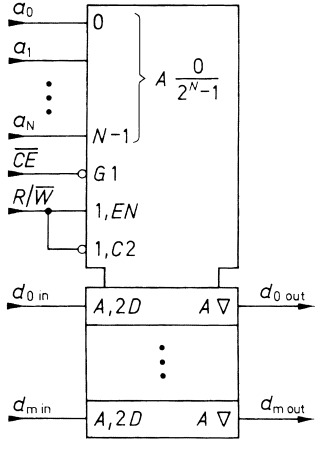


Рис. 10.4. Условное графическое обозначение ОЗУ. $\overline{CE}$ – сигнал разрешения; $\overline{R/W}$ – чтение/запись; d_{0in} – вход данных; d_{min} – вход данных; d_{0out} – выход данных; d_{mout} – выход данных

Как правило, по указанному адресу запоминается не один бит, а слово из m разрядов. Запоминание целого слова нетрудно представить как пространственное расширение блок-схемы (см. рис. 10.2), когда дополнительные разряды размещаются на этажах памяти друг над другом. Линии управления ими – x, y и we – включаются параллельно, а линии передачи данных образуют входное или выходное информационное слово.

Временны́е условия

Для успешного функционирования ОЗУ важно соблюдать временны́е граничные условия. Временна́я диаграмма процесса записи представлена на рис. 10.5. Чтобы не допустить записи в неверную ячейку, команда на запись должна поступать с некоторой задержкой после адреса. Такую задержку называют временем установки адреса (Address Setup Time) t_{AS}. Длительность импульса записи (Write Pulse Width) не должна быть меньше минимального значения t_{WP}. Информация записывается по окончании импульса записи. Она должна быть неизменной в течение определенного минимального периода до начала записи. Такой период обозначается как t_{DW} (Data Valid to End of Write – готовность данных к записи). У многих интегральных схем памяти данные и адреса должны появляться лишь по истечении некоторого времени после команды записи (Hold Time – период занятости устройства). Согласно рис. 10.5, для выполнения процесса записи требуется время

$$t_W = t_{AS} + t_{WP} + t_H,$$

называемое длительностью цикла записи (Write Cycle Time).

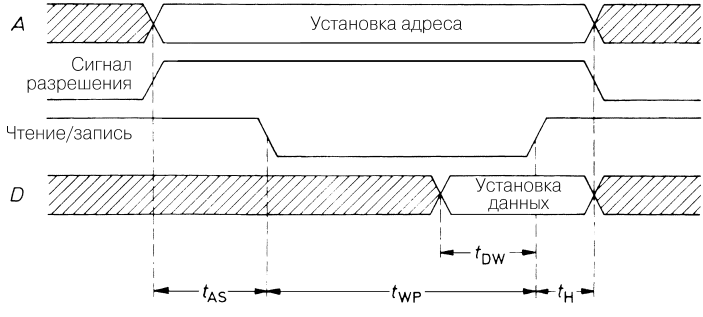


Рис. 10.5. Временная диаграмма процесса записи. t_{AS} – время установки адреса; t_{WP} – длительность импульса записи; t_{DW} – время готовности данных к записи; t_H – время занятости

Процесс чтения отображен на рис. 10.6. После обращения к адресу необходимо выждать время t_{AA}, пока на выход поступит достоверная информация. t_{AA} называется временем доступа к адресу (Address Access Time) или просто временем доступа.

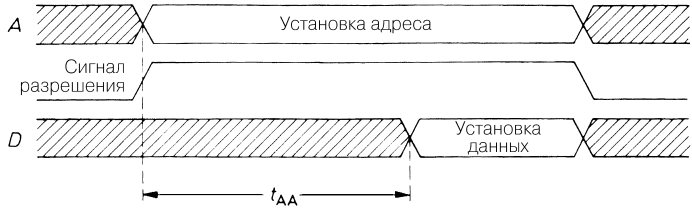


Рис. 10.6. Временная диаграмма процесса считывания. t_{AA} – время доступа к адресу

Таблица 10.2 дает представление о наиболее распространенных статических интегральных микросхемах памяти, выполняемых по биполярной и МОП технологиям.

Таблица 10.2. Образцы статических ОЗУ

Емкость	Организация	Тип	Изготовитель	Типичная потребляемая мощность, мВт	Максимальное время доступа, нс	Число выходов
КМОП						
64 Кбит	**8 к × 8**	**6264**	**Hi, Ne, To**	**200**	**100**	**28**
	8 к × 8	DS 1225[1]	Da, St, Bq	200	150	28
	8 к × 8	5588	To, Cy, To	500	15	28
	16 к × 4	55416	To, Cy, To	400	15	22
	64 к × 1	6787	Hi,Cy	400	15	22
256 Кбит	**32 к × 8**	**62256**	**Hi, Ne, To, Fu**	**300**	**100**	**28**
	32 к × 8	DS 1230[1]	Da, Bq, St	300	60	28
	32 к × 8	67832	Hi, Cy, Id, Ne, To	600	15	28
	64 к × 4	6709	Hi, Cy, Id, Ne, To	500	15	28
	256 к × 1	6707	Hi, Cy, Id, Ne	400	15	24
1 Мбит	**128 к × 8**	**628128**	**Hi, Fu, Ne, To**	**250**	**70**	**32**
	128 к × 8	DS 1245[1]	Da, Bq, St	250	70	32
	64 к × 16	621664	Hi, Ne, To	1000	15	44
	128 к × 8	628127	Hi, Cy, Ne, To	800	15	32

Таблица 10.2. Образцы статических ОЗУ (окончание)

Емкость	Организация	Тип	Изготовитель	Типичная потребляемая мощность, мВт	Максимальное время доступа, нс	Число выходов
1 Мбит	256 к × 4	674256	Hi, Cy, Ne, To	600	15	32
	1024 к × 1	621100	Hi, Cy, Ne, To	500	20	28
4 Мбит	**512 к × 8**	**628512**	**Hi, Ne, To**	**350**	**70**	**32**
	512 к × 8	DS 1650	Da, Bq, St	300	70	32
	256 к × 16	55416	To	300	70	32
	1 М × 1	624100	Hi, Ne,To	500	15	32
	4 М × 1	621400	Hi, Ne, To	500	25	32
8 Мбит	256 к × 32	8 F 32256[2]	Ed, Cy, Dp, Id	2000	35	64
	512 к × 16	DS 2229[2]	Da	220	85	80
	1024 к × 8	8 F 81026 C[2]	Ed	1000	25	36
16 Мбит	2 М × 8	DS 1270[1]	Da	350	70	36
	512 к × 32	8 F 32512[2]	Ed	3000	25	72
32 Мбит	1 М × 32	7 MP 4104[2]	Id, Ed, Cy	5000	20	80
ЭСЛ						
64 Кбит	16 к × 4	101494	Hi, Cy, Id, Ne	800	8	28
	64 к × 1	101490	Hi, Id, Ne	600	10	22
256 Кбит	64 к × 4	101504	Hi, Id, Ne	750	10	32
	256 к × 1	101500	Hi, Id, Ne	500	15	24
1 Мбит	256 к × 4	101515	Hi, Id, Ne, Na	800	15	32
	1 М × 1	101510	Hi	700	15	28
4 Мбит	1 М × 4	101524	Hi	700	15	36

[1] Встроенная литиевая батарея, сохранность данных – 10 лет.

[2] Модуль.

Изготовители: Bq – Benchmarq, Cy – Cypress, Da – Dallas, Ed – EDI, Hi – Hitachi, Memory, Id – IDT, Mi – Micron, Na – National, Ne – NEC, St – SGS-Thomson, To – Toshiba.

10.1.2 Динамические ОЗУ

Поскольку всегда желательно иметь память с максимально возможным числом ячеек, их устройство стараются предельно упрощать. Как правило, ячейка содержит несколько транзисторов; в статических ОЗУ по КМОП технологии бывает достаточно шести транзисторов на ячейку. В простейшем случае обходятся без триггера, заменяя его конденсатором, который выбирается с помощью МОП транзистора. Таким путем приходят к однотранзисторной ячейке. Информация записывается путем заряда конденсатора. Однако она сохраняется лишь на короткое время, и потому конденсатор приходится перезаряжать с периодичностью 2...8 мс. Описанный процесс называется регенерацией (Refresh), а ОЗУ с применением регенерации именуется динамическим.

Этот недостаток компенсируется множеством преимуществ. При тех же площадях печатной платы, потреблении тока и стоимости емкость динамического ОЗУ приблизительно вчетверо превосходит емкость статического.

Чтобы снизить количество соединений, адреса динамических ОЗУ формируются в два этапа и хранятся в буферной микросхеме. На рис. 10.7 представлена блок-схема ОЗУ на 1 Мбит. На первом этапе в триггер-защелку адресов строк загружаются 10 младших адресных разрядов $a_0 \ldots a_9$ с помощью строб-импульса адреса строки; на втором этапе в триггер-защелку адреса столбца загружаются адресные разряды $a_{10} \ldots a_{19}$ с помощью строб-импульса адреса столбца, что позволяет размещать ОЗУ емкостью 1 Мбит в корпусе с 18 выводами. Табл. 10.3 дает представление о наиболее распространенных типах интегральных схем, а табл. 10.4 – о некоторых модулях.

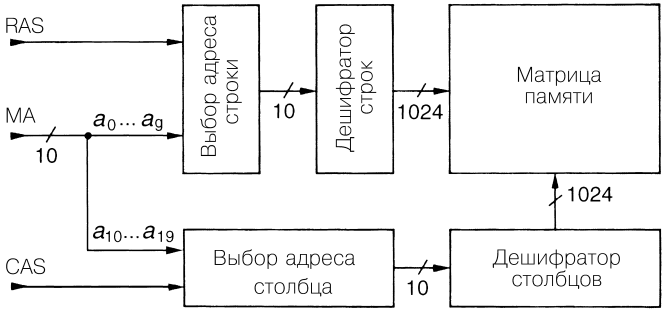


Рис. 10.7. Дешифрация адреса в динамическом ОЗУ на 1 Мбит. *RAS* – строб-импульс адреса строки; *MA* – мультиплексированный адрес; *CAS* – строб-импульс адреса столбца

Контроллер динамического ОЗУ

Для функционирования динамического ОЗУ требуются дополнительные схемы. Обычный способ доступа к памяти предусматривает загрузку адреса в ОЗУ в два

Таблица 10.3. Образцы ИС DRAM

Емкость	Организация	Тип	Изготовитель	Типичная потребляемая мощность, мВт	Максимальное время доступа, нс	Число выходов
1 Мбит	**1 М × 1**	**511000**	**Toshiba**	**300**	**80**	**18**
	256 к × 4	514256	Toshiba	300	80	20
4 Мбит	**4 М × 1**	**514100**	**Toshiba**	**400**	**80**	**20**
	1 М × 4	514400	Toshiba	400	80	20
16 Мбит	**16 М × 1**	**5116100**	**Toshiba**	**300**	**70**	**28**
	4 М × 4	5116400	Toshiba	300	70	28
	1 М × 16	5116160	Toshiba	350	70	42
64 Мбит	**16 М × 4**	**4564441**	**NEC**	**330**	**50**	**32**
	4 М × 16	4564163	NEC	330	50	32
256 Мбит	**64 М × 4**	**5225405**	**Hitachi**	**200**	**50**	**54**
	16 М × 16	5225165	Hitachi	200	50	54

Другие изготовители: Hyundai, Micron, Mitsubishi, Oki, Samsung, Siemens.

Таблица 10.4. Образцы модулей DRAM

Емкость	Организация	Тип	Изготовитель	Чипы		Модуль
				штуки	организация	
32 Мб	8 Мб × 32	HYM 328025	Siemens	16	4 Мбит x 4	72 SIMM
32 Мб	4 Мб × 64	HYS 64 V 4220	Siemens	16	2 Мбит x 8	168 DIMM
64 Мб	8 Мб × 64	HYS 64 V 8200	Siemens	8	8 Мбит x 8	168 DIMM
128 Мб	16 Мб × 64	HYS 64 V 16220	Siemens	16	8 Мбит x 8	168 DIMM
256 Мб	32 Мб × 72	HYS 72 V 32200	Siemens	9	32 Мбит x 8	168 DIMM
512 Мб	64 Мб × 72	HYS 72 V 64220	Siemens	18	32 Мбит x 8	168 DIMM
1 Гб	128 Мб × 72	M 39052858	Samsung	36	16 Мбит x l6	168 DIMM

Другие изготовители: Hitachi, Hyundai, Micron, Mitsubishi, NEC, Oki, Toshiba.

этапа. Во избежание потери данных в обычных условиях необходимо опрашивать адреса строк не реже одного раза за 8 мс. Если содержимое памяти не считывается в циклическом режиме, требуются дополнительные цепи, которые осуществляли

бы циклическое обращение к адресам в промежутке между предусмотренными обращениями. Схемы, выполняющие эту функцию, называют контроллерами динамического ОЗУ. Блок-схема такого устройства показана на рис. 10.8 [10.2, 10.3].

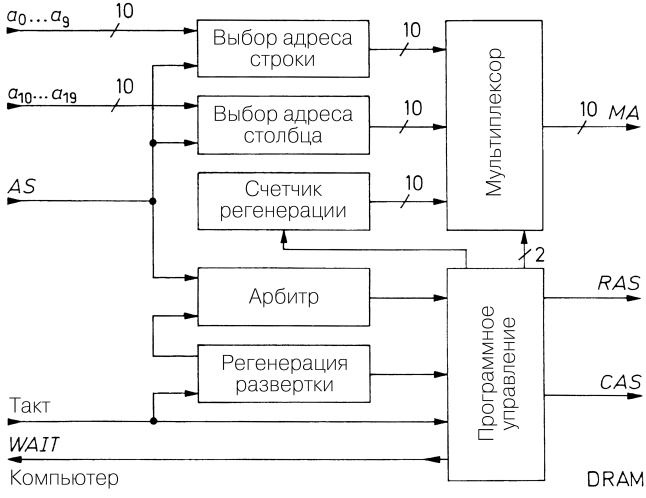


Рис. 10.8. Структура контроллера динамического ОЗУ емкостью 1 Мбит. *DRAM* – динамическое ОЗУ; *AS* – строб-импульс адреса; *MA* – совмещенный адрес ОЗУ; *RAS* – строб-импульс адреса строки; *CAS* – строб-импульс адреса столбца

При стандартном доступе к памяти поступающие извне адреса запоминаются триггерами-защелками адресов строк и столбцов, если адресный строб-импульс *AS* равен единице, указывая этим на достоверность адреса. Одновременно управление процессом запускает цикл доступа. Вначале через мультиплексор на ОЗУ выдаются адреса строк $a_0 \ldots a_9$. Затем строб-импульс адресов строк становится равным единице и происходит загрузка адресов в память. Наконец, в ОЗУ поступают адреса столбцов $a_{10} \ldots a_{19}$, и они заносятся в память по строб-импульсу адресов столбцов. Временная диаграмма процесса показана на рис. 10.9. После ввода адреса адресный строб-импульс остается единичным до завершения передачи данных. Следующее обращение к ОЗУ должно произойти не мгновенно, а по истечении времени предварительного заряда, приблизительно равного времени обращения к ЗУ (времени доступа к адресу).

Для выполнения регенерации все строчные адреса (в данном случае 1024) должны выдаваться каждые 8 мс. Это занимает около 100 мкс, если цикл обновления длится 100 нс. Следовательно, готовность ОЗУ убывает из-за регенерации меньше, чем на 2%. Существует три метода регенерации, отличающиеся временной диаграммой процесса:

1. Групповая регенерация. Метод предусматривает прерывание стандартного режима каждые 8 мс и регенерацию всех ячеек памяти. Однако во многих случаях блокирование ОЗУ на 100 мкс вызывает трудности.

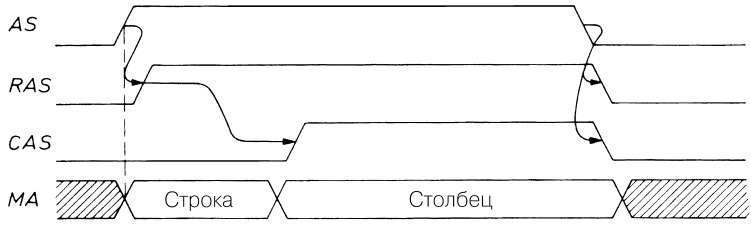


Рис. 10.9. Временная диаграмма ввода адреса в динамическое ОЗУ

2. Захват цикла. Во избежание неудобств полного блокирования ОЗУ процесс регенерации может быть равномерно распределен по временному интервалу 8 мс: если показания счетчика регенерации повышать на 1 каждые 8 мкс, периодичность строчной регенерации составит 1024 × 8 мкс ≈ 8 мс, что и требуется. Для этого в методе захвата цикла процессор останавливается каждые 8 мкс для выполнения очередного цикла регенерации. С целью реализации захвата цикла в блок-схеме на рис. 10.8 введен формирователь основного времени регенерации, по которому тактовый сигнал *CLK* делится таким образом, что управление процессом выдает команду регенерации с периодичностью 8 мкс. Во время цикла регенерации показание счетчика регенерации передается через мультиплексор в ОЗУ и временно устанавливает строб-импульс адреса строки на 1. Затем на единицу увеличивается показание счетчика. Сигнал ожидания (Wait) останавливает процессор на время цикла регенерации, благодаря чему выполнение текущей задачи прерывается на 100 нс с периодичностью 8 мкс, что также приводит к замедлению на 2%.
3. Прозрачная или скрытая регенерация. Данный способ также предусматривает очередной шаг регенерации каждые 8 мкс. Однако контроллер регенерации синхронизируется таким образом, что процессор не останавливается, а сама регенерация выполняется только тогда, когда процессор заведомо не обратится к ОЗУ. Тем самым потери времени сводятся к нулю. Если не удается полностью исключить взаимное наложение внешнего обращения к ОЗУ и цикла регенерации, можно воспользоваться дополнительным декодером приоритета (арбитром), как это показано на рис. 10.8. Он квотирует внешний запрос сигналом ожидания вплоть до окончания текущего цикла регенерации, а затем выполняет этот запрос.

Контроллеры регенерации для динамических ОЗУ

Емкостью 4 M-DRAMs	DP8430	КМОП	National
	AM29C668	КМОП	AMD
	74F1762	ТТЛ	Philips
Емкостью 16 M-DRAMs	DP8440	КМОП	National
Емкостью 64 M-DRAMs	DP8441	КМОП	National

10.2
Расширение возможностей ОЗУ

ОЗУ особого типа снабжаются двумя портами, что позволяет двум независимым процессам иметь доступ к общей информации и делает возможным обмен данными между процессами [10.4, 10.5].

10.2.1
Двухпортовые ОЗУ

Двухпортовое ОЗУ оснащается двумя комплектами линий для адресов, данных и сигналов управления (рис. 10.10). Этот принцип реализуется с некоторыми ограничениями, поскольку невозможно записывать информацию в одну и ту же ячейку одновременно через оба порта.

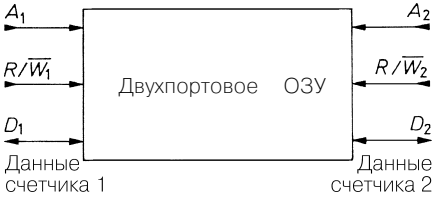


Рис. 10.10. Внешние выводы двухпортового ОЗУ

В ОЗУ типа считывания во время записи указанную трудность обходят, разрешая запись информации по одному из портов, а считывание – по другому. Как видно из рис. 10.11, у таких ОЗУ имеется по два дешифратора адресов с раздельными адресными входами.

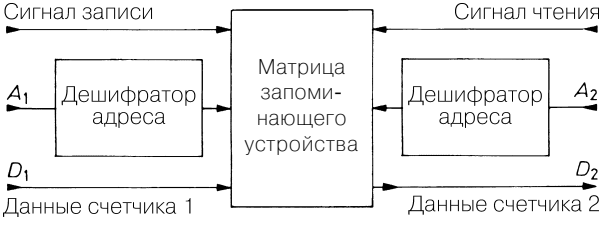


Рис. 10.11. Структура ОЗУ типа считывания во время записи с раздельными адресными входами

Когда считывание и запись должны происходить через оба порта, конфликты доступа обычно предотвращают, запретив одновременный доступ к ОЗУ. Для этого линии адресов, данных и управления соединяют с соответствующим портом через мультиплексор (рис. 10.12). Во многих случаях удается взаимно синхронизировать оба процесса так, чтобы исключить их одновременный доступ к ОЗУ. Если это невозможно, используется дешифратор приоритетов (арбитр), задерживающий один из процессов сигналом ожидания при совпадении запросов на

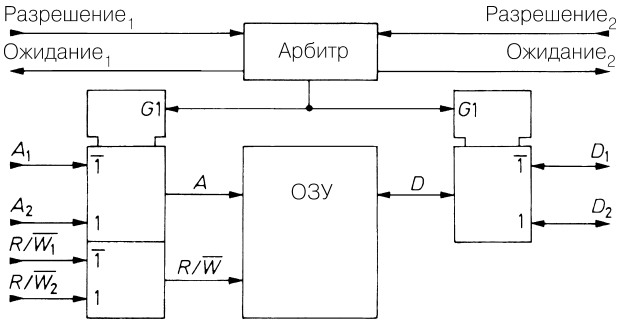


Рис. 10.12. Структура двухпортовой памяти со стандартными ОЗУ

доступ к ОЗУ. Образцы интегральных двухпортовых ОЗУ приведены в табл. 10.5. Однако их емкость ограничена. Для построения крупных двухпортовых ОЗУ целесообразно применять стандартные ОЗУ в сочетании с двухпортовым контроллером ОЗУ. В таком случае особенно выгодна микросхема 74LS764 фирмы Valvo, поддерживающая режим динамического ОЗУ в двухпортовом варианте.

Таблица 10.5. Образцы двухпортовых ОЗУ

Емкость	Организация	Тип	Изготовитель	Типичная потребляемая мощность, мВт	Максимальное время доступа, нс	Всего контактов
64 Кбит	8 к × 8	IDT 7005	Id	750	35	68
64 Кбит	4 к × 16	IDT 7024	Id	750	30	84
128 Кбит	16 к × 8	IDT 7006	Id	750	35	68
128 Кбит	8 к × 16	IDT 7025	Id	750	30	84
256 Кбит	32 к × 8	7 C 09079	Cy	400	10	100
256 Кбит	16 к × 16	7 C 09269	Cy	400	10	100
512 Кбит	64 к × 8	7 C 09089	Cy	400	10	100
512 Кбит	32 к × 16	7 C 09279	Cy	400	10	100
1 Мбит	128 к × 8	7 C 09099	Cy	400	10	100
1 Мбит	64 к × 16	7 C 09289	Cy	400	10	100

Изготовители: Cy – Cypress, Id – IDT.

10.2.2 ОЗУ в качестве регистра сдвига

При циклической смене адресов ОЗУ может служить регистром сдвига, для этого используется счетчик (рис. 10.13). По каждому из адресов вначале информация счи-

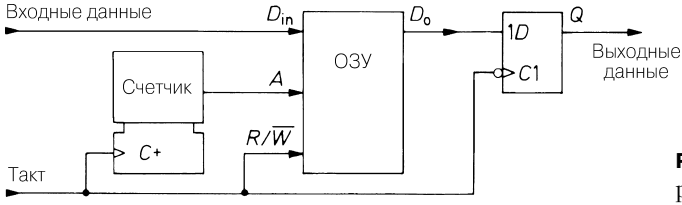


Рис. 10.13. ОЗУ в режиме регистра сдвига

тывается, а затем записываются новые данные. Временная диаграмма представлена на рис. 10.14. Показание счетчика увеличивается по положительному фронту тактового импульса. Если тактовый сигнал *CLK* одновременно задействовать в качестве сигнала $R/\overline{W}$, содержимое ОЗУ считывается и запоминается выходным триггером по отрицательному фронту тактового импульса. Пока тактовый сигнал *CLK* = 0, в только что считанную ячейку заносятся новые данные D_{in}. Минимальная длительность тактового периода здесь меньше суммы длительностей циклов чтения–записи благодаря неизменности адреса и равна так называемому времени Read-Modify-Write-Cycle-Time (длительности цикла чтение–модификация–запись).

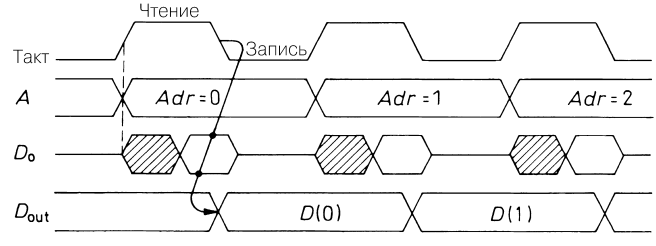


Рис. 10.14. Временная диаграмма ОЗУ в режиме регистра сдвига

Отличие от обычного регистра сдвига (см. раздел 9.5) состоит в том, что сдвигаются не данные, а адреса, указывающие на установленные данные. Преимущество этого способа заключается в применении стандартных ОЗУ, обладающих гораздо большей емкостью памяти по сравнению с распространенными регистрами сдвига. При тактовой частоте выше 128 кГц удается применять даже динамические ОЗУ на 1 Мбит без дополнительной логики регенерации, так как здесь заведомо обеспечивается обработка строчных адресов за 8 мс.

Недорогие ОЗУ можно использовать также при высоких частотах сдвига, когда для достижения требуемой частоты сдвига параллельно обрабатывается множество битов информации и задействуется последовательно-параллельный преобразователь на входе или параллельно-последовательный – на выходе.

10.2.3 Память FIFO

Память FIFO (от англ. First-In-First-Out – «первым пришел – первым вышел») представляет собой особый тип регистра сдвига. Она отличается тем, что данные

на выходе появляются в той же последовательности, в какой они поступали: слово, введенное первым (First In), первым же и выводится (First Out). В противоположность регистру сдвига, описанный процесс в FIFO происходит полностью асинхронно, то есть такт считывания не зависит от такта записи. Поэтому FIFO используется для связи асинхронных систем [10.6].

Действие памяти FIFO аналогично обычной очереди: данные проходят от входа к выходу не с жесткой периодичностью, а ожидают в регистре, пока будет выдана вся предшествующая информация (рис. 10.15). В FIFO первого поколения информация действительно проходила через цепочку регистров (см. рис. 10.15). После ввода данные переносились в свободную низшую ячейку и уже оттуда, подчиняясь темпу считывания, подавались на выход. Недостаток такого способа – чрезмерно большая длительность прогона, которая особенно заметна, когда память FIFO пуста и данные должны пройти через все регистры, прежде чем станут доступными на выходе. Поэтому время прогона достигает многих микросекунд даже у FIFO малой емкости. Еще один недостаток – громоздкая логика сдвига и множество логических операций, что препятствует реализации схемы в КМОП технологии, экономичной по потреблению тока.

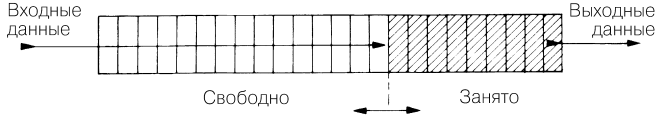


Рис. 10.15. Функциональная схема памяти FIFO

Поэтому в FIFO второго поколения сдвигаются не данные, а лишь два указателя, по которым в ОЗУ определяются адреса ввода или вывода (рис. 10.16). Указатель ввода показывает первый свободный адрес A_{in}, а указатель вывода – последний занятый адрес A_{out}, так что в текущем режиме ввода и вывода данных оба указателя следуют по кругу.

Разность обоих указателей $A_{in} - A_{out}$ свидетельствует о заполнении FIFO. Когда $A_{in} - A_{out} = A_{\max}$, память целиком загружена и ввод данных должен быть прекращен, иначе новые данные будут записываться вместо еще не считанной информации. Память FIFO свободна, когда $A_{in} = A_{out}$. В этом случае необходимо прекратить вывод данных, иначе начнется повторный вывод уже считанной информации. Чтобы избежать переполнения или незагруженности памяти FIFO, скорости ввода и вывода данных должны быть в среднем одинаковы. Для этого надо следить за заполнением FIFO и стараться поддерживать такие темпы работы источника и приемника данных, чтобы память была заполнена приблизительно на половину своей емкости. В указанном случае память FIFO справляется с кратковременными изменениями, если ее емкость достаточно велика.

Структура памяти FIFO показана на рис. 10.17 и сходна со структурой ОЗУ в режиме регистра сдвига на рис. 10.13. Здесь особенно хорошо подходит ОЗУ со способностью считывания информации при ее записи с раздельными адресными входами (см. рис. 10.11), поскольку они позволяют осуществлять асинхронную запись и считывание данных. На названном принципе основаны новые микросхемы FIFO, примеры которых приведены в табл. 10.6.

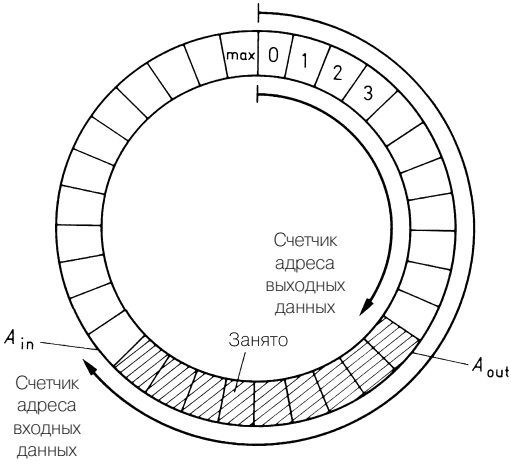


Рис. 10.16. FIFO в виде кольцевого ЗУ

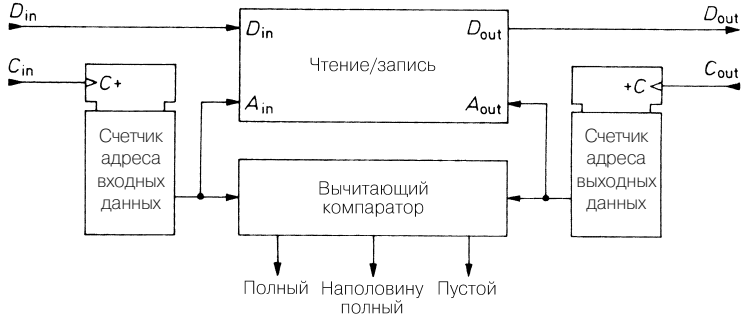


Рис. 10.17. Реализация памяти FIFO с помощью ОЗУ со считыванием в ходе записи

Реализация памяти FIFO на стандартных ОЗУ

При реализации памяти FIFO большой емкости имеет смысл воспользоваться стандартными ОЗУ, что обеспечит максимальную степень интеграции. Для этого память со способностью считывания данных при записи (см. рис. 10.17) заменяется двухпортовой памятью на основе стандартных ОЗУ (см. рис. 10.12). В результате получается устройство, представленное на рис. 10.18.

Поскольку стандартные ОЗУ не допускают одновременного считывания и записи данных, необходимо организовать чередование этих процессов. Такая координация осуществляется арбитром в управляющей логике. Если требуется выполнить ввод, когда идет процесс вывода данных, вначале завершается цикл считывания и по сигналу ожидания задерживается ввод. При запросе на вывод

Таблица 10.6. Примеры микросхем FIFO

Емкость	Организация кон-	Тип	Изготовитель	Синхронная, асинхронная	Потребляемая мощность	Тактовая частота	Всего тактов
				(максимум)			
Стандартная память FIFO							
9 к	1 к × 9	7202	Id, Cy	A	400	40	28
36 к	4 к × 9	7204	Id, Cy	A	450	40	28
144 к	16 к × 9	7206	Id, Cy	A	450	40	28
144 к	16 к × 9	72261	Id, Cy	C	700	80	64
144 к	8 к × 18	72255	Id, Cy	C	700	80	64
576 к	64 к × 9	7208	Id, Cy	A	450	40	28
576 к	64 к × 9	72 V 281	Id, Cy	C	250	100	64
576 к	32 к × 18	72 V 275	Id, Cy	C	250	100	64
1152 к	128 к × 9	72 V 291	Id, Cy	C	200	100	64
1152 к	64 к × 18	72 V 285	Id, Cy	C	200	100	64
4608 к	512 к × 9	72 V 2114	Id	C	250	100	64
4608 к	256 к × 18	72 V 2114	Id	C	250	100	64
Двунаправленная память FIFO							
18 к	2 × 512 × 18	72511	Id, Ti	A	700	30	68
36 к	2 × 1 к × 18	72521	Id	A	700	30	68
36 к	2 × 512 × 36	7 C 43632	Cy, Id	C	700	60	120
72 к	2 × 1 к × 36	7 C 43642	Cy, Id	C	700	60	120
288 к	2 × 4 к × 36	7 C 43662	Cy	C	350	80	128
1152 к	2 × 16 к × 36	7 C 43682	Cy	C	350	80	128

Изготовители: Cy – Cypress, Id – IDT, Ti – Texas Instruments.

данных осуществляется обратная последовательность действий. В каждом случае вначале завершается цикл, начатый первым. При совпадении тактов ввода и вывода арбитр принимает некоторое определенное решение. В связи с возможным ожиданием даже при самых неблагоприятных условиях время доступа всего лишь удваивается. Управляющая логика, необходимая для работы ОЗУ в составе памяти FIFO, выпускается в виде интегральных схем под названием «контроллер ОЗУ типа FIFO»: 512...64 килослов, 10 МГц, ТТЛ 674219, AMD.

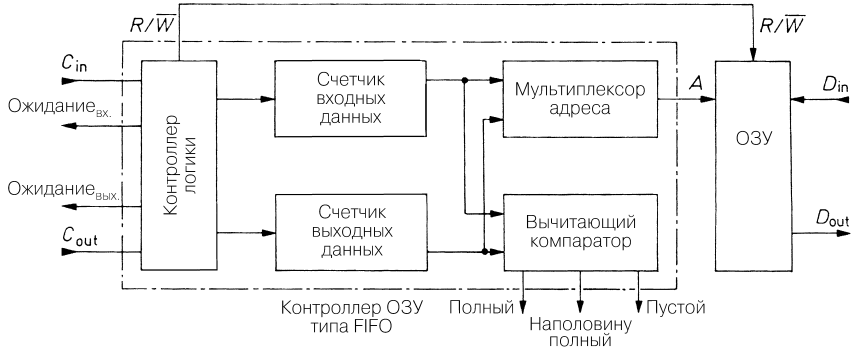


Рис. 10.18. Реализация памяти FIFO на стандартных ОЗУ

10.2.4 Распознавание и коррекция ошибок

При сохранении данных в ОЗУ возникают ошибки двух видов: постоянные и нерегулярные. Постоянные ошибки обусловлены дефектами самих микросхем памяти или причастных к ним управляющих схем. Нерегулярные ошибки случайны и потому невоспроизводимы. Их вызывает главным образом α-излучение корпуса, которое способно перезаряжать запоминающие конденсаторы динамического ОЗУ, а также перезапускать запоминающие триггеры в статическом ОЗУ. Нерегулярные ошибки порождаются также импульсными помехами, возникающими внутри или вне схемы [10.7].

Появление ошибок в ОЗУ часто имеет далеко идущие последствия. Единственная ошибка в памяти компьютера способна не только привести к неверному результату, но и вызвать «зависание» программы. Для индикации ошибок наряду с информационными разрядами в память заносятся один или несколько контрольных разрядов. Чем их больше, тем большее количество ошибок можно распознать и даже исправить.

Бит четности

Простейший способ распознавания ошибок состоит в передаче бита четности p. Паритет бывает четным или нечетным. Когда для контроля ошибок используется четный паритет и в передаваемом информационном слове содержится четное количество единиц, добавляемый бит равен 0. В противном случае в бит четности помещается единица. Следовательно, при таком способе контроля ошибок общее количество единиц, переданных в информационном слове, включая бит четности, всегда четное. Напротив, оно всегда нечетное, если ошибки контролируются по нечетному паритету.

Четный бит паритета можно толковать как сумму цифр информационных разрядов по модулю 2. Она определяется как логическая функция Исключающее ИЛИ информационных разрядов.

Реализация генератора четности представлена на рис. 10.19. Очередность операций Исключающее ИЛИ произвольна; ее выбирают так, чтобы свести к минимуму суммарную задержку.

Для распознавания ошибок бит четности запоминается вместе с информационными битами. Это позволяет восстановить четность при считывании данных

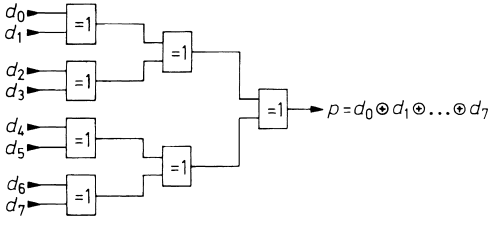


Рис. 10.19. Генератор четности для четного паритета с восемью входами.
Типы ИС: 8 бит – SN74180 (ТТЛ); 9 бит – SN74 S 280 (ТТЛ);
12 бит – MC10160 (ЭСЛ), MC14531 (КМОП)

(рис. 10.20) и с помощью операции Исключающее ИЛИ сравнить ее с битом четности, хранящемся в ОЗУ. Если они не совпадают, генерируется сигнал ошибки и выход сигнала переходит в состояние $f = 1$. Такой способ дает возможность опознавать одиночные ошибки, однако не позволяет исправлять их, поскольку локализация разряда с ошибкой остается неизвестной. Если испорченными окажутся несколько разрядов, то будет опознано нечетное количество ошибок, а четное – нет.

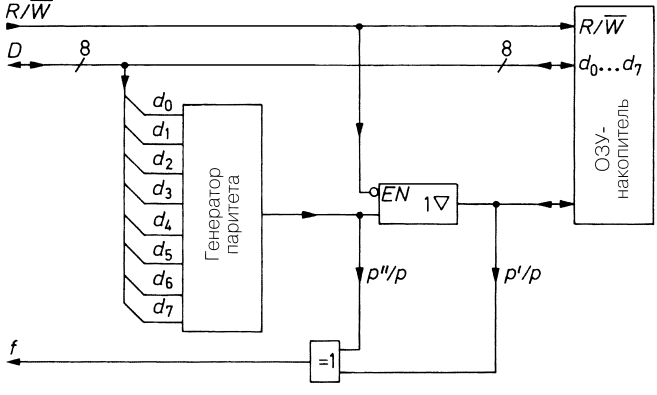


Рис. 10.20. ЗУ для хранения данных с контролем четности (пример для 8-разрядного информационного слова)

Код Хэмминга

Принцип кода Хэмминга состоит в том, чтобы с помощью нескольких контрольных разрядов не только распознавать, но и локализовать отдельные ошибки. Локализация ошибочного двоичного разряда позволяет исправлять его путем инвертирования.

Ответ на вопрос о количестве необходимых контрольных битов достаточно прост: k контрольных разрядов позволяют задавать 2^k различных комбинаций. При m информационных разрядах общая длина слова составит $m + k$. Дополнительная контрольная комбинация требуется для проверки правильности принятого слова. Отсюда следует условие:

$$2^k \geq m + k + 1.$$

Практически важные решения приведены в табл. 10.7. Таблица свидетельствует об уменьшении относительной доли контрольных битов в суммарной длине слова вслед за увеличением количества информационных битов в слове.

Таблица 10.7. Количество контрольных разрядов, минимально необходимых для опознания и исправления одиночной ошибки, в зависимости от длины информационного слова

Информационные разряды	m	1...4	5...11	12...26	27...57	58...120	121...247
Контрольные разряды	k	3	4	5	6	7	8

Поясним определение контрольных разрядов на примере 16-разрядного числа. Согласно табл. 10.7, для защиты 16 разрядов требуется пять контрольных бит, так что общая длина слова составит 21 бит. В коде Хэмминга отдельные контрольные биты рассчитываются в виде битов четности для разных частей информационного слова. Следовательно, в нашем примере потребуется пять генераторов четности. Их выводы распределяются по информационным битам так, чтобы каждый из них был подключен по крайней мере к двум из пяти генераторов. Если теперь один из информационных битов окажется переданным неверно, отличие появится именно в том бите четности, который связан с ошибочным разрядом. При таком методе вместо сигнала об ошибке четности f получим 5-разрядный код ошибки (синдром), способный принимать 32 различных значения, что позволяет сделать вывод об ошибочном разряде. Заключение об одиночной ошибке признается однозначным, когда каждому разряду соответствует своя комбинация подключений. Если различие обнаруживается лишь в одном разряде четности, то неправильным может быть только данный разряд, так как при выбранной схеме подключения ошибка в информационном разряде должна приводить к изменению минимум двух контрольных разрядов четности. Если все информационные и контрольные разряды четности считаны без ошибок, то вычисленные разряды четности совпадают с разрядами в памяти, и синдром $F = 0$.

В табл. 10.8 приведен пример сопоставления контрольных разрядов четности с отдельными информационными разрядами. Здесь, в частности, информационный разряд d_0 действует на биты четности p_0 и p_1, информационный разряд d_1 – на биты p_0 и p_2 и т.д. Как видно из таблицы, каждому информационному разряду

Таблица 10.8. Пример формирования контрольных разрядов четности кода Хэмминга для 16-разрядного слова

Биты четности	Информационные разряды d_1															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
p_0	x	x	x	x							x	x	x		x	
p_1	x				x	x	x				x	x	x	x		
p_2		x			x			x	x		x			x	x	x
p_3			x			x		x		x		x		x	x	x
p_4			x	x	x		x		x	x			x			x

сопоставлена своя комбинация контрольных разрядов. Для упрощения схемы комбинации распределены так, чтобы каждый генератор четности работал на восемь входов.

При считывании ($R/\overline{W}$ = 1) синдром-генератор на рис. 10.21 сравнивает контрольное слово четности P', взятое из памяти, с аналогичным словом P'', рассчитанным по данным D' из той же памяти. При наличии ошибки синдром $F = P' \oplus \oplus P'' \neq 0$; синдромный дешифратор наличия ошибки выдает сведения об информационном разряде, подлежащем исправлению, и дает команду на инвертирование поврежденного информационного разряда в корректоре данных.

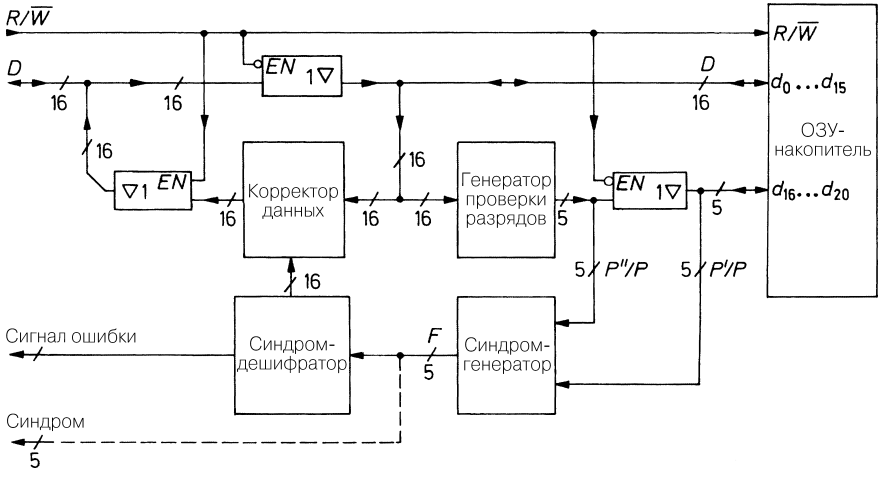


Рис. 10.21. Пример ЗУ для данных с коррекцией ошибок для 16-разрядных информационных слов

Следует пояснить функционирование синдромного дешифратора (табл. 10.9). В зависимости от синдрома различают три типа ошибок: повреждение информации

Таблица 10.9. Сводка синдромов и их смысл

Синдромное слово	Без ошибок	Ошибки в данных						Ошибки в контрольных разрядах					Множественные ошибки				
		d_0	d_1	d_2	...	d_{14}	d_{15}	p_0	p_1	p_2	p_3	p_4					
f_0	0	1	1	1	...	1	0	1	0	0	0	0	0	1	...	0	1
f_1	0	1	0	0		0	0	0	1	0	0	0	1	0		1	1
f_2	0	0	1	0		1	1	0	0	1	0	0	1	0		1	1
f_3	0	0	0	1		1	1	0	0	0	1	0	0	1		1	1
f_4	0	0	0	1		0	1	0	0	0	0	1	0	0		1	1

$d_0 \ldots d_{15}$, повреждение контрольных битов четности $p_0 \ldots p_4$ и множественные ошибки. Однако последние распознаются не полностью и не поддаются исправлению при использовании матрицы Хэмминга минимального объема, приведенной в [10.8, 10.9].

Особое достоинство ЗУ с коррекцией ошибок заключается в возможности несложной регистрации появляющихся ошибок памяти благодаря процедуре коррекции. Но чтобы сполна воспользоваться такими преимуществами, важно учесть ряд аспектов, стараясь свести к минимуму вероятность множественных ошибок, не подлежащих исправлению. По этой причине следует применять отдельную микросхему памяти для каждого информационного и контрольного разрядов. В противном случае при выходе из строя элемента памяти будет повреждено множество разрядов. Кроме того, необходимо как можно быстрее устранять выявленные ошибки. Поэтому в случае обнаружения ошибки в ОЗУ компьютера текущая программа прерывается и вызывается программа обработки ошибок. Прежде всего нужно выяснить, является ли ошибка случайной, устраняемой путем повторной записи в память и считывания исправленного информационного слова. Если таким способом ошибка не устраняется, она считается постоянной. В подобной ситуации считывается синдром, позволяющий локализовать затронутые сбоем микросхемы памяти, и их номера вместе со всеми неисправностями заносятся в таблицу. Регулярный опрос таблиц помогает своевременно заменять дефектные элементы. Данный способ повышает надежность памяти с помощью системы выявления и исправления ошибок EDC (Error Detection and Correction).

Ряд образцов интегральных контроллеров EDC приведен в табл. 10.10. В них используется дополнительный контрольный разряд, позволяющий распознавать *все* двойные ошибки, однако коррекции поддаются только одиночные ошибки [10.9].

10.3 Постоянные ЗУ

Постоянным запоминающим устройством (ПЗУ) называется память табличного типа, из которой в нормальных условиях эксплуатации информация только считывается, поэтому такая память хорошо подходит для хранения таблиц и про-

Таблица 10.10. Интегральные микросхемы для коррекции ошибок

Разрядность, битов	Тип	Изготовитель	Контрольные биты	Длительность коррекции, нс	Мощность потерь	Всего контактов
8	74 LS 636	Texas Instr.	5	45	450	20
16	74 LS 630	Texas Instr.	6	50	600	28
16	IDT 39 C 60	IDT	7	30	300	48
16	Am 29 C 60	AMD	7	50	250	48
32	74 ALS 632	Texas Instr.	7	60	780	52
32	IDT 49 C 460	IDT	8	35	350	68
32	Am 29 C 660	AMD	8	50	300	68
64	IDT 49 C 466	IDT	8	15	400	208

грамм. Достоинство ПЗУ состоит в том, что содержимое памяти сохраняется после выключения питающего напряжения (долговременная память), а недостаток – в гораздо большей трудоемкости ввода таблицы по сравнению с ОЗУ. Варианты ПЗУ (MROM, PROM, EPROM, EEPROM) показаны на рис. 10.1 и различаются методом ввода информации.

10.3.1 ПЗУ, программируемое фотошаблоном

В программируемые фотошаблоном маской ПЗУ (MROM) информация вводится изготовителем на последнем этапе производства с помощью специфичной металлизированной маски. Такой метод экономически оправдан только для крупных партий микросхем (от 10 тыс. шт.), а на его реализацию обычно уходит несколько месяцев.

10.3.2 Программируемое ПЗУ

Под программируемым ПЗУ (ППЗУ, PROM) понимается постоянная память, программируемая пользователем. Обычно программируемыми элементами ППЗУ служат плавкие перемычки, реализуемые в интегральной схеме путем металлизации особо тонким слоем. Наряду с ними используются диоды, которые переводятся в состояние короткого замыкания при перегрузке в обратном направлении. В новейших ППЗУ функцию программируемых элементов выполняют специальные МОП транзисторы с добавочным «плавающим» затвором. При программировании в нем накапливается заряд, благодаря чему пороговое напряжение МОП транзистора смещается. Изоляция «плавающего» затвора со всех сторон слоем SiO_2 гарантирует сохранность заряда на протяжении 10 лет.

Внутреннюю структуру ППЗУ удобно пояснить на примере устройства с плавкими перемычками (рис. 10.22). По соображениям технологии ячейки памяти выстраиваются не последовательно, а в виде квадратной матрицы. При обращении к конкретной ячейке сигнал линии соответствующего столбца или строки переводится в единичное логическое состояние, для чего требуется декодировать поступающий извне вектор $A = (a_0 \ldots a_n)$. Это делается с помощью дешифраторов столбцов и строк, работающих по принципу «1 из n».

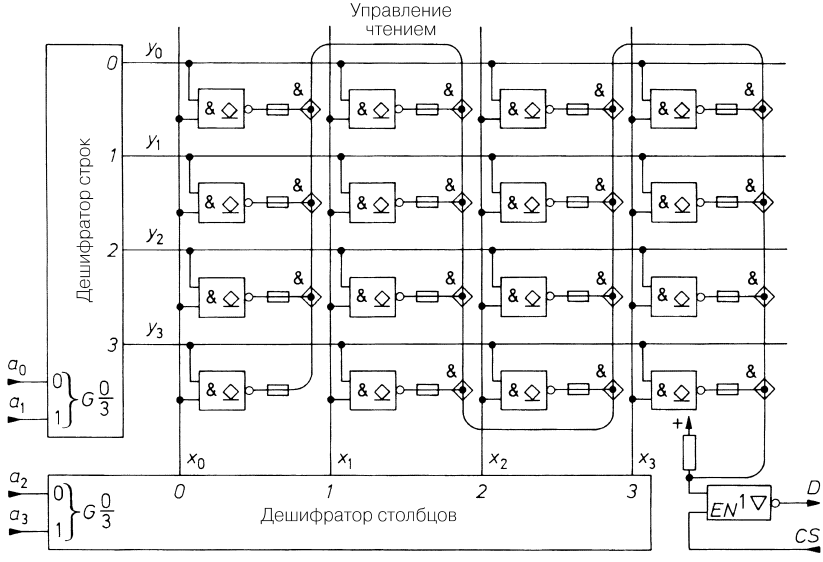


Рис. 10.22. Пример внутренней структуры ППЗУ емкостью 16 бит

Заданная ячейка памяти активизируется с помощью логического элемента И на пересечении линий выбранных столбца и строки. Логическая схема ИЛИ всех выходов ячеек памяти генерирует выходной сигнал D. Чтобы не применять для этого элемент с 2^n входами, используется схема «монтажное» ИЛИ: при наличии выходов с открытым коллектором она реализует «монтажное» И. Этот способ уже рассматривался на рис. 7.19.

В исходном состоянии каждая адресуемая ячейка памяти генерирует выходной сигнал $D = 1$. При программировании нуля прожигается перемычка на выходе соответствующей ячейки, для чего выбирается ее адрес, выходной транзистор элемента И–НЕ переводится в проводящее состояние. Затем по шине считывания посылается импульс тока, сила которого рассчитана так, чтобы прожечь перемычку на выходе элемента И–НЕ. Здесь необходимо строго выдерживать временную диаграмму процесса, рекомендуемую изготовителем, посредством специальных программаторов, настроенных на работу с ППЗУ определенного типа.

Как правило, в ППЗУ по одному адресу хранится не один бит, а целое слово из 4 или 8 разрядов, в силу чего там имеется соответствующее число информационных выходов. Если емкость ЗУ равна, например, 1 к × 8 бит, значит, оно хранит

1024 слов по 8 разрядов. Содержимое памяти отображается в виде таблицы программирования. Для примера в табл. 10.11 показан пример программирования ППЗУ на 32 × 8 бит. В табл. 10.11 приводятся примеры для стираемого ППЗУ.

Таблица 10.11. Пример таблицы программирования ППЗУ емкостью 32 слова по 8 разрядов

Входы					Выходы							
x_4	x_3	x_2	x_1	x_0	d_7	d_6	d_5	d_4	d_3	d_2	d_1	d_0
0	0	0	0	0								
0	0	0	0	1								
0	0	0	1	0								
0	0	0	1	1								
≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈
1	1	1	1	0								
1	1	1	1	1								

10.3.3 Постоянное ЗУ с УФ стиранием

Постоянным ЗУ с ультрафиолетовым стиранием (EPROM, Erasable PROM – стираемое PROM) называют ПЗУ, которое не только программируется пользователем, но и стирается ультрафиолетовым излучением. Элементами ПЗУ здесь служат исключительно МОП транзисторы с добавочным «плавающим» затвором. Как и у некоторых ППЗУ, он заряжается при программировании и смещает пороговое напряжение МОП транзистора. Однако в EPROM имеется дополнительная возможность удалять данный заряд путем облучения ультрафиолетом в течение 20 мин. С этой целью в корпус интегральной схемы встраивается кварцевое окошко.

Большая стоимость корпуса удорожает микросхемы EPROM по сравнению с PROM, построенными по аналогичной технологии, но без окошка в корпусе. Поэтому при разработке аппаратуры удобнее применять EPROM, тогда как PROM предпочтительны для серийных изделий.

EPROM программируется по словам или побайтно при обычной 8-разрядной организации. Для старых образцов EPROM (например, 2716, 2 К × 8 бит) процесс был еще проще. Использовалось программирующее напряжение V_{pp} = 25 В, а также требуемый адрес и маска битов, а затем для ее запоминания на время 50 мс вызывалась необходимая команда. После этого процесс завершался либо переходил к следующему адресу и маске битов. Таким образом, программирование чипа EPROM емкостью 2 Кб занимало около 2 мин, но для памяти емкостью 128 Кб требовалось уже почти 2 ч. Поскольку без программирования не обойтись, для

больших EPROM пришлось модифицировать его технологию и алгоритм. В основе всех алгоритмов лежит представление о возможности программирования большинства байтов EPROM за время, существенно меньшее 50 мс. Но поскольку всегда присутствуют также «медленные» байты, сократить общее время не получается. Поэтому предпочитают программировать импульсами переменной длительности.

В настоящее время широкое распространение получили быстрые, или интеллектуальные алгоритмы программирования (рис. 10.23). Вначале устанавливается напряжение V_{pp} = 12,5 В и повышенное напряжение питания V_{CC} = 6 В, которое, с одной стороны, ускоряет процесс, так как транзисторы становятся более низкоомными, а с другой – создает наихудшие условия для верификации. Затем вызываются адрес A = 0 и соответствующие данные. Теперь начинается процедура программирования

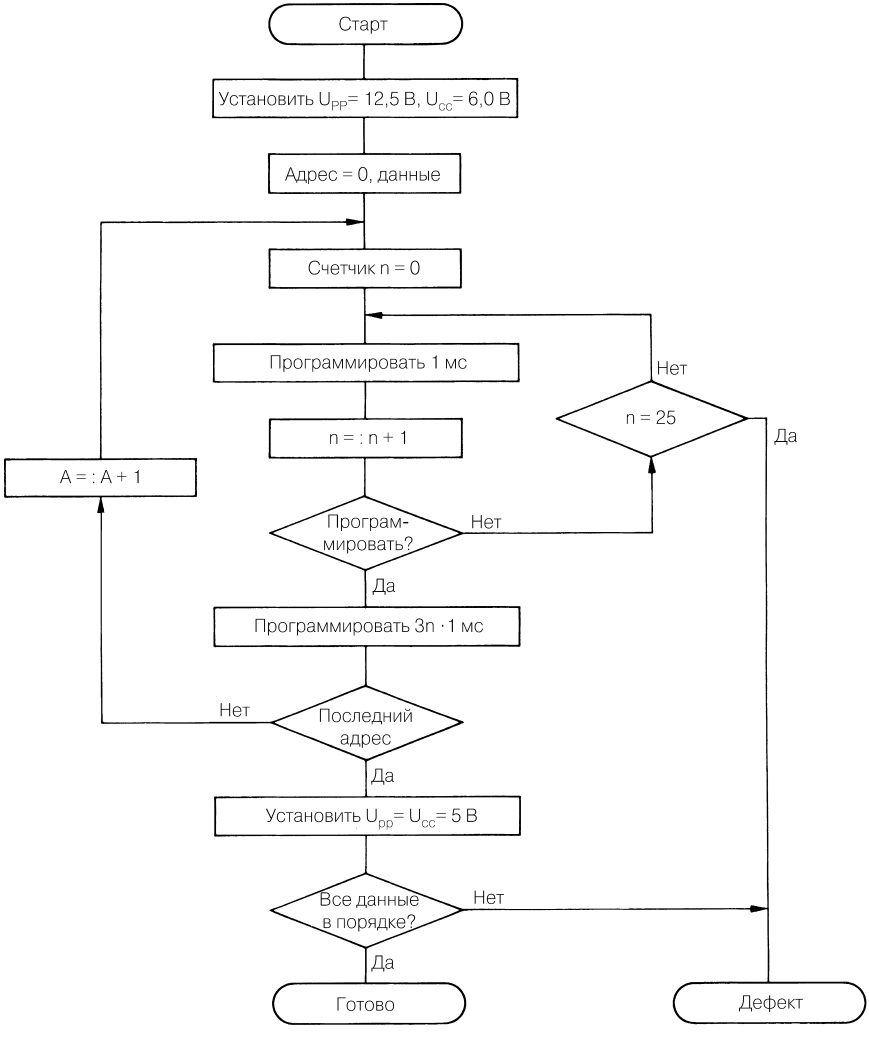


Рис. 10.23. Быстрый алгоритм программирования EEPROM

данного байта. Для этого вспомогательный счетчик сбрасывается на $n = 0$. Далее выдается команда на программирование длительностью 1 мс. После срабатывания вспомогательного счетчика содержимое памяти считывается для проверки правильности выполненного процесса. Если результат проверки отрицательный, выдается новая команда на программирование. Процесс может повторяться до 24 раз, после чего элемент памяти объявляется дефектным.

Обычно требуется лишь несколько программирующих импульсов. Но еще неясно, достаточен ли заряд «плавающего» затвора, чтобы его хватило на 10 лет. Для гарантии загружается троекратный заряд путем перепрограммирования длительностью $3n \times 1$ мс.

На этом завершается программирование первого байта, и процесс повторяется по очередному адресу с новыми данными. По окончании программирования включается режим считывания и еще раз проверяется правильность содержимого памяти. Благодаря быстрому алгоритму программирование EPROM емкостью 1 Мбит занимает не 2 ч, а лишь около 10 мин. Сокращая длительность программирующего импульса до 100 мкс, некоторые типы EPROM удается программировать менее чем за 1 мин.

Примеры распространенных микросхем EPROM приведены в табл. 10.12.

Таблица 10.12. Примеры EPROM. Большинство типов выпускаются также в дешевых пластиковых корпусах без окошек в качестве однократно программируемых ПЗУ

Емкость	Организация	Тип	Изготовители	Потребляемая мощность, мВт	Время доступа, нс	Всего контактов
256 Кбит	**32 к × 8**	**27 C 256**	**Am, At, Fu, Hi, Na, Ne**	**150**	**150**	**28**
	32 к × 8	27 HC 256	Am, At, Cy, Ws	350	55	28
	16 к × 16	27 C 202	In,Ws	500	55	40
1 Мбит	**128 к × 8**	**27 C 010**	**Ok, Am, Fu, Hi, Mi, Na**	**150**	**200**	**32**
	128 к × 8	27 H 010	Cy, Am	400	25	32
	64 к × 16	271024	Ok, Am, At, Fu, Mi, Na, To	250	250	40
	64 к × 16	27 HC 1024	At	500	55	40
4 Мбит	**512 к × 8**	**27 V 401**	**Ok, Am, Hi, Ne, St, To**	**100**	**100**	**32**
	256 к × 16	27 V 402	Ok, Am, Hi, Ne, St, To	120	100	40
16 Мбит	**2 M × 8** 1 M × 16	**27 V 1602**	**Ok, Ne, St**	**150**	**100**	**44**
64 Мбит	**8 M × 8** 4 M × 16	**27 V 6402**	**Ok**	**150**	**120**	**44**

Изготовители: Am – AMD, At – Atmel, Cy – Cypress, Fu – Fujitsu, Hi – Hitachi, Mi – Mitsubishi; Na – National, Ne – NEC, Ok – Oki, St – SGS-Thomson, To – Toshiba.

10.3.4 Электрически стираемое программируемое ПЗУ

Программируемое ПЗУ называют электрически стираемым, если, в отличие от EPROM, оно стирается не только ультрафиолетовым излучением, но и электрическим воздействием. Новейшие чипы такой памяти снабжаются встроенными преобразователями для формирования программирующего напряжения и таймерами, задающими длительность программирующего импульса. Для записи одного байта достаточно указать адрес и данные. Если затем запустить программирование командой записи, EEPROM занесет в свой буфер адрес и данные и тотчас освободит шину данных. Дальнейшее происходит без вмешательства извне. Сначала стирается прежнее содержимое байта, а затем записывается новое. Этот процесс контролируется изнутри с целью гарантировать достаточность созданного заряда и длится 1…10 мс, как и в EPROM. У некоторых типов EEPROM в процессе программирования может заполняться не только один байт, но и целая страница емкостью 16…64 байт. Для этого страница загружается во внутреннее ОЗУ и только затем вызывается команда на программирование. Тем самым затраты времени снижаются до 30 мкс на байт.

При всей простоте и скорости процессов стирания и записи EEPROM не следует использовать в качестве ОЗУ. Допустимое количество циклов записи ограничено: в зависимости от типа памяти байт не должен перезаписываться более 10^4…10^6 раз. Если программирование происходит непрерывно, а длительность цикла составляет 1 мс, ресурс одного байта или страницы окажется исчерпанным всего за 10 с.

Некоторые типы EEPROM комбинируются с ОЗУ: это позволяет переносить содержимое ОЗУ в EEPROM только при неполадках питающего напряжения, чем обеспечивается малая длительность цикла записи, не зависящая от явлений старения элементов аппаратного обеспечения. Интегральные микросхемы с электрически программируемой памятью перечислены в табл. 10.13.

Устройство, занимающее промежуточное положение между EPROM и EEPROM, называется флэш-ППЗУ (Flash EEPROM – программируемое ПЗУ с групповым электрическим стиранием, флэш-память). Хотя флэш-ППЗУ стирается электрически, как и EEPROM, записывается оно не побайтно, а целиком и однократно подобно EPROM. Отсюда слово «флэш» (от англ. flash – вспышка, мгновение) в названии ПЗУ этого типа. Стирание флэш-памяти гораздо проще, чем у EEPROM: оно осуществляется одним стирающим импульсом длительностью в несколько секунд. Здесь не требуется 20 мин на стирание содержимого памяти. Однако флэш-ППЗУ делается по технологии, близкой EPROM, чем обеспечивается соответственно высокая степень интеграции и низкая стоимость. Во избежание неоправданного удорожания у флэш-ППЗУ 28-й серии удалены преобразователь программирующего напряжения и таймер длительности программирования, имеющиеся у EEPROM, поэтому они программируются точно так же, как EPROM.

В табл. 10.14 сравниваются характеристики чтения и записи различных вариантов ПЗУ и ОЗУ. ОЗУ имеет преимущества высокой скорости и возможности неограниченного повторения цикла чтения/записи. Все варианты ПЗУ в той или иной степени страдают от ограничений процесса записи, но сохранность содержимого даже при выключенном питании составляет их главное достоинство. Этого

Таблица 10.13. Образцы EEPROM

Емкость	Организация	Тип	Изготовители	Рабочая мощность мВт	Максимальное время доступа, нс	Всего контактов
Стандартные EEPROM						
1 Мбит	128 к × 8	28 C 010	At, Se, Xi, St	300	200	32
1 Мбит	64 к × 16	28 C 1024	At, St	400	150	40
4 Мбит	512 к × 8	28 C 040	At,Xi	300	200	32
4 Мбит	256 к × 16	28 C 4096	Xi		200	40
Флэш-EEPROM						
1 Мбит	128 к × 8	29 F 010	Am, At	100	100	32
1 Мбит	64 к × 16	29 F 100	Am, At	100	100	44
4 Мбит	512 к × 8	29 F 040	Am, At	100	100	32
4 Мбит	256 к × 16	29 F 400	Am, At, Sa	100	100	44
16 Мбит	2 М × 8	29 F 016	Am, Sa,Sh	100	100	48
32 Мбит	4 М × 8	58 V 32	To, Sa, In, Sh	33	100	44
64 Мбит	8 М × 8	58 V 64	To, Sa, In, Hi	33	100	44
128 Мбит	16 М × 8	58 V 128	To, Sa	33	100	44
256 Мбит	32 М × 8	HN 29 W 25611	Hi	80	120	48
ОЗУ на основе EEPROM						
4 Кбит	512 к × 8	X 20 C 05	Xi	400	35	28
16 Кбит	2 к × 8	X 20 C 17	Xi	400	35	24
64 Кбит	8 к × 8	PNC 11 C 68	Pl	250	35	28

Изготовители: Am – AMD, At – Atmel, Hi – Hitachi, In – Intel, Ne – Nec, Pl – Plessy, Sa – Samsung, Se – Seeq, Sh – Sharp, St – SGS-Thomson, To – Toshiba, Xi – Xicor.

Таблица 10.14. Сравнение ОЗУ и различных ПЗУ по характеристикам записи/чтения

	ОЗУ	ПЗУ			
		МПЗУ	ППЗУ	EPROM	EEPROM
	Запись				
Кратность	Любая	1 раз	1 раз	...100 раз	10^4...10^5 раз
Время	10...200 нс	Месяцы	Минуты	Минуты	Миллисекунды
	Чтение				
Кратность	Любая	Любая	Любая	Любая	Любая
Время	10...200 нс	ок. 100 нс	10...300 нс	30...300 нс	30...300 нс

можно добиться и от ОЗУ, если воспользоваться буферной батареей. Согласно табл. 10.2, расход тока многих ОЗУ, выполненных по КМОП технологии, обычно меньше тока саморазряда батареи. При соответствующих батареях такие ОЗУ также позволят обеспечить сохранность данных в течение 10 лет.

10.4 Программируемые логические устройства

Программируемые логические устройства (ПЛУ) служат для хранения логических функций. На рис. 10.1 были представлены три варианта таких устройств: программируемая логическая матрица (ПЛМ), программируемая матричная логика (ПМЛ) и программируемый логический элемент (ПЛЕ), различающиеся гибкостью программирования. Проще всех программируются ПЛМ, поэтому они особенно популярны и выпускаются во множестве версий. В принципе ПМЛ более гибки, но их сложнее программировать; в настоящее время они утратили практическое значение. Недавно появились вентильные матрицы с программированием в процессе эксплуатации, или матричные БИС FPGA (Field Programmable Gate Arrays), позволяющие запрограммировать не только логические функции, но и любые пути передачи данных между блоками функций [10.11].

Если реализация логических функций основана на применении нормальной дизъюнктивной формы, необходимо вначале совершить логическое перемножение входных переменных, а затем выполнить с ними операцию ИЛИ. Для наглядного представления этих логических операций пользуются графическими средствами, показанными на рис. 10.24. С их помощью очень просто представить внутреннее устройство ПМЛ и ПЛМ (рис. 10.25). Входные переменные вместе со своими отрицаниями с помощью пересекающихся входов логических элементов И образуют матрицу, которая позволяет выполнять все требуемые логические перемножения. Тогда в соответствующей второй матрице могут быть образованы связи элементов И и ИЛИ с выходами для формирования необходимых функций логического сложения (дизъюнкции). Для этого нужен лишь один элемент ИЛИ на каждую выходную переменную. В случае ПЛМ (рис. 10.25а) обе матрицы программируются

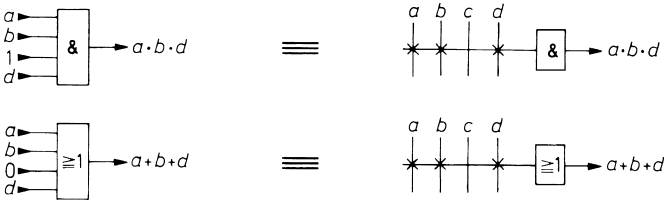


Рис. 10.24. Сокращенное представление логических операций И и ИЛИ. Перекрестие указывает на подключение того или иного входа. Неподключенный вход не оказывает никакого влияния, так как в операции И его состояние соответствует единице, а в операции ИЛИ отображается нулем

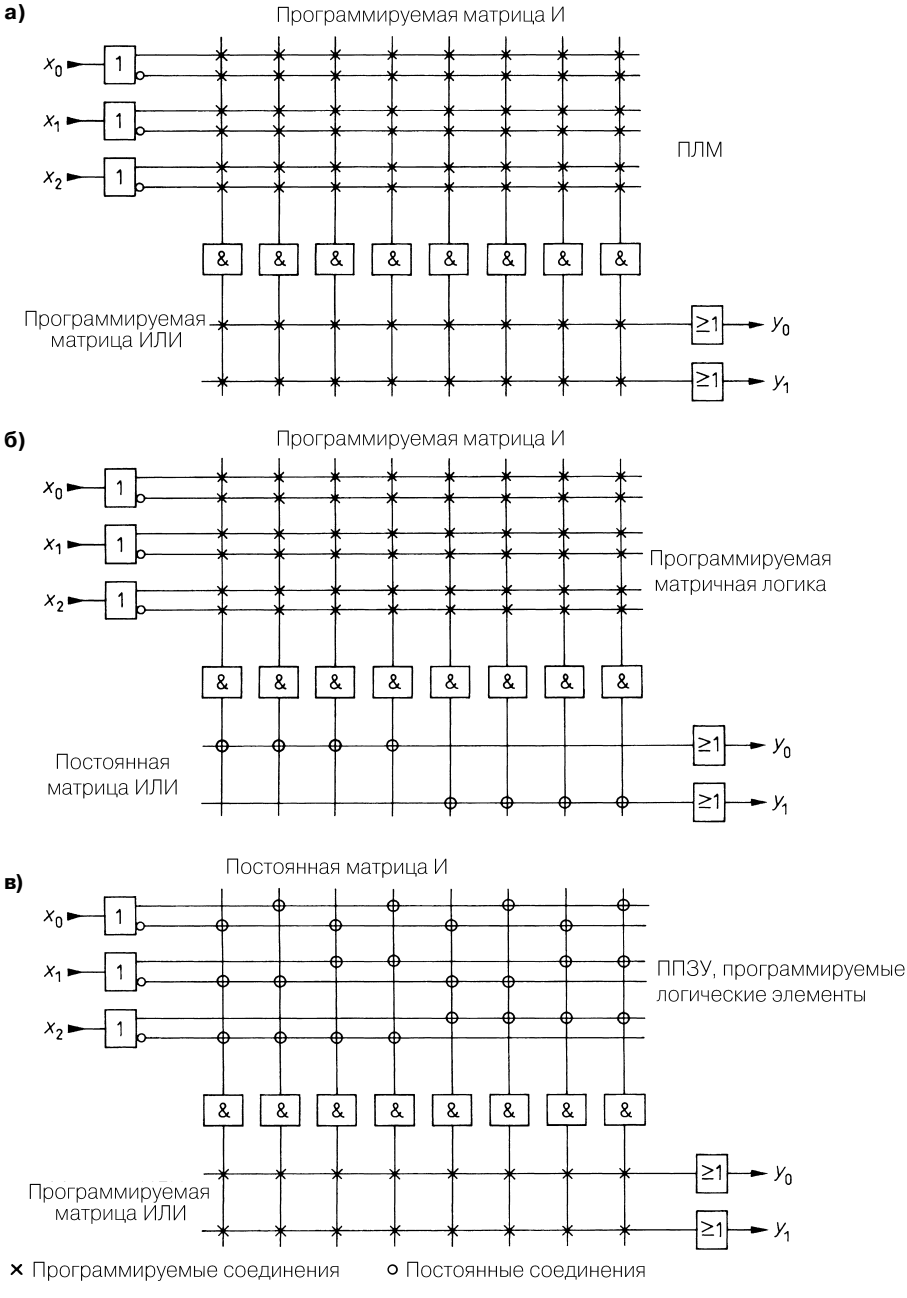


Рис. 10.25. Сравнение внутренней структуры ПЛМ, ПМЛ и ППЗУ

пользователем. В ПМЛ (рис. 10.25б) матрица ИЛИ задается изготовителем, так что пользователь программирует только матрицу И.

ППЗУ можно представить как устройство хранения функций, если дешифратор адресов на рис. 10.2 интерпретировать как матрицу И. Тогда приходим к структуре, представленной на рис. 10.25в. По каждому из адресов значение 1 принимается только одной функцией И, причем именно той, которая соответствует указанному адресу. Следовательно, здесь имеют место $n = 2^N$ логических перемножений (конъюнкций), тогда как ПЛМ и ПМЛ располагают гораздо меньшими возможностями. Примет соответствующая функция значение 1 или 0, определяется тем, как запрограммирована матрица ИЛИ.

Программируемые ПЗУ, предназначенные для реализации логических функций, называются также программируемыми логическими элементами (ПЛЕ). Пример в табл. 10.15 поясняет различия. Здесь требуется отменить программирование всех связей, которые не нужны для этих функций: из рис. 10.26 видно, что в матрице И устройств ПЛМ и ПМЛ образованы все необходимые конъюнкции. В случае ПЛМ многократно используемая конъюнкция может дважды применяться в матрице ИЛИ. Такой свободы нет в упрощенных ПМЛ, поскольку там данная матрица не программируется.

Таблица 10.15. Пример таблицы истинности и ее логических функций

Z	x_2	x_1	x_0	y_1	y_0
0	0	0	0	1	0
1	0	0	1	0	0
2	0	1	0	1	1
3	0	1	1	0	0
4	1	0	0	0	1
5	1	0	1	1	1
6	1	1	0	1	1
7	1	1	1	0	1

$$y_0 = x_2 + \overline{x_0} x_1$$
$$y_1 = \overline{x_0} x_1 + \overline{x_0}\,\overline{x_2} + x_0 \overline{x_1} x_2$$

В программируемом ПЗУ значение 1 принимает именно то пересечение (конъюнкция), которое соответствует входной комбинации. Поэтому при наличии комбинаций в матрице ИЛИ надо программировать связи, для которых в таблице истинности указана единица. Ясно, что программируемое ПЗУ как бы воспроизводит таблицу истинности, тогда как ПЛМ и ПМЛ представляют логические функции. В программируемом ПЗУ можно запоминать любые таблицы истинности, а ПЛМ и ПМЛ предоставляют ограниченный набор логических функций умножения и сложения, поэтому с их помощью реализуются не произвольные таблицы истинности, а только те, которые легко преобразовать в простые логические функции. Ради повышения эффективности применения ПМЛ необходимо предельно упрощать указанные функции средствами булевой алгебры и при необходимости

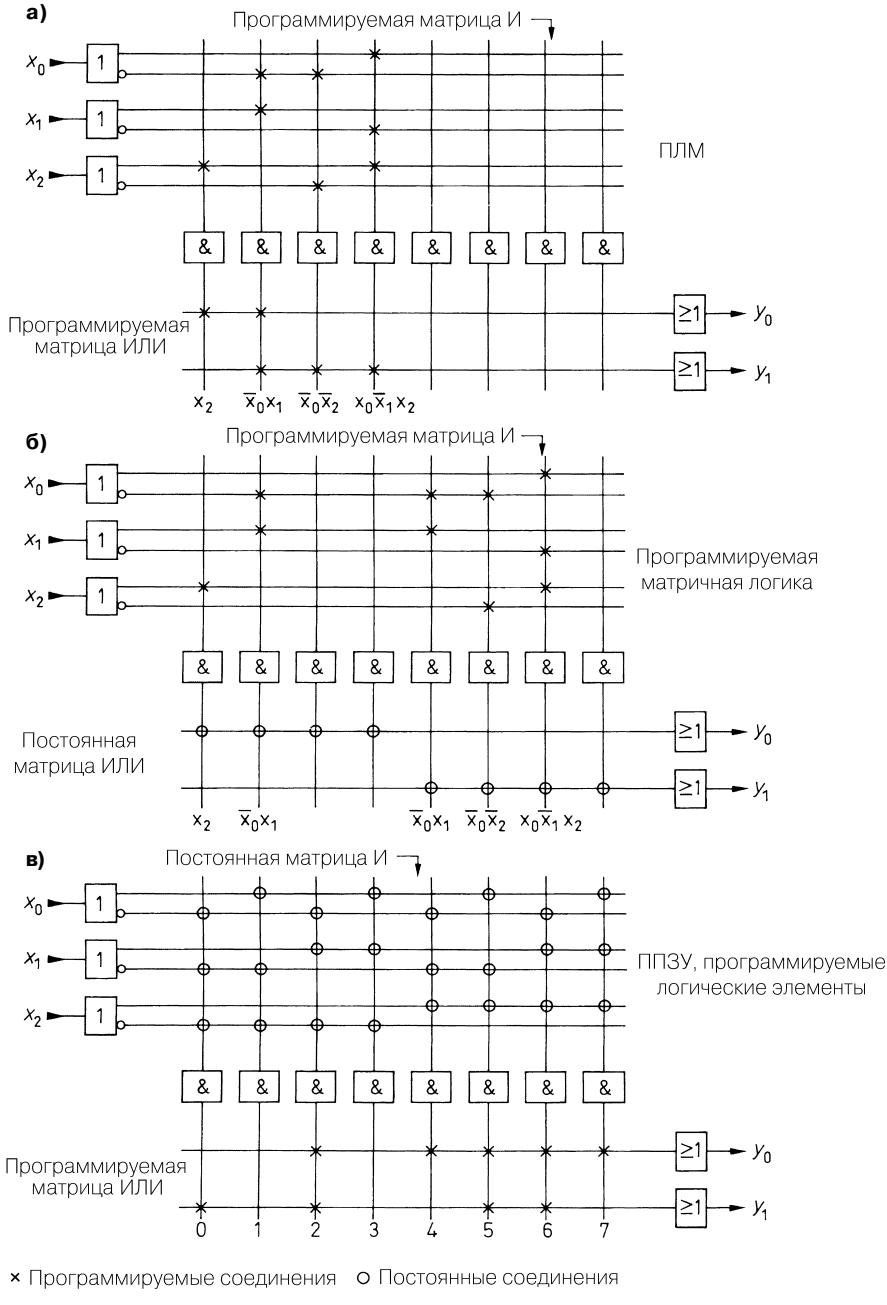


Рис. 10.26. Реализация функций из табл. 10.15 с помощью ПЛМ (а), ПМЛ (б) и ППЗУ (в)

преобразовывать операции И и ИЛИ с помощью закона Де Моргана. Теперь это делается не вручную, а с помощью специальных программ на любом персональном компьютере (см. раздел 10.4.2).

10.4.1
Программируемая матричная логика

ПМЛ – важнейший представитель программируемых логических устройств [10.11]. Они выпускаются во множестве вариантов, основанных на общем принципе (см. рис. 10.25б) и различающихся исполнением операции ИЛИ на выходе. Наиболее распространенные варианты показаны на рис. 10.27.

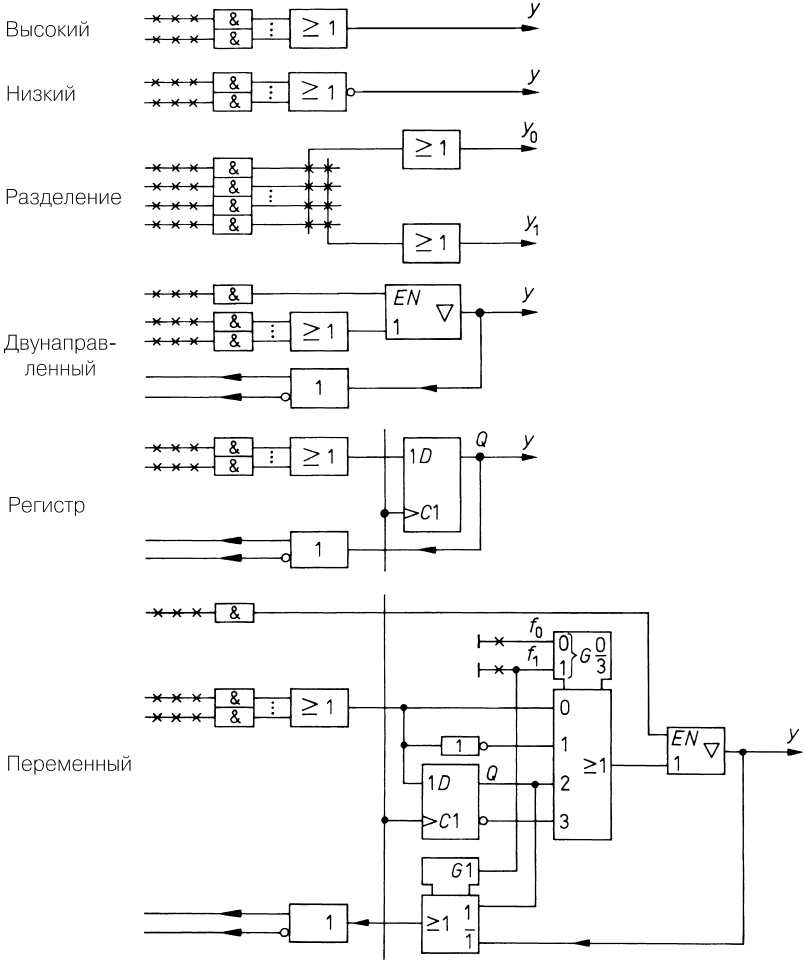


Рис. 10.27. Выходные схемы ПМЛ

Версия ПМЛ с выходом High (*H*) представляет собой базовый вариант, показанный на рис. 10.25. У версии Low (*L*) выход обращен. Выход Sharing (*S*) аналогичен с ПЛМ. Здесь матрица ИЛИ частично программируется: две смежные схемы ИЛИ могут произвольно распределять между собой выделенные для них схемы И, что позволяет формировать такие функции, для которых иначе не хватило бы схем И. Многие ПМЛ допускают использование выхода в качестве входа или программирование его в виде двунаправленного порта (I/O). Для этого служит элемент с тремя состояниями на выходе, у которого состояние Enable (разблокировать) само является логической функцией.

ПМЛ успешно применяются для коммутации. Чтобы не обращаться к дополнительным схемным элементам, в ПМЛ встраиваются дополнительные регистры *R*, снабженные общим тактовым вводом для реализации синхронной коммутации. Кроме того, часто выходные сигналы через обратную связь внутри ИС подаются на матрицу И. При этом исчезает необходимость строить внешнюю цепь обратной связи (см. рис. 9.54) и занимать какие-либо входы.

Разнообразие типов ПМЛ облегчает выбор оптимальной схемы (см. рис. 10.27). В последнее время все большее распространение получают ПМЛ с программируемой структурой выхода. Такая изменяемая «макроячейка» типа *V* также представлена на рис. 10.27. Главным звеном в ней служит мультиплексор, посредством которого выбирается один из четырех режимов работы. Они определяются путем программирования функциональных разрядов f_0 и f_1. Возможные режимы работы показаны в табл. 10.16. Разряд f_0 задает нормальное или инверсное состояние выхода. Переключение между комбинаторным и синхронным режимами происходит по разряду f_1. При этом одновременно переключается обратная связь со вторым мультиплексором между выходом и регистром. Очевидно, таким путем удается воплотить большинство разновидностей ПМЛ в микросхемах одного типа.

Таблица 10.16. Режимы работы изменяемой макроячейки

f_1	f_0	Тип	Выход	Обратная связь
0	0	*H*	Функция	Выход
0	1	*L*	Функция, обращенная	Выход
1	0	*R*	Регистр	Регистр
1	1	*R*	Регистр, обращенный	Регистр

10.4.2 Компьютерное проектирование ПЛУ

Чтобы «персонифицировать» схему ПМЛ, сначала определяют логические схемы, подлежащие программированию, а затем приступают к собственно программированию. В наши дни ПМЛ проектируются не вручную, а с помощью пакетов программ, работающих на любом персональном компьютере. Этапы проектирования демонстрируются на рис. 10.28. Обычно используется несколько форматов ввода,

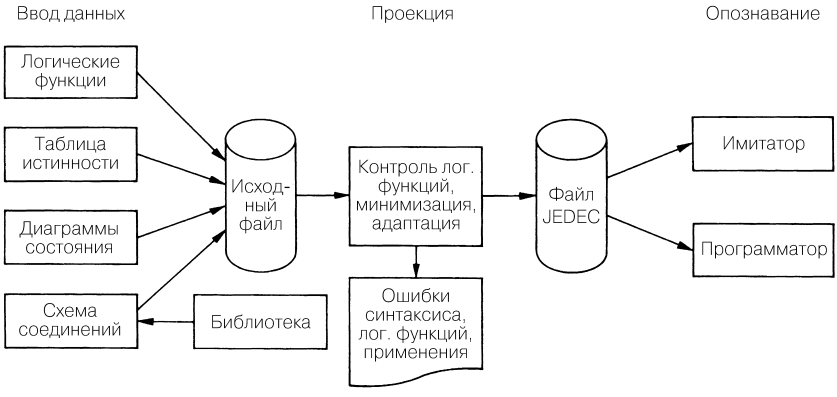


Рис. 10.28. Последовательность компьютерного проектирования ПЛУ

самые распространенные из них показаны на рисунке. Логические функции и таблицы истинности вводятся с помощью текстового процессора. При проектировании коммутационных схем применяются также диаграммы состояний и условия переходов.

Схема соединений является особенно эффективным способом ввода исходной информации. Здесь задействуются библиотеки, где наиболее распространенные ТТЛ функции уже заданы с помощью макросов. Наряду с логическими элементами и триггерами в библиотеки входят мультиплексоры и демультиплексоры, сумматоры и компараторы, а также счетчики и регистры сдвига. Старые идеи ТТЛ логики при проектировании новых ПЛУ удобны, более того, они упрощают проектирование новых микросхем, в которых ТТЛ элементы служат лишь теоретической моделью. Ввод подобной информации осуществляется с помощью графических редакторов.

Каким бы сложным ни был ввод, по его завершении все данные преобразуются в логические функции, после чего проверяется их синтаксис. Вслед за тем функции «выравниваются» до «двухступенчатого» вида: вначале формируются конъюнктивные члены И (произведения), а затем – схемы ИЛИ. В заключение функции упрощают с помощью минимизатора по правилам булевой алгебры. Однако и после этого они могут оставаться неоптимальными применительно к проектируемому ПЛУ и нуждаются в подгонке к его конкретной архитектуре при помощи сборщика (fitter). Сборщик должен, например, так изменить логические функции, чтобы число логических схем И, входящих в любую из них, не превышало числа схем, имеющихся в наличии. Для этого он может проверить, не проще ли обращенная функция, нет ли в схемном элементе свободных доступных конъюнктивных членов, а в крайнем случае функция формируется за два прохода матрицы. Данные программирования, которые в старых ТТЛ ПМЛ обозначали прожигаемые перемычки и потому назывались картой прожига, на заключительном этапе переводятся в файл нормализованного формата JEDEC.

При программировании программатор подключают к компьютеру и загружают в него файл JEDEC. Программаторы новейшего образца не имеют органов управления и полностью контролируются компьютером. Ручной ввод также непрактичен из-за большого объема данных. Прежде чем переходить на ПЛУ нового типа, надо знать, что оно поддерживается программатором. При этом недостаточно иметь универсальный программатор, благодаря которому напряжения и токи на каждом выводе задаются программным путем, надо еще располагать соответствующим программным обеспечением для программирования ПЛУ. Чтобы его освоить, иногда требуется несколько месяцев. Описанные трудности отпадают, если в ПЛУ предусмотрена возможность программирования непосредственно в схеме. Такое ПЛУ оснащено портом, через который оно напрямую связано с компьютером, а аппаратная часть программатора размещается на самом ПЛУ. Все это позволяет не только сэкономить на программаторе и переходнике, но и «на ходу» проверять влияние изменений, вносимых в программу ПЛУ.

Хотя большинство ПЛУ допускают повторное стирание, целесообразно перед программированием убедиться в том, что спроектированная схема обладает требуемыми характеристиками. Для этого используется имитатор функций, позволяющий выяснить, насколько правильна реакция выходных функций на входные сигналы и синхроимпульсы. В результате получают временную диаграмму, как на экране анализатора логических состояний, но без возможности просмотра в реальном масштабе времени. Для проверки динамических характеристик применяется имитатор временных сигналов. Он отличается повышенной сложностью, так как в испытуемом ПЛУ надо учитывать его данные и архитектуру. На этом этапе вероятны неожиданности, когда для построения сложной функции сборщику требуется два прогона через ПЛУ.

Почти все изготовители прилагают к ПЛУ своего производства пакеты программ для синтеза схем на их основе. Обычно подобные программы с минимальным набором функций бесплатны и часто распространяются через Internet. Примеры таких программ представлены в табл. 10.17. С их помощью программируются стандартные ПМЛ из табл. 10.19 и простейшие из сложных ПЛУ в табл. 10.20.

Важное преимущество программного обеспечения, не связанного с изготовителями (табл. 10.18), заключается в том, что отпадает надобность заново вводить схему при смене изготовителя. Существенно, что для работы с изделиями различных поставщиков применяется один и тот же интерфейс пользователя. Необходимо лишь располагать аппаратно-ориентированным сборщиком от соответствующего производителя, позволяющим отобразить проект архитектуры современных интегральных микросхем.

10.4.3 Обзор типов ПЛУ

Если в наши дни потребуется построить цифровую схему, для которой нужно больше пары логических элементов 7400-й серии, имеет смысл реализовать ее на ПЛУ. Уже простейшие ПМЛ, перечисленные в табл. 10.19, содержат от 300 до

Таблица 10.17. Программное обеспечение от изготовителей, доступное бесплатно в варианте с минимальным набором функций

Изготовители	Продукт	Ввод	ИС для бесплатного программного обеспечения
Actel	FPGA Designer	Viewlogic Schematic Viewlogic VHDL	≤ 8 K Gates
Altera	MAX + PLUS II	Altera	Altera, простые
Cypress	Warp2	VHDL	Cypress
Lattice	Design Expert	Synario Abel 1 Synario Schematic	Lattice, 44 вывода
Philips	PSynario	Synario Abel Synario Schematic	PZ3032
Vantis	PALASM4	Palasm	MACH 1, 2
	MACH XL	Palasm	MACH 1-4
	MACH-Star	Synario Abel Synario Schematic	MACH 1-5
Xilinx	XAbel	Synario Abel Synario Schematic	XC 9500

Таблица 10.18. Профессиональное программное обеспечение для синтеза логических схем, не зависящее от изготовителя. Для него требуется аппаратно-ориентированный сборщик от производителя соответствующего ПМЛ или матричной БИС FPGA

Производитель	Продукт	Дистрибьютор
Data I/O	Abel 5	Data I/O, Грефелинг
Logical Devices	CUPL	iSystem, Дахау
OrCAD	Express	Hoschar, Карлсруэ
Viewlogic	ViewPLD	MSC, Штутензее

500 логических элементов. Даже если пользователь способен задействовать только половину из них, в одном чипе будет реализовано множество схем. Единственная интегральная микросхема заменяет целый набор ТТЛ логики. Но этим выигрыш от снижения числа схемных элементов не ограничивается:

- монтажные платы становятся компактнее, что экономит место и средства;
- как правило, ПЛУ дешевле равнозначного количества требуемых схемных элементов;

Таблица 10.19. Стандартные ПМЛ по технологии КМОП-ЭПЗУ; подразделяются на классы по быстродействию: время прохождения сигнала от входа к выходу составляет от 5 до 25 нс

Тип	Изготовитель	Эквивалент логических схем	Архитектура			Всего выводов
			входы	макро-ячейки	матрицы	
16 V 8	At, La, Na, Vt	300	10	8	16×64	20
20 V 8	At, La, Na, Vt	310	12	8	20×64	24
22 V10	At, Cy, Ph, Vt	400	12	10	22×130	24
26 V12	La, Vt	500	14	12	26×160	28

Изготовители: AT – Atmel, Cy – Cypress, La – Lattice, Na – National, Ph – Philips.

- повышается надежность, так как соединения внутри ПЛУ надежнее, чем наружный монтаж на плате;
- упрощается внесение изменений в устройство схемы благодаря возможности перепрограммировать ПЛУ.

Все приведенные здесь ПМЛ оснащены конфигурируемыми выходными ячейками типа *V* (см. рис. 10.27). Количество макроячеек является важнейшим параметром, характеризующим архитектуру ПЛУ: он указывает число логических функций, которые могут быть сформированы. Каждый вход ПЛУ и каждая макроячейка выдают по одному сигналу в матрицу И. Поэтому

$$\left.\begin{matrix}\text{Число записей} \\ \text{в матрице И}\end{matrix}\right\} = \left\{\begin{matrix}\text{Сумма числа} \\ \text{входов и макроячеек}\end{matrix}\right.$$

Согласно табл. 10.19, некоторые ПЛУ имеют существенно больше входов в матрицу И. Причина в том, что через обратную связь на каждую макроячейку подается несколько сигналов вместо одного, или в том, что расширитель конъюнктивных членов подсоединяется к матрице через обратную связь. Разумеется, в чипе имеется удвоенное количество входов в матрицу, так как каждый сигнал разрешается подать в инверсной форме (см. рис. 10.25). Количество выходов матрицы определяет возможное число конъюнктивных членов ПЛУ. При равномерном распределении по макроячейкам

$$\left.\begin{matrix}\text{Максимальное количество} \\ \text{конъюнктивных членов на функцию}\end{matrix}\right\} = \left\{\frac{\text{Количество входов матрицы}}{\text{Количество макроячеек}}\right.,$$

что для 16V8 при 64 выходах составляет 64/8 = 8. Для большинства функций этого достаточно, но далеко не для всех. Чтобы формировать сложные функции, иногда

Таблица 10.20. Сложные ПЛУ по технологии КМОП-ЭПЗУ. Все указанные здесь типы программируются непосредственно в системе. В зависимости от класса по быстродействию тактовая частота составляет от 60 до 160 МГц

Семейство	Изготовитель	Эквивалент логических схем	Макроячейки	ОЗУ, битов	Нулевое потребление тока	Всего контактов
MAX 7000	Altera	0,6 к	32	–	–	44
		–20 к	–1024			–256
MAX 9000	Altera	6 к	320	–	–	84
		–20 к	–560			–356
FLEX 6k[1]	Altera	16 к	1 к	–	Да	100
		–24 к	–2 к			–256
FLEX 10k[1]	Altera	10 к	0,5 к	6 к	Да	144
		–250 к	–12 к	–82 к		–672
APEX 20k	Altera	100 к	0,4 к	50 к	Да	144
		–1000 к	–4 к	–500 к	–	–900
CY 3700	Cypress	0,5 к	32	–	–	44
		–20 к	–512			–352
LSI 2000	Lattice	1 к	32	–	–	44
		–6 к	–128			–133
LSI 3000	Lattice	7 к	160	–	–	160
		–20 к	–448			–432
LSI 8000	Lattice	25 к	480	–	–	148
		–44 к	–840			–312
PZ 3000	Philips	1 к	32	–	Да	44
		–30 к	–960			–492
MACH 2	Vantis	2,5 к	64	–	–	44
		–5 к	–128			–100
MACH 4	Vantis	1 к	44	–	–	32
		–10 к	–208			–256
MACH 5	Vantis	5 к	128	–	–	100
		–20 к	–512			–352
XC 9500	Xilinx	1 к	36	–	–	44
		–13 к	–576			–323

[1] Технология SRAM: конфигурация загружается из отдельного EEPROM после включения питания.

приходится заимствовать члены соседнего произведения (Product Term Sharing) или применять расширители конъюнктивных членов, которые могут быть подчинены произвольным функциям. В данном отношении они ведут себя подобно ПЛМ.

В случае столбцовой архитектуры наряду с числом контактов, используемых исключительно в качестве входов, задается число макроячеек. Их выход также допустимо сконфигурировать как вход, что уже знакомо по выходным ячейкам. Архитектуру ПМЛ нетрудно определить по обозначению типа прибора:

Число входов в матрицу V Число макроячеек.

Наибольшее распространение получила микросхема 22V10. Здесь имеются две опции:

- «in system progamming» (микросхема программируется прямо на плате без программатора);
- «zero power» (статическое потребление тока равно нулю).

Сложные ПЛУ (СПЛУ) в табл. 10.20 состоят из множества стандартных ПЛУ в одном чипе, соединяемых с помощью программируемого монтажа. СПЛУ позволяют реализовать в одном чипе такую схему, на которую пошло бы множество стандартных ПМЛ. Естественно, в этом случае сборщик устройства становится очень сложным, так как он должен распределить задачу по имеющимся ПЛУ, а затем запрограммировать необходимые соединения внутри чипа.

Для большинства ПЛУ характерно удивительно высокое потребление мощности даже в статическом состоянии, хотя речь идет о КМОП интегральных схемах. Причина кроется в нагрузочных резисторах «монтажных» логических схем И. Но бывают и ПЛУ, у которых потребление тока растет с частотой, так что в статическом режиме оно равно нулю. Подобные микросхемы указаны в колонке «Нулевое потребление тока» табл. 10.20. Особенно низким потреблением тока отличаются приборы семейства CoolRunner PZ 3000 фирмы Philips.

Когда в коммутационной схеме надо запоминать пару разрядов, используются регистры макроячеек. Однако названный способ при большом объеме данных непрактичен, и приходится подключать внешнее ОЗУ. У некоторых новейших СПЛУ в этом нет необходимости, поскольку часть такой БИС допустимо сконфигурировать как ОЗУ. Его возможный объем указан в табл. 10.20.

10.4.4 Матрицы логических элементов, программируемые пользователем

Группу логических схем, также программируемых пользователем, составляют вентильные матрицы с программированием в процессе эксплуатации, или матричные БИС FPGA (Field Programmable Gate Arrays). Они отличаются от вышеописанных ПЛУ более простыми ячейками своей внутренней структуры, состоящей из вентилей, триггеров и отчасти из простых ПЛУ типа 5V2. Из табл. 10.21 видно, что по числу эквивалентов логических схем БИС FPGA иногда превосходят СПЛУ, благодаря чему пригодны для синтеза сложных схем. Они особенно выгодны там, где ре-

Таблица 10.21. Примеры вентильных матриц с программированием в процессе эксплуатации (БИС FPGA). Способ программирования: PL – программируемое соединение; RAM – программа соединений хранится в собственном ОЗУ БИС, куда загружается из отдельного EPROM после включения электропитания

Семейство	Изготовитель	Эквивалент логических схем	Регистр	ОЗУ, битов	Программирование	Всего контактов
AT 6000	Atmel	6 к	1 к	–	RAM	84
		–30 к	–6 к			–240
AT 40 K 00	Atmel	5 к	250	2 к	RAM	84
		–50 к	–2300	18 к		–475
1200 XL	Actel	2,5 к	400	–	PL	84
		–8 к	–1000			–176
3200 DX	Actel	6,5 к	800	2 к	PL	84
		–40 к	–4000	–4 к		–256
A 40 MX 00	Actel	2 к	147	0	PL	44
		–52 к	–2800	–3 к		–240
A 54 SX 00	Actel	8 к	256	–	PL	84
		–32 к	–2000			–329
OR 2T 000	Lucent	5 к	400	6 к	RAM	84
		–100 к	–3600	–58 к		–600
OR 3T 000	Lucent	40 к	2 к	40 к	RAM	208
		–186 к	–14 к	–100 к		–600
QL 2000	Quicklogic	3 к	400	–	PL	84
		–15 к	–2500			–256
QL 3000	Quicklogic	8 к		5 к	PL	84
		–50 к		–13 к		–256
XC 3000	Xilinx	1,5 к	250	–	RAM	44
		–7,5 к	–1300			–223
XC 4000	Xilinx	3 к	360	3 к	RAM	84
		–60 к	–5400	–70 к		–432
XC 5200	Xilinx	3 к	250	–	RAM	84
		–23 к	–2000			–352
XC 6200	Xilinx	13 к	2 к	36 к	RAM	240
		–100 к	–16 к	–262 к		–299
Virtex	Xilinx	58 к	2 к	32 к	RAM	144
		–1200 к	–28 к	–130 к		–680

шаемая задача плохо согласуется с архитектурой ПЛУ. Наряду с вводом реализуемой функции на языке описания, здесь принято непосредственно рисовать схему соединений, где примитивные ячейки связаны с требуемой функцией. Таким способом с помощью БИС FPGA удается создавать практически любые схемы в одном чипе подобно тому, как это делалось при размещении ТТЛ логики на плате.

По сравнению с синтезом ПЛУ здесь добавляется еще один этап проектирования, в ходе которого, подобно трассировке печатных плат, используемые логические элементы вначале размещаются по объему БИС FPGA, а затем связываются между собой. Естественно, соответствующий трассировщик должен учитывать архитектуру БИС и точно знать возможности прокладки соединений. Иногда указывают, какие соединения критичны по быстродействию, так как пути передачи данных характеризуются разной скоростью и короткие трассы работают быстрее, нежели те, что проходят через несколько вершин изломов. Здесь не обойтись без временно́го моделирования с учетом результатов монтажа.

У большинства БИС FPGA схема соединений хранится в собственном ОЗУ и после включения питания автоматически загружается через последовательный порт из отдельного EPROM. Совсем иначе происходит программирование БИС FPGA по технологии программируемых связей (Programmable Link). В этом случае соединения устанавливаются программным путем аналогично тому, как программирование ППЗУ осуществлялось путем удаления плавких соединений. Программируемое соединение, как и плавкое, не стирается.

Литература

[10.1] Huse, H.: Speicherentwurf mit DRAM-Controllern. Design & Elektronik, 19.12.1986, H. 26, S. 94–104.

[10.2] Voldam, Willibald: Die Speicheransteuerung mit RAM-Controllern. Design & Elektronik, 27.5.1986, H. 11, S. 149–151.

[10.3] Iversen, W. R.: Dual-Port RAM Transfers Data More Efnciently. Electroniks 55 (1982) H. 20, S. 47–48.

[10.4] Wylemd, D. C.: Dual-Port-RAMs Simplify Communications in Computer Systems. Application Note AN-02 der Firma IDT.

[10.5] Hallau, D.: Die vielfдltigen Anwendungsmцglichkeiten von FIFO-Speichern. Design & Elektronik, 9.6.1987, H. 12, S. 109–114.

[10.6] Evans, M.: Nelson-Matrix Can Pin Down 2 Errors per Word. Electronics 55 (1982) H. 11, S. 158–162.

[10.7] Peterson, W. W.: Weldon, E. J.: Error-Correction Codes. Cambridge, Mass.: The MIT-Press, 1972.

[10.8] Berlekamp, E. R.: Algebraic Coding Theory. New York: McGraw-Hill, 1968.

[10.9] Fleder, K.: Schaltkreis zur Erkennung und Korrektur von Fehlern in Speichersystemen. Applikations-Bericht der Firma Texas Instruments, 1984, EB 161.

[10.10] Landers, G.: 5-Volt-Only EEPROM Mimics Static-RAM Timing. Electronics 55 (1982) H. 13, S. 127–130.

[10.11] Heusinger, P., Ronge, K., Stock, G.: PLDs und FPGAs. Pranzis, 1994.

[10.12] Mazor, S., Langstraat, P.: A Guide to VHDL. Kluwer, 1992.

[10.13] Bhasker, J.: VHDL-Primer. Prentice-Hall, 1992.

Книги издательства «ДМК Пресс» можно заказать в торгово-издательском холдинге «АЛЬЯНС-КНИГА» наложенным платежом, выслав открытку или письмо по почтовому адресу: **123242, Москва, а/я 20** или по электронному адресу: **order@abook.ru**.

При оформлении заказа следует указать адрес (полностью), по которому должны быть высланы книги; фамилию, имя и отчество получателя. Желательно также указать свой телефон и электронный адрес.

Эти книги вы можете заказать и в Internet-магазине: **www.alians-kniga.ru**.

Оптовые закупки: тел. **(095) 258-91-94, 258-91-95**; электронный адрес **books@alians-kniga.ru**.

Ульрих Титце

Кристоф Шенк

Полупроводниковая схемотехника

Том I

Главный редактор *Захаров И. М.*
editor-in-chief@dmkpress.ru
Перевод *Карабашев Г. С.*
Научный редактор *Никитин В. А.*
Выпускающий редактор *Левицкая Т. В.*
Верстка *Лапшова М. А.*
Графика *Салимонов Р. В.*
Дизайн обложки *Шаклунов А. К.*

Подписано в печать _____. Формат 70×100 1/16.
Гарнитура «Петербург». Печать офсетная.
Усл. печ. л. 41,6. Тираж 1000 экз. Заказ №

Издательство ДМК Пресс. 123007, Москва, 1-й Силикатный пр-д, д. 14
Web-сайт издательства: www.dmk-press.ru
Internet-магазин: www.abook.ru
Электронный адрес издательства: books@dmk-press.ru